

DVI-Anschlußadapter für DSTN-LCD Sharp LM100SS1T522

Um ein DSTN-LCD-Panel an den DVI-Port einer handelsüblichen Grafikkarte anzuschließen, wird ein Adapter benötigt, der die unterschiedlichen Datenformate der Schnittstellen anpaßt. Der DVI-Ausgang der Grafikkarte liefert seriell die Daten einzelner Pixel, wohingegen das DSTN-LCD-Panel jeweils acht Subpixel der oberen und unteren Displayhälfte parallel erwartet. Gleichzeitig müssen Farbabstufungen/Grautöne durch Zeitmultiplexing erzeugt werden.

Im Folgenden wird der Aufbau eines derartigen Konverters unter Verwendung eines gut verfügbaren programmierbaren Logikbausteins (CPLD) vorgestellt. Für die Programmierung des CPLD wird keine Spezialhardware benötigt, sie kann mit Hilfe des beiliegenden Programms über die parallele Druckerschnittstelle des PCs direkt auf der Displaycontroller-Platine erfolgen. Das gleiche gilt für das DDC-EEPROM, das für die Plug-und-Play-Erkennung des Displays durch den Computer erforderlich ist.

Die vorgestellte Schaltung ermöglicht die Darstellung von 64 verschiedenen Farben bei einer Auflösung von 800×600 Punkten und einer Bildwiederholrate von 60 Hz am DVI-Port, das entspricht 120 Hz am Display. Die VGA-Auflösung 640×480 wird auch unterstützt, jedoch können hierbei Bildstörungen auftreten, die Qualität ist aber ausreichend, um z.B. den Bootvorgang eines PCs zu verfolgen.

Wahlweise kann die Schaltung auch zur Darstellung von 512 Farben verwendet werden bei 85 bzw. 170 Hz. Jedoch ist dann trotz der höheren Bildwiederholrate, bedingt durch die Erzeugung der Farbabstufungen im Zeitmultiplex-Verfahren, ein leichtes Kantenflimmern sichtbar.

Die Schaltung

Abbildung 1 zeigt den Schaltplan des Controllers. Kern der Schaltung ist IC1, ein programmierbarer Logikbaustein XC95144XL von Xilinx. Dieser kümmert sich um den Datentransfer zwischen dem Bild-Zwischenspeicher (IC8, IC9, 2×128 kByte SRAM) und dem DVI-Receiver TFP101A von Texas Instruments (IC7) sowie dem Display. Während der Computer die obere Hälfte eines Vollbildes ausgibt, wird diese obere Hälfte gleichzeitig auf dem Display ausgegeben. Die Displaydaten für die untere Displayhälfte kommen hierbei aus dem Zwischenspeicher IC9. Sobald der Computer die untere Hälfte des Bildes ausgibt, werden die Daten für die obere Displayhälfte aus dem Zwischenspeicher IC8 gelesen. Das heißt, während der Computer ein Vollbild ausgibt, werden zwei Vollbilder auf dem Display ausgegeben, eine Bildwiederholrate von 60 Hz am Computer führt zu 120 Hz auf dem Display.

IC4 erzeugt die benötigte 3,3V-Versorgung für das CPLD und den DVI-Receiver, IC5 regelt die 5,0V-Versorgung für das RAM und das Display. IC3 dient zur Pufferung der Kontrastspannung, die mit dem Poti R5 eingestellt werden kann. Die Helligkeit der Hintergrundbeleuchtung kann mit R3 justiert werden.

IC2 enthält die DDC-Daten, mit deren Hilfe der Computer das Display und seine Eigenschaften (unterstützte Auflösungen etc.) erkennt.

LED1 zeigt an, ob ein gültiges Signal am DVI-Eingang (Steckverbinder X1) anliegt. Ist dies der Fall, leuchtet die LED grün und das Display sowie die Hintergrundbeleuchtung werden eingeschaltet. Andernfalls (kein Signal oder Power-Saving) leuchtet die LED rot.

SV1 dient zum Anschluß des Displays. Über SV2 können das CPLD sowie das DDC-EEPROM programmiert werden. JP1 und JP2 dienen ebenfalls der Programmierung. An SV3 wird der Inverter für die Hintergrundbeleuchtung (Linfinity LXM1653) angeschlossen.

Die Versorgung der Schaltung sowie des Displays und der Hintergrundbeleuchtung erfolgt über X2. Hier sind 9...12 V mit einer Strombelastbarkeit von mindestens 1,2 A anzulegen.

Die Spannungsregler IC4 und IC5 sind mit einem geeigneten Kühlkörper zu versehen, der die entstehende Verlustleistung von ca. 6 W abführen kann.

Aufbau

Abbildung 2 und 3 zeigen den oberen und unteren Bestückungsplan der doppelseitigen, durchkontaktierten Platine. Der Aufbau erfordert eine gewisse Erfahrung im Umgang mit SMD-Bauelementen. Es wird ein SMD-LötKolben mit sehr feiner Spitze benötigt, sowie passendes SMD-Lötzinn sowie Elektronik-Flußmittel (Löthönig o.ä.). Zweckmäßigerweise beginnt man den Aufbau mit den flachsten Teilen (IC1, IC7, IC8 und 9) und kommt dann zu den größeren Bauelementen. Am schwierigsten ist die Bestückung von IC1 und IC7. Das TQFP100-Gehäuse besitzt einen sehr geringen Pinabstand von 0,5 mm. Am einfachsten ist es, zunächst alle Löt pads dünn zu verzinnen. Anschließend Flußmittel auf allen Löt pads verteilen, das IC aufsetzen und genau positionieren, und schließlich ohne weitere Zinnzugabe die einzelnen Beinchen des ICs an die vorverzinnten Löt pads heften. Am besten hierbei nur das Löt pad erhitzen, das Zinn schmilzt dann und kontaktiert den IC-Pin.

Stückliste

IC1	XC95144XL TQFP-100 7ns
IC2	AT24C01-10SI-2.7 1kbit I ² C EEPROM 5V SO-8
IC3	TL082 SO-8
IC4	LM2937-3.3 1A 3,3V-Regler TO220
IC5	7805 1A 5,0V-Regler TO220
IC7	TFP101APZP DVI-Receiver TQFP-100
IC8,9	621024-55 SRAM 128k×8, 55ns, SMD SO-28 Wide
D1	SB320 (Schottky-Diode 3A 20V)
LED1	Duo-LED rot/grün 2-Pin 3mm
R1	1kΩ 5% SMD 1206
R2	100Ω 5% SMD 1206
R3	Trimpoti 100kΩ liegend RM 5/10mm
R4	22kΩ 5% SMD 1206
R5	Trimpoti 10kΩ liegend RM 5/10mm
R6	4,7kΩ 5% SMD 1206
R7	8,2kΩ 5% SMD 1206
R8	47Ω 5% SMD 1206
C1–C13,20	100nF keramisch SMD 0805
C14,15	10nF keramisch SMD 0805
C16,17	1μF keramisch SMD 1206
C18,19	Elko 100μF 16V stehend RM2,54
X1	DVI-D Buchse Molex 74320-4004
X2	Print-Schraubklemme 2pol. RM5,08mm
SV1	Pfostenwanne RM2,54 2×13 (26pol.) <i>oder</i> Stapelleiste 2×13 (siehe Text)
SV2,SV3	Pfostenwanne RM2,54 2×5 (10pol.)
JP1,JP2	Stiftleiste+Jumper, 2pol. RM2,54

Anschlußbelegung des Displaycontrollers

Display-Stecker SV1

Pin	Funktion	Pin	Funktion
1	GND	14	DL5
2	DU7	15	DL4
3	DU6	16	DL7
4	DU5	17	DL6
5	DU4	18	GND
6	DU3	19	DE
7	DU2	20	VCC +5V
8	DU1	21	YD
9	DU0	22	VCC +5V
10	DL1	23	XCK
11	DL0	24	V _{con}
12	DL3	25	LP
13	DL2	26	GND

Programmier-Anschluß SV2

Pin	Funktion	Pin	Funktion
1	CPLD TDI	6	GND
2	CPLD TMS	7	GND
3	CPLD TDO	8	GND
4	CPLD TCK	9	DDC SCL
5	GND	10	DDC SDA

Programmierung des CPLD sowie des DDC-EEPROMs

Bevor die Schaltung erstmalig in Betrieb genommen werden kann, müssen das CPLD sowie das EEPROM programmiert werden. Hierzu ist wie folgt vorzugehen: Display noch nicht anschließen. DVI-Stecker *keinesfalls* anschließen. Schaltung über SV2 mit Hilfe des Programmierkabels (Schaltbild in Abbildung 4) mit dem Druckerport des PCs verbinden. Die Jumper JP1 und JP2 stecken. PC einschalten und Schaltung mit der Betriebsspannung (9...12V) verbinden. Programm *dvimon.exe* starten, die richtige Druckerschnittstelle im Menü konfigurieren. Die gewünschte Betriebsart (64 Farben/60 Hz oder 512 Farben/85 Hz) selektieren. Menüpunkt Programmieren-CPLD auswählen, Dialogbox bestätigen. Nun wird der Baustein programmiert. Nach erfolgreicher Programmierung den Menüpunkt Programmieren-DDC-EEPROM wählen und die Dialogbox bestätigen. Abschließend die Jumper und das Programmierkabel wieder entfernen (wichtig, wird dies vergessen, kann es zum Kurzschluß kommen, sobald der DVI-Stecker aufgesteckt wird!).

Nun ist der Adapter einsatzbereit. Falls die Programmierung nicht erfolgreich beendet wurde, Platine auf Fehler (Lötbrücken etc.) prüfen. Prüfen, ob die Dateien *DVIMON64.XSVF* / *DVIMON512.XSVF* (für das CPLD) und *DDCDATA60.RAW* / *DDCDATA85.RAW* (für das EEPROM) im Verzeichnis des Testprogramms liegen. Vorgang wiederholen.

Das Programmierwerkzeug ist lauffähig unter Windows 95/98/ME. Für den Betrieb unter Windows NT/2000/XP wird der mitgelieferte Treiber *ZLPORTIO.SYS* benötigt, der sich im gleichen Verzeichnis wie das Testprogramm befinden muß.

Das Programm merkt sich den eingestellten Druckerport in einer INI-Datei, daher muß das Verzeichnis mit dem Testprogramm beschreibbar sein.

Anschlußkabel

Für den Anschluß an das Display wird noch ein kleiner Adapter benötigt, der die Anschlußbelegung des 26pol. Adaptersteckers auf den 31pol. Anschluß des Displays umsetzt und außerdem die 3,3V-Versorgung des Displays bereitstellt. Dieser Adapter kann entweder „freifliegend“ entsprechend dem Schaltplan in Abbildung 5 aufgebaut werden oder die ebenfalls gezeigte Platine verwendet werden.

Die Verbindung von der Platine zum DVI-Adapter erfolgt durch ein 26poliges Flachbandkabel mit zwei aufgepreßten Pfostenbuchsen. Die Kabellänge soll nur 2 cm betragen. Alternativ kann die Adapterplatine auch mit Hilfe einer 26pol. Stapelleiste direkt anstatt der Buchse SV1 des DVI-Adapters eingelötet werden.

Von der Adapterplatine zum Display wird ein 31pol. Kabel benötigt. Dies ist auf einer Seite mit einer 34pol. Pfostenbuchse (Pin 1...31 belegt) und auf der anderen Seite mit dem 31pol. Stecker JAE FI-W31S zu versehen. Die Verbindung erfolgt 1:1. Die maximale Kabellänge beträgt 20 cm.

Die Verbindung zum Inverter der Hintergrundbeleuchtung erfolgt über ein 8poliges Flachbandkabel. Auf einer Seite wird eine Pfostenbuchse 10pol. aufgepreßt, so daß Pin 9 und 10 frei bleiben. Auf der anderen Seite wird ein 8poliger Steckverbinder angecrimpt, Steckergehäuse Molex 51021-0800-P, Crimpkontakte Molex 50058-8000-C. Die Belegung des Kabels ist hierbei 1:1.

Nun können das Display an SV1 (bzw. SV2 der kleinen Adapterplatine) und die Hintergrundbeleuchtung an SV3 angeschlossen werden. Das Kabel der CCFL-Röhre wird in die zugehörige Buchse des Inverters gesteckt. An X2 kann jetzt die Stromversorgung angelegt und der DVI-Anschluß X1 mit dem Computer verbunden werden. Nun sollte der Computer einen neuen Monitor erkennen, der die Auflösung 800×600 bei 60 Hz bzw. 85 Hz unterstützt. Mit R5 kann der Kontrast und mit R3 die Helligkeit der Anzeige eingestellt werden.

Stückliste für die Anschlußkabel

Steckadapter:

Platine, einseitig

IC1 LM2937-3.3 Low-Drop-Regler 3,3V 1A TO220

C1,2 100nF keram. SMD 0805

SV1 Pfostenwanne RM2,54 2×13 (26pol.)

2× Pfostenbuchse schneid/klemm RM2,54 2×13 (26pol.)

2cm Flachbandkabel RM2,54 26pol.

oder

Stapelleiste RM2,54 2×13 (26pol.), **siehe Text**

SV2 Pfostenwanne RM2,54 2×17 (34pol.)

Displaykabel:

1× Pfostenbuchse schneid/klemm RM2,54 2×17 (34pol.)

15 cm Flachbandkabel RM2,54 31pol.

1× Steckergehäuse JAE FI-W31S

31× Crimpkontakt JAE FI-C3-A1-15000

Inverterkabel:

1× Pfostenbuchse schneid/klemm RM2,54 2×5 (10pol.)
40 cm Flachbandkabel RM2,54 8pol.
1× Steckergehäuse Molex 51021-0800-P
8× Crimpkontakt Molex 50058-8000-C

Programmierkabel:

X1 Sub-D Stecker Lötkehl male 25pol.
SV1 Pfostenbuchse schneid/klemm RM2,54 2×5 (10pol.)
D1 1N4148
R1 4,7kΩ 5%
100 cm Flachbandkabel RM2,54 10pol.

Weiterführende Hinweise

Die Funktionen des Adapters können - Kenntnisse in der Hardwarebeschreibungssprache VHDL vorausgesetzt - auch verändert oder erweitert werden. Die VHDL-Quellen für die Programmierung des CPLD liegen dieser Dokumentation bei. Eine geeignete Programmierumgebung ist auf der Homepage des Herstellers des CPLD, www.xilinx.com, zum Download verfügbar.

Abbildung 2: Bestückungsplan der Displaycontroller-Platine, Oberseite

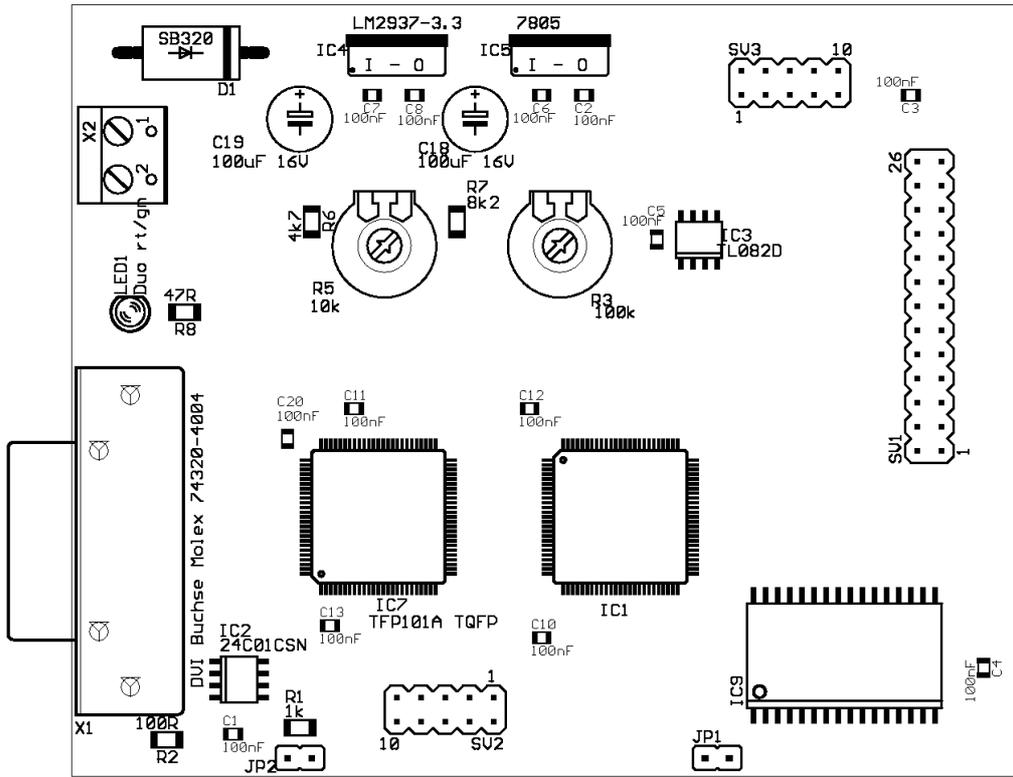


Abbildung 3: Bestückungsplan der Displaycontroller-Platine, Unterseite

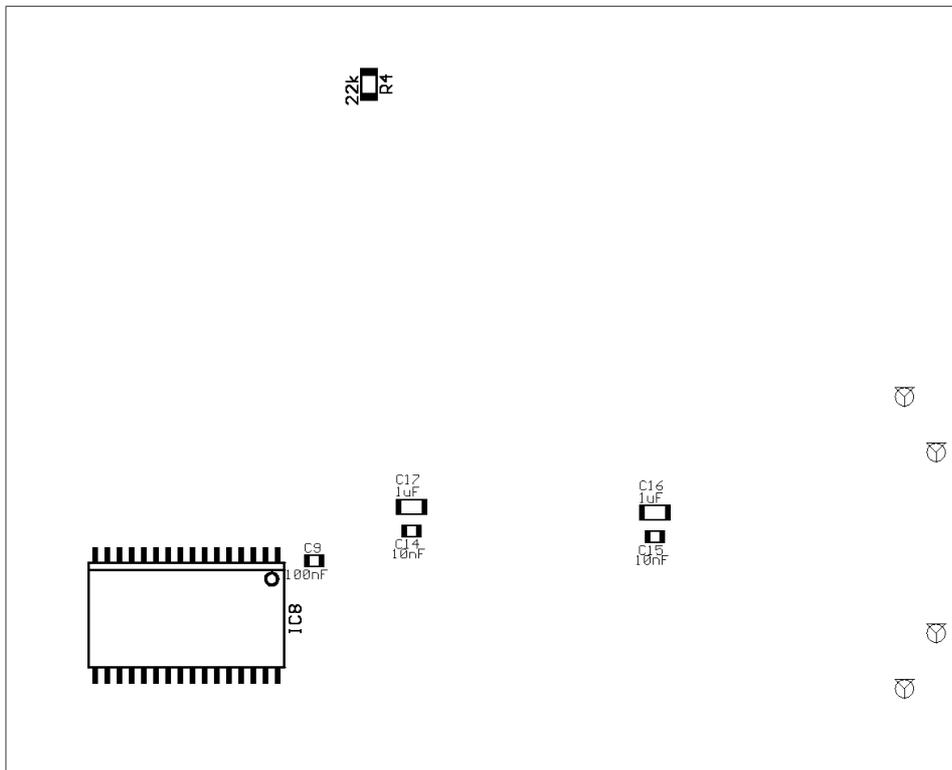


Abbildung 4: Programmierkabel

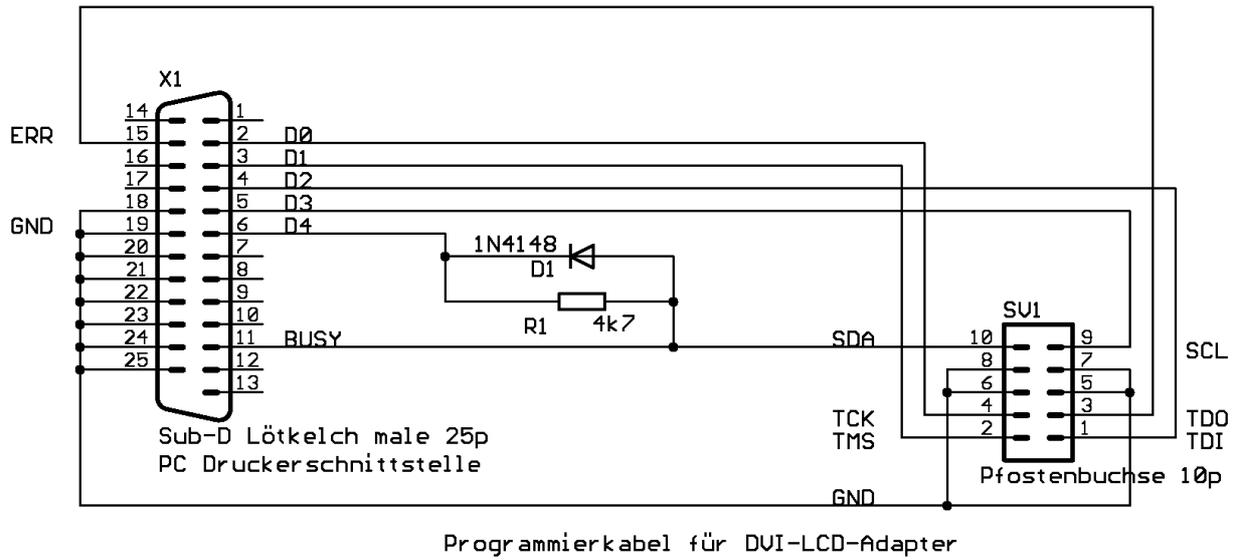


Abbildung 5: Steckadapter für das Display Sharp LM100SS1T522

