

Verwendeter uC:

http://www.aesop-embedded.org/doc/um_s3c2410a_manual_r10.pdf

Display:

<http://www.beck-oled-lcd-tft-display.de/display-datenblatt/typ/ampire/AM-640480GTMQW-00H%20Ver1.0.pdf>

Betriebsmodus: 640*480*16Bit, Framerate 60 Hz

Einstellungen in **LCDCON1** sind klar, entscheidend ist CLKVAL (25 Mhz will das Display, macht auch Sinn bei 640 x 480 x 16Bit x 60Hz / 8 ~ 25 Mhz) Ist wohl schon untere Grenze aber an dem scheints ja nicht zu liegen.

LCDCON2:

VSPW, VFPD und VBPD beeinflussen DataEnable. Die Summe aus diesen drei Werten sollte zw 35 und 80 Perioden VLKC sein. Dieser Wert addiert mit Horizontal Valid (aus Display Db) ist in Summe dann die gesamt vert. Periode 525. Wie die einzelnen Werte verteilt sind, muss eig. probiert werden, da keine Werte dafuer im Display-Sheet angegeben. Aber diese Werte scheinen zu passen (im Moment jeweils 15) da das Bild in der Vertikalen korrekt angezeigt wird.

Wie sehe ich denn diese Werte auf dem Oszi? Sind das die 32KHz Zeilenfrequ. von DataEnable?

LINEVAL = 480-1;

LCDCON3/4:

HFPD, HBPD; und HSPW beeinflussen DataEnable. Die Summe muss hier ca 160 VLK Perioden entsprechen, um auf die insgesamt 800 horizontalen Perioden zu kommen.

Die einzelne Aufteilung ist auch hier nicht angegeben und muss probiert werden?

Diese Werte kann man auf dem Oszi ueberpruefen:

Dieses muesste eigentlich 640 x 25MHz also 25,6µs lang high sein, gefolgt von einer 110 x 25MHz bis 260 x 25MHz = 4,4-10,4µs langen Pause.

HOZVAL = 640-1;

LCDCON5:

Relevant sind hier nur:

INVVDEN, sagt bei welchem Pegel von DataEnable Daten gueltig sind, also 0 (normal)

INVCLK, wann werden Daten uebernommen -> (Blick ins LCD datasheet, fallende Flanke also 0)

INVLIN und INVFRAME sind voellig irrelevant, da diese Signal nicht benoetigt werden bzw vom Controller selbst ertellt werden auf basis des Dataenable Signals.

Also wirklich entscheidend bzgl Timing sind hier INVVDEN und INVCLK.

Wobei die Default (Initial-Settings) eigentlich passen sollten?

Und INVCLK doch theoretisch egal sein sollte?

Ich nehme an mit INVVDEN = 0 (also normal) ist gemeint dass die Daten bei einem High-pegel gueltig sind?

Mich wuerde mal noch interessieren wie das Display genau aus dem Dataenable die noetigen VSYNC und HSYNC Signale erzeugt? Es muss dieses ja irgendwie aus DataEnbal und VCLK machen...?

Besten Dank.