



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

12 **Übersetzung der
europäischen Patentschrift**

51 Int. Cl.⁵:
H 03 F 3/45
H 03 F 1/32

87 EP 0 259 029 B1

10 **DE 37 86 725 T 2**

- 21 Deutsches Aktenzeichen: 37 86 725.3
- 86 Europäisches Aktenzeichen: 87 307 087.4
- 86 Europäischer Anmeldetag: 11. 8. 87
- 87 Erstveröffentlichung durch das EPA: 9. 3. 88
- 87 Veröffentlichungstag
der Patenterteilung beim EPA: 28. 7. 93
- 47 Veröffentlichungstag im Patentblatt: 3. 2. 94

DE 37 86 725 T 2

30 Unionspriorität: 32 33 31
02.09.86 US 902537

73 Patentinhaber:
Tektronix, Inc., Beaverton, Oreg., US

74 Vertreter:
Strasse, J., Dipl.-Ing., 81541 München; Meys, H.,
Dipl.-Chem. Dr.rer.nat., 10719 Berlin; Draudt, A.,
Dipl.-Ing.; Maiwald, W., Dipl.-Chem.Dr., 81541
München; Vonnemann, G., Dipl.-Ing. Dr.-Ing.,
Pat.-Anwälte, 20099 Hamburg; Reichardt, H.,
Rechtsanw.; Draudt, J., Dipl.-Chem.Dr.rer.nat.,
Pat.-Anw., 81541 München

84 Benannte Vertragsstaaten:
DE, FR, GB, NL

72 Erfinder:
Garuts, Valdis, Beaverton Oregon, US

54 FET Differenzverstärker mit grosser Linearität und Verstärkung.

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patentamt inhaltlich nicht geprüft.

DE 37 86 725 T 2

FET-Differenzverstärker mit großer Linearität und Verstärkung

GEBIET DER TECHNIK

Die vorliegende Erfindung betrifft FET-Verstärker und insbesondere FET Steilheitsverstärker mit verbesserter Linearität und Verstärkung.

Feldeffekttransistoren des Galliumarsenid (GaAs) MESFET-Typs werden in zunehmendem Maße in Schaltungen verwendet, bei denen ein Hochgeschwindigkeitsbetrieb vorteilhaft ist. Ihre steigende Beliebtheit erstreckt sich jedoch noch nicht auf hochfrequente Analogverstärker hoher Präzision. Der Hauptgrund hierfür ist die schlechte Linearität von FET-Verstärkern. Die Linearität von FET-Verstärkern ist schlecht, da der Drainstrom eines FET-Verstärkers eine nichtlineare Exponentialfunktion seiner Spannung von Gate- zu Source-Elektrode ist. Die Mechanismen, die dieses unerwünschte Merkmal erzeugen, sind den grundlegenden physikalischen Eigenschaften von Feldeffekttransistoren eigen.

Ein repräsentativer, nichtkompensierter FET-Verstärker aus dem Stand der Technik, der in einer Differentialkaskodenkonfiguration geschaltet ist, ist in Fig. 1 gezeigt. Die Transfermerkmale dieses Verstärkers sind durch den Graphen von Fig. 2 dargestellt, welcher den Ausgangsstrom I_{out} auf seinen Maximalwert I_{o1} gegenüber der Differentialeingangsspannung V_{in} normalisiert zeigt. Die gestrichelte Linie im unteren Abschnitt von Fig. 2 zeigt den Ablauf der Ist-FET-Transfer-Merkmale von einem idealen, linearen Transfer-Merkmal auf der erweiterten vertikalen Skala links. Wie zu sehen ist, sind die Transfer-Merkmale des Verstärkers innerhalb des exemplarisch normalisierten Eingangsspannungsbereiches von 0 bis 0,37 Volt, der in Fig. 2 mit "A" bezeichnet ist, annähernd linear. Die Transfermerkmale des Verstärkers für Eingangsspannungen oberhalb des mit "A" gekennzeichneten Bereiches sind kompressiv nichtlinear. Jeder

Anstieg im Spannungseingang ergibt einen fortschreitend kleineren als linearen Anstieg im Stromausgang.

Die von den FET-Nichtlinearitäten induzierten Signal-Amplituden-Fehler machen nichtkompensierte FET-Verstärker zum Gebrauch bei Anwendungen für Präzisionsanalogverstärker ungeeignet. Ein Ansatz zur Verringerung dieser Signal-Amplituden-Fehler ist es, das maximale lineare Ausgangssignal so einzuschränken, daß es ein relativ geringer Bruchteil des insgesamt verfügbaren Ausgangssignals ist. Zum Beispiel kann in der in den Fig. 1 und 2 dargestellten Schaltung der Verstärker so eingeschränkt werden, daß er innerhalb des mit "A" bezeichneten Betriebsbereichs arbeitet, mit einer sich hieraus ergebenden Verbesserung der Linearität. Dieser Ansatz jedoch begrenzt den dynamischen Bereich des Verstärkers erheblich.

Ein gegensätzliches Verfahren aus dem Stand der Technik zur Verbesserung der Linearität über einen großen Signalbereich besteht darin, den statischen Vorspannungsstrom des Verstärkers zu erhöhen. Durch dieses Verfahren können größere Ausgangsstromschwankungen aufgefangen werden. Dieses Verfahren erhöht jedoch die Stromvergeudung und die Größe des Gerätes. Die erhöhte Gerätegröße wiederum steigert die Herstellungskosten und verringert die erzielbare Bandbreite aufgrund von größeren Kapazitäten zwischen den Elementen.

Ein weiteres Verfahren aus dem Stand der Technik zur Verringerung von Verstärkerfehlern besteht in der Verwendung von Rückkopplungsverfahren. Bei Rückkopplungsverstärkern wird das Ausgangssignal erfaßt und an den Eingang zurückgekoppelt, so daß Linearitätsfehler in gewissem Maße aufgehoben werden. Zwar können Rückkopplungsverstärker mit sehr hoher Präzision konstruiert werden; sie haben jedoch mehrere Einschränkungen die sie für die Breitbandsignalverarbeitung mit hoher Präzision ungeeignet machen. Zum Beispiel wird es schwierig, mit stei-

gender Frequenz eine adäquate Dämpfung zu erhalten. Geringe inhärente Zeitverzögerungen um die Rückkopplungsschleife herum können auch bewirken, daß der Ausgang mit dem Eingang aus der Phase ist. Eine Phasenverzerrung kann somit eingeführt werden, die mit der Frequenz zunimmt, wodurch die Präzision des Verstärkers weiter verschlechtert wird und schließlich eine Instabilität hervorgerufen wird.

Ein Beispiel einer Stromrückkopplungstechnik, die auf den Verstärker aus Fig. 1 angewandt wird, ist durch die gestrichelten Widerstände gezeigt, die zwischen der Quelle jedes Eingangstransistors und der Stromquelle I_{o1} geschaltet sind. Diese Widerstände legen eine Vorspannung an ihre jeweiligen Quellen, die sich mit dem Ausgangsstrom verändern. Diese variierende Vorspannung dient dazu, den den FETs eigenen Nichtlinearitäten etwas entgegenzuwirken, wodurch die Signal-Amplituden-Verzerrung verringert wird.

Die in Fig. 1 dargestellte Widerstandsrückkopplungstechnik verringert auch die Verstärkung der Verstärkerstufe. Um diesen Verstärkungsverlust zu kompensieren, sind mehr Verstärkerstufen erforderlich. Alternativ läßt sich die Verstärkungsverringern durch Verringerung der Größe der Rückkopplungswiderstände und entsprechende Erhöhung der Gerätegröße und des Vorspannungsstromes der Transistoren minimalisieren. Diese Lösung führt jedoch zu den Problemen mit erhöhter Stromvergeudung und höheren Herstellungskosten, wie sie bereits oben erwähnt wurden.

Dementsprechend bleibt ein Bedarf für einen FET-Verstärker mit verbesserter Linearität und Verstärkung.

Transistorverstärkerschaltungen aus dem Stand der Technik, bei denen eine höhere Linearität und gesteigerte Verstärkung angestrebt wurden, sind unter anderem die im U.S. Patent US-A-

4,146,844 (Quinn) beschriebene, das einen bipolaren Differential-Kaskodenverstärker zeigt, der mit einer Linearisierungsstufe kompensiert ist. Das britische Patent GB-A-2 013 444 (Siemens) offenbart einen Differentialverstärker, der dieselbe Linearisierungsschaltung umfaßt, wie sie in der Quinn-Schrift gezeigt ist. In der GB-A-2 013 444 ist vorgeschlagen, den Differentialverstärker unter Verwendung von entweder bipolaren Transistoren oder FETs auszubilden. Ebenfalls bekannt im Stand der Technik ist der Breitbanddifferentialverstärker, welcher im U.S. Patent US-A-4,075,574 gezeigt ist, das an den Inhaber der vorliegenden Erfindung ausgegeben wurde.

ZUSAMMENFASSUNG DER ERFINDUNG

Eine Aufgabe der vorliegenden Erfindung ist es, einen hochfrequenten FET-Verstärker mit hoher Präzision bereitzustellen, bei dem die Nichtlinearität des Transistors kompensiert wird, ohne hierbei Verstärkung zu opfern und ohne eine Phasenverzerrung einzuführen.

Eine weitere, der vorliegenden Erfindung zugrundeliegende Aufgabe ist es, die Fraktion des maximalen Ausgangssignals eines FET-Verstärkers, die mit guter Linearität verwendbar ist, stark zu erhöhen.

Eine noch weitere Aufgabe der vorliegenden Erfindung ist es, den Dynamikbereich eines FET-Steilheitsverstärkers zu erweitern, ohne seine Verstärkung zu verringern.

Eine noch weitere Aufgabe der vorliegenden Erfindung besteht darin, das erzielbare Produkt aus Verstärkung und Bandbreite eines FET-Steilheitsverstärkers zu erhöhen.

Eine noch weitere Aufgabe der vorliegenden Erfindung ist es, einen stabilen Verstärker mit hoher Präzision bereitzustellen, der aus wenigen Teilen besteht und in seinem Betrieb einfach ist.

Die obengenannten Aufgaben werden durch die vorliegende Erfindung gelöst.

Gemäß Anspruch 1 wird eine Linearisierungsstufe mit einem FET-Kaskodendifferentialverstärker gekoppelt, um die Nichtlinearitäten im Drainstrom seiner Eingangsstufe zu erfassen und ein entsprechendes Fehlersignal zu entwickeln. Dieses Fehlersignal wird in die Ausgangsstufe des Verstärkers injiziert, um seine Verzerrung aufzuheben. Die Linearisierungsstufe dient dem weiteren Zweck der Erhöhung der Verstärkung des Verstärkers.

Der Hauptverstärker umfaßt eine Eingangsstufe mit einem ersten, mit der Quelle verbundenen Paar Feldeffekttransistoren, die an ihren Basen ein Differentialeingangssignal empfangen. Die entsprechenden Quellen eines zweiten Paares von Feldeffekttransistoren in einer Ausgangsstufe derartiger Differentialverstärker sind mit den Drains des ersten Paares von Transistoren in einer Kaskodenanordnung verbunden. Die Drains des zweiten Transistorenpaars erstellen die Differentialverstärkerausgänge. Die Gates des zweiten Transistorenpaars werden durch Vorspannungsquellen vorgespannt.

Die Linearisierungsschaltung, die über die zweiten Verstärkertransistoren geschaltet ist, weist ein drittes Paar von Feldeffekttransistoren in quellengeschalteter Anordnung auf, wobei ihre entsprechenden Basen von den Drains der ersten Verstärkertransistoren getrieben werden. Die Gates dieser dritten Transistoren sind ebenfalls mit Vorspannungsstromquellen verbunden. Die Drains der dritten Linearisierungstransistoren sind mit den Drains der zweiten Ausgangstransistoren querge-

schaltet, wodurch ein kompensierendes Fehlersignal in jeden Differentialausgangsknoten injiziert wird, um somit eine Aufhebung von Nichtlinearitäten zu erzeugen.

Die voranstehend beschriebenen sowie weitere Aufgaben, Merkmale und Vorteile der vorliegenden Erfindung ergeben sich aus der nachstehenden detaillierten Beschreibung einer bevorzugten Ausführungsform dieser, unter Bezugnahme auf die beigefügten Zeichnungen.

KURZE BESCHREIBUNG DER ZEICHNUNGEN.

Fig. 1 zeigt ein schematisches Schaltbild eines nichtkompensierten FET-Kaskodenverstärkers aus dem Stand der Technik.

Fig. 2 ist ein Graph, der die Transfermerkmale des nichtkompensierten Verstärkers aus Fig. 1 veranschaulicht.

Fig. 3 zeigt ein schematisches Schaltbild einer kompensierten Differential-FET-Kaskodenverstärkerschaltung gemäß der vorliegenden Erfindung.

Fig. 4 ist ein Graph, der die Transfermerkmale des kompensierten Verstärkers aus Fig. 3 veranschaulicht.

DETAILLIERTE BESCHREIBUNG

In Fig. 3 weist die kompensierte Verstärkerschaltung 10 der vorliegenden Erfindung ein Differentialpaar von Kaskodenverstärkern 12a und 12b auf, eine Linearisierungsschaltung 14, einen Differentialspannungseingang 16 und einen Differentialstromausgang 18. Da die Topologie der Differentialschaltungen symmetrisch und der Betrieb einer jeden Hälfte entsprechend identisch ist, konzentriert sich die nachfolgende Diskussion auf die linke Seite der Schaltung. Es versteht sich jedoch,

daß diese Diskussion genauso auf die rechte Seite der Schaltung zutrifft.

Der Kaskodenverstärker 12a besteht aus Eingangs- und Ausgangs-FETs 20a, 22a, die in einer Kaskodenanordnung geschaltet sind, wobei der Drain von FET 20a mit der Source von FET 22a verbunden ist. Die Source von FET 20a und die Source des entsprechenden FET 20b sind mit einer Quelle oder Source 24 eines Stromes I_{o1} verbunden. Das Gate von Eingangs-FET 20a wird durch einen Eingang 26a eines Differentialspannungseingangs 16 getrieben. Das Gate von Ausgangs-FET-22a wird von einer Source 28a der Vorspannung V_{ga} getrieben und der Drain dieses FETs ist mit einem Stromausgangsknoten 30a des Differentialstromausganges 18 verbunden.

Die Linearisierungsstufe 14 besteht aus zwei FETs 32a und 32b, die in einer Anordnung mit gemeinsamer Source geschaltet sind. Die gemeinsamen Sourcen der FETs 32a und 32b sind mit einer gemeinsamen Quelle oder Source 34 von Vorspannungsstrom I_{o3} verbunden. Das Gate von FET 32a ist mit dem Drain von Eingangs-FET 20a verbunden und ist auch mit einer Source 36a eines Vorspannungsgleichstromes I_{2a} verbunden. Der Drain des linearisierenden FET 32a ist mit dem Drain von Ausgangs-FET 22b am Stromausgangsknoten 30b quer-geschaltet.

Die Schaltung 10 arbeitet wie folgt. Wenn die Transistoren 22a und 22b dieselbe Geometrie haben wie die Transistoren 20a und 20b, und wenn für einen Moment die Stromquellen 36a und 36b außer acht gelassen werden, dann ist die Spannung V_{s2} über den Sourcen der Transistoren 22a und 22b gleich der Differential-eingangsspannung V_{in} , die an dem Differentialspannungseingang 16 anliegt. Werden die Vorspannungsstromquellen 36a und 36b hinzuaddiert, dann steigt V_{s2} nichtlinear schneller als V_{in} (expansive Nichtlinearität). Diese Spannung wird über die Gates der Linearisierungsstufe 14 mit gemeinsamer Source ange-

legt. Als Folge steigt auch der Drainstrom I_{d3} der Transistoren 32a und 32b der Linearisierungsstufe schneller als linear zu V_{in} . Aufgrund der Nichtlinearität der Eingangstransistoren 20 steigt der Ausgangsstrom I_{d2} der Transistoren 22 des Differentialkaskodenverstärkers (welcher in Topologien ohne die Linearisierungsstufe gleich I_{out} ist) langsamer als linear zu V_{in} (kompressive Nichtlinearität).

Der Ausgangssignalstrom I_{out} ist die Summe des Ausgangsstromes (I_{d2}) des Differentialkaskodenverstärkers plus dem Ausgangsstrom (I_{d3}) der Linearisierungsstufe. Durch richtige Proportionierung der Gerätegrößen und Vorspannungsströme heben sich die entgegengesetzten Nichtlinearitäten von I_{d2} und I_{d3} bezüglich V_{in} über den Großteil des verfügbaren Ausgangssignalbereichs auf, wodurch bewirkt wird, daß I_{out} linear mit V_{in} schwankt. Diese Linearisierung wird ohne die Probleme verringerter Verstärkung, erhöhten statischen Vorspannungsstroms, verstärkter Wärme, verringerter Bandbreite und erhöhter Phasenverzerrung, wie sie bei Techniken aus dem Stand der Technik auftreten, erzielt.

Fig. 4 zeigt einen Graphen, der die Transfermerkmale des kompensierten Verstärkers aus Fig. 3 veranschaulicht, wobei der Ausgangsstrom I_{out} auf I_{o1} normalisiert ist. Wie bei Vergleich mit dem Graphen aus Fig. 2 zu sehen ist, erzeugt die vorliegende Erfindung eine wesentliche Erweiterung des linearen Betriebsbereiches des Verstärkers. Die gestrichelte Linie zeigt den Verlauf des normalisierten kompensierten Transfermerkmals von einem idealen linearen Transfermerkmal, auf der erweiterten vertikalen Skala links. Während der nichtkompensierte Verstärker über den 0 bis 0,37 Volt Eingangsbereich, der in Fig. 2 mit "A" bezeichnet ist, ungefähr linear verläuft, ist der kompensierte Verstärker über den Eingangsbereich von 0 bis 0,61 Volt, der in Fig. 4 mit "B" bezeichnet ist, ungefähr linear, was eine Steigerung des linearen Dynamikbereiches von über sechzig Prozent darstellt.

Die in Fig. 4 veranschaulichten Ergebnisse wurden unter Verwendung von Galliumarsenidtransistoren 20, 22 und 32 gleicher Geometrie erhalten, die Pinch-off-Spannungen von 2,0 Volt und Drain-Ströme mit Null-Vorspannung von 4,0 mA haben. Die Gate-Vorspannung V_{ga} wurde auf 5,0 V eingestellt und die Stromquellen I_{o1} , I_{2a} und I_{o3} wurden jeweils auf 2,0 mA, 0,4 mA und 1,6 mA eingestellt. Die Vorspannungsquellen auf der rechten Seite der Schaltung wurden auf entsprechend identische Werte eingestellt.

Die gleiche Geometrie der sechs Feldeffekttransistoren in der dargestellten Ausführungsform ist nicht erfindungswesentlich, sondern wird vielmehr zur Erleichterung der Darlegung verwendet. In alternativen Ausführungsformen können nichtidentische Geometrien verwendet werden, wenn die Vorspannungsquellen entsprechend eingestellt werden.

Die vorliegende Erfindung erzielt eine Anzahl von Vorteilen über die erhöhte Linearität hinaus. Die Hinzufügung der Linearisierungsstufe 14 erhöht sowohl die Gesamtsteilheitsverstärkung als auch den verfügbaren Signalausgangsstrom. Die Linearisierungsstufe 14 verringert auch die Ausgangsadmittanz (anfänglich bedingt durch die Drain-Gate-Kapazität der Ausgangstransistoren 22a und 22b), wodurch das erzielbare Verstärkungs-Bandbreiten-Produkt erhöht wird.

Die vorliegende Erfindung kann unter Verwendung sowohl von Metall- als auch Metalloxid-FETs ausgeführt werden. Galliumarsenid-MESFETS mit Schottky-Sperrgates lassen sich für den Betrieb mit sehr hohen Frequenzen vorteilhaft verwenden.

In der veranschaulichten Ausführungsform werden die Linearisierungstransistoren 32 dazu verwendet, die verzerrungserzeugenden Mechanismen der Transistoren 20 und 22 zu modellieren. Dementsprechend sollten die Merkmale der Transistoren 20, 22 und 32 so gleichmäßig wie möglich abgestimmt sein.

Alle Transistoren in der vorliegenden Erfindung können ohne irgendwelche Zwischenkomponenten direkt miteinander verbunden werden. Da die Schaltungstopologie so einfach ist, läßt sich eine derartige Konfiguration ideal für die Herstellung von integrierten Schaltungen anpassen. Selbstverständlich können alternativ diskrete Transistoren verwendet werden. Es ist jedoch leichter, die Komponenten aufeinander abzustimmen und beim Bau von integrierten Schaltungen eine hohe Leistung zu gewährleisten.

Nach der Beschreibung und Darlegung der Prinzipien der Erfindung unter Bezugnahme auf eine bevorzugte Ausführungsform sollte es für den Fachmann auf dem Gebiet offensichtlich sein, daß die Erfindung in ihrer Anordnung und Detail modifiziert werden kann, ohne daß hierbei von diesen Erfindungsprinzipien abgegangen wird. Alle im Umfang der nachfolgenden Ansprüche liegenden Modifikationen sind beansprucht.

EP 87 307 087.4-2202 (0 259 029)
TEKTRONIX, INC. (P 38 86 725.3-08)

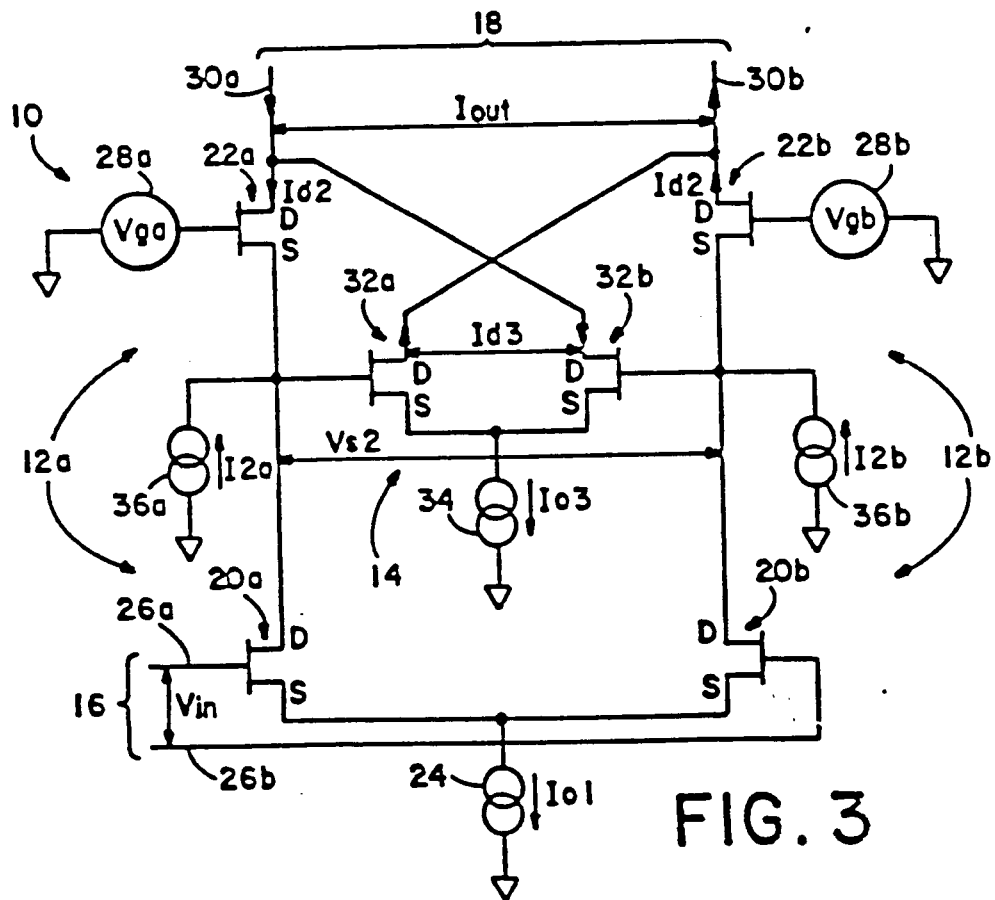
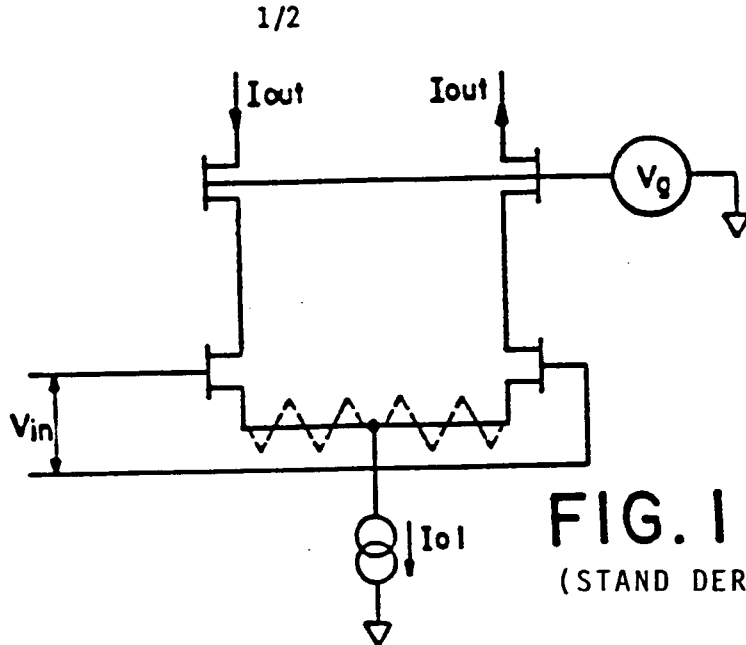
FET-Differenzverstärker mit großer Linearität und Verstärkung

A n s p r ü c h e

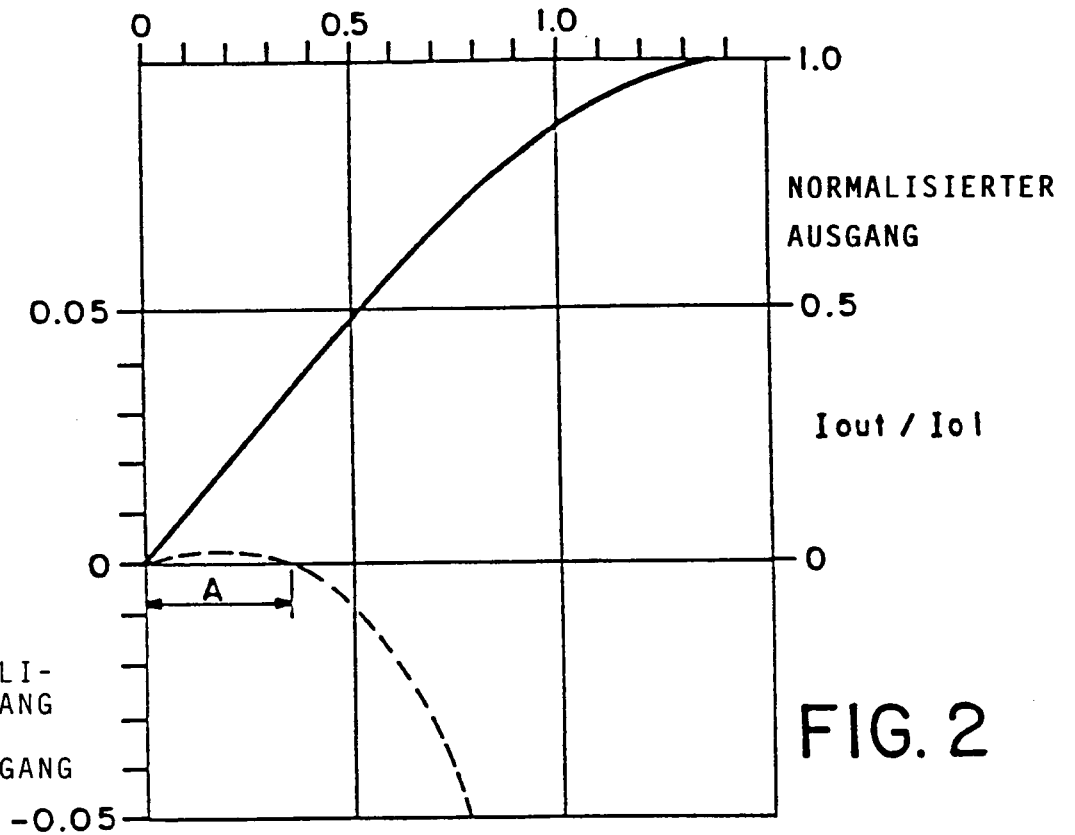
1. Feldeffekttransistorverstärkerschaltung (10), umfassend:
ein Paar Eingangsfeldeffekttransistoren (20), die mit ihren Gates über eine Quelle oder Source einer Eingangssignalspannung (V_{in}) geschaltet sind, und ein Paar Ausgangsfeldeffekttransistoren (22), die mit ihren Sourcen mit den Ausgängen der Eingangstransistoren verbunden sind und mit ihren Ausgängen mit Ausgangsanschlüssen (30) verbunden sind, um einen Ausgangssignalstrom zu erstellen, wobei die Ein- und Ausgangsfeldeffekttransistoren eine Kaskodendifferentialverstärkerschaltung bilden,
ein Paar linearisierender Feldeffekttransistoren (32), die als nichtlineare Verstärkerstufe mit gemeinsamer Source geschaltet sind, wobei ihre Gates mit den Sourcen verschiedener der Ausgangstransistoren (22) verbunden sind und ihre Drains mit den Ausgängen der entgegengesetzten Ausgangstransistoren verbunden sind, mit denen ihre Gates verbunden sind; und
ein Paar Quellen (36) für Vorspannungsgleichstrom, die direkt mit den Gates der linearisierenden Transistoren verbunden sind, so daß der linearisierende Verstärker größere Linearität und erhöhte Verstärkung an die Differentialkaskodenverstärkerschaltung legt.
2. Verstärkerschaltung nach Anspruch 1, worin die Eingangstransistoren (20) als Verstärkerstufe mit gemeinsamer Source geschaltet sind.

3. Verstärker nach Anspruch 2, worin die Ausgangstransistoren (22) als Verstärkerstufe mit gemeinsamem Gate geschaltet sind.
4. Verstärkerschaltung nach Anspruch 1, worin der Vorspannungsstrom und die linearisierenden Transistoren (32) die richtige Größe haben, so daß die Nichtlinearitäten der Drainströme der Ausgangstransistoren und der linearisierenden Transistoren einander über einen wesentlichen Abschnitt des Ausgangsstromsignalbereiches aufheben.
5. Verstärkerschaltung nach Anspruch 1, worin die Feldeffekttransistoren aus Galliumarsenid-Halbleitermaterial sind.
6. Verstärkerschaltung nach Anspruch 1, worin die Transistoren direkt miteinander verbunden sind, ohne Verwendung zusätzlicher Schaltungskomponenten einschließlich Rückkopplungstransistoren.
7. Verstärkerschaltung nach Anspruch 1, worin die Feldeffekttransistoren des MES-Typs mit Schottky-Sperrgates sind.
8. Verstärkerschaltung nach Anspruch 1, worin die Feldeffekttransistoren als integrierte Schaltung hergestellt sind.

0259029



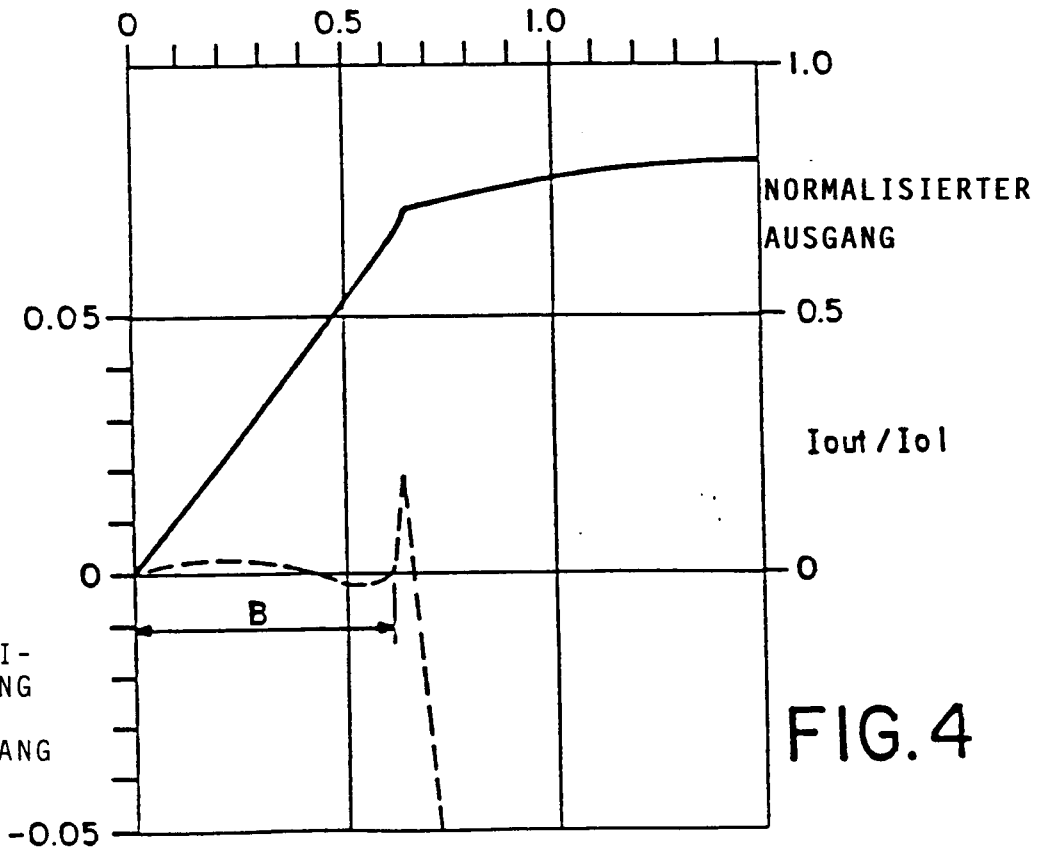
EINGANG V_{in}



ABGANG NORMALISIERTER AUSGANG VON IDEALEM, LINEAREN AUSGANG

FIG. 2

EINGANG V_{in}



ABGANG NORMALISIERTER AUSGANG VON IDEALEM, LINEAREN AUSGANG

FIG. 4