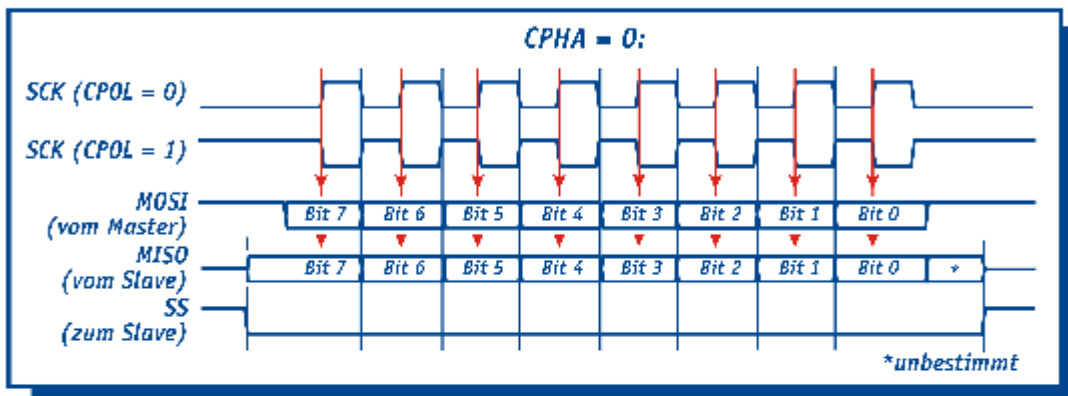


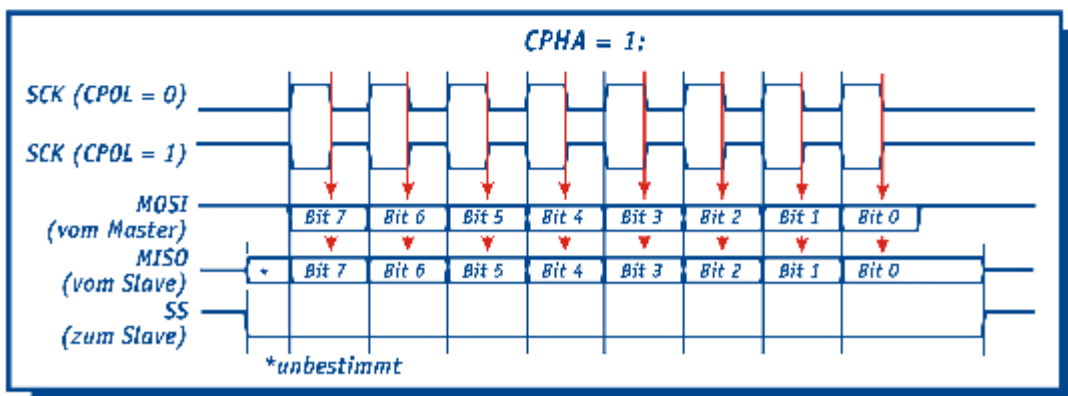


Festlegung von Taktpolarität und -phase durch CPOL und CPHA:

- Bei $CPHA=0$ ist der Beginn eines Datentransfers durch die *fallende Flanke* an SS definiert. Nach der Übertragung eines Bytes muss der "Master" SS wieder auf 1 setzen. Ein "Slave" muss mit dem Schreiben in sein Datenregister (=Vorbereitung zum Senden) solange warten, bis der "Master" die Leitung SS wieder auf 1 gelegt hat:



- Bei $CPHA=1$ ist der Beginn eines Datentransfers durch die *erste aktive Flanke* an SCK definiert. Man kann daher die Leitung SS einsparen. Es ist aber die Gefahr vorhanden, dass der Synchronismus zwischen "Master" und "Slave" durch einen Störimpuls verloren geht und sich selbsttätig nicht wieder einstellt:



mp 9 10 07

68HC11 - SPI-Interface Taktpolarität und -phase