# PIC32MZ 嵌入式连接性（EC）系列

## 具有音频及图形接口、 HS USB、以太网和高级模拟功能的 32 位 MCU（最多 2 MB 实时更新闪存和 512 KB SRAM）

### 工作条件

- 2.2V 至 3.6V， -40ºC 至 +125ºC， DC 至 200 MHz

### 内核：200 MHz/314 DMIPS microAptiv™

- 16 KB 指令高速缓存和 4 KB 数据高速缓存
- 优化嵌入式操作系统运行的 MMU
- microMIPS™ 模式可使代码压缩最多 35%
- DSP 增强型内核：
  - 4 个 64 位累加器
  - 单周期 MAC，饱和和小数算术
- 高效代码 （C 语言和汇编语言）架构

### 时钟管理

- 精度为 0.9% 的内部振荡器
- 可编程 PLL 和振荡器时钟源
- 故障保护时钟监视器 （Fail-Safe Clock Monitor， FSCM）
- 独立的看门狗定时器 （Watchdog Timer， WDT）和程序监控定时器 （Deadman Timer， DMT）
- 快速唤醒和启动

### 功耗管理

- 低功耗模式 （休眠和空闲）
- 集成上电复位和欠压复位
- 200 µA/MHz 动态电流 （典型值）

### 存储器接口

- 50 MHz 外部总线接口 （External Bus Interface， EBI）
- 50 MHz 串行四通道接口 （Serial Quad Interface， SQI）

### 音频和图形接口

- 图形接口：EBI 或 PMP
- 音频数据通信：I²S、 LJ 和 RJ
- 音频控制接口：SPI 和 I²C™
- 音频主时钟：可与 USB 时钟同步的小数时钟频率

### 高速 （HS）通信接口 （带专用 DMA）

- 符合 USB 2.0 规范的高速 OTG （On-The-Go）控制器
- 具有 MII 和 RMII 接口的 10/100 Mbps 以太网 MAC

### 安全特性

- 用于数据加密 / 解密和认证的带 RNG 的加密引擎 （AES、3DES、 SHA、 MD5 和 HMAC）
- 高级存储器保护：
  - 外设和存储区域访问控制

### 直接存储器访问 （DMA）

- 8 通道，具有自动数据大小检测功能
- 可编程循环冗余校验 （Cyclic Redundancy Check， CRC）

### 高级模拟特性

- 12 位 ADC 模块：
  - 转换速度为 28 Msps，具有 6 个采样保持电路 （Sample and Hold， S&H）
  - 最多 48 个模拟输入
- 灵活独立的 ADC 触发源
- 2 个比较器，具有 32 个可编程电压点的参考电压
- 温度传感器，精度为 ±2ºC

### 通信接口

- 两个 CAN 模块 （具有专用 DMA 通道）：
  - 2.0B 主动模式，且支持 DeviceNet™ 寻址
- 6 个 UART 模块 （25 Mbps）：
  - 支持 LIN 1.2 和 IrDA® 协议
- 6 个 4 线 SPI 模块 （50 Mbps）
- 可配置为额外 SPI 模块的 SQI （50 MHz）
- 5 个支持 SMBus 的 I²C 模块 （最高 1 Mbaud）
- 并行主端口 （Parallel Master Port， PMP）
- 支持功能重映射的外设引脚选择 （Peripheral Pin Select，PPS）

### 定时器 / 输出比较 / 输入捕捉

- 9 个通用定时器：
  - 9 个 16 位和最多 4 个 32 位定时器 / 计数器
- 9 个输出比较 （Output Compare， OC）模块
- 9 个输入捕捉 （Input Capture， IC）模块
- 支持功能重映射的 PPS
- 实时时钟和日历 （Real-Time Clock and Calendar，RTCC）模块

### 输入 / 输出

- 引脚可承受 5V 电压且拉 / 灌电流高达 32 mA
- 可选择的漏极开路、上拉和下拉功能
- 所有 I/O 引脚上均可外部中断

### 规格和 B 类支持

- 计划通过 AEC-Q100 REVG 标准 （等级 1， -40ºC 至 +125ºC）
- IEC 60730 B 类安全库
- 备用内部振荡器

### 调试器开发支持

- 在线及在线应用编程
- 4 线 MIPS® 增强型 JTAG 接口
- 不受限软件和 12 个复杂断点
- 支持 IEEE 标准 1149.2 （JTAG）边界扫描
- 基于硬件的非抢占式指令跟踪

### 集成软件库和工具

- C/C++ 编译器，支持本机 DSP/ 小数
- TCP/IP、 USB、图形化和 mTouch™ 中间件
- MFi、 Android™ 和 Bluetooth® 音频框架
- µC/OS™、 FreeRTOS™ 和其他受欢迎的 RTOS 内核

### 封装

| 类型 | QFN | TQFP | | | VTLA | LQFP |
|---|---|---|---|---|---|---|
| 引脚数 | 64 | 64 | 100 | 144 | 124 | 144 |
| I/O 引脚数 （最多） | 53 | 53 | 78 | 120 | 98 | 120 |
| 触点 / 引脚间距 | 0.50 | 0.50 | 0.40 | 0.50 | 0.40 | 0.50 | 0.50 |
| 尺寸 | 9x9x0.9 | 10x10x1 | 12x12x1 | 14x14x1 | 16x16x1 | 9x9x0.9 | 20x20x1.40 |

**注：** 除非指定，否则所有尺寸均以毫米 （mm）为单位。

© 2013 Microchip Technology Inc.

**表 1：　PIC32MZ EC 系列特性（不带 CAN）**

| 器件 | 程序存储器（KB） | 数据存储器（KB） | 引脚 | 封装 | 引导闪存存储器（KB） | 可重映射的外设 | | | | | 12 位 ADC（通道数） | 模拟比较器 | USB 2.0 HS OTG | I²C™ | PMP | EBI | SQI | RTCC | 以太网 | 加密 | DMA 通道（可编程 / 专用） | I/O 引脚 | JTAG | 跟踪 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | | | 可重映射的引脚 | 定时器 / 捕捉 / 比较(1) | UART | SPI/I²S | 外部中断(2) | | | | | | | | | | | | | | |
| PIC32MZ0256ECE064 | 256 | 64 | 64 | TQFP, QFN | 160 | 34 | 9/9/9 | 6 | 4 | 5 | 24 | 2 | 有 | 4 | 有 | 无 | 有 | 有 | 有 | 有 | 8/14 | 46 | 有 | 有 |
| PIC32MZ0512ECE064 | 512 | 128 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECE064 | 1024 | 256 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECG064 | 1024 | 512 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ2048ECG064 | 2048 | 512 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ0256ECE100 | 256 | 64 | 100 | TQFP | 160 | 51 | 9/9/9 | 6 | 6 | 5 | 40 | 2 | 有 | 5 | 有 | 有 | 有 | 有 | 有 | 有 | 8/14 | 78 | 有 | 有 |
| PIC32MZ0512ECE100 | 512 | 128 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECE100 | 1024 | 256 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECG100 | 1024 | 512 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ2048ECG100 | 2048 | 512 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ0256ECE124 | 256 | 64 | 124 | VTLA | 160 | 53 | 9/9/9 | 6 | 6 | 5 | 48 | 2 | 有 | 5 | 有 | 有 | 有 | 有 | 有 | 有 | 8/14 | 97 | 有 | 有 |
| PIC32MZ0512ECE124 | 512 | 128 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECE124 | 1024 | 256 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECG124 | 1024 | 512 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ2048ECG124 | 2048 | 512 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ0256ECE144 | 256 | 64 | 144 | LQFP, TQFP | 160 | 53 | 9/9/9 | 6 | 6 | 5 | 48 | 2 | 有 | 5 | 有 | 有 | 有 | 有 | 有 | 有 | 8/14 | 120 | 有 | 有 |
| PIC32MZ0512ECE144 | 512 | 128 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECE144 | 1024 | 256 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECG144 | 1024 | 512 | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ2048ECG144 | 2048 | 512 | | | | | | | | | | | | | | | | | | | | | | |

**注**　**1：** 9 个定时器中的 8 个可重映射。
**2：** 5 个外部中断中的 4 个可重映射。



© 2013 Microchip Technology Inc.

**表 2：　PIC32MZ EC 系列特性（带 CAN）**

| 器件 | 程序存储器（KB） | 数据存储器（KB） | 引脚 | 封装 | 引导闪存存储器（KB） | 可重映射的外设 | | | | | | 12 位 ADC（通道数） | 模拟比较器 | USB 2.0 HS OTG | $I^2C$™ | PMP | EBI | SQI | RTCC | 以太网 | 加密 | DMA 通道（可编程 / 专用） | I/O 引脚 | JTAG | 跟踪 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | | | 可重映射的引脚 | 定时器 / 捕捉 / 比较 (1) | UART | SPI/$I^2S$ | 外部中断 (2) | CAN 2.0B | | | | | | | | | | | | | | |
| PIC32MZ0256ECF064 | 256 | 64 | 64 | TQFP, QFN | 160 | 34 | 9/9/9 | 6 | 4 | 5 | 2 | 24 | 2 | 有 | 4 | 有 | 无 | 有 | 有 | 有 | 有 | 8/18 | 46 | 有 | 有 |
| PIC32MZ0512ECF064 | 512 | 128 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECF064 | 1024 | 256 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECH064 | 1024 | 512 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ2048ECH064 | 2048 | 512 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ0256ECF100 | 256 | 64 | 100 | TQFP | 160 | 51 | 9/9/9 | 6 | 6 | 5 | 2 | 40 | 2 | 有 | 5 | 有 | 有 | 有 | 有 | 有 | 有 | 8/18 | 78 | 有 | 有 |
| PIC32MZ0512ECF100 | 512 | 128 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECF100 | 1024 | 256 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECH100 | 1024 | 512 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ2048ECH100 | 2048 | 512 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ0256ECF124 | 256 | 64 | 124 | VTLA | 160 | 53 | 9/9/9 | 6 | 6 | 5 | 2 | 48 | 2 | 有 | 5 | 有 | 有 | 有 | 有 | 有 | 有 | 8/18 | 97 | 有 | 有 |
| PIC32MZ0512ECF124 | 512 | 128 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECF124 | 1024 | 256 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECH124 | 1024 | 512 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ2048ECH124 | 2048 | 512 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ0256ECF144 | 256 | 64 | 144 | LQFP, TQFP | 160 | 53 | 9/9/9 | 6 | 6 | 5 | 2 | 48 | 2 | 有 | 5 | 有 | 有 | 有 | 有 | 有 | 有 | 8/18 | 120 | 有 | 有 |
| PIC32MZ0512ECF144 | 512 | 128 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECF144 | 1024 | 256 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ1024ECH144 | 1024 | 512 | | | | | | | | | | | | | | | | | | | | | | | |
| PIC32MZ2048ECH144 | 2048 | 512 | | | | | | | | | | | | | | | | | | | | | | | |

**注**　**1：** 9 个定时器中的 8 个可重映射。
**2：** 5 个外部中断中的 4 个可重映射。

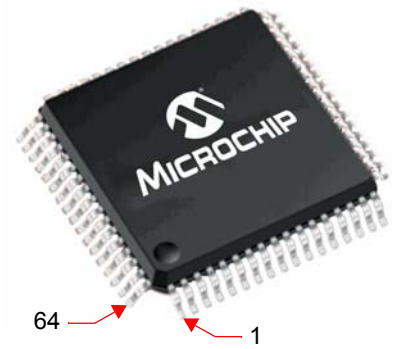
© 2013 Microchip Technology Inc.

## 器件引脚表

**表 3： 64 引脚器件的引脚名称**

**64 引脚 TQFP（俯视图）**

**PIC32MZ0256EC(E/G)064**
**PIC32MZ0512EC(E/G)064**
**PIC32MZ1024EC(E/G)064**
**PIC32MZ1024EC(F/H)064**
**PIC32MZ2048EC(F/H)064**




| 引脚编号 | 完整引脚名称 | 引脚编号 | 完整引脚名称 |
|---|---|---|---|
| 1 | AN17/ETXEN/RPE5/PMD5/RE5 | 33 | VBUS |
| 2 | AN16/ETXD0/PMD6/RE6 | 34 | VUSB3V3 |
| 3 | AN15/ETXD1/PMD7/RE7 | 35 | VSS |
| 4 | AN14/C1IND/RPG6/SCK2/PMA5/RG6 | 36 | D- |
| 5 | AN13/C1INC/RPG7/SDA4/PMA4/RG7 | 37 | D+ |
| 6 | AN12/C2IND/RPG8/SCL4/PMA3/RG8 | 38 | USBID/RPF3/RF3 |
| 7 | VSS | 39 | VDD |
| 8 | VDD | 40 | VSS |
| 9 | $\overline{\text{MCLR}}$ | 41 | RPF4/SDA5/PMA9/RF4 |
| 10 | AN11/C2INC/RPG9/PMA2/RG9 | 42 | RPF5/SCL5/PMA8/RF5 |
| 11 | AN45/C1INA/RPB5/RB5 | 43 | AERXD0/ETXD2/RPD9/SDA1/PMCS2/PMA15/RD9 |
| 12 | AN4/C1INB/RB4 | 44 | ECOL/RPD10/SCL1/SCK4/RD10 |
| 13 | AN3/C2INA/RPB3/RB3 | 45 | AERXCLK/AEREFCLK/ECRS/RPD11/PMCS1/PMA14/RD11 |
| 14 | AN2/C2INB/RPB2/RB2 | 46 | AERXD1/ETXD3/RPD0/RTCC/INT0/RD0 |
| 15 | PGEC1/VREF-/CVREF-/AN1/RPB1/RB1 | 47 | SOSCI/RPC13/RC13 |
| 16 | PGED1/VREF+/CVREF+/AN0/RPB0/PMA6/RB0 | 48 | SOSCO/RPC14/T1CK/RC14 |
| 17 | PGEC2/AN46/RPB6/RB6 | 49 | EMDIO/AEMDIO/RPD1/SCK1/RD1 |
| 18 | PGED2/AN47/RPB7/RB7 | 50 | ETXERR/AETXEN/RPD2/SDA3/RD2 |
| 19 | AVDD | 51 | AERXERR/ETXCLK/RPD3/SCL3/RD3 |
| 20 | AVss | 52 | SQICS0/RPD4/PMWR/RD4 |
| 21 | AN48/RPB8/PMA10/RB8 | 53 | SQICS1/RPD5/PMRD/RD5 |
| 22 | AN49/RPB9/PMA7/RB9 | 54 | VDD |
| 23 | TMS/CVREFOUT/AN5/RPB10/PMA13/RB10 | 55 | VSS |
| 24 | TDO/AN6/PMA12/RB11 | 56 | ERXD3/AETXD1/RPF0/RF0 |
| 25 | VSS | 57 | TRCLK/SQICLK/ERXD2/AETXD0/RPF1/RF1 |
| 26 | VDD | 58 | TRD0/SQID0/ERXD1/PMD0/RE0 |
| 27 | TCK/AN7/PMA11/RB12 | 59 | VSS |
| 28 | TDI/AN8/RB13 | 60 | VDD |
| 29 | AN9/RPB14/SCK3/PMA1/RB14 | 61 | TRD1/SQID1/ERXD0/PMD1/RE1 |
| 30 | AN10/EMDC/AEMDC/RPB15/OCFB/PMA0/RB1 | 62 | TRD2/SQID2/ERXDV/ECRSDV/AECRSDV/PMD2/RE2 |
| 31 | OSCI/CLKI/RC12 | 63 | TRD3/SQID3/ERXCLK/EREFCLK/RPE3/PMD3/RE3 |
| 32 | OSCO/CLKO/RC15 | 64 | AN18/ERXERR/PMD4/RE4 |

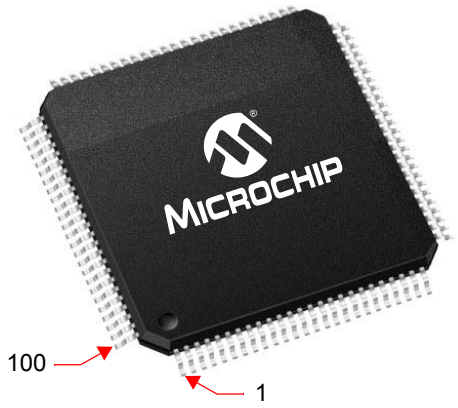
**注 1：** RPn 引脚可用于可重映射的外设。可用的外设请参见表 2，相关限制请参见**第 12.3 节 “外设引脚选择 （PPS）”**。
**2：** 每个 I/O 端口引脚 （RAx-RKx）都可用作电平变化通知引脚 （CNAx-CNKx）。更多信息，请参见**第 12.0 节 “I/O 端口”**。
**3：** 阴影引脚可承受 5V 电压。


© 2013 Microchip Technology Inc.

**表 4：　　100 引脚器件的引脚名称**

**100 引脚 TQFP（俯视图）**

**PIC32MZ0256EC(E/G)100**
**PIC32MZ0512EC(E/G)100**
**PIC32MZ1024EC(E/G)100**
**PIC32MZ1024EC(F/H)100**
**PIC32MZ2048EC(F/H)100**



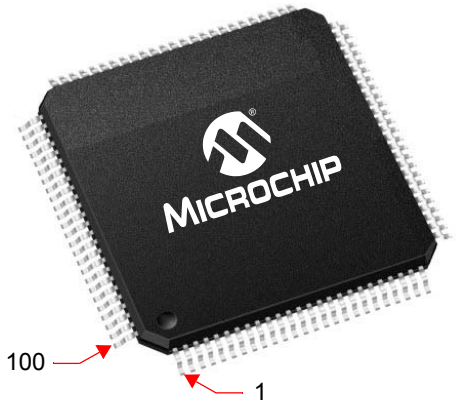

| 引脚编号 | 完整引脚名称 | 引脚编号 | 完整引脚名称 |
|---|---|---|---|
| 1 | AN23/AERXERR/RG15 | 36 | VSS |
| 2 | EBIA5/AN34/PMA5/RA5 | 37 | VDD |
| 3 | EBID5/AN17/RPE5/PMD5/RE5 | 38 | TCK/EBIA19/AN29/RA1 |
| 4 | EBID6/AN16/PMD6/RE6 | 39 | TDI/EBIA18/AN30/RPF13/SCK5/RF13 |
| 5 | EBID7/AN15/PMD7/RE7 | 40 | TDO/EBIA17/AN31/RPF12/RF12 |
| 6 | EBIA6/AN22/RPC1/PMA6/RC1 | 41 | EBIA11/AN7/ERXD0/AECRS/PMA11/RB12 |
| 7 | EBIA12/AN21/RPC2/PMA12/RC2 | 42 | AN8/ERXD1/AECOL/RB13 |
| 8 | EBIWE/AN20/RPC3/PMWR/RC3 | 43 | EBIA1/AN9/ERXD2/AETXD3/RPB14/SCK3/PMA1/RB14 |
| 9 | EBIOE/AN19/RPC4/PMRD/RC4 | 44 | EBIA0/AN10/ERXD3/AETXD2/RPB15/OCFB/PMA0/RB15 |
| 10 | AN14/C1IND/ECOL/RPG6/SCK2/RG6 | 45 | VSS |
| 11 | EBIA4/AN13/C1INC/ECRS/RPG7/SDA4/PMA4/RG7 | 46 | VDD |
| 12 | EBIA3/AN12/C2IND/ERXDV/ECRSDV/AECRSDV/RPG8/SCL4/PMA3/RG8 | 47 | AN32/AETXD0/RPD14/RD14 |
| 13 | VSS | 48 | AN33/AETXD1/RPD15/SCK6/RD15 |
| 14 | VDD | 49 | OSCI/CLKI/RC12 |
| 15 | $\overline{\text{MCLR}}$ | 50 | OSCO/CLKO/RC15 |
| 16 | EBIA2/AN11/C2INC/ERXCLK/EREFCLK/RPG9/PMA2/RG9 | 51 | VBUS |
| 17 | TMS/EBIA16/AN24/RA0 | 52 | VUSB3V3 |
| 18 | AN25/AERXD0/RPE8/RE8 | 53 | VSS |
| 19 | AN26/AERXD1/RPE9/RE9 | 54 | D- |
| 20 | AN45/C1INA/RPB5/RB5 | 55 | D+ |
| 21 | AN4/C1INB/RB4 | 56 | USBID/RPF3/RF3 |
| 22 | AN3/C2INA/RPB3/RB3 | 57 | EBIRDY3/RPF2/SDA3/RF2 |
| 23 | AN2/C2INB/RPB2/RB2 | 58 | EBIRDY2/RPF8/SCL3/RF8 |
| 24 | PGEC1/AN1/RPB1/RB1 | 59 | EBICS0/SCL2/RA2 |
| 25 | PGED1/AN0/RPB0/RB0 | 60 | EBIRDY1/SDA2/RA3 |
| 26 | PGED2/AN46/RPB6/RB6 | 61 | EBIA14/PMCS1/PMA14/RA4 |
| 27 | PGED2/AN47/RPB7/RB7 | 62 | VDD |
| 28 | VREF-/CVREF-/AN27/AERXD2/RA9 | 63 | VSS |
| 29 | VREF+/CVREF+/AN28/AERXD3/RA10 | 64 | EBIA9/RPF4/SDA5/PMA9/RF4 |
| 30 | AVDD | 65 | EBIA8/RPF5/SCL5/PMA8/RF5 |
| 31 | AVSS | 66 | AETXCLK/RPA14/SCL1/RA14 |
| 32 | EBIA10/AN48/RPB8/PMA10/RB8 | 67 | AETXEN/RPA15/SDA1/RA15 |
| 33 | EBIA7/AN49/RPB9/PMA7/RB9 | 68 | EBIA15/RPD9/PMCS2/PMA15/RD9 |
| 34 | EBIA13/CVREFOUT/AN5/RPB10/PMA13/RB10 | 69 | RPD10/SCK4/RD10 |
| 35 | AN6/ERXERR/AETXERR/RB11 | 70 | EMDC/AEMDC/RPD11/RD11 |

**注**　**1：** RPn 引脚可用于可重映射的外设。可用的外设请参见表 2，相关限制请参见**第 12.3 节 “外设引脚选择 （PPS）”**。
**2：** 每个 I/O 端口引脚 （RAx-RKx）都可用作电平变化通知引脚 （CNAx-CNKx）。更多信息，请参见**第 12.0 节 “I/O 端口”**。
**3：** 阴影引脚可承受 5V 电压。

**表 4：　　100 引脚器件的引脚名称 （续）**

**100 引脚 TQFP（俯视图）**

**PIC32MZ0256EC(E/G)100**
**PIC32MZ0512EC(E/G)100**
**PIC32MZ1024EC(E/G)100**
**PIC32MZ1024EC(F/H)100**
**PIC32MZ2048EC(F/H)100**




| 引脚编号 | 完整引脚名称 | 引脚编号 | 完整引脚名称 |
|---|---|---|---|
| 71 | EMDIO/AEMDIO/RPD0/RTCC/INT0/RD0 | 86 | EBID10/ETXD0/RPF1/PMD10/RF1 |
| 72 | SOSCI/RPC13/RC13 | 87 | EBID9/ETXERR/RPG1/PMD9/RG1 |
| 73 | SOSCO/RPC14/T1CK/RC14 | 88 | EBID8/RPG0/PMD8/RG0 |
| 74 | VDD | 89 | TRCLK/SQICLK/RA6 |
| 75 | VSS | 90 | TRD3/SQID3/RA7 |
| 76 | RPD1/SCK1/RD1 | 91 | EBID0/PMD0/RE0 |
| 77 | EBID14/ETXEN/RPD2/PMD14/RD2 | 92 | VSS |
| 78 | EBID15/ETXCLK/RPD3/PMD15/RD3 | 93 | VDD |
| 79 | EBID12/ETXD2/RPD12/PMD12/RD12 | 94 | EBID1/PMD1/RE1 |
| 80 | EBID13/ETXD3/PMD13/RD13 | 95 | TRD2/SQID2/RG14 |
| 81 | SQICS0/RPD4/RD4 | 96 | TRD1/SQID1/RG12 |
| 82 | SQICS1/RPD5/RD5 | 97 | TRD0/SQID0/RG13 |
| 83 | VDD | 98 | EBID2/PMD2/RE2 |
| 84 | VSS | 99 | EBID3/RPE3/PMD3/RE3 |
| 85 | EBID11/ETXD1/RPF0/PMD11/RF0 | 100 | EBID4/AN18/PMD4/RE4 |

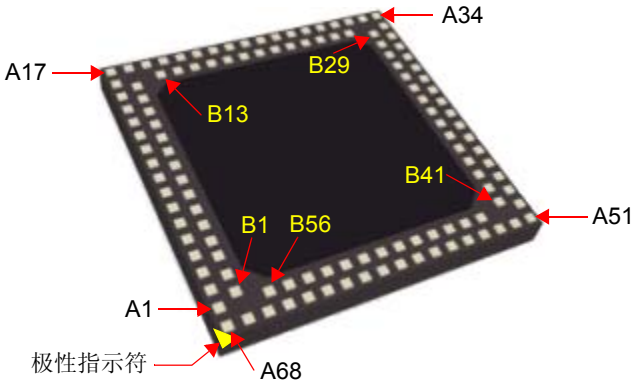
**注**　**1：** RPn 引脚可用于可重映射的外设。可用的外设请参见表 2，相关限制请参见**第 12.3 节 “外设引脚选择 （PPS）”**。
**2：** 每个 I/O 端口引脚 （RAx-RKx）都可用作电平变化通知引脚 （CNAx-CNKx）。更多信息，请参见**第 12.0 节 “I/O 端口”**。
**3：** 阴影引脚可承受 5V 电压。


© 2013 Microchip Technology Inc.

**表 5：　　124 引脚器件的引脚名称**

**124 引脚 VTLA（仰视图）**

**PIC32MZ0256EC(E/G)124**
**PIC32MZ0512EC(E/G)124**
**PIC32MZ1024EC(E/G)124**
**PIC32MZ1024EC(F/H)124**
**PIC32MZ2048EC(F/H)124**



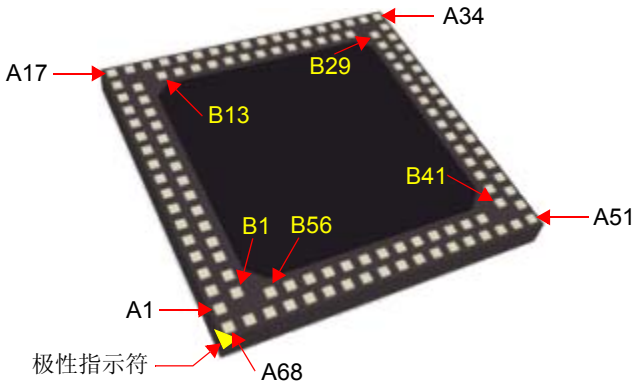

| 封装引脚编号 | 完整引脚名称 | 封装引脚编号 | 完整引脚名称 |
|---|---|---|---|
| A1 | 无连接 | A35 | VBUS |
| A2 | AN23/RG15 | A36 | VUSB3V3 |
| A3 | EBID5/AN17/RPE5/PMD5/RE5 | A37 | D- |
| A4 | EBID7/AN15/PMD7/RE7 | A38 | USBID/RPF3/RF3 |
| A5 | AN35/ETXD0/RJ8 | A39 | EBIRDY2/RPF8/SCL3/RF8 |
| A6 | EBIA12/AN21/RPC2/PMA12/RC2 | A40 | ERXD3/RH9 |
| A7 | EBIOE/AN19/RPC4/PMRD/RC4 | A41 | EBICS0/SCL2/RA2 |
| A8 | EBIA4/AN13/C1INC/RPG7/SDA4/PMA4/RG7 | A42 | EBIA14/PMCS1/PMA14/RA4 |
| A9 | VSS | A43 | VSS |
| A10 | $\overline{\text{MCLR}}$ | A44 | EBIA8/RPF5/SCL5/PMA8/RF5 |
| A11 | TMS/EBIA16/AN24/RA0 | A45 | RPA15/SDA1/RA15 |
| A12 | AN26/RPE9/RE9 | A46 | RPD10/SCK4/RD10 |
| A13 | AN4/C1INB/RB4 | A47 | ECRS/RH12 |
| A14 | AN3/C2INA/RPB3/RB3 | A48 | RPD0/RTCC/INT0/RD0 |
| A15 | VDD | A49 | SOSCO/RPC14/T1CK/RC14 |
| A16 | AN2/C2INB/RPB2/RB2 | A50 | VDD |
| A17 | PGEC1/AN1/RPB1/RB1 | A51 | VSS |
| A18 | PGED1/AN0/RPB0/RB0 | A52 | RPD1/SCK1/RD1 |
| A19 | PGED2/AN47/RPB7/RB7 | A53 | EBID15/RPD3/PMD15/RD3 |
| A20 | VREF+/CVREF+/AN28/RA10 | A54 | EBID13/PMD13/RD13 |
| A21 | AVSS | A55 | EMDIO/RJ1 |
| A22 | AN39/ETXD3/RH1 | A56 | SQICS0/RPD4/RD4 |
| A23 | EBIA7/AN49/RPB9/PMA7/RB9 | A57 | ETXEN/RPD6/RD6 |
| A24 | AN6/RB11 | A58 | VDD |
| A25 | VDD | A59 | EBID11/RPF0/PMD11/RF0 |
| A26 | TDI/EBIA18/AN30/RPF13/SCK5/RF13 | A60 | EBID9/RPG1/PMD9/RG1 |
| A27 | EBIA11/AN7/PMA11/RB12 | A61 | TRCLK/SQICLK/RA6 |
| A28 | EBIA1/AN9/RPB14/SCK3/PMA1/RB14 | A62 | RJ4 |
| A29 | VSS | A63 | VSS |
| A30 | AN40/ERXERR/RH4 | A64 | EBID1/PMD1/RE1 |
| A31 | AN42/ERXD2/RH6 | A65 | TRD1/SQID1/RG12 |
| A32 | AN33/RPD15/SCK6/RD15 | A66 | EBID2/SQID2/PMD2/RE2 |
| A33 | OSCO/CLKO/RC15 | A67 | EBID4/AN18/PMD4/RE4 |
| A34 | 无连接 | A68 | 无连接 |

**注　1：** RPn 引脚可用于可重映射的外设。可用的外设请参见表 1，相关限制请参见**第 12.3 节 “外设引脚选择 （PPS）”**。
**2：** 每个 I/O 端口引脚 （RAx-RKx）都可用作电平变化通知引脚 （CNAx-CNKx）。更多信息，请参见**第 12.0 节 “I/O 端口”**。
**3：** 阴影引脚可承受 5V 电压。

**表 5：　　124 引脚器件的引脚名称 （续）**

**124 引脚 VTLA（仰视图）**

**PIC32MZ0256EC(E/G)124**
**PIC32MZ0512EC(E/G)124**
**PIC32MZ1024EC(E/G)124**
**PIC32MZ1024EC(F/H)124**
**PIC32MZ2048EC(F/H)124**




| 封装引脚编号 | 完整引脚名称 | 封装引脚编号 | 完整引脚名称 |
|---|---|---|---|
| B1 | EBIA5/AN34/PMA5/RA5 | B29 | VSS |
| B2 | EBID6/AN16/PMD6/RE6 | B30 | D+ |
| B3 | EBIA6/AN22/RPC1/PMA6/RC1 | B31 | RPF2/SDA3/RF2 |
| B4 | AN36/ETXD1/RJ9 | B32 | ERXD0/RH8 |
| B5 | EBIWE/AN20/RPC3/PMWR/RC3 | B33 | ECOL/RH10 |
| B6 | AN14/C1IND/RPG6/SCK2/RG6 | B34 | EBIRDY1/SDA2/RA3 |
| B7 | EBIA3/AN12/C2IND/RPG8/SCL4/PMA3/RG8 | B35 | VDD |
| B8 | VDD | B36 | EBIA9/RPF4/SDA5/PMA9/RF4 |
| B9 | EBIA2/AN11/C2INC/RPG9/PMA2/RG9 | B37 | RPA14/SCL1/RA14 |
| B10 | AN25/RPE8/RE8 | B38 | EBIA15/RPD9/PMCS2/PMA15/RD9 |
| B11 | AN45/C1INA/RPB5/RB5 | B39 | EMDC/RPD11/RD11 |
| B12 | AN37/ERXCLK/EREFCLK/RJ11 | B40 | ERXDV/ECRSDV/RH13 |
| B13 | VSS | B41 | SOSCI/RPC13/RC13 |
| B14 | PGEC2/AN46/RPB6/RB6 | B42 | EBID14/RPD2/PMD14/RD2 |
| B15 | VREF-/CVREF-/AN27/RA9 | B43 | EBID12/RPD12/PMD12/RD12 |
| B16 | AVDD | B44 | ETXERR/RJ0 |
| B17 | AN38/ETXD2/RH0 | B45 | EBIRDY3/RJ2 |
| B18 | EBIA10/AN48/RPB8/PMA10/RB8 | B46 | SQICS1/RPD5/RD5 |
| B19 | EBIA13/CVREFOUT/AN5/RPB10/PMA13/RB10 | B47 | ETXCLK/RPD7/RD7 |
| B20 | VSS | B48 | VSS |
| B21 | TCK/EBIA19/AN29/RA1 | B49 | EBID10/RPF1/PMD10/RF1 |
| B22 | TDO/EBIA17/AN31/RPF12/RF12 | B50 | EBID8/RPG0/PMD8/RG0 |
| B23 | AN8/RB13 | B51 | TRD3/SQID3/RA7 |
| B24 | EBIA0/AN10/RPB15/OCFB/PMA0/RB15 | B52 | EBID0/PMD0/RE0 |
| B25 | VDD | B53 | VDD |
| B26 | AN41/ERXD1/RH5 | B54 | TRD2/SQID2/RG14 |
| B27 | AN32/AETXD0/RPD14/RD14 | B55 | TRD0/SQID0/RG13 |
| B28 | OSCI/CLKI/RC12 | B56 | EBID3/RPE3/PMD3/RE3 |

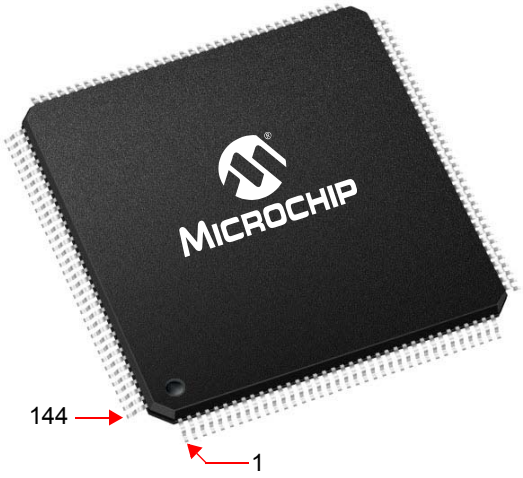
**注　1：** RPn 引脚可用于可重映射的外设。可用的外设请参见表 1，相关限制请参见**第 12.3 节 “外设引脚选择 （PPS）”**。
**2：** 每个 I/O 端口引脚 （RAx-RKx）都可用作电平变化通知引脚 （CNAx-CNKx）。更多信息，请参见**第 12.0 节 “I/O 端口”**。
**3：** 阴影引脚可承受 5V 电压。


© 2013 Microchip Technology Inc.

**表 6：　　144 引脚器件的引脚名称**

**144 引脚 LQFP 和 TQFP（俯视图）**

**PIC32MZ0256EC(E/G)144**
**PIC32MZ0512EC(E/G)144**
**PIC32MZ1024EC(E/G)144**
**PIC32MZ1024EC(F/H)144**
**PIC32MZ2048EC(F/H)144**



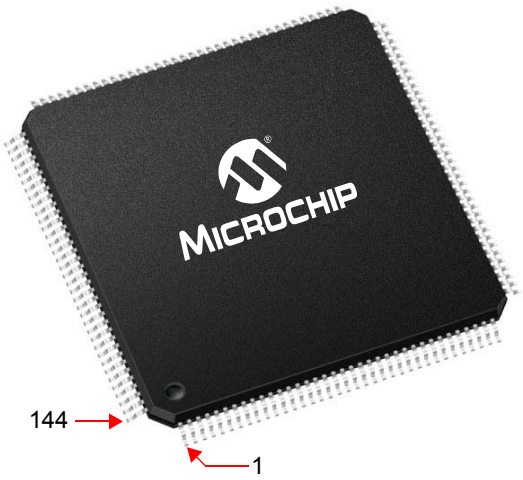

| 引脚编号 | 完整引脚名称 | 引脚编号 | 完整引脚名称 |
|---|---|---|---|
| 1 | AN23/RG15 | 37 | PGEC2/AN46/RPB6/RB6 |
| 2 | EBIA5/AN34/PMA5/RA5 | 38 | PGED2/AN47/RPB7/RB7 |
| 3 | EBID5/AN17/RPE5/PMD5/RE5 | 39 | VREF-/CVREF-/AN27/RA9 |
| 4 | EBID6/AN16/PMD6/RE6 | 40 | VREF+/CVREF+/AN28/RA10 |
| 5 | EBID7/AN15/PMD7/RE7 | 41 | AVDD |
| 6 | EBIA6/AN22/RPC1/PMA6/RC1 | 42 | AVSS |
| 7 | AN35/ETXD0/RJ8 | 43 | AN38/ETXD2/RH0 |
| 8 | AN36/ETXD1/RJ9 | 44 | AN39/ETXD3/RH1 |
| 9 | EBIBS0/RJ12 | 45 | EBIRP/RH2 |
| 10 | EBIBS1/RJ10 | 46 | RH3 |
| 11 | EBIA12/AN21/RPC2/PMA12/RC2 | 47 | EBIA10/AN48/RPB8/PMA10/RB8 |
| 12 | EBIWE/AN20/RPC3/PMWR/RC3 | 48 | EBIA7/AN49/RPB9/PMA7/RB9 |
| 13 | EBIOE/AN19/RPC4/PMRD/RC4 | 49 | CVREFOUT/AN5/RPB10/RB10 |
| 14 | AN14/C1IND/RPG6/SCK2/RG6 | 50 | AN6/RB11 |
| 15 | AN13/C1INC/RPG7/SDA4/RG7 | 51 | EBIA1/PMA1/RK1 |
| 16 | AN12/C2IND/RPG8/SCL4/RG8 | 52 | EBIA3/PMA3/RK2 |
| 17 | VSS | 53 | EBIA17/RK3 |
| 18 | VDD | 54 | VSS |
| 19 | EBIA16/RK0 | 55 | VDD |
| 20 | $\overline{\text{MCLR}}$ | 56 | TCK/AN29/RA1 |
| 21 | EBIA2/AN11/C2INC/RPG9/PMA2/RG9 | 57 | TDI/AN30/RPF13/SCK5/RF13 |
| 22 | TMS/AN24/RA0 | 58 | TDO/AN31/RPF12/RF12 |
| 23 | AN25/RPE8/RE8 | 59 | AN7/RB12 |
| 24 | AN26/RPE9/RE9 | 60 | AN8/RB13 |
| 25 | AN45/C1INA/RPB5/RB5 | 61 | AN9/RPB14/SCK3/RB14 |
| 26 | AN4/C1INB/RB4 | 62 | AN10/RPB15/OCFB/RB15 |
| 27 | AN37/ERXCLK/EREFCLK/RJ11 | 63 | VSS |
| 28 | EBIA13/PMA13/RJ13 | 64 | VDD |
| 29 | EBIA11/PMA11/RJ14 | 65 | AN40/ERXERR/RH4 |
| 30 | EBIA0/PMA0/RJ15 | 66 | AN41/ERXD1/RH5 |
| 31 | AN3/C2INA/RPB3/RB3 | 67 | AN42/ERXD2/RH6 |
| 32 | VSS | 68 | EBIA4/PMA4/RH7 |
| 33 | VDD | 69 | AN32/RPD14/RD14 |
| 34 | AN2/C2INB/RPB2/RB2 | 70 | AN33/RPD15/SCK6/RD15 |
| 35 | PGEC1/AN1/RPB1/RB1 | 71 | OSCI/CLKI/RC12 |
| 36 | PGED1/AN0/RPB0/RB0 | 72 | OSCO/CLKO/RC15 |

**注　　1：**　RPn 引脚可用于可重映射的外设。可用的外设请参见表 2，相关限制请参见**第 12.3 节 “外设引脚选择 （PPS）”**。
**2：**　每个 I/O 端口引脚 （RAx-RKx）都可用作电平变化通知引脚 （CNAx-CNKx）。更多信息，请参见**第 12.0 节 “I/O 端口”**。
**3：**　阴影引脚可承受 5V 电压。

表 6： 144 引脚器件的引脚名称 （续）

**144 引脚 LQFP 和 TQFP（俯视图）**

**PIC32MZ0256EC(E/G)144**
**PIC32MZ0512EC(E/G)144**
**PIC32MZ1024EC(E/G)144**
**PIC32MZ1024EC(F/H)144**
**PIC32MZ2048EC(F/H)144**




| 引脚编号 | 完整引脚名称 | 引脚编号 | 完整引脚名称 |
|---|---|---|---|
| 73 | VBUS | 109 | RPD1/SCK1/RD1 |
| 74 | VUSB3V3 | 110 | EBID14/RPD2/PMD14/RD2 |
| 75 | VSS | 111 | EBID15/RPD3/PMD15/RD3 |
| 76 | D- | 112 | EBID12/RPD12/PMD12/RD12 |
| 77 | D+ | 113 | EBID13/PMD13/RD13 |
| 78 | RPF3/USBID/RF3 | 114 | ETXERR/RJ0 |
| 79 | SDA3/RPF2/RF2 | 115 | EMDIO/RJ1 |
| 80 | SCL3/RPF8/RF8 | 116 | EBIRDY3/RJ2 |
| 81 | ERXD0/RH8 | 117 | EBIA22/RJ3 |
| 82 | ERXD3/RH9 | 118 | SQICS0/RPD4/RD4 |
| 83 | ECOL/RH10 | 119 | SQICS1/RPD5/RD5 |
| 84 | EBIRDY2/RH11 | 120 | ETXEN/RPD6/RD6 |
| 85 | SCL2/RA2 | 121 | ETXCLK/RPD7/RD7 |
| 86 | EBIRDY1/SDA2/RA3 | 122 | VDD |
| 87 | EBIA14/PMCS1/PMA14/RA4 | 123 | VSS |
| 88 | VDD | 124 | EBID11/RPF0/PMD11/RF0 |
| 89 | VSS | 125 | EBID10/RPF1/PMD10/RF1 |
| 90 | EBIA9/RPF4/SDA5/PMA9/RF4 | 126 | EBIA21/RK7 |
| 91 | EBIA8/RPF5/SCL5/PMA8/RF5 | 127 | EBID9/RPG1/PMD9/RG1 |
| 92 | EBIA18/RK4 | 128 | EBID8/RPG0/PMD8/RG0 |
| 93 | EBIA19/RK5 | 129 | TRCLK/SQICLK/RA6 |
| 94 | EBIA20/RK6 | 130 | TRD3/SQID3/RA7 |
| 95 | RPA14/SCL1/RA14 | 131 | EBICS0/RJ4 |
| 96 | RPA15/SDA1/RA15 | 132 | EBICS1/RJ5 |
| 97 | EBIA15/RPD9/PMCS2/PMA15/RD9 | 133 | EBICS2/RJ6 |
| 98 | RPD10/SCK4/RD10 | 134 | EBICS3/RJ7 |
| 99 | EMDC/RPD11/RD11 | 135 | EBID0/PMD0/RE0 |
| 100 | ECRS/RH12 | 136 | VSS |
| 101 | ERXDV/ECRSDV/RH13 | 137 | VDD |
| 102 | RH14 | 138 | EBID1/PMD1/RE1 |
| 103 | EBIA23/RH15 | 139 | TRD2/SQID2/RG14 |
| 104 | RPD0/RTCC/INT0/RD0 | 140 | TRD1/SQID1/RG12 |
| 105 | SOSCI/RPC13/RC13 | 141 | TRD0/SQID0/RG13 |
| 106 | SOSCO/RPC14/T1CK/RC14 | 142 | EBID2/PMD2/RE2 |
| 107 | VDD | 143 | EBID3/RPE3/PMD3/RE3 |
| 108 | VSS | 144 | EBID4/AN18/PMD4/RE4 |

**注 1：** RPn 引脚可用于可重映射的外设。可用的外设请参见表 2，相关限制请参见**第 12.3 节 “外设引脚选择 （PPS）”**。
**2：** 每个 I/O 端口引脚 （RAx-RKx）都可用作电平变化通知引脚 （CNAx-CNKx）。更多信息，请参见**第 12.0 节 “I/O 端口”**。
**3：** 阴影引脚可承受 5V 电压。


© 2013 Microchip Technology Inc.

## 目录

1.0 器件概述 ..... 15
2.0 32 位单片机入门指南 ..... 37
3.0 CPU ..... 43
4.0 存储器构成 ..... 53
5.0 闪存程序存储器 ..... 91
6.0 复位 ..... 101
7.0 CPU 异常和中断控制器 ..... 107
8.0 振荡器配置 ..... 141
9.0 预取模块 ..... 153
10.0 直接存储器访问 （DMA）控制器 ..... 157
11.0 具有 On-The-Go （OTG）的高速 USB ..... 181
12.0 I/O 端口 ..... 229
13.0 Timer1 ..... 265
14.0 Timer2/3、 Timer4/5、 Timer6/7 和 Timer8/9 ..... 269
15.0 程序监控定时器 （DMT） ..... 275
16.0 看门狗定时器 （WDT） ..... 283
17.0 输入捕捉 ..... 287
18.0 输出比较 ..... 291
19.0 串行外设接口 （SPI）和 Inter-IC Sound （$I^2S$） ..... 297
20.0 串行四通道接口 （SQI） ..... 307
21.0 $I^2C$™ ..... 331
22.0 通用异步收发器 （UART） ..... 339
23.0 并行主端口 （PMP） ..... 347
24.0 外部总线接口 （EBI） ..... 357
25.0 实时时钟和日历 （RTCC） ..... 365
26.0 加密引擎 ..... 375
27.0 随机数发生器 （RNG） ..... 393
28.0 12 位流水线型模数转换器 （ADC） ..... 399
29.0 控制器局域网 （CAN） ..... 429
30.0 以太网控制器 ..... 467
31.0 比较器 ..... 511
32.0 比较器参考电压 （$CV_{REF}$） ..... 515
33.0 节能特性 ..... 519
34.0 特殊功能 ..... 525
35.0 指令集 ..... 549
36.0 电气特性 ..... 551
37.0 交流和直流特性图表 ..... 597
38.0 封装信息 ..... 599
Microchip 网站 ..... 625
变更通知客户服务 ..... 625
客户支持 ..... 625
读者反馈表 ..... 626
产品标识体系 ..... 627

## 致 客 户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的需求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 **CTRC@microchip.com**。我们期待您的反馈。

### 最新数据手册

欲获得本数据手册的最新版本，请访问我公司网站：

http://www.microchip.com

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中紧跟数字串后的字母是版本号，例如：DS300000000A_CN 是文档的 A 版本。

### 勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 http://www.microchip.com
- 当地 Microchip 销售办事处 （见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本 （包括文献编号）。

### 客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 **www.microchip.com** 上注册。


© 2013 Microchip Technology Inc.

## 参考资料

本器件数据手册的内容基于《PIC32 系列参考手册》中的以下各个章节。这些文档应作为某个特定模块或器件特性的工作原理的一般参考。

**注：** 要访问下列文档，请参见 Microchip 网站（www.microchip.com）上的文档部分。

- **第 1 章 “简介”**（DS61127）
- **第 7 章 “复位”**（DS61118）
- **第 8 章 “中断控制器”**（DS61108）
- **第 9 章 “看门狗定时器、程序监控定时器和上电延时定时器”**（DS61114）
- **第 10 章 “节能特性”**（DS61130）
- **第 12 章 “I/O 端口”**（DS61120）
- **第 13 章 “并行主端口”**（DS61128）
- **第 14 章 “定时器”**（DS61105）
- **第 15 章 “输入捕捉”**（DS61122）
- **第 16 章 “输出比较”**（DS61111）
- **第 18 章 “12 位流水线型模数转换器 （ADC）”**（*文档编号待定*）
- **第 19 章 “比较器”**（DS61110）
- **第 20 章 “比较器参考电压”**（DS61109)
- **第 21 章 “UART”**（DS61107）
- **第 23 章 “串行外设接口 （SPI）”**（DS61106）
- **第 24 章 “$I^2C$™”**（DS61116）
- **第 29 章 “实时时钟和日历”**（DS61125）
- **第 31 章 “直接存储器访问 （DMA）控制器”**（DS61117）
- **第 32 章 “配置”**（DS61124）
- **第 33 章 “编程和诊断”**（DS61129）
- **第 34 章 “控制器局域网 （CAN）”**（DS61154）
- **第 35 章 “以太网控制器”**（DS61155）
- **第 41 章 “带有 CPU L1 高速缓存的器件的预取模块”**（DS61183）
- **第 42 章 “带有增强型 PLL 的振荡器”** （*文档编号待定*）
- **第 46 章 “串行四通道接口 （SQI）”**（*文档编号待定*）
- **第 47 章 “外部总线接口 （EBI）”**（*文档编号待定*）
- **第 48 章 “存储器构成和权限”**（*文档编号待定*）
- **第 49 章 “加密引擎 （CE）和随机数发生器 （RNG）”**（*文档编号待定*）
- **第 50 章 “采用 microAptiv™ 内核的器件的 CPU”**（*文档编号待定*）
- **第 51 章 “具有 On-The-Go （OTG）的高速 USB”**（*文档编号待定*）
- **第 52 章 “支持实时更新的闪存程序存储器”**（*文档编号待定*）

注：

 © 2013 Microchip Technology Inc.

## 1.0 器件概述

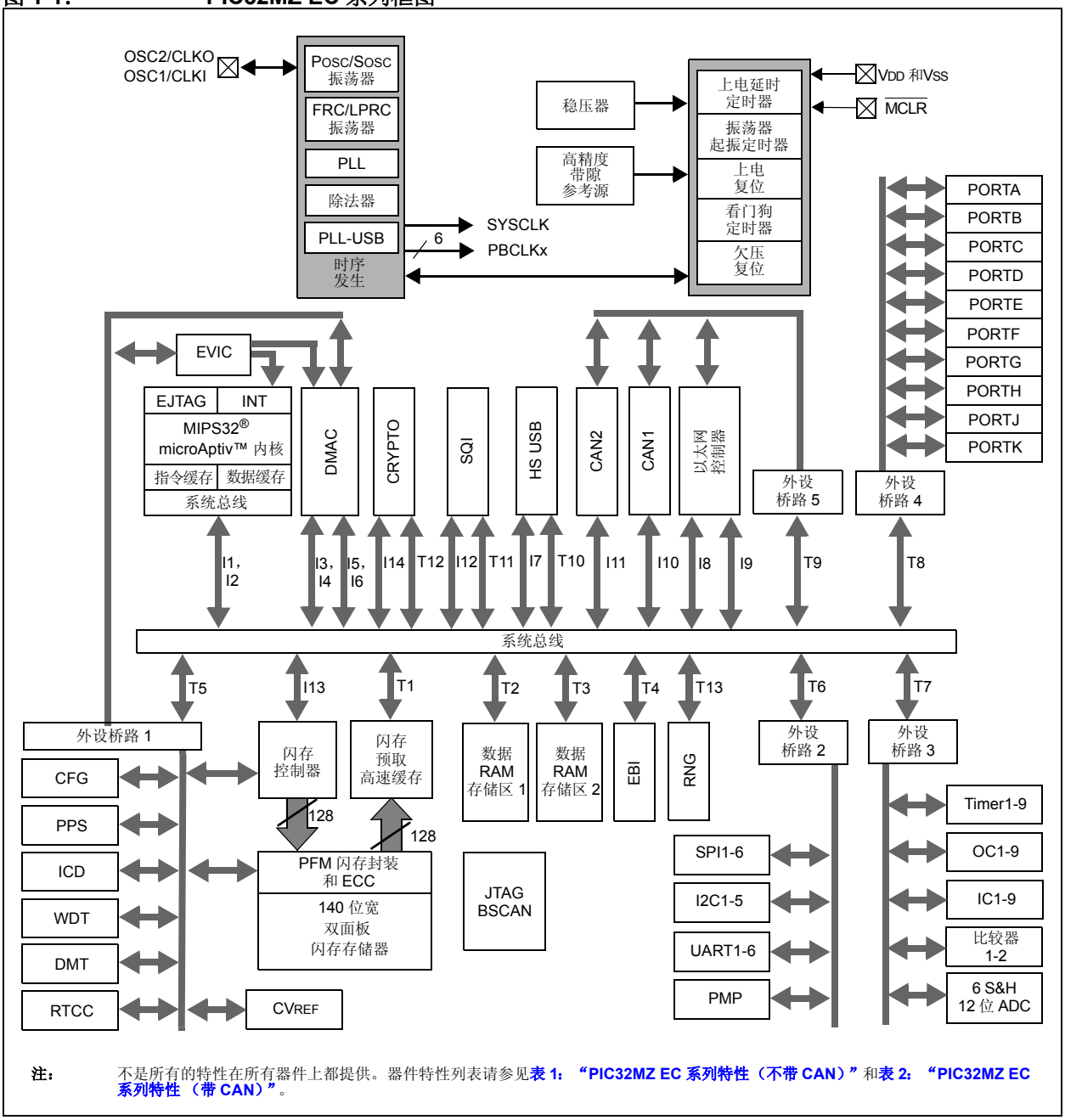
**注：** 本数据手册总结了PIC32MZ 嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的 《PIC32 系列参考手册》的相应章节。

该数据手册包含 PIC32MZ 嵌入式连接性（EC）器件的特定信息。

图 1-1 给出了 PIC32MZ EC 系列器件的内核和外设模块的一般框图。

表 1-21 至表 1-22 列出了器件引脚表 （见表 3 至表 6）中给出的引脚的 I/O 引脚说明。

**图 1-1： PIC32MZ EC 系列框图**




**注：** 不是所有的特性在所有器件上都提供。器件特性列表请参见**表 1：“PIC32MZ EC 系列特性（不带 CAN）”**和**表 2：“PIC32MZ EC 系列特性（带 CAN）”**。

**表 1-1： ADC1 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| AN0 | 16 | 25 | A18 | 36 | I | Analog | 模拟输入通道 |
| AN1 | 15 | 24 | A17 | 35 | I | Analog | |
| AN2 | 14 | 23 | A16 | 34 | I | Analog | |
| AN3 | 13 | 22 | A14 | 31 | I | Analog | |
| AN4 | 12 | 21 | A13 | 26 | I | Analog | |
| AN5 | 23 | 34 | B19 | 49 | I | Analog | |
| AN6 | 24 | 35 | A24 | 50 | I | Analog | |
| AN7 | 27 | 41 | A27 | 59 | I | Analog | |
| AN8 | 28 | 42 | B23 | 60 | I | Analog | |
| AN9 | 29 | 43 | A28 | 61 | I | Analog | |
| AN10 | 30 | 44 | B24 | 62 | I | Analog | |
| AN11 | 10 | 16 | B9 | 21 | I | Analog | |
| AN12 | 6 | 12 | B7 | 16 | I | Analog | |
| AN13 | 5 | 11 | A8 | 15 | I | Analog | |
| AN14 | 4 | 10 | B6 | 14 | I | Analog | |
| AN15 | 3 | 5 | A4 | 5 | I | Analog | |
| AN16 | 2 | 4 | B2 | 4 | I | Analog | |
| AN17 | 1 | 3 | A3 | 3 | I | Analog | |
| AN18 | 64 | 100 | A67 | 144 | I | Analog | |
| AN19 | — | 9 | A7 | 13 | I | Analog | |
| AN20 | — | 8 | B5 | 12 | I | Analog | |
| AN21 | — | 7 | A6 | 11 | I | Analog | |
| AN22 | — | 6 | B3 | 6 | I | Analog | |
| AN23 | — | 1 | A2 | 1 | I | Analog | |
| AN24 | — | 17 | A11 | 22 | I | Analog | |
| AN25 | — | 18 | B10 | 23 | I | Analog | |
| AN26 | — | 19 | A12 | 24 | I | Analog | |
| AN27 | — | 28 | B15 | 39 | I | Analog | |
| AN28 | — | 29 | A20 | 40 | I | Analog | |
| AN29 | — | 38 | B21 | 56 | I | Analog | |
| AN30 | — | 39 | A26 | 57 | I | Analog | |
| AN31 | — | 40 | B22 | 58 | I | Analog | |
| AN32 | — | 47 | B27 | 69 | I | Analog | |
| AN33 | — | 48 | A32 | 70 | I | Analog | |
| AN34 | — | 2 | B1 | 2 | I | Analog | |
| AN35 | — | — | A5 | 7 | I | Analog | |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择


© 2013 Microchip Technology Inc.

表 1-1： ADC1 I/O 引脚说明 （续）

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| AN36 | — | — | B4 | 8 | I | Analog | 模拟输入通道 |
| AN37 | — | — | B12 | 27 | I | Analog | |
| AN38 | — | — | B17 | 43 | I | Analog | |
| AN39 | — | — | A22 | 44 | I | Analog | |
| AN40 | — | — | A30 | 65 | I | Analog | |
| AN41 | — | — | B26 | 66 | I | Analog | |
| AN42 | — | — | A31 | 67 | I | Analog | |
| AN45 | 11 | 20 | B11 | 25 | I | Analog | |
| AN46 | 17 | 26 | B14 | 37 | I | Analog | |
| AN47 | 18 | 27 | A19 | 38 | I | Analog | |
| AN48 | 21 | 32 | B18 | 47 | I | Analog | |
| AN49 | 22 | 33 | A23 | 48 | I | Analog | |

**图注：** CMOS = CMOS 兼容输入或输出 Analog = 模拟输入 P = 电源
ST = 带 CMOS 电平的施密特触发器输入 O = 输出 I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器 PPS = 外设引脚选择

**表 1-2： 振荡器 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| CLKI | 31 | 49 | B28 | 71 | I | ST/CMOS | 外部时钟源输入。始终与 OSC1 引脚功能相关联。 |
| CLKO | 32 | 50 | A33 | 72 | O | — | 晶振输出。在晶振模式下，该引脚与晶振或谐振器相连。在 RC 和 EC 模式下，可选择作为 CLKO。始终与 OSC2 引脚功能相关联。 |
| OSC1 | 31 | 49 | B28 | 71 | I | ST/CMOS | 晶振输入。配置为 RC 模式时，为 ST 缓冲器；其他情况下为 CMOS。 |
| OSC2 | 32 | 50 | A33 | 72 | O | — | 晶振输出。在晶振模式下，该引脚与晶振或谐振器相连。在 RC 和 EC 模式下，可选择作为 CLKO。 |
| SOSCI | 47 | 72 | B41 | 105 | I | ST/CMOS | 32.768 kHz 低功耗晶振输入；其他情况下为 CMOS。 |
| SOSCO | 48 | 73 | A49 | 106 | O | — | 32.768 kHz 低功耗晶振输出。 |
| REFCLKI1 | PPS | PPS | PPS | PPS | I | — | 参考时钟发生器输入 1-4 |
| REFCLKI3 | PPS | PPS | PPS | PPS | I | — | |
| REFCLKI4 | PPS | PPS | PPS | PPS | I | — | |
| REFCLKO1 | PPS | PPS | PPS | PPS | O | — | 参考时钟发生器输出 1-4 |
| REFCLKO3 | PPS | PPS | PPS | PPS | O | — | |
| REFCLKO4 | PPS | PPS | PPS | PPS | O | — | |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

**表 1-3： IC1 至 IC9 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| 输入捕捉 | | | | | | | |
| IC1 | PPS | PPS | PPS | PPS | I | ST | 输入捕捉输入 1-9 |
| IC2 | PPS | PPS | PPS | PPS | I | ST | |
| IC3 | PPS | PPS | PPS | PPS | I | ST | |
| IC4 | PPS | PPS | PPS | PPS | I | ST | |
| IC5 | PPS | PPS | PPS | PPS | I | ST | |
| IC6 | PPS | PPS | PPS | PPS | I | ST | |
| IC7 | PPS | PPS | PPS | PPS | I | ST | |
| IC8 | PPS | PPS | PPS | PPS | I | ST | |
| IC9 | PPS | PPS | PPS | PPS | I | ST | |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择


© 2013 Microchip Technology Inc.

**表 1-4： OC1 至 OC9 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| 输出比较 | | | | | | | |
| OC1 | PPS | PPS | PPS | PPS | O | — | 输出比较输出 1-9 |
| OC2 | PPS | PPS | PPS | PPS | O | — | |
| OC3 | PPS | PPS | PPS | PPS | O | — | |
| OC4 | PPS | PPS | PPS | PPS | O | — | |
| OC5 | PPS | PPS | PPS | PPS | O | — | |
| OC6 | PPS | PPS | PPS | PPS | O | — | |
| OC7 | PPS | PPS | PPS | PPS | O | — | |
| OC8 | PPS | PPS | PPS | PPS | O | — | |
| OC9 | PPS | PPS | PPS | PPS | O | — | |
| OCFA | PPS | PPS | PPS | PPS | I | ST | 输出比较故障 A 输入 |
| OCFB | 30 | 44 | B24 | 62 | I | ST | 输出比较故障 B 输入 |

**图注：** CMOS = CMOS 兼容输入或输出 Analog = 模拟输入 P = 电源
ST = 带 CMOS 电平的施密特触发器输入 O = 输出 I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器 PPS = 外设引脚选择

**表 1-5： 外部中断 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| 外部中断 | | | | | | | |
| INT0 | 46 | 71 | A48 | 104 | I | ST | 外部中断 0 |
| INT1 | PPS | PPS | PPS | PPS | I | ST | 外部中断 1 |
| INT2 | PPS | PPS | PPS | PPS | I | ST | 外部中断 2 |
| INT3 | PPS | PPS | PPS | PPS | I | ST | 外部中断 3 |
| INT4 | PPS | PPS | PPS | PPS | I | ST | 外部中断 4 |

**图注：** CMOS = CMOS 兼容输入或输出 Analog = 模拟输入 P = 电源
ST = 带 CMOS 电平的施密特触发器输入 O = 输出 I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器 PPS = 外设引脚选择

**表 1-6： PORTA 至 PORTK I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| **PORTA** | | | | | | | |
| RA0 | — | 17 | A11 | 22 | I/O | ST | PORTA 是双向 I/O 端口 |
| RA1 | — | 38 | B21 | 56 | I/O | ST | |
| RA2 | — | 59 | A41 | 85 | I/O | ST | |
| RA3 | — | 60 | B34 | 86 | I/O | ST | |
| RA4 | — | 61 | A42 | 87 | I/O | ST | |
| RA5 | — | 2 | B1 | 2 | I/O | ST | |
| RA6 | — | 89 | A61 | 129 | I/O | ST | |
| RA7 | — | 90 | B51 | 130 | I/O | ST | |
| RA9 | — | 28 | B15 | 39 | I/O | ST | |
| RA10 | — | 29 | A20 | 40 | I/O | ST | |
| RA14 | — | 66 | B37 | 95 | I/O | ST | |
| RA15 | — | 67 | A45 | 96 | I/O | ST | |
| **PORTB** | | | | | | | |
| RB0 | 16 | 25 | A18 | 36 | I/O | ST | PORTB 是双向 I/O 端口 |
| RB1 | 15 | 24 | A17 | 35 | I/O | ST | |
| RB2 | 14 | 23 | A16 | 34 | I/O | ST | |
| RB3 | 13 | 22 | A14 | 31 | I/O | ST | |
| RB4 | 12 | 21 | A13 | 26 | I/O | ST | |
| RB5 | 11 | 20 | B11 | 25 | I/O | ST | |
| RB6 | 17 | 26 | B14 | 37 | I/O | ST | |
| RB7 | 18 | 27 | A19 | 38 | I/O | ST | |
| RB8 | 21 | 32 | B18 | 47 | I/O | ST | |
| RB9 | 22 | 33 | A23 | 48 | I/O | ST | |
| RB10 | 23 | 34 | B19 | 49 | I/O | ST | |
| RB11 | 24 | 35 | A24 | 50 | I/O | ST | |
| RB12 | 27 | 41 | A27 | 59 | I/O | ST | |
| RB13 | 28 | 42 | B23 | 60 | I/O | ST | |
| RB14 | 29 | 43 | A28 | 61 | I/O | ST | |
| RB15 | 30 | 44 | B24 | 62 | I/O | ST | |
| **PORTC** | | | | | | | |
| RC1 | — | 6 | B3 | 6 | I/O | ST | PORTC 是双向 I/O 端口 |
| RC2 | — | 7 | A6 | 11 | I/O | ST | |
| RC3 | — | 8 | B5 | 12 | I/O | ST | |
| RC4 | — | 9 | A7 | 13 | I/O | ST | |
| RC12 | 31 | 49 | B28 | 71 | I/O | ST | |
| RC13 | 47 | 72 | B41 | 105 | I/O | ST | |
| RC14 | 48 | 73 | A49 | 106 | I/O | ST | |
| RC15 | 32 | 50 | A33 | 72 | I/O | ST | |

**图注：** CMOS = CMOS 兼容输入或输出　　Analog = 模拟输入　　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　　O = 输出　　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　　PPS = 外设引脚选择


© 2013 Microchip Technology Inc.

表 1-6： PORTA 至 PORTK I/O 引脚说明 （续）

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| **PORTD** | | | | | | | |
| RD0 | 46 | 71 | A48 | 104 | I/O | ST | PORTD 是双向 I/O 端口 |
| RD1 | 49 | 76 | A52 | 109 | I/O | ST | |
| RD2 | 50 | 77 | B42 | 110 | I/O | ST | |
| RD3 | 51 | 78 | A53 | 111 | I/O | ST | |
| RD4 | 52 | 81 | A56 | 118 | I/O | ST | |
| RD5 | 53 | 82 | B46 | 119 | I/O | ST | |
| RD6 | — | — | A57 | 120 | I/O | ST | |
| RD7 | — | — | B47 | 121 | I/O | ST | |
| RD9 | 43 | 68 | B38 | 97 | I/O | ST | |
| RD10 | 44 | 69 | A46 | 98 | I/O | ST | |
| RD11 | 45 | 70 | B39 | 99 | I/O | ST | |
| RD12 | — | 79 | B43 | 112 | I/O | ST | |
| RD13 | — | 80 | A54 | 113 | I/O | ST | |
| RD14 | — | 47 | B27 | 69 | I/O | ST | |
| RD15 | — | 48 | A32 | 70 | I/O | ST | |
| **PORTE** | | | | | | | |
| RE0 | 58 | 91 | B52 | 135 | I/O | ST | PORTE 是双向 I/O 端口 |
| RE1 | 61 | 94 | A64 | 138 | I/O | ST | |
| RE2 | 62 | 98 | A66 | 142 | I/O | ST | |
| RE3 | 63 | 99 | B56 | 143 | I/O | ST | |
| RE4 | 64 | 100 | A67 | 144 | I/O | ST | |
| RE5 | 1 | 3 | A3 | 3 | I/O | ST | |
| RE6 | 2 | 4 | B2 | 4 | I/O | ST | |
| RE7 | 3 | 5 | A4 | 5 | I/O | ST | |
| RE8 | — | 18 | B10 | 23 | I/O | ST | |
| RE9 | — | 19 | A12 | 24 | I/O | ST | |
| **PORTF** | | | | | | | |
| RF0 | 56 | 85 | A59 | 124 | I/O | ST | PORTF 是双向 I/O 端口 |
| RF1 | 57 | 86 | B49 | 125 | I/O | ST | |
| RF2 | — | 57 | B31 | 79 | I/O | ST | |
| RF3 | 38 | 56 | A38 | 78 | I/O | ST | |
| RF4 | 41 | 64 | B36 | 90 | I/O | ST | |
| RF5 | 42 | 65 | A44 | 91 | I/O | ST | |
| RF8 | — | 58 | A39 | 80 | I/O | ST | |
| RF12 | — | 40 | B22 | 58 | I/O | ST | |
| RF13 | — | 39 | A26 | 57 | I/O | ST | |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

表 1-6： PORTA 至 PORTK I/O 引脚说明 （续）

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| **PORTG** | | | | | | | |
| RG0 | — | 88 | B50 | 128 | I/O | ST | PORTG 是双向 I/O 端口 |
| RG1 | — | 87 | A60 | 127 | I/O | ST | |
| RG6 | 4 | 10 | B6 | 14 | I/O | ST | |
| RG7 | 5 | 11 | A8 | 15 | I/O | ST | |
| RG8 | 6 | 12 | B7 | 16 | I/O | ST | |
| RG9 | 10 | 16 | B9 | 21 | I/O | ST | |
| RG12 | — | 96 | A65 | 140 | I/O | ST | |
| RG13 | — | 97 | B55 | 141 | I/O | ST | |
| RG14 | — | 95 | B54 | 139 | I/O | ST | |
| RG15 | — | 1 | A2 | 1 | I/O | ST | |
| **PORTH** | | | | | | | |
| RH0 | — | — | B17 | 43 | I/O | ST | PORTH 是双向 I/O 端口 |
| RH1 | — | — | A22 | 44 | I/O | ST | |
| RH2 | — | — | — | 45 | I/O | ST | |
| RH3 | — | — | — | 46 | I/O | ST | |
| RH4 | — | — | A30 | 65 | I/O | ST | |
| RH5 | — | — | B26 | 66 | I/O | ST | |
| RH6 | — | — | A31 | 67 | I/O | ST | |
| RH7 | — | — | — | 68 | I/O | ST | |
| RH8 | — | — | B32 | 81 | I/O | ST | |
| RH9 | — | — | A40 | 82 | I/O | ST | |
| RH10 | — | — | B33 | 83 | I/O | ST | |
| RH11 | — | — | — | 84 | I/O | ST | |
| RH12 | — | — | A47 | 100 | I/O | ST | |
| RH13 | — | — | B39 | 101 | I/O | ST | |
| RH14 | — | — | — | 102 | I/O | ST | |
| RH15 | — | — | — | 103 | I/O | ST | |
| **PORTJ** | | | | | | | |
| RJ0 | — | — | B44 | 114 | I/O | ST | PORTJ 是双向 I/O 端口 |
| RJ1 | — | — | A55 | 115 | I/O | ST | |
| RJ2 | — | — | B45 | 116 | I/O | ST | |
| RJ3 | — | — | — | 117 | I/O | ST | |
| RJ4 | — | — | A62 | 131 | I/O | ST | |
| RJ5 | — | — | — | 132 | I/O | ST | |
| RJ6 | — | — | — | 133 | I/O | ST | |
| RJ7 | — | — | — | 134 | I/O | ST | |
| RJ8 | — | — | A5 | 7 | I/O | ST | |
| RJ9 | — | — | B4 | 8 | I/O | ST | |
| RJ10 | — | — | — | 10 | I/O | ST | |
| RJ11 | — | — | B12 | 27 | I/O | ST | |
| RJ12 | — | — | — | 9 | I/O | ST | |
| RJ13 | — | — | — | 28 | I/O | ST | |
| RJ14 | — | — | — | 29 | I/O | ST | |
| RJ15 | — | — | — | 30 | I/O | ST | |

**图注：** CMOS = CMOS 兼容输入或输出 Analog = 模拟输入 P = 电源
ST = 带 CMOS 电平的施密特触发器输入 O = 输出 I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器 PPS = 外设引脚选择


© 2013 Microchip Technology Inc.

表 1-6： PORTA 至 PORTK I/O 引脚说明 （续）

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| **PORTK** | | | | | | | |
| RK0 | — | — | — | 19 | I/O | ST | PORTK 是双向 I/O 端口 |
| RK1 | — | — | — | 51 | I/O | ST | |
| RK2 | — | — | — | 52 | I/O | ST | |
| RK3 | — | — | — | 53 | I/O | ST | |
| RK4 | — | — | — | 92 | I/O | ST | |
| RK5 | — | — | — | 93 | I/O | ST | |
| RK6 | — | — | — | 94 | I/O | ST | |
| RK7 | — | — | — | 126 | I/O | ST | |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

**表 1-7： TIMER1 至 TIMER9 和 RTCC I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| Timer1 至 Timer9 | | | | | | | |
| T1CK | 48 | 73 | A49 | 106 | I | ST | Timer1 外部时钟输入 |
| T2CK | PPS | PPS | PPS | PPS | I | ST | Timer2 外部时钟输入 |
| T3CK | PPS | PPS | PPS | PPS | I | ST | Timer3 外部时钟输入 |
| T4CK | PPS | PPS | PPS | PPS | I | ST | Timer4 外部时钟输入 |
| T5CK | PPS | PPS | PPS | PPS | I | ST | Timer5 外部时钟输入 |
| T6CK | PPS | PPS | PPS | PPS | I | ST | Timer6 外部时钟输入 |
| T7CK | PPS | PPS | PPS | PPS | I | ST | Timer7 外部时钟输入 |
| T8CK | PPS | PPS | PPS | PPS | I | ST | Timer8 外部时钟输入 |
| T9CK | PPS | PPS | PPS | PPS | I | ST | Timer9 外部时钟输入 |
| 实时时钟和日历 | | | | | | | |
| RTCC | 46 | 71 | A48 | 104 | O | — | 实时时钟闹钟 / 秒输出 |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择


© 2013 Microchip Technology Inc.

**表 1-8： UART1 至 UART6 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| **通用异步收发器 1** | | | | | | | |
| U1RX | PPS | PPS | PPS | PPS | I | ST | UART1 接收 |
| U1TX | PPS | PPS | PPS | PPS | O | — | UART1 发送 |
| U1CTS | PPS | PPS | PPS | PPS | I | ST | UART1 允许发送 |
| U1RTS | PPS | PPS | PPS | PPS | O | — | UART1 准备发送 |
| **通用异步收发器 2** | | | | | | | |
| U2RX | PPS | PPS | PPS | PPS | I | ST | UART2 接收 |
| U2TX | PPS | PPS | PPS | PPS | O | — | UART2 发送 |
| U2CTS | PPS | PPS | PPS | PPS | I | ST | UART2 允许发送 |
| U2RTS | PPS | PPS | PPS | PPS | O | — | UART2 准备发送 |
| **通用异步收发器 3** | | | | | | | |
| U3RX | PPS | PPS | PPS | PPS | I | ST | UART3 接收 |
| U3TX | PPS | PPS | PPS | PPS | O | — | UART3 发送 |
| U3CTS | PPS | PPS | PPS | PPS | I | ST | UART3 允许发送 |
| U3RTS | PPS | PPS | PPS | PPS | O | — | UART3 准备发送 |
| **通用异步收发器 4** | | | | | | | |
| U4RX | PPS | PPS | PPS | PPS | I | ST | UART4 接收 |
| U4TX | PPS | PPS | PPS | PPS | O | — | UART4 发送 |
| U4CTS | PPS | PPS | PPS | PPS | I | ST | UART4 允许发送 |
| U4RTS | PPS | PPS | PPS | PPS | O | — | UART4 准备发送 |
| **通用异步收发器 5** | | | | | | | |
| U5RX | PPS | PPS | PPS | PPS | I | ST | UART5 接收 |
| U5TX | PPS | PPS | PPS | PPS | O | — | UART5 发送 |
| U5CTS | PPS | PPS | PPS | PPS | I | ST | UART5 允许发送 |
| U5RTS | PPS | PPS | PPS | PPS | O | — | UART5 准备发送 |
| **通用异步收发器 6** | | | | | | | |
| U6RX | PPS | PPS | PPS | PPS | I | ST | UART6 接收 |
| U6TX | PPS | PPS | PPS | PPS | O | — | UART6 发送 |
| U6CTS | PPS | PPS | PPS | PPS | I | ST | UART6 允许发送 |
| U6RTS | PPS | PPS | PPS | PPS | O | — | UART6 准备发送 |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

**表 1-9： SPI1 至 SPI6 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| **串行外设接口 1** | | | | | | | |
| SCK1 | 49 | 76 | A52 | 109 | I/O | ST | SPI1 的同步串行时钟输入 / 输出 |
| SDI1 | PPS | PPS | PPS | PPS | I | ST | SPI1 数据输入 |
| SDO1 | PPS | PPS | PPS | PPS | O | — | SPI1 数据输出 |
| $\overline{SS1}$ | PPS | PPS | PPS | PPS | I/O | ST | SPI1 从同步或帧脉冲 I/O |
| **串行外设接口 2** | | | | | | | |
| SCK2 | 4 | 10 | B6 | 14 | I/O | ST | SPI2 的同步串行时钟输入 / 输出 |
| SDI2 | PPS | PPS | PPS | PPS | I | ST | SPI2 数据输入 |
| SDO2 | PPS | PPS | PPS | PPS | O | — | SPI2 数据输出 |
| $\overline{SS2}$ | PPS | PPS | PPS | PPS | I/O | ST | SPI2 从同步或帧脉冲 I/O |
| **串行外设接口 3** | | | | | | | |
| SCK3 | 29 | 43 | A28 | 61 | I/O | ST | SPI3 的同步串行时钟输入 / 输出 |
| SDI3 | PPS | PPS | PPS | PPS | I | ST | SPI3 数据输入 |
| SDO3 | PPS | PPS | PPS | PPS | O | — | SPI3 数据输出 |
| $\overline{SS3}$ | PPS | PPS | PPS | PPS | I/O | ST | SPI3 从同步或帧脉冲 I/O |
| **串行外设接口 4** | | | | | | | |
| SCK4 | 44 | 69 | A46 | 98 | I/O | ST | SPI4 的同步串行时钟输入 / 输出 |
| SDI4 | PPS | PPS | PPS | PPS | I | ST | SPI4 数据输入 |
| SDO4 | PPS | PPS | PPS | PPS | O | — | SPI4 数据输出 |
| $\overline{SS4}$ | PPS | PPS | PPS | PPS | I/O | ST | SPI4 从同步或帧脉冲 I/O |
| **串行外设接口 5** | | | | | | | |
| SCK5 | — | 39 | A26 | 57 | I/O | ST | SPI5 的同步串行时钟输入 / 输出 |
| SDI5 | PPS | PPS | PPS | PPS | I | ST | SPI5 数据输入 |
| SDO5 | PPS | PPS | PPS | PPS | O | — | SPI5 数据输出 |
| $\overline{SS5}$ | PPS | PPS | PPS | PPS | I/O | ST | SPI5 从同步或帧脉冲 I/O |
| **串行外设接口 6** | | | | | | | |
| SCK6 | — | 48 | A32 | 70 | I/O | ST | SPI6 的同步串行时钟输入 / 输出 |
| SDI6 | PPS | PPS | PPS | PPS | I | ST | SPI6 数据输入 |
| SDO6 | PPS | PPS | PPS | PPS | O | — | SPI6 数据输出 |
| $\overline{SS6}$ | PPS | PPS | PPS | PPS | I/O | ST | SPI6 从同步或帧脉冲 I/O |

**图注：** CMOS = CMOS 兼容输入或输出　　Analog = 模拟输入　　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　　O = 输出　　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　　PPS = 外设引脚选择


© 2013 Microchip Technology Inc.

**表 1-10： I2C1 至 I2C5 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| **$I^2C1$** | | | | | | | |
| SCL1 | 44 | 66 | B37 | 95 | I/O | ST | I2C1 的同步串行时钟输入 / 输出 |
| SDA1 | 43 | 67 | A45 | 96 | I/O | ST | I2C1 的同步串行数据输入 / 输出 |
| **$I^2C2$** | | | | | | | |
| SCL2 | — | 59 | A41 | 85 | I/O | ST | I2C2 的同步串行时钟输入 / 输出 |
| SDA2 | — | 60 | B34 | 86 | I/O | ST | I2C2 的同步串行数据输入 / 输出 |
| **$I^2C3$** | | | | | | | |
| SCL3 | 51 | 58 | A39 | 80 | I/O | ST | I2C3 的同步串行时钟输入 / 输出 |
| SDA3 | 50 | 57 | B31 | 79 | I/O | ST | I2C3 的同步串行数据输入 / 输出 |
| **$I^2C4$** | | | | | | | |
| SCL4 | 6 | 12 | B7 | 16 | I/O | ST | I2C4 的同步串行时钟输入 / 输出 |
| SDA4 | 5 | 11 | A8 | 15 | I/O | ST | I2C4 的同步串行数据输入 / 输出 |
| **$I^2C5$** | | | | | | | |
| SCL5 | 42 | 65 | A44 | 91 | I/O | ST | I2C5 的同步串行时钟输入 / 输出 |
| SDA5 | 41 | 64 | B36 | 90 | I/O | ST | I2C5 的同步串行数据输入 / 输出 |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

**表 1-11： 比较器 1、比较器 2 和 CVREF I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| **比较器参考电压** | | | | | | | |
| CVREF+ | 16 | 29 | A20 | 40 | I | Analog | 比较器高参考电压输入 |
| CVREF- | 15 | 28 | B15 | 39 | I | Analog | 比较器低参考电压输入 |
| CVREFOUT | 23 | 34 | B19 | 49 | O | Analog | 比较器参考电压输出 |
| **比较器 1** | | | | | | | |
| C1INA | 11 | 20 | B11 | 25 | I | Analog | 比较器 1 正输入 |
| C1INB | 12 | 21 | A13 | 26 | I | Analog | 比较器 1 可选负输入 |
| C1INC | 5 | 11 | A8 | 15 | I | Analog | |
| C1IND | 4 | 10 | B6 | 14 | I | Analog | |
| C1OUT | PPS | PPS | PPS | PPS | O | — | 比较器 1 输出 |
| **比较器 2** | | | | | | | |
| C2INA | 13 | 22 | A14 | 31 | I | Analog | 比较器 2 正输入 |
| C2INB | 14 | 23 | A16 | 34 | I | Analog | 比较器 2 可选负输入 |
| C2INC | 10 | 16 | B9 | 21 | I | Analog | |
| C2IND | 6 | 12 | B7 | 16 | I | Analog | |
| C2OUT | PPS | PPS | PPS | PPS | O | — | 比较器 2 输出 |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

**表 1-12： PMP I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| PMA0 | 30 | 44 | B24 | 30 | I/O | TTL/ST | 并行主端口地址 bit 0 输入 （缓冲从模式）和输出 （主模式） |
| PMA1 | 29 | 43 | A28 | 51 | I/O | TTL/ST | 并行主端口地址 bit 1 输入 （缓冲从模式）和输出 （主模式） |
| PMA2 | 10 | 16 | B9 | 21 | O | — | 并行主端口地址 （非复用主模式） |
| PMA3 | 6 | 12 | B7 | 52 | O | — | |
| PMA4 | 5 | 11 | A8 | 68 | O | — | |
| PMA5 | 4 | 2 | B1 | 2 | O | — | |
| PMA6 | 16 | 6 | B3 | 6 | O | — | |
| PMA7 | 22 | 33 | A23 | 48 | O | — | |
| PMA8 | 42 | 65 | A44 | 91 | O | — | |
| PMA9 | 41 | 64 | B36 | 90 | O | — | |
| PMA10 | 21 | 32 | B18 | 47 | O | — | |
| PMA11 | 27 | 41 | A27 | 29 | O | — | |
| PMA12 | 24 | 7 | A6 | 11 | O | — | |
| PMA13 | 23 | 34 | B19 | 28 | O | — | |
| PMA14 | 45 | 61 | A42 | 87 | O | — | |
| PMA15 | 43 | 68 | B38 | 97 | O | — | |
| PMCS1 | 45 | 61 | A42 | 87 | O | — | 并行主端口片选 1 选通 |
| PMCS2 | 43 | 68 | B38 | 97 | O | — | 并行主端口片选 2 选通 |
| PMD0 | 58 | 91 | B52 | 135 | I/O | TTL/ST | 并行主端口数据 （非复用主模式）或地址 / 数据 （复用主模式） |
| PMD1 | 61 | 94 | A64 | 138 | I/O | TTL/ST | |
| PMD2 | 62 | 98 | A66 | 142 | I/O | TTL/ST | |
| PMD3 | 63 | 99 | B56 | 143 | I/O | TTL/ST | |
| PMD4 | 64 | 100 | A67 | 144 | I/O | TTL/ST | |
| PMD5 | 1 | 3 | A3 | 3 | I/O | TTL/ST | |
| PMD6 | 2 | 4 | B2 | 4 | I/O | TTL/ST | |
| PMD7 | 3 | 5 | A4 | 5 | I/O | TTL/ST | |
| PMD8 | — | 88 | B50 | 128 | I/O | TTL/ST | |
| PMD9 | — | 87 | A60 | 127 | I/O | TTL/ST | |
| PMD10 | — | 86 | B49 | 125 | I/O | TTL/ST | |
| PMD11 | — | 85 | A59 | 124 | I/O | TTL/ST | |
| PMD12 | — | 79 | B43 | 112 | I/O | TTL/ST | |
| PMD13 | — | 80 | A54 | 113 | I/O | TTL/ST | |
| PMD14 | — | 77 | B42 | 110 | I/O | TTL/ST | |
| PMD15 | — | 78 | A53 | 111 | I/O | TTL/ST | |
| PMALL | 30 | 44 | B24 | 30 | O | — | 并行主端口地址锁存使能低字节 （复用主模式） |
| PMALH | 29 | 43 | A28 | 51 | O | — | 并行主端口地址锁存使能高字节 （复用主模式） |
| PMRD | 53 | 9 | A7 | 13 | O | — | 并行主端口读选通 |
| PMWR | 52 | 8 | B5 | 12 | O | — | 并行主端口写选通 |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择


© 2013 Microchip Technology Inc.

**表 1-13： EBI I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| EBIA0 | — | 44 | B24 | 30 | O | — | 外部总线接口地址总线 |
| EBIA1 | — | 43 | A28 | 51 | O | — | |
| EBIA2 | — | 16 | B9 | 21 | O | — | |
| EBIA3 | — | 12 | B7 | 52 | O | — | |
| EBIA4 | — | 11 | A8 | 68 | O | — | |
| EBIA5 | — | 2 | B1 | 2 | O | — | |
| EBIA6 | — | 6 | B3 | 6 | O | — | |
| EBIA7 | — | 33 | A23 | 48 | O | — | |
| EBIA8 | — | 65 | A44 | 91 | O | — | |
| EBIA9 | — | 64 | B36 | 90 | O | — | |
| EBIA10 | — | 32 | B18 | 47 | O | — | |
| EBIA11 | — | 41 | A27 | 29 | O | — | |
| EBIA12 | — | 7 | A6 | 11 | O | — | |
| EBIA13 | — | 34 | B19 | 28 | O | — | |
| EBIA14 | — | 61 | A42 | 87 | O | — | |
| EBIA15 | — | 68 | B38 | 97 | O | — | |
| EBIA16 | — | 17 | A11 | 19 | O | — | |
| EBIA17 | — | 40 | B22 | 53 | O | — | |
| EBIA18 | — | 39 | A26 | 92 | O | — | |
| EBIA19 | — | 38 | B21 | 93 | O | — | |
| EBIA20 | — | — | — | 94 | O | — | |
| EBIA21 | — | — | — | 126 | O | — | |
| EBIA22 | — | — | — | 117 | O | — | |
| EBIA23 | — | — | — | 103 | O | — | |
| EBID0 | — | 91 | B52 | 135 | I/O | ST | 外部总线接口数据 I/O 总线 |
| EBID1 | — | 94 | A64 | 138 | I/O | ST | |
| EBID2 | — | 98 | A66 | 142 | I/O | ST | |
| EBID3 | — | 99 | B56 | 143 | I/O | ST | |
| EBID4 | — | 100 | A67 | 144 | I/O | ST | |
| EBID5 | — | 3 | A3 | 3 | I/O | ST | |
| EBID6 | — | 4 | B2 | 4 | I/O | ST | |
| EBID7 | — | 5 | A4 | 5 | I/O | ST | |
| EBID8 | — | 88 | B50 | 128 | I/O | ST | |
| EBID9 | — | 87 | A60 | 127 | I/O | ST | |
| EBID10 | — | 86 | B49 | 125 | I/O | ST | |
| EBID11 | — | 85 | A59 | 124 | I/O | ST | |
| EBID12 | — | 79 | B43 | 112 | I/O | ST | |
| EBID13 | — | 80 | A54 | 113 | I/O | ST | |
| EBID14 | — | 77 | B42 | 110 | I/O | ST | |
| EBID15 | — | 78 | A53 | 111 | I/O | ST | |
| EBIBS0 | — | — | — | 9 | O | — | 外部总线接口字节选择 |
| EBIBS1 | — | — | — | 10 | O | — | |
| EBICS0 | — | 59 | A41 | 131 | O | — | 外部总线接口片选 |
| EBICS1 | — | — | — | 132 | O | — | |
| EBICS2 | — | — | — | 133 | O | — | |
| EBICS3 | — | — | — | 134 | O | — | |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

表 1-13： EBI I/O 引脚说明 （续）

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| EBIOE | — | 9 | A7 | 13 | O | — | 外部总线接口输出使能 |
| EBIRDY1 | — | 60 | B34 | 86 | I | ST | 外部总线接口就绪输入 |
| EBIRDY2 | — | 58 | A39 | 84 | I | ST | |
| EBIRDY3 | — | 57 | B45 | 116 | I | ST | |
| EBIRP | — | — | — | 45 | O | — | 外部总线接口闪存复位引脚 |
| EBIWE | — | 8 | B5 | 12 | O | — | 外部总线接口写使能 |

**图注：** CMOS = CMOS 兼容输入或输出　　Analog = 模拟输入　　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　　O = 输出　　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　　PPS = 外设引脚选择


© 2013 Microchip Technology Inc.

**表 1-14： USB I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| VBUS | 33 | 51 | A35 | 73 | I | Analog | USB 总线电源监视器 |
| VUSB3V3 | 34 | 52 | A36 | 74 | P | — | USB 内部收发器电源。如果*未*使用 USB 模块，该引脚必须连接到 VDD。 |
| D+ | 37 | 55 | B30 | 77 | I/O | Analog | USB D+ |
| D- | 36 | 54 | A37 | 76 | I/O | Analog | USB D- |
| USBID | 38 | 56 | A38 | 78 | I | ST | USB OTG ID 检测 |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

**表 1-15： CAN1 和 CAN2 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| C1TX | PPS | PPS | PPS | PPS | O | — | CAN1 总线发送引脚 |
| C1RX | PPS | PPS | PPS | PPS | I | ST | CAN1 总线接收引脚 |
| C2TX | PPS | PPS | PPS | PPS | O | — | CAN2 总线发送引脚 |
| C2RX | PPS | PPS | PPS | PPS | I | ST | CAN2 总线接收引脚 |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

**表 1-16：　以太网 MII I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| ERXD0 | 61 | 41 | B32 | 81 | I | ST | 以太网接收数据 0 |
| ERXD1 | 58 | 42 | B26 | 66 | I | ST | 以太网接收数据 1 |
| ERXD2 | 57 | 43 | A31 | 67 | I | ST | 以太网接收数据 2 |
| ERXD3 | 56 | 44 | A40 | 82 | I | ST | 以太网接收数据 3 |
| ERXERR | 64 | 35 | A30 | 65 | I | ST | 以太网接收错误输入 |
| ERXDV | 62 | 12 | B40 | 101 | I | ST | 以太网接收数据有效 |
| ERXCLK | 63 | 16 | B12 | 27 | I | ST | 以太网接收时钟 |
| ETXD0 | 2 | 86 | A5 | 7 | O | — | 以太网发送数据 0 |
| ETXD1 | 3 | 85 | B4 | 8 | O | — | 以太网发送数据 1 |
| ETXD2 | 43 | 79 | B17 | 43 | O | — | 以太网发送数据 2 |
| ETXD3 | 46 | 80 | A22 | 44 | O | — | 以太网发送数据 3 |
| ETXERR | 50 | 87 | B44 | 114 | O | — | 以太网发送错误 |
| ETXEN | 1 | 77 | A57 | 120 | O | — | 以太网发送使能 |
| ETXCLK | 51 | 78 | B47 | 121 | I | ST | 以太网发送时钟 |
| ECOL | 44 | 10 | B33 | 83 | I | ST | 以太网冲突检测 |
| ECRS | 45 | 11 | A47 | 100 | I | ST | 以太网载波侦听 |
| EMDC | 30 | 70 | B39 | 99 | O | — | 以太网管理数据时钟 |
| EMDIO | 49 | 71 | A55 | 115 | I/O | — | 以太网管理数据 |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

**表 1-17：　以太网 RMII I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| ERXD0 | 61 | 41 | B32 | 81 | I | ST | 以太网接收数据 0 |
| ERXD1 | 58 | 42 | B26 | 66 | I | ST | 以太网接收数据 1 |
| ERXERR | 64 | 35 | A30 | 65 | I | ST | 以太网接收错误输入 |
| ETXD0 | 2 | 86 | A5 | 7 | O | — | 以太网发送数据 0 |
| ETXD1 | 3 | 85 | B4 | 8 | O | — | 以太网发送数据 1 |
| ETXEN | 1 | 77 | A57 | 120 | O | — | 以太网发送使能 |
| EMDC | 30 | 70 | B39 | 99 | O | — | 以太网管理数据时钟 |
| EMDIO | 49 | 71 | A55 | 115 | I/O | — | 以太网管理数据 |
| EREFCLK | 63 | 16 | B12 | 27 | I | ST | 以太网参考时钟 |
| ECRSDV | 62 | 12 | B40 | 101 | I | ST | 以太网载波侦听数据有效 |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择


© 2013 Microchip Technology Inc.

**表 1-18：　备用以太网 MII I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| AERXD0 | — | 18 | — | — | I | ST | 备用以太网接收数据 0 |
| AERXD1 | — | 19 | — | — | I | ST | 备用以太网接收数据 1 |
| AERXD2 | — | 28 | — | — | I | ST | 备用以太网接收数据 2 |
| AERXD3 | — | 29 | — | — | I | ST | 备用以太网接收数据 3 |
| AERXERR | — | 1 | — | — | I | ST | 备用以太网接收错误输入 |
| AERXDV | — | — | — | — | I | ST | 备用以太网接收数据有效 |
| AERXCLK | — | — | — | — | I | ST | 备用以太网接收时钟 |
| AETXD0 | — | 47 | — | — | O | — | 备用以太网发送数据 0 |
| AETXD1 | — | 48 | — | — | O | — | 备用以太网发送数据 1 |
| AETXD2 | — | 44 | — | — | O | — | 备用以太网发送数据 2 |
| AETXD3 | — | 43 | — | — | O | — | 备用以太网发送数据 3 |
| AETXERR | — | 35 | — | — | O | — | 备用以太网发送错误 |
| AECOL | — | 42 | — | — | I | ST | 备用以太网冲突检测 |
| AECRS | — | 41 | — | — | I | ST | 备用以太网载波侦听 |
| AETXCLK | — | 66 | — | — | I | ST | 备用以太网发送时钟 |
| AEMDC | — | 70 | — | — | O | — | 备用以太网管理数据时钟 |
| AEMDIO | — | 71 | — | — | I/O | — | 备用以太网管理数据 |
| AETXEN | — | 67 | — | — | O | — | 备用以太网发送使能 |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

**表 1-19：　备用以太网 RMII I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| AERXD0 | 43 | 18 | — | — | I | ST | 备用以太网接收数据 0 |
| AERXD1 | 46 | 19 | — | — | I | ST | 备用以太网接收数据 1 |
| AERXERR | 51 | 1 | — | — | I | ST | 备用以太网接收错误输入 |
| AETXD0 | 57 | 47 | — | — | O | — | 备用以太网发送数据 0 |
| AETXD1 | 56 | 48 | — | — | O | — | 备用以太网发送数据 1 |
| AEMDC | 30 | 70 | — | — | O | — | 备用以太网管理数据时钟 |
| AEMDIO | 49 | 71 | — | — | I/O | — | 备用以太网管理数据 |
| AETXEN | 50 | 67 | — | — | O | — | 备用以太网发送使能 |
| AEREFCLK | 45 | — | — | — | I | ST | 备用以太网参考时钟 |
| AECRSDV | 62 | 12 | — | — | I | ST | 备用以太网载波侦听数据有效 |

**图注：** CMOS = CMOS 兼容输入或输出　Analog = 模拟输入　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　O = 输出　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　PPS = 外设引脚选择

**表 1-20： SQI1 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| SQICLK | 57 | 89 | A61 | 129 | O | — | 串行四通道接口时钟 |
| SQICS0 | 52 | 81 | A56 | 118 | O | — | 串行四通道接口片选 0 |
| SQICS1 | 53 | 82 | B46 | 119 | O | — | 串行四通道接口片选 1 |
| SQID0 | 58 | 97 | B55 | 141 | I/O | ST | 串行四通道接口数据 0 |
| SQID1 | 61 | 96 | A65 | 140 | I/O | ST | 串行四通道接口数据 1 |
| SQID2 | 62 | 95 | B54 | 139 | I/O | ST | 串行四通道接口数据 2 |
| SQID3 | 63 | 90 | B51 | 130 | I/O | ST | 串行四通道接口数据 3 |

**图注：** CMOS = CMOS 兼容输入或输出 Analog = 模拟输入 P = 电源
ST = 带 CMOS 电平的施密特触发器输入 O = 输出 I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器 PPS = 外设引脚选择

**表 1-21： 电源、地和参考电压 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| **电源和地** | | | | | | | |
| AVDD | 19 | 30 | B16 | 41 | P | P | 模拟模块的正电源。此引脚必须始终连接。 |
| AVSS | 20 | 31 | A21 | 42 | P | P | 模拟模块的参考地。此引脚必须始终连接。 |
| VDD | 8, 26, 39, 54, 60 | 14, 37, 46, 62, 74, 83, 93 | B8, A15, A25, B25, B35, A50, A58, B53 | 18, 33, 55, 64, 88, 107, 122, 137 | P | — | 外设逻辑和 I/O 引脚的正电源。此引脚必须始终连接。 |
| VSS | 7, 25, 35, 40, 55, 59 | 13, 36, 45, 53, 63, 75, 84, 92 | A9, B13, B20, B29, A29, A43, A51, B48, A63 | 17, 32, 54, 63, 75, 89, 108, 123, 136 | P | — | 逻辑、 I/O 引脚和 USB 的参考地。此引脚必须始终连接。 |
| **参考电压** | | | | | | | |
| VREF+ | 16 | 29 | A20 | 40 | I | Analog | 模拟参考高电压输入 |
| VREF- | 15 | 28 | B15 | 39 | I | Analog | 模拟参考低电压输入 |

**图注：** CMOS = CMOS 兼容输入或输出 Analog = 模拟输入 P = 电源
ST = 带 CMOS 电平的施密特触发器输入 O = 输出 I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器 PPS = 外设引脚选择


© 2013 Microchip Technology Inc.

**表 1-22： JTAG、跟踪和编程 / 调试 I/O 引脚说明**

| 引脚名称 | 引脚编号 | | | | 引脚类型 | 缓冲器类型 | 说明 |
|---|---|---|---|---|---|---|---|
| | 64 引脚 QFN/ TQFP | 100 引脚 TQFP | 124 引脚 VTLA | 144 引脚 TQFP/ LQFP | | | |
| **JTAG** | | | | | | | |
| TCK | 27 | 38 | B21 | 56 | I | ST | JTAG 测试时钟输入引脚 |
| TDI | 28 | 39 | A26 | 57 | I | ST | JTAG 测试数据输入引脚 |
| TDO | 24 | 40 | B22 | 58 | — | ST | JTAG 测试数据输出引脚 |
| TMS | 23 | 17 | A11 | 22 | I | ST | JTAG 测试模式选择引脚 |
| **跟踪** | | | | | | | |
| TRCLK | 57 | 89 | A61 | 129 | O | — | 跟踪时钟 |
| TRD0 | 58 | 97 | B55 | 141 | O | — | 跟踪数据位 0-3 |
| TRD1 | 61 | 96 | A65 | 140 | O | — | |
| TRD2 | 62 | 95 | B54 | 139 | O | — | |
| TRD3 | 63 | 90 | B51 | 130 | O | — | |
| **编程 / 调试** | | | | | | | |
| PGED1 | 16 | 25 | A18 | 36 | I/O | ST | 编程 / 调试通信通道 1 的数据 I/O 引脚 |
| PGEC1 | 15 | 24 | A17 | 35 | I | ST | 编程 / 调试通信通道 1 的时钟输入引脚 |
| PGED2 | 18 | 27 | A19 | 38 | I/O | ST | 编程 / 调试通信通道 2 的数据 I/O 引脚 |
| PGEC2 | 17 | 26 | B14 | 37 | I | ST | 编程 / 调试通信通道 2 的时钟输入引脚 |
| $\overline{MCLR}$ | 9 | 15 | A10 | 20 | I/P | ST | 主复位输入。此引脚为低电平有效的器件复位输入。 |

**图注：** CMOS = CMOS 兼容输入或输出　　Analog = 模拟输入　　P = 电源
ST = 带 CMOS 电平的施密特触发器输入　　O = 输出　　I = 输入
TTL = 晶体管—晶体管逻辑输入缓冲器　　PPS = 外设引脚选择

注：

 © 2013 Microchip Technology Inc.

## 2.0 32 位单片机入门指南

**注 1：** 本数据手册总结了 PIC32MZ 嵌入式连接性 （EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的 《PIC32 系列参考手册》。

## 2.1 基本连接要求

在着手使用 PIC32MZ EC 系列 32 位单片机（MCU）进行开发之前必须至少连接一些特定的器件引脚。以下是必须始终连接的引脚的名称列表：

- 所有 VDD 和 VSS 引脚 （见**第 2.2 节 “去耦电容”**）
- 所有 AVDD 和 AVSS 引脚 （无论是否使用 ADC 模块）（见**第 2.2 节 “去耦电容”**）
- MCLR 引脚 （见**第 2.3 节 “主复位 （MCLR）引脚”**）
- 用于在线串行编程 （In-Circuit Serial Programming， ICSP™）和调试目的的 PGECx/PGEDx 引脚 （见**第 2.4 节 “ICSP 引脚”**）
- OSC1 和 OSC2 引脚 （使用外部振荡源时）（见**第 2.7 节 “外部振荡器引脚”**）

此外，还可能需要连接以下引脚：

使用 ADC 模块的外部参考电压时使用的 VREF+/VREF- 引脚。

**注：** 不管是否使用 ADC 和 ADC 参考电压源，AVDD 和 AVSS 引脚都必须连接。

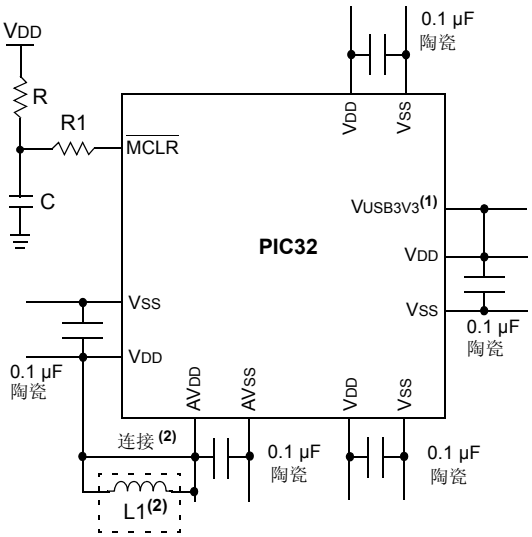
## 2.2 去耦电容

需要在电源引脚（例如 VDD、VSS、AVDD 和 AVSS）上使用去耦电容。请参见图 2-1。

使用去耦电容时考虑以下条件：

- **电容的值和类型：**建议值为 0.1 µF （100 nF）、 10-20V。此电容应为低等效串联电阻 （低 ESR）电容且谐振频率在 20 MHz 或更高范围内。建议使用陶瓷电容。
- **印刷电路板上的位置：**去耦电容应尽可能靠近引脚放置。建议将电容放在电路板上器件所在的一侧。如果空间有限，可使用过孔将电容放到 PCB 的另一侧上；但是，需要确保从引脚到电容的走线长度在四分之一英寸 （6 mm）内。
- **处理高频噪声：**如果电路板上存在高达几十兆赫兹的高频噪声，请在上述去耦电容旁并联一个陶瓷类型的辅助电容。该辅助电容值范围在 0.001 µF 至 0.01 µF。请将这个辅助电容挨着主去耦电容放置。在高速电路设计中，应考虑尽可能在靠近电源和地引脚的位置放置一对容值相差数十倍的电容。例如，一个 0.1 µF 的电容与一个 0.001 µF 的电容并联。
- **性能最大化：**从电源电路开始布置电路板的走线时，请首先布置电源线并把线返回到去耦电容，然后再走线到器件引脚。这可确保去耦电容在电源链中处于第一位置。保持电容和电源引脚之间的走线长度尽可能短也同样重要，因为这可以减少 PCB 走线间的互感。

**图 2-1： 建议的最少连接**




**注 1：** 如果没有使用 USB 模块，这个引脚必须与 VDD 相连接。

**2：** 电感（L1）可作为一个选择取代硬接线，连接在 VDD 和 AVDD 之间以提高噪声抑制。电感阻抗应小于 1Ω，电感额定电流应大于 10 mA。

其中：

$$f = \frac{FCNV}{2}$$ （例如，ADC 转换速率 /2）

$$f = \frac{1}{(2\pi\sqrt{LC})}$$

$$L = \left(\frac{1}{(2\pi f \sqrt{C})}\right)^2$$

### 2.2.1 大容量电容

建议使用大容量电容提高电源的稳定性。大容量电容的典型值范围为 4.7 µF 至 47 µF。此电容应尽可能靠近器件放置。

## 2.3 主复位 （MCLR）引脚

MCLR 引脚提供了两个特殊的器件功能：

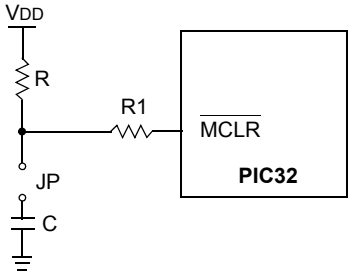
- 器件复位
- 器件编程和调试

将 MCLR 引脚拉为低电平可导致器件复位。图 2-2 给出了典型的 MCLR 电路。在器件编程和调试期间，必须考虑可添加到该引脚的电阻和电容。器件编程器和调试器可驱动 MCLR 引脚。因此，不会对特定的电压电平（VIH 和 VIL）和快速信号跳变造成不良影响。为此需要根据应用和 PCB 要求调整 R 和 C 的具体值。

例如，如图 2-2 所示，建议在编程和调试操作期间将电容 C 与 MCLR 引脚隔离。

将图 2-2 中的元件放置在距 MCLR 引脚四分之一英寸（6 mm）的范围内。

**图 2-2： MCLR 引脚连接的示例 (1,2,3)**




**注 1：** 建议 R ≤ 10 kΩ。建议的起始值为 10 kΩ。确保满足 MCLR 引脚的 VIH 和 VIL 规范。

**2：** R1 ≤ 470Ω 将限制任何电流从外部电容 C 流入 MCLR，以避免由于静电放电（Electrostatic Discharge，ESD）或电过载（Electrical Overstress，EOS）导致 MCLR 引脚损坏。确保满足 MCLR 引脚的 VIH 和 VIL 规范。

**3：** 可调整电容的大小以防止由瞬态毛刺导致的意外复位或延长器件处于 POR 的时间。


© 2013 Microchip Technology Inc.

## 2.4 ICSP 引脚

PGECx/PGEDx 引脚用于在线串行编程 （ICSP™）和调试。建议保持器件上的 ICSP 连接器和 ICSP 引脚之间的走线长度尽可能短。如果预期 ICSP 连接器会发生 ESD 事件，建议使用一个串联电阻，且电阻值在几十欧姆范围内，不要超过 100Ω。

建议不要在 PGECx 和 PGEDx 引脚连接上拉电阻、串联二极管和电容，因为它们会干扰编程器 / 调试器与器件之间的通信。如果应用需要这些分立元件，应在编程和调试期间将它们从电路中去除。或者，参阅相关器件闪存编程规范中的直流 / 交流特性和时序要求信息，以了解关于容性负载限制以及引脚输入高电压 （VIH）和输入低电压 （VIL）要求的信息。

确保被编程到器件中的 “通信通道选择”（即 PGECx/PGEDx 引脚）与 ICSP 到 MPLAB® ICD 3 或 MPLAB REAL ICE™ 的物理连接一致。

更多关于 ICD 3 和 REAL ICE 连接要求的信息，请参见 Microchip 网站上提供的以下文档：

- *“Using MPLAB® ICD 3 ”*（宣传册）（DS51765）
- *“MPLAB® ICD 3 Design Advisory ”*（DS51764）
- 《MPLAB® REAL ICE™ 在线调试器用户指南》（DS51616A_CN）
- *“Using MPLAB® REAL ICE™ Emulator ”*（宣传册）（DS51749）

## 2.5 JTAG

TMS、 TDO、 TDI 和 TCK 引脚用于根据联合测试行动小组（Joint Test Action Group， JTAG）标准进行测试和调试。建议保持器件上的 JTAG 连接器和 JTAG 引脚之间的走线长度尽可能短。如果预期 JTAG 连接器会发生 ESD 事件，建议使用一个串联电阻，且电阻值在几十欧姆范围内，不要超过 100Ω。

建议不要在 TMS、TDO、TDI 和 TCK 引脚连接上拉电阻、串联二极管和电容，因为它们会干扰编程器 / 调试器与器件之间的通信。如果应用需要这些分立元件，应在编程和调试期间将它们从电路中去除。或者，参阅相关器件闪存编程规范中的直流 / 交流特性和时序要求信息，以了解关于容性负载限制以及引脚输入高电压 （VIH）和输入低电压 （VIL）要求的信息。

## 2.6 跟踪

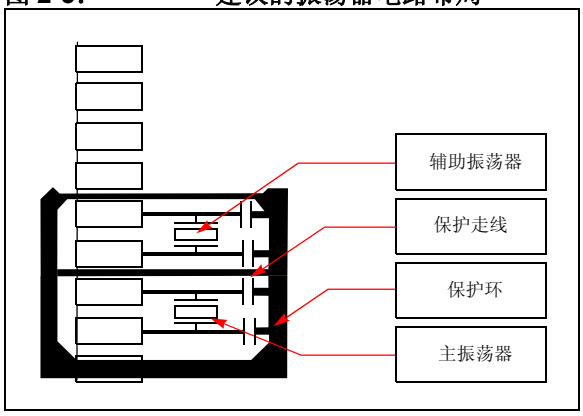
跟踪引脚可以连接到一个能够硬件使能跟踪的编程器，来提供压缩的实时指令跟踪。 TRD3、TRD2、TRD1、TRD0 和 TRCLK 引脚用于跟踪时，应专门用于该用途。跟踪硬件要求在跟踪引脚和跟踪连接器之间串联一个 22 Ω 电阻。

## 2.7 外部振荡器引脚

许多 MCU 可以至少有两个振荡器：一个高频主振荡器和一个低频辅助振荡器 （详细信息，请参见**第 8.0 节 “振荡器配置”**）。

振荡器电路应放在电路板上器件所在的一侧。而且，振荡器电路应靠近相应振荡器引脚放置，它们之间的距离不要超过二分之一英寸 （12 mm）。负载电容应在电路板的同一侧挨着振荡器放置。应在振荡器电路周围布置接地的灌铜区将其与周围电路隔离。接地的灌铜区应直接连接到 MCU 地。不要在接地的灌铜区内部使用信号线或电源线。而且，如果使用双面电路板，请避免在放置晶振的电路板背面走线。图 2-3 给出了建议的电路板布局。

**图 2-3： 建议的振荡器电路布局**




## 2.8 未使用的 I/O

不允许未使用的 I/O 引脚悬空为输入。应将它们配置为输出并驱动为逻辑低电平状态。

或者，通过一个 1k 至 10k 的电阻将引脚连接到 VSS 并将其配置为输入以保留该输入引脚不使用。

## 2.9 专为高速外设设计

在嵌入式环境下，PIC32MZ EC 系列器件的外设工作频率远高于典型值。表 2-1 列出了在外部引脚上生成高速信号的外设。

**表 2-1： 在外部引脚上生成高速信号的外设**

| 外设 | 高速信号引脚 | 信号引脚上的最高频率 |
|---|---|---|
| EBI | EBIAx 和 EBIDx | 50 MHz |
| SQI1 | SQICLK、SQICSx 和 SQIDx | 80 MHz |
| HS USB | D+ 和 D- | 480 MHz |

由于高速信号，设计使用这些外设的产品时应考虑这些因素，以及放置这些组件的 PCB。遵循这些建议有助于实现以下目标：

- 最小化电磁干扰对产品正常运作的影响
- 保证信号同时到达预期位置
- 最小化串扰
- 保持信号完整性
- 降低系统噪声
- 最小化接地反弹和电压跌落

### 2.9.1 系统设计

#### 2.9.1.1 阻抗匹配

当选择放在高速总线（尤其是 SQI 总线）上的部件时，如果外设阻抗与其连接到的PIC32MZ EC器件引脚上的阻抗不匹配，可能造成信号反射，从而降低信号质量。

如果不能选择与阻抗匹配的产品，应在负载上放置终端电阻或串联电阻以生成匹配的阻抗。请参见图 2-4 和图 2-5 中的示例。

**图 2-4： 终端电阻**

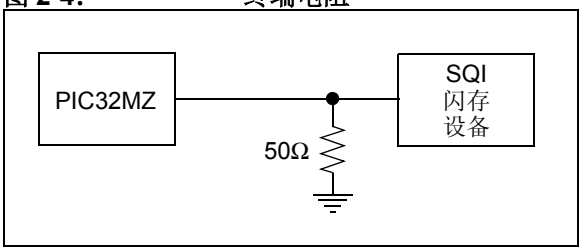
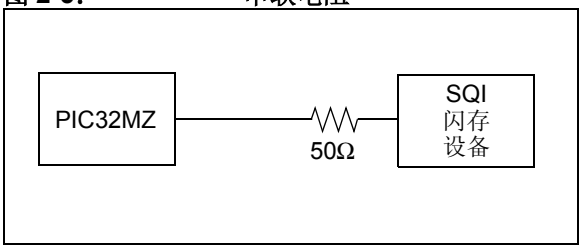



**图 2-5： 串联电阻**





© 2013 Microchip Technology Inc.

#### 2.9.1.2 PCB 布局建议

以下列出的建议将有助于保证 PCB 布局实现之前所列的目标。

- **组件放置**
  - 旁路电容在 PCB 的同一侧靠近组件电源和接地引脚放置
  - 同一总线上具有较大设置时间的器件尽可能靠近 PIC32MZ EC 器件放置
- **电源和地**
  - 多层 PCB 允许电源和地平面分离
  - 每个接地引脚应分别连接到地平面
  - 旁路电容过孔尽可能靠近焊盘放置 （最好在焊盘内）
  - 如果不使用电源和地平面，应使用尽可能宽的电源线和接地线
  - 使用低 ESR、表面贴装的旁路电容
- **时钟和振荡器**
  - 晶振尽可能靠近 PIC32MZ EC 器件的 OSC/SOSC 引脚放置
  - 不要在时钟或振荡器附近布线高速信号
  - 避免在时钟线 （SQICLK）上使用过孔和转接
  - 在时钟线的末端放置终端电阻
- **走线**
  - 较高优先级的信号走线应最短
  - 匹配并行总线的走线长度 （EBIAx、 EBIDx 和 SQIDx）
  - 避免并行走线过长以减小耦合
  - 时钟走线尽可能直
  - 使用圆弧形而非直角拐弯
  - 将不同层的走线以直角交叉来减小串扰
  - 最大化走线之间的距离，最好不小于三倍的走线宽度
  - 电源走线应尽可能的短和宽
  - 高速走线应靠近地平面放置

## 2.10 典型应用连接示例

典型应用连接示例如图 2-6 和图 2-7 所示。

**图 2-6： 音频回放应用**

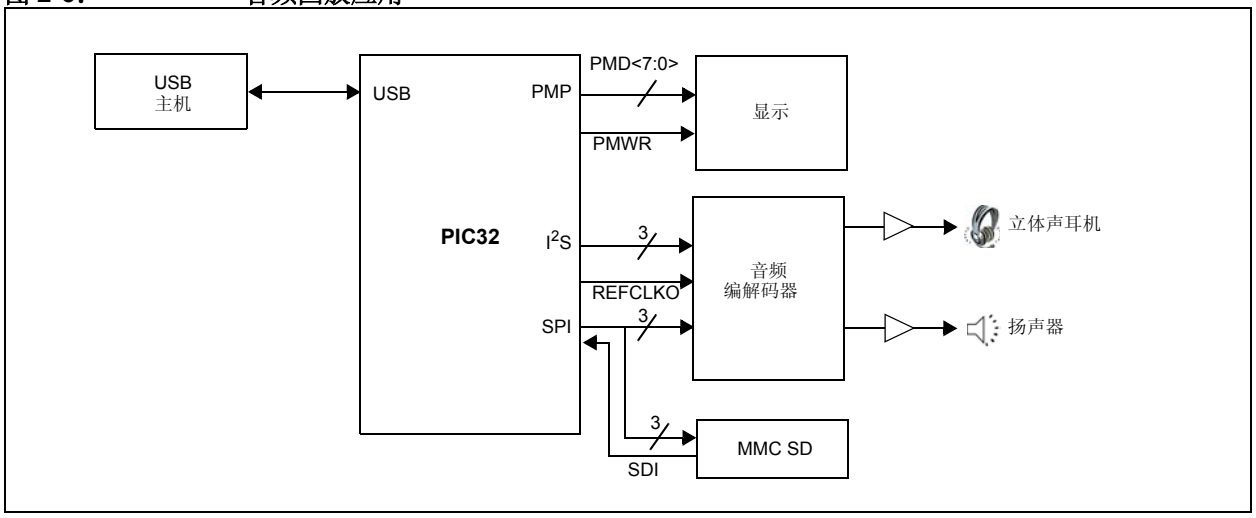
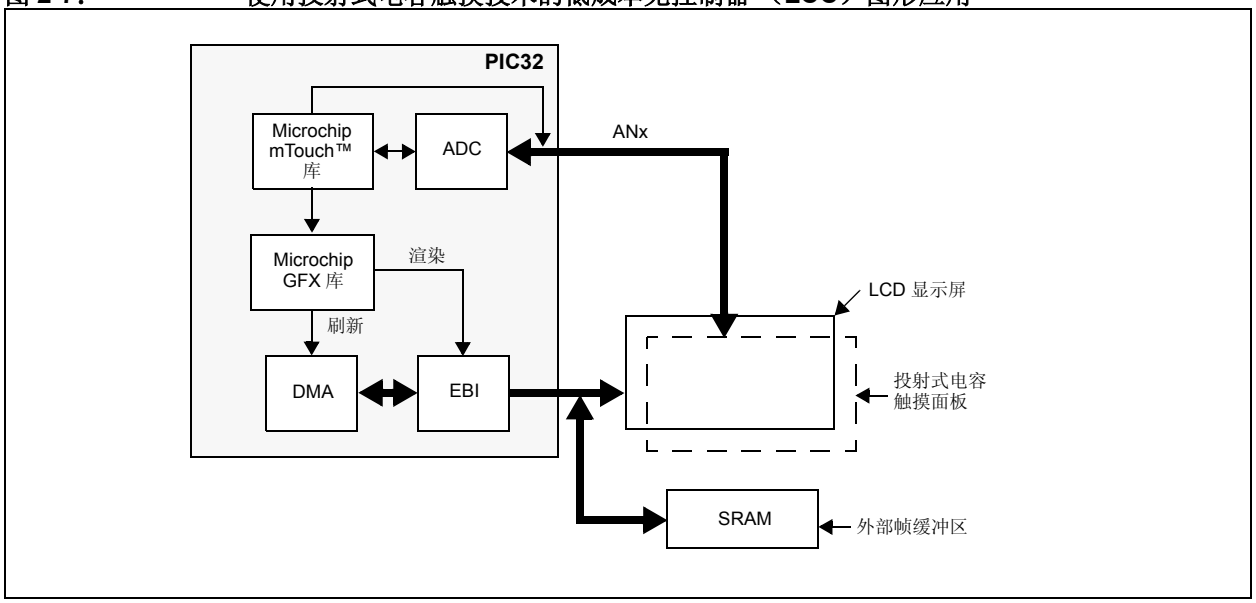



**图 2-7： 使用投射式电容触摸技术的低成本无控制器 （LCC）图形应用**




 © 2013 Microchip Technology Inc.

## 3.0 CPU

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 50 章“采用 microAptiv™ 内核的器件的 CPU”**。

关于MIPS32® microAptiv™ 微处理器内核资源的信息，请参见http://www.mips.com。

MIPS32® microAptiv™微处理器内核是PIC32MZ EC系列器件处理器的核心。 CPU 取出指令、对每条指令译码、取出源操作数、执行每条指令并将指令执行的结果写到正确的目标地址。

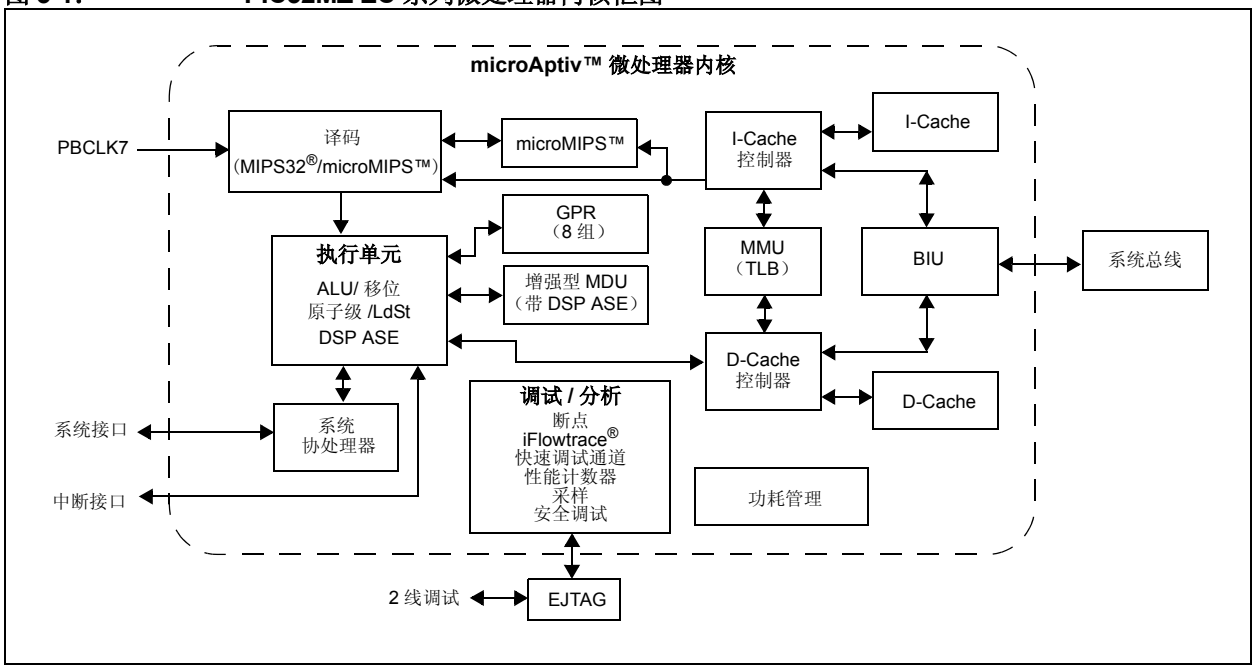
### 3.1 特性

PIC32MZ EC 系列处理器内核的主要特性：

- 5 级流水线
- 32 位地址和数据路径
- MIPS32® 增强型架构 （第 2 版）：
  - 乘 - 累加和乘 - 减法指令
  - 目标乘法指令
  - 0/1 检测指令
  - WAIT 指令
  - 条件传送指令 （MOVN 和 MOVZ）
  - 向量式中断
  - 可编程异常向量基址
  - 原子级中断允许 / 禁止
  - GPR 影子寄存器，可最大程度地减少中断处理程序的延时
  - 位域操作指令
  - 支持虚拟存储器
- microMIPS™ 兼容指令集：
  - 通过 MIPS32® 压缩代码以提高代码密度，同时保持 MIPS32® 性能。
  - 支持所有 MIPS32® 指令 （可能跳转指令除外）
  - 15 条额外的 32 位指令和对应常用的 MIPS32® 指令的 39 条 16 位指令
  - 堆栈指针隐含在指令中
  - 兼容 MIPS32® 汇编语言和 ABI
- 带页表缓冲器 （Translation Lookaside Buffer，TLB）机制的 MMU：
  - 16 个双输入完全相关的联合 TLB
  - 4 输入完全相关的指令 TLB
  - 4 输入完全相关的数据 TLB
  - 4 KB 页
- 独立的 L1 数据和指令高速缓存：
  - 16 KB 4 路指令高速缓存 （I-Cache）
  - 4 KB 4 路数据高速缓存 （D-Cache）
- 独立的乘法 / 除法单元 （ Multiply/Divide Unit，MDU）：
  - 每个时钟周期最多可执行一次 32x32 的乘法
  - 早期迭代除法。最小 12、最大 38 个时钟延时（取决于被除数 （*rs*）是否执行符号扩展）
- 功耗控制：
  - 最低频率：0 MHz
  - 低功耗模式 （由 WAIT 指令触发）
  - 使用大量本地门控时钟
- EJTAG 调试和指令跟踪：
  - 支持单步执行
  - 虚拟指令和数据地址 / 值断点
  - 硬件断点同时支持地址匹配和地址范围触发
  - 8 条指令和 4 个复杂数据断点
- iFlowtrace® 版本 2.0 支持：
  - 实时指令程序计数器
  - 特殊事件跟踪功能
  - 两个性能计数器，具有 34 个用户可选择的可计数事件
  - 处理器进入调试模式时禁止
- 4 个监视寄存器：
  - 指令、数据读和数据写选项
  - 地址匹配掩码选项
- DSP ASE 扩展：
  - 本地小数格式数据类型运算
  - 寄存器单指令多数据 （Single Instruction Multiple Data， SIMD）运算 （加、减、乘和移位）
  - 基于 GPR 的移位
  - 位操作
  - 比较选择
  - DSP 控制访问
  - 索引加载
  - 跳转
  - 复杂操作数的乘法
  - 可变位插入和抽取
  - 虚拟循环缓冲区
  - 算术饱和及溢出处理
  - 零周期开销饱和及舍入运算

PIC32MZ EC 系列处理器内核的框图如图 3-1 所示。

**图 3-1： PIC32MZ EC 系列微处理器内核框图**




 © 2013 Microchip Technology Inc.

## 3.2 架构概述

PIC32MZ EC 系列器件中的 MIPS32® microAptiv™ 微处理器内核包含可并行工作的多个逻辑模块，从而提供了一个有效的高性能计算引擎。以下模块包含在内核中：

- 执行单元
- 通用寄存器 （General Purpose Register， GPR）
- 乘法 / 除法单元 （MDU）
- 系统控制协处理器 （CP0）
- 存储器管理单元 （Memory Management Unit，MMU）
- 指令 / 数据高速缓存控制器
- 功耗管理
- 指令和数据高速缓存
- 支持 microMIPS™
- 增强型 JTAG （EJTAG）控制器

### 3.2.1 执行单元

处理器内核执行单元使用单周期 ALU（逻辑、移位、加和减）运算和独立乘法 / 除法单元实现装载 / 存储架构。内核包含 32 个用于整数运算和地址计算的 32 位通用寄存器（GPR）。还额外添加了 7 组文件寄存器影子寄存器集 （包含 32 个寄存器）以减少中断 / 异常处理期间的现场切换开销。该寄存器文件包含两个读端口和一个写端口，它完全处于旁路位置以最大程度减少流水线中的操作延时。

执行单元包含：

- 32 位加法器，用于计算数据地址
- 地址单元，用于计算下一条指令的地址
- 逻辑单元，用于进行跳转判断和跳转目标地址计算
- 装载对齐器
- 旁路多路开关，用于避免执行指令流时 （当数据生成指令后紧跟使用其结果的指令时）出现停顿
- 前导 0/1 检测单元，用于实现 CLZ 和 CLO 指令
- 算术逻辑单元 （Arithmetic Logic Unit， ALU），用于执行算术和位宽的逻辑运算
- 移位器和存储对齐器
- 执行 DSP 指令的 DSP ALU 和逻辑模块，如算术 / 移位 / 比较操作

### 3.2.2 乘法 / 除法单元 （MDU）

处理器内核包含乘法 / 除法单元 （MDU），此单元包含一个独立的流水线，用以进行乘法和除法运算，以及 DSP ASE 乘法指令。此流水线可与整数处理单元（Integer Unit，IU）流水线并行操作，在 IU 流水线停止时它不会停止。因此，可通过系统停止和 / 或其他整数处理单元指令来部分屏蔽 MDU 运算。

高性能的 MDU 包含一个 32x32 booth 重新编码乘法器、4 对结果 / 累加寄存器（HI 和 LO）、一个除法状态机以及必需的多路开关和控制逻辑。“32x32”中的第一个数“32”表示 *rs* 操作数。第二个数“32”表示 *rt* 操作数。

MDU 支持每个时钟周期执行一次乘法或乘 - 累加运算。

可使用简单的每时钟周期 1 位的迭代算法实现除法运算。早期检测可检查被除数 （*rs*）操作数的符号扩展。如果 *rs* 为 8 位宽，则跳过 23 次迭代。如果 *rs* 为 16 位宽，则跳过 15 次迭代，如果 *rs* 为 24 位宽，则跳过 7 次迭代。在除法运算仍在进行时尝试执行后续的 MDU 指令将导致 IU 流水线停止，直到除法运算完成为止。

表 3-1 列出了处理器内核乘法和除法指令的重复率（运算再次执行之前的周期尖峰发出率）和延时 （在获得结果之前的周期数）。列表中显示的近似延时和重复率按流水线时钟计算。

**表 3-1： MIPS32® microAptiv™ 微处理器内核高性能整数乘法 / 除法单元延时和重复率**

| 操作码 | 操作数大小 （乘法 *rt*）（除法 *rs*） | 延时 | 重复率 |
|---|---|---|---|
| MULT/MULTU， MADD/MADDU，MSUB/MSUBU（HI/LO 为目标寄存器） | 16 位 | 5 | 1 |
| | 32 位 | 5 | 1 |
| MUL （GPR 为目标寄存器） | 16 位 | 5 | 1 |
| | 32 位 | 5 | 1 |
| DIV/DIVU | 8 位 | 12/14 | 12/14 |
| | 16 位 | 20/22 | 20/22 |
| | 24 位 | 28/30 | 28/30 |
| | 32 位 | 36/38 | 36/38 |

MIPS 架构要求将乘法或除法运算的结果存放到 4 对 HI 和 LO 寄存器之一中。可使用“从 HI 中移出”（MFHI）和“从 LO 中移出”（MFLO）指令将这些值传送到通用文件寄存器。

除了以 HI/LO 为目标的运算之外，MIPS32® 架构还定义了一个乘法指令 MUL，该指令将结果的低位存入主寄存器文件而不是 HI/LO 寄存器对。可通过避免直接使用 MFLO 指令 （使用 LO 寄存器时需要）并支持乘法目标寄存器来提高乘法密集型运算的吞吐量。

其他两条指令“乘 - 加”（MADD）和“乘 - 减”（MSUB）用于执行 “乘 - 累加”和 “乘 - 减”运算。 MADD 指令先将两个数相乘，然后将相乘的结果与 HI 和 LO 寄存器的当前内容相加。同样， MSUB 指令先将两个操作数相乘，然后将 HI 和 LO 寄存器中的当前内容减去相乘的结果。 MADD 和 MSUB 运算通常用于 DSP 算法。

MDU 还在 HI/LO 寄存器上实现了各种移动指令操作和 DSP ASE 中定义的乘法指令。MDU 支持所需的所有数据类型，还包括通过 ASE 定义的 3 个额外的 HI/LO 寄存器。

表 3-2 列出了 DSP 乘法和点积运算的延时和重复率。列表中显示的近似延时和重复率按流水线时钟计算。

**表 3-2： DSP 相关延时和重复率**

| 操作码 | 延时 | 重复率 |
|---|---|---|
| 累加后未饱和的乘法和点积 | 5 | 1 |
| 累加后饱和的乘法和点积 | 5 | 1 |
| 不累加的乘法 | 5 | 1 |

### 3.2.3 系统控制协处理器 （CP0）

在 MIPS 架构中，CP0 负责处理虚实地址转换和高速缓存协议、异常控制系统、处理器的诊断功能、工作模式（内核、用户和调试）以及允许或禁止中断。通过访问 CP0 寄存器也可以得到表 3-3 中列出的配置信息（如高速缓存大小和设置相关性）以及显示一些选项 （如 microMIPS™）。

**表 3-3： 协处理器 0 寄存器**

| 寄存器编号 | 寄存器名称 | 功能 |
|---|---|---|
| 0 | Index | TLB 阵列的索引 （仅 microAptiv™ MPU）。 |
| 1 | Random | 随机生成的 TLB 阵列的索引 （仅 microAptiv™ MPU）。 |
| 2 | EntryLo0 | 偶编号虚拟页面 TLB 条目的低位部分 （仅 microAptiv™ MPU）。 |
| 3 | EntryLo1 | 奇编号虚拟页面 TLB 条目的低位部分 （仅 microAptiv™ MPU）。 |
| 4 | Context/ UserLocal | 存储器中页面表条目的指针 （仅 microAptiv™ MPU）。<br>用户信息可由特权软件写入，并且通过 RDHWR 指令读取。 |
| 5 | PageMask/ PageGrain | PageMask 控制 TLB 条目中可变的页面大小。PageGrain 使能支持 TLB 中的 1 KB 页面 （仅 microAptiv™ MPU）。 |
| 6 | Wired | 控制固定 （即连线） TLB 条目数量 （仅 microAptiv™ MPU）。 |
| 7 | HWREna | 通过 RDHWR 指令使能对非特权模式下所选硬件寄存器的访问。 |
| 8 | BadVAddr | 报告上一条发生地址相关异常的地址。 |
| 9 | Count | 处理器周期计数。 |
| 10 | EntryHi | TLB 条目的高位部分 （仅 microAptiv™ MPU）。 |
| 11 | Compare | 内核定时器中断控制。 |


© 2013 Microchip Technology Inc.

**表 3-3： 协处理器 0 寄存器 （续）**

| 寄存器编号 | 寄存器名称 | 功能 |
|---|---|---|
| 12 | Status | 处理器状态和控制。 |
| | IntCtl | 向量空间中断控制。 |
| | SRSCtl | 影子寄存器设置控制。 |
| | SRSMap | 影子寄存器映射控制。 |
| | View_IPL | 允许读 / 写优先级，无需自 / 至状态寄存器抽取或插入位。 |
| | SRSMAP2 | 包含两个 4 位位域，提供从向量编号到影子寄存器集编号的映射，用于处理此类中断。 |
| 13 | Cause | 描述上一次异常的原因。 |
| | NestedExc | 包含在当前异常之前存在的错误和异常级别状态位的值。 |
| | View_RIPL | 使能对 Cause 寄存器中的 RIPL 位的读访问。 |
| 14 | EPC | 上一次异常时的程序计数器。 |
| | NestedEPC | 包含在当前异常之前存在的异常程序计数器。 |
| 15 | PRID | 处理器标识和版本。 |
| | Ebase | 异常向量的异常基址。 |
| | CDMMBase | 常见的器件存储器映射基址。 |
| 16 | Config | 配置寄存器。 |
| | Config1 | 配置寄存器 1。 |
| | Config2 | 配置寄存器 2。 |
| | Config3 | 配置寄存器 3。 |
| | Config4 | 配置寄存器 4。 |
| | Config5 | 配置寄存器 5。 |
| | Config7 | 配置寄存器 7。 |
| 17 | LLAddr | 装载链接地址 （仅 microAptiv™ MPU）。 |
| 18 | WatchLo | 监视点地址低位 （仅 microAptiv™ MPU）。 |
| 19 | WatchHi | 监视点地址高位 （仅 microAptiv™ MPU）。 |
| 20-22 | 保留 | PIC32 内核中保留的寄存器。 |
| 23 | Debug | EJTAG 调试寄存器。 |
| | TraceControl | EJTAG 跟踪控制寄存器。 |
| | TraceControl2 | EJTAG 跟踪控制寄存器 2。 |
| | UserTraceData1 | EJTAG 用户跟踪数据寄存器 1。 |
| | TraceBPC | EJTAG 跟踪断点寄存器。 |
| | Debug2 | 调试控制 / 异常状态寄存器 1。 |
| 24 | DEPC | 上一次调试异常的程序计数器。 |
| | UserTraceData2 | EJTAG 用户跟踪数据寄存器 2。 |
| 25 | PerfCtl0 | 性能计数器控制寄存器 0。 |
| | PerfCnt0 | 性能计数器寄存器 0。 |
| | PerfCtl1 | 性能计数器控制寄存器 1。 |
| | PerfCnt1 | 性能计数器寄存器 1。 |
| 26 | ErrCtl | 支持对 I-Cache 和 D-Cache 的路选和数据 RAM 阵列进行软件测试 （仅 microAptiv™ MPU ）。 |
| 27 | 保留 | PIC32 内核中保留的寄存器。 |
| 28 | TagLo/DataLo | 高速缓存标记接口的低位部分 （仅 microApti™ MPU）。 |

## 3.3 功耗管理

处理器内核提供了许多功耗管理功能，包括低功耗设计、有功功率管理以及掉电工作模式。该内核为静态设计，它支持放慢或暂停时钟，以便降低空闲周期期间的系统功耗。

### 3.3.1 指令控制的功耗管理

通过执行 WAIT 指令来调用掉电模式的机制。更多关于功耗管理的信息，请参见**第 33.0 节 “节能特性”**。

### 3.3.2 本地时钟门控

处理器内核的大部分功耗是由时钟树和时钟控制寄存器消耗的。PIC32MZ系列大量使用本地门控时钟来减少此动态功耗。

## 3.4 L1 指令和数据高速缓存

### 3.4.1 指令高速缓存 （I-CACHE）

I-Cache 是一个 16 KB 的位于内核中的存储器区块。由于 I-Cache 采用虚拟地址进行索引，虚实地址转换与高速缓存访问并行发生，而不必等待物理地址的转换。标记保存 22 位物理地址、有效位和锁定位。 LRU 替换位存储在独立的阵列中。

I-Cache 区块还包含和管理指令行填充缓冲区。除了将积累的数据写入到高速缓存中，引用行填充缓冲区数据的取指操作，还可通过旁路该数据或来自外部接口的数据得到处理。 I-Cache 控制逻辑控制旁路功能。

处理器内核支持 I-Cache 锁定。高速缓存锁定允许关键代码或数据段被锁定到高速缓存 （按行），使系统编程人员最大限度地提高系统高速缓存的效率。

所有 I-Cache 条目上始终提供高速缓存锁定功能。条目则可以使用 CACHE 指令被分别标注为锁定或解锁。

### 3.4.2 数据高速缓存 （D-CACHE）

D-Cache 是一个 4 KB 的核内存储器区块。该采用虚拟地址进行索引的物理标记高速缓存受到保护。由于 D-Cache 采用虚拟地址进行索引，虚实地址转换与高速缓存访问并行发生。标记保存 22 位物理地址、有效位和锁定位。对于每组高速缓存，还有额外的阵列保持脏位和 LRU 替换运算位。

除了 I-Cache 锁定之外，处理器内核也支持 D-Cache 锁定机制 （与 I-Cache 相同）。关键的数据段被锁定在高速缓存中（按行）。锁定的内容可以在存储命中时更新，但是无法选择在高速缓存未命中时替换。

D-Cache 条目上始终提供 D-Cache 锁定功能。条目则可以使用 CACHE 指令被分别标注为锁定或解锁。

### 3.4.3 属性

配置寄存器列出了处理器内核 I-Cache 和 D-Cache 属性（见寄存器 3-1 至寄存器 3-5）。

## 3.5 EJTAG 调试支持

处理器内核为应用程序和内核代码的软件调试提供了一个增强型 JTAG （EJTAG）接口。除了标准的用户工作模式和内核工作模式之外，处理器内核还提供了调试模式，可在发生调试异常（来自硬件断点和单步执行异常等）后进入调试模式，在调试异常返回（DERET）指令执行后继续执行主程序。在调试期间，处理器执行调试异常处理程序。

EJTAG 接口是通过测试访问端口 （Test Access Port，TAP）工作的，测试访问端口是用于把测试数据传入和传出内核的串行通信端口。除了标准的JTAG指令之外，EJTAG 规范中定义的特殊指令还指定了所选的寄存器及其使用方式。

## 3.6 MIPS® DSP ASE 扩展

MIPS DSP特定于应用程序的扩展版本2是MIPS32®架构的扩展。该扩展包含新的整数指令和状态寄存器（包括新的 HI/LO 累加器寄存器对和一个 DSP 控制寄存器）。该扩展在广泛的 DSP、多媒体和涉及音频和视频处理应用程序的类似于 DSP 算法中是至关重要的。该扩展支持本地小数格式数据类型操作、寄存器单指令多数据 （SIMD）运算，如加、减、乘和移位。此外，扩展包括以下实质上使 DSP 算法计算更有效率的特性：

- 支持复杂操作数的乘法
- 可变位插入和抽取
- 实现和使用虚拟循环缓冲区
- 支持算术饱和及溢出处理
- 零循环开销饱和及舍入操作


© 2013 Microchip Technology Inc.

## 3.7 microAptiv™ 内核配置

寄存器 3-1 至寄存器 3-5 显示了 microAptiv™ 内核（位于 PIC32MZ EC 系列器件中）的默认配置。

**寄存器 3-1： CONFIG：配置寄存器； CP0 寄存器 16，选择 0**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | r-1 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R-0 |
| | — | — | — | — | — | — | — | ISP |
| 23:16 | R-0 | R-0 | R-0 | R-0 | U-0 | R-1 | R-0 | R-0 |
| | DSP | UDI | SB | MDU | — | MM<1:0>(2) | | BM |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-1 | R-0 | R-0 |
| | BE | AT<1:0> | | AR<2:0> | | | MT<2:1> | |
| 7:0 | R-1 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-1 | R/W-0 |
| | MT<0> | — | — | — | — | K0<2:0> | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **保留：**该位硬编码为 1，表明存在 Config1 寄存器。

bit 30-25 **未实现：**读为 0

bit 24 **ISP：**指令中间结果暂存 RAM 位
0 = 未实现指令中间结果暂存 RAM

bit 23 **DSP：**数据中间结果暂存 RAM 位
0 = 未实现数据中间结果暂存 RAM

bit 22 **UDI：**用户定义位
0 = 未实现 CorExtend 用户定义指令

bit 21 **SB：**SimpleBE 位
0 = 内部总线接口上无使能的保留字节

bit 20 **MDU：**乘法 / 除法单元位
0 = 快速、高性能 MDU

bit 19 **未实现：**读为 0

bit 18-17 **MM<1:0>：**合并模式位
10 = 允许合并

bit 16 **BM：**突发模式位
0 = 突发顺序是连续的

bit 15 **BE：**尾数模式位
0 = 小尾数模式

bit 14-13 **AT<1:0>：**架构类型位
00 = MIPS32®

bit 12-10 **AR<2:0>：**架构版本级别位
001 = MIPS32® 第 2 版

bit 9-7 **MT<2:0>：**MMU 类型位
001 = microAptiv™ MPU 微处理器内核使用一个基于 TLB 的 MMU

bit 6-3 **未实现：**读为 0

bit 2-0 **K0<2:0>：**Kseg0 一致性运算位
010 = 非高速缓存

**寄存器 3-2： CONFIG1：配置寄存器 1 ； CP0 寄存器 16，选择 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | r-1 | R-0 | R-0 | R-1 | R-1 | R-1 | R-1 | R-0 |
| | — | MMU Size<5:0> | | | | | | IS<2> |
| 23:16 | R-1 | R-0 | R-0 | R-1 | R-1 | R-0 | R-1 | R-1 |
| | IS<1:0> | | IL<2:0> | | | IA<2:0> | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-1 | R-1 | R-0 | R-1 |
| | DS<2:0> | | | DL<2:0> | | | DA<1:0> | |
| 7:0 | R-1 | U-0 | U-0 | R-1 | R-0 | R-0 | R-1 | R-0 |
| | DA | — | — | PC | WR | CA | EP | FP |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **保留：**该位硬编码为 1，表明存在 Config2 寄存器。

bit 30-25 **MMU 大小 <5:0>：**包含 TLB 条目减 1 的数量
001111 = 16 个 TLB 条目

bit 24-22 **IS<2:0>：**指令高速缓存设置位
010 = 每路包含 256 个指令高速缓存设置

bit 21-19 **IL<2:0>：**指令高速缓存行位
011 = 包含 16 字节大小的指令高速缓存行

bit 18-16 **IA<2:0>：**指令高速缓存相关性位
011 = 包含 4 路指令高速缓存相关性

bit 15-13 **DS<2:0>：**数据高速缓存设置位
000 = 每路包含 64 个数据高速缓存设置

bit 12-10 **DL<2:0>：**数据高速缓存行位
011 = 包含 16 字节大小的数据高速缓存行

bit 9-7 **DA<1:0>：**数据高速缓存相关性位
011 = 包含数据高速缓存的 4 路设置相关性

bit 6-5 **未实现：**读为 0

bit 4 **PC：**性能计数器位
1 = 处理器内核包含性能计数器

bit 3 **WR：**监视寄存器存在位
0 = 存在 4 个监视寄存器

bit 2 **CA：**代码压缩实现位
0 = 不存在 MIPS16e®

bit 1 **EP：**EJTAG 存在位
1 = 内核实现 EJTAG

bit 0 **FP：**浮点单元位
0 = 未实现浮点单元

 © 2013 Microchip Technology Inc.

**寄存器 3-3： CONFIG3：配置寄存器 3 ； CP0 寄存器 16，选择 3**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | r-1 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | R-0 | R-1 | R-0 | R-0 | R-0 | R-1 | R/W-y |
| | — | IPLW<1:0> | | MMAR<2:0> | | | MCU | ISAONEXC(1) |
| 15:8 | R-y | R-y | R-1 | R-1 | R-1 | R-1 | U-0 | R-1 |
| | ISA<1:0>(1) | | ULRI | RXI | DSP2P | DSPP | — | ITL |
| 7:0 | U-0 | R-1 | R-1 | R-0 | R-1 | U-0 | U-0 | R-1 |
| | — | VEIC | VINT | SP | CDMM | — | — | TL |

| 图注： | | |
|---|---|---|
| R = 可读位 | r = 保留位 | y = POR 时通过配置位设置的值 |
| -n = POR 时的值 | W = 可写位 | U = 未实现位，读为 0 |
| | 1 = 置 1 | 0 = 清零 x = 未知 |

bit 31 **保留**：该位硬编码为 1，表明存在 Config4 寄存器。

bit 30-23 **未实现**：读为 0

bit 22-21 **IPLW<22:21>**：Status IPL 和 Cause RIPL 宽度位
01 = IPL 和 RIPL 位宽度为 8 位

bit 20-18 **MMAR<2:0>**：microMIPS™ 架构版本级别位
000 = 版本 1

bit 17 **MCU**：MIPS® MCU™ ASE 实现位
1 = MCU™ ASE 已实现

bit 16 **ISAONEXC**：异常时的 ISA 位 (1)
1 = microMIPS™ 用作异常向量的入口
0 = MIPS32® ISA 用作异常向量的入口

bit 15-14 **ISA<1:0>**：指令集可用位 (1)
11 = MIPS32® 和 microMIPS™ 已实现；退出复位时使用 microMIPS™
10 = MIPS32® 和 microMIPS™ 已实现；退出复位时使用 MIPS32® ISA

bit 13 **ULRI**：UserLocal 寄存器实现位
1 = UserLocal 协处理器 0 寄存器已实现

bit 12 **RXI**：PageGrain 中的 RIE 和 XIE 实现位
1 = RIE 和 XIE 位已实现

bit 11 **DSP2P**：MIPS DSP ASE 版本 2 存在位
1 = DSP 版本 2 存在

bit 10 DSPP：MIPS DSP ASE 存在位
1 = DSP 存在

bit 9 **未实现**：读为 0

bit 8 **ITL**：指示 iFlowtrace® 硬件存在
1 = iFlowtrace® 在内核中已实现

bit 7 **未实现**：读为 0

bit 6 **VEIC**：外部向量中断控制器位
1 = 已实现对外部中断控制器的支持。

bit 5 **VINT**：向量中断位
1 = 向量中断已实现

bit 4 **SP**：小页面位
0 = 4 KB 页面大小

bit 3 **CDMM**：常见器件存储器映射位
1 = CDMM 已实现

bit 2-1 **未实现**：读为 0

bit 0 **TL**：跟踪逻辑位
1 = 跟踪逻辑已实现

**注 1**： 这些位基于 BOOTISA 配置位 （DEVCFG0<6>）的值设置。

**寄存器 3-4： CONFIG7：配置寄存器 7 ； CP0 寄存器 16，选择 7**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-1 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | WII | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **WII**：等待 IE 忽略位
1 = 表示该处理器允许中断来解锁 WAIT 指令

bit 30-0 **未实现**：读为 0

**寄存器 3-5： CONFIG5：配置寄存器 5 ； CP0 寄存器 16，选择 5**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R-1 |
| | — | — | — | — | — | — | — | NF |

| 图注： | r = 保留 | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-1 **未实现**：读为 0

bit 0 **NF**：嵌套故障位
1 = 嵌套故障特性已实现


© 2013 Microchip Technology Inc.

## 4.0 存储器构成

本数据手册总结了 PIC32MZ 嵌入式连接性 （EC）系列器件的特性。但是不应把本数据手册当做无所不包的参考资料来使用。有关详细信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 48 章 “存储器构成和权限”**。

PIC32MZ EC 单片机提供 4 GB 的统一虚拟存储地址空间。所有存储区（包括程序存储区、数据存储区、SFR 和配置寄存器）都位于此地址空间中各自的唯一地址范围内。程序存储区和数据存储区可以选择划分为用户存储区和内核存储区。此外，数据存储区可以是可执行存储区，允许 PIC32MZ EC 器件从数据存储区执行。

主要特性包括：

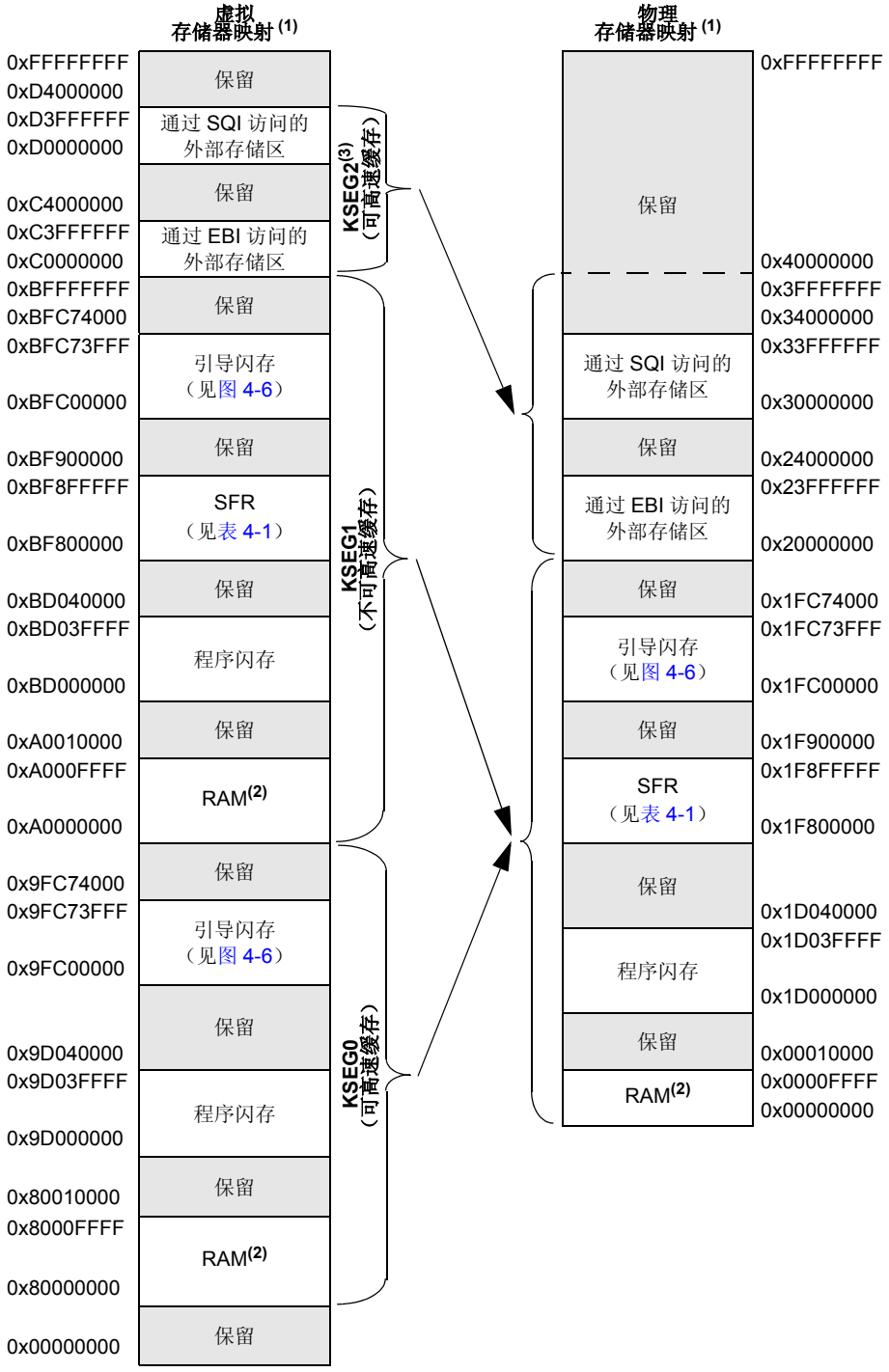
- 32 位固有数据宽度
- 独立的用户 （KUSEG）模式地址空间和内核 （KSEG0/KSEG1/KSEG2）模式地址空间
- 受保护代码的独立引导闪存
- 强大的总线异常处理功能，阻止代码跑飞
- 可高速缓存的地址区 （KSEG0）和不可高速缓存的地址区 （KSEG1/KSEG2）
- 允许对预定义的存储区进行读写访问

## 4.1 存储器布局

PIC32MZ EC 单片机实现了两种地址机制：虚拟地址机制和物理地址机制。所有硬件资源 （例如程序存储器、数据存储器和外设）都位于各自相关的物理地址范围内。虚拟地址专供 CPU 使用， CPU 通过虚拟地址取出和执行指令以及访问外设。物理地址供总线主外设（例如不通过CPU访问存储器的DMA和闪存控制器）使用。

图 4-1 至图 4-5 给出了 PIC32MZ EC 器件的主要存储器映射。图 4-6 提供了引导闪存和引导别名的存储器映射信息。表 4-1 提供了特殊功能寄存器（Special Function Register， SFR）的存储器映射信息。

**图 4-1：　　具有 256 KB 程序存储器的器件的存储器映射**

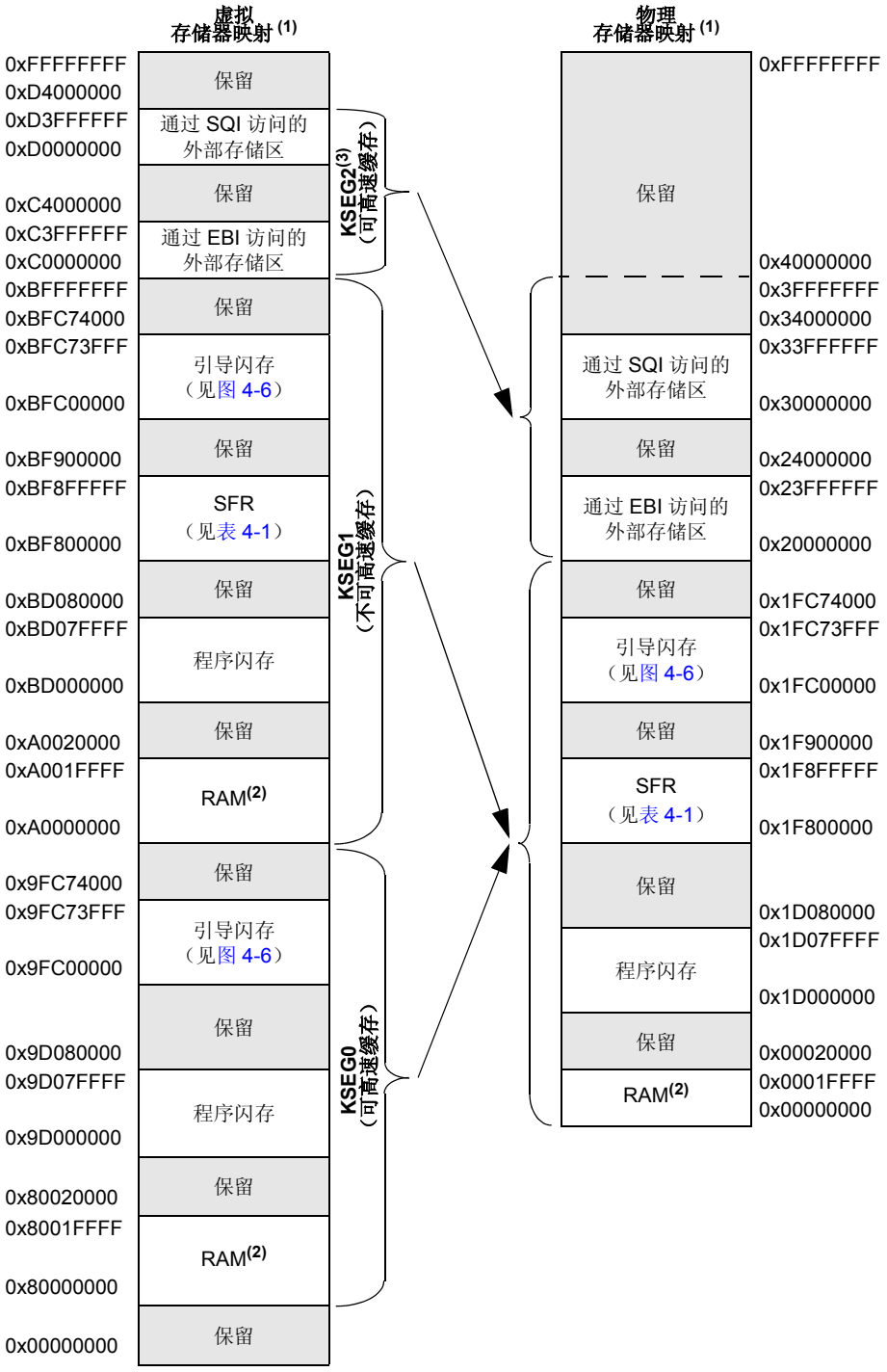



**注**　**1：** 存储区域未按比例显示。

**2：** RAM 存储区可在半边界处分为两个相等的存储区：RAM Bank 1 和 RAM Bank 2。

**3：** 必须使能 MMU 且必须设置 TLB 以访问该段。

**图 4-2：　　具有 512 KB 程序存储器的器件的存储器映射**

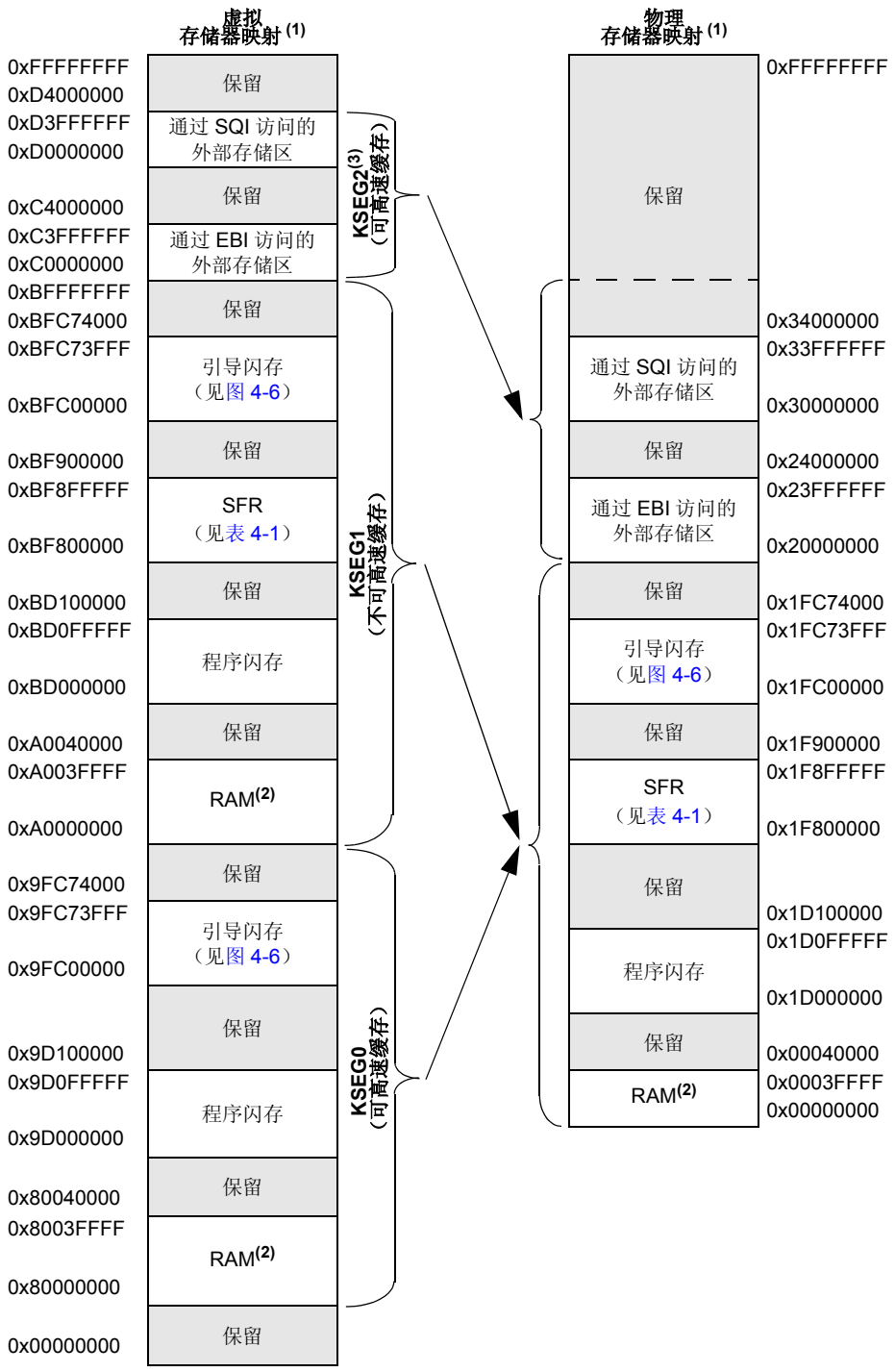



**注**　**1：** 存储区域未按比例显示。

**2：** RAM 存储区可在半边界处分为两个相等的存储区：RAM Bank 1 和 RAM Bank 2。

**3：** 必须使能 MMU 且必须设置 TLB 以访问该段。

**图 4-3：　　具有 1024 KB 程序存储器和 256 KB RAM 的器件的存储器映射**



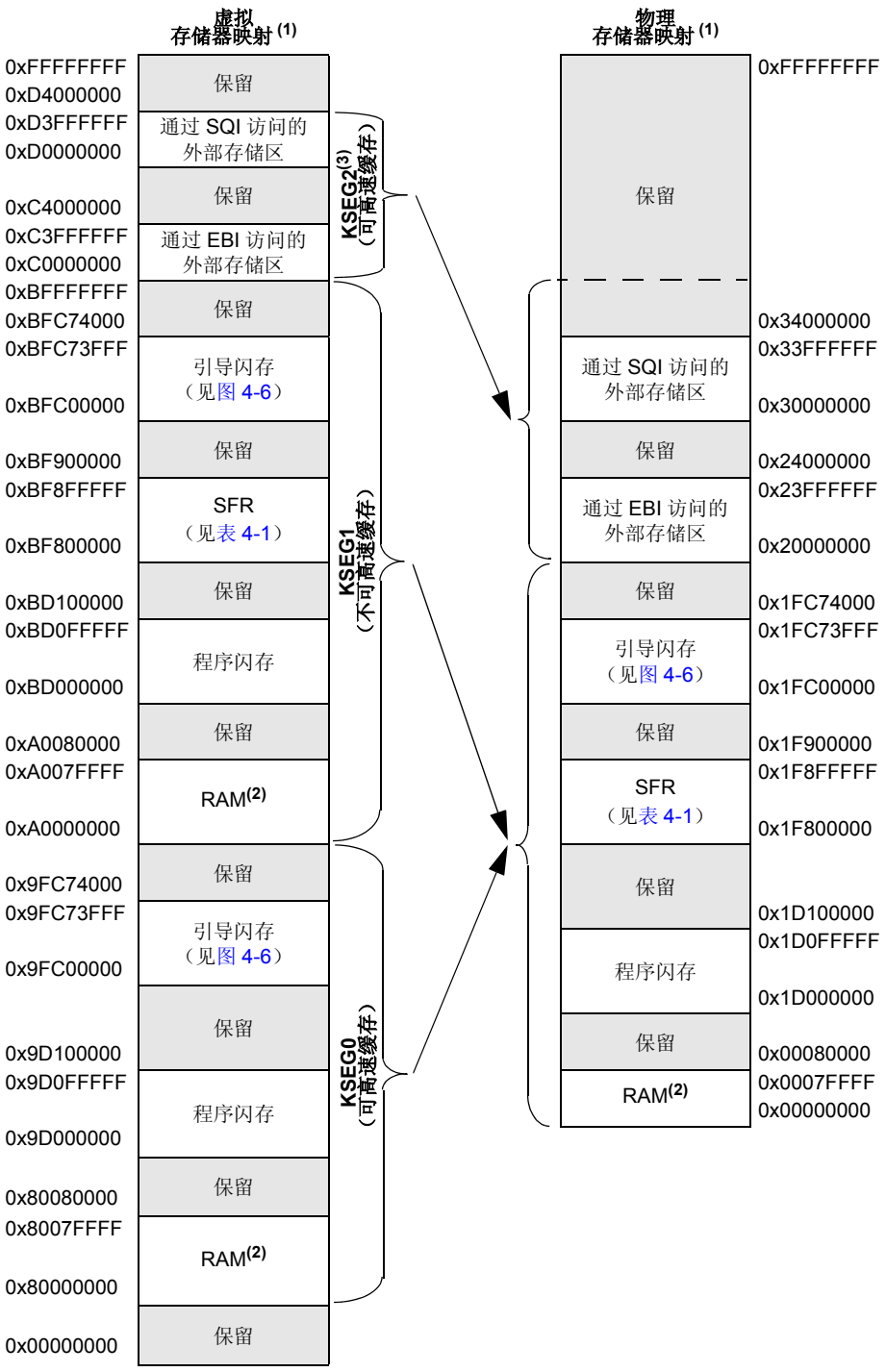

**注**　**1：** 存储区域未按比例显示。

**2：** RAM 存储区可在半边界处分为两个相等的存储区：RAM Bank 1 和 RAM Bank 2。

**3：** 必须使能 MMU 且必须设置 TLB 以访问该段。


© 2013 Microchip Technology Inc.

**图 4-4：　　具有 1024 KB 程序存储器和 512 KB RAM 的器件的存储器映射**

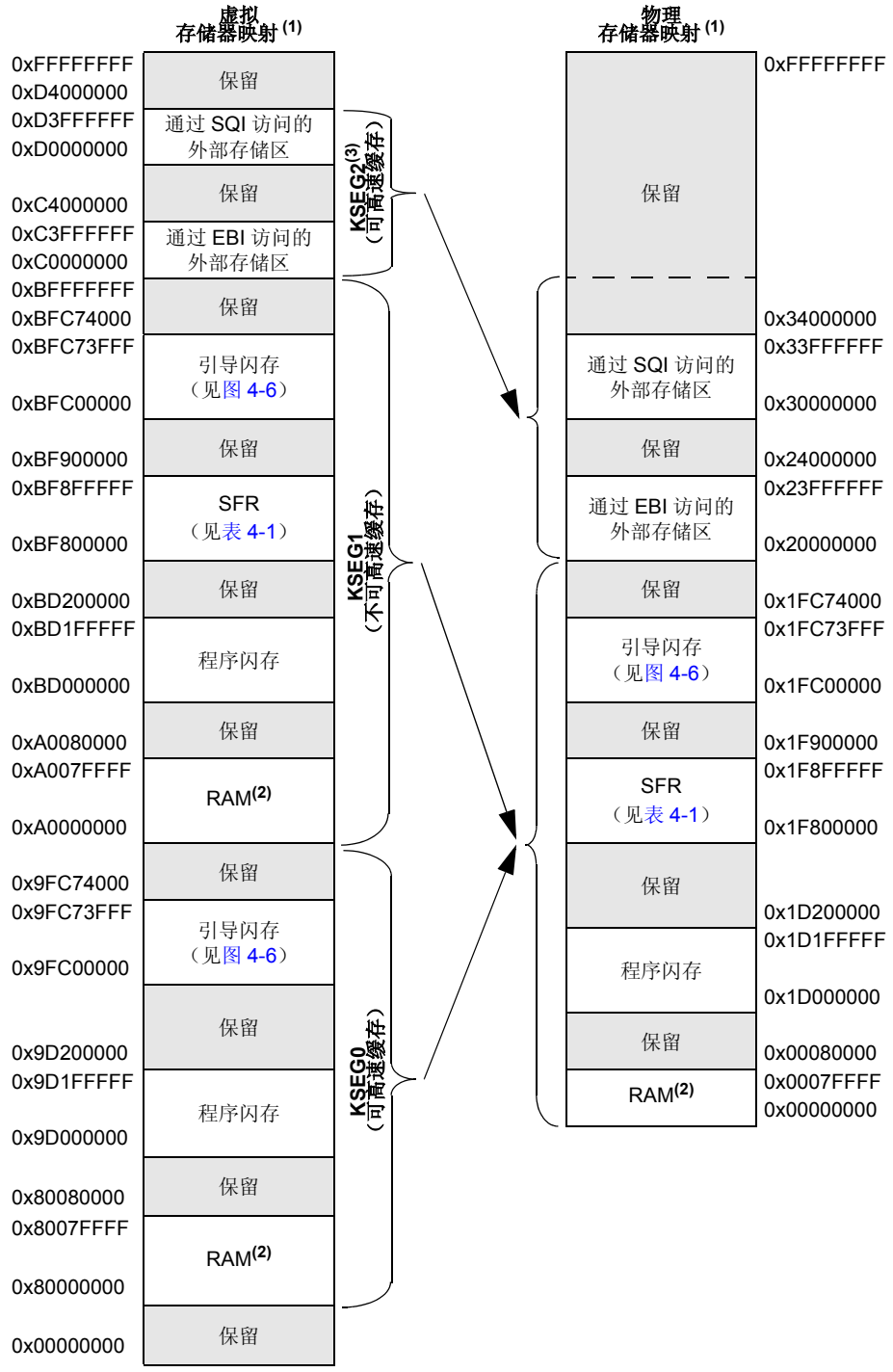



**注**　**1：** 存储区域未按比例显示。

**2：** RAM 存储区可在半边界处分为两个相等的存储区：RAM Bank 1 和 RAM Bank 2。

**3：** 必须使能 MMU 且必须设置 TLB 以访问该段。

**图 4-5：　　具有 2048 KB 程序存储器的器件的存储器映射**




**注**　**1：** 存储区域未按比例显示。

**2：** RAM 存储区可在半边界处分为两个相等的存储区：RAM Bank 1 和 RAM Bank 2。

**3：** 必须使能 MMU 且必须设置 TLB 以访问该段。


© 2013 Microchip Technology Inc.

**图 4-6：　　引导和别名存储器映射**




**注**　**1：** 存储区域未按比例显示。

**2：** 存储单元 0x1FC0FF00 至 0x1FC0FFFC 用于初始化配置寄存器（请参见**第 34.0 节 “特殊功能”**）。

**3：** 存储单元 0x1FC54000 至 0x1FC5410 用于初始化 ADC 校准寄存器 （请参见**第 34.0 节 “特殊功能”**）。

**4：** 更多信息，请参见**第 4.1.1 节 “引导闪存序列和配置空间”**。

**5：** 存储单元 0x1FC54020 和 0x1FC54024 包含唯一器件序列号 （请参见**第 34.0 节 “特殊功能”**）。

**表 4-1：　　SFR 存储器映射**

| 外设 | 虚拟地址 | | |
|---|---|---|---|
| | 基地址 | 偏移起始地址 | 偏移结束地址 |
| 系统总线 | 0xBF8F0000 | 0x0000 | 0xFFFF |
| RNG | 0xBF8E0000 | 0x6000 | 0x6FFF |
| 加密 | | 0x5000 | 0x5FFF |
| USB | | 0x3000 | 0x3FFF |
| SQI1 | | 0x2000 | 0x2FFF |
| EBI | | 0x1000 | 0x1FFF |
| 预取 | | 0x0000 | 0x0FFF |
| 以太网 | 0xBF880000 | 0x2000 | 0x2FFF |
| CAN1 和 CAN2 | | 0x0000 | 0x1FFF |
| PORTA-PORTK | 0xBF860000 | 0x0000 | 0x09FF |
| 比较器 1 和 2 | 0xBF840000 | 0xC000 | 0xC1FF |
| ADC1 | | 0xB000 | 0xB3FF |
| OC1-OC9 | | 0x4000 | 0x51FF |
| IC1-IC9 | | 0x2000 | 0x31FF |
| Timer1-Timer9 | | 0x0000 | 0x11FF |
| PMP | 0xBF820000 | 0xE000 | 0xE1FF |
| UART1-UART6 | | 0x2000 | 0x2BFF |
| SPI1-SPI6 | | 0x1000 | 0x1BFF |
| I2C1-SPI5 | | 0x0000 | 0x09FF |
| DMA | 0xBF810000 | 0x1000 | 0x1FFF |
| 中断控制器 | | 0x0000 | 0x0FFF |
| PPS | 0xBF800000 | 0x1400 | 0x17FF |
| 振荡器 | | 0x1200 | 0x13FF |
| CVREF | | 0x0E00 | 0x0FFF |
| RTCC | | 0x0C00 | 0x0DFF |
| 程序监控定时器 | | 0x0A00 | 0x0BFF |
| 看门狗定时器 | | 0x0800 | 0x09FF |
| 闪存控制器 | | 0x0600 | 0x07FF |
| 配置 | | 0x0000 | 0x03FF |

### 4.1.1 引导闪存序列和配置空间

序列空间用于标识别名区域是哪个引导闪存的别名。如果编程到 BF1SEQ0 字的 TSEQ<15:0> 位的值等于或大于编程到 BF2SEQ0 字的 TSEQ<15:0> 位的值，那么引导闪存 1 的别名是低引导别名区域，而引导闪存 2 的别名是高引导别名区域。如果 BF2SEQ0 的 TSEQ<15:0> 位的值大于 BF1SEQ0 的 TSEQ<15:0> 位，那么事实恰恰相反（请参见表 4-2 和表 4-3 了解 BFxSEQ0 字存储单元）。

CSEQ<15:0> 位必须包含 TSEQ<15:0> 位的补码值；否则，TSEQ<15:0> 的值将视为无效，并且会使用备用序列。更多信息，请参见**第 4.1.2 节 “备用序列和配置字”**。

对引导闪存使用别名后，位于低引导别名区域的配置空间用作配置字 DEVSIGN0、DEVCP0 和 DEVCFGx（以及相关备用配置寄存器）的基础。这意味着别名为低引导别名区域的引导闪存区域必须在相应的存储单元中存储配置值。

| | |
|---|---|
| **注：** | 将数据编程到序列和配置空间时，请勿使用字编程操作（NVMOP<3:0> = 0001）。 |

### 4.1.2 备用序列和配置字

配置空间和序列空间中的每个字均有相关的备用字（将字母 A 指定为字名称的第一个字母）。器件启动期间，读取主要字，如果发现不可纠正的 ECC 错误，将 BCFGERR（RCON<27>）标志位置 1 并使用备用字。如果在主要字和备用字中均发现了不可纠正的 ECC 错误，将 BCFGFAIL （RCON<26>）标志位置 1 并使用默认配置。


© 2013 Microchip Technology Inc.

**表 4-2：　　引导闪存 1 序列字汇总**

| 虚拟地址（BFC4_#） | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| FF70 | ABF1SEQ3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFF4 | ABF1SEQ2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FF78 | ABF1SEQ1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FF7C | ABF1SEQ0 | 31:16 | CSEQ<15:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | TSEQ<15:0> | | | | | | | | | | | | | | | | xxxx |
| FFF0 | BF1SEQ3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFF4 | BF1SEQ2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFF8 | BF1SEQ1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFFC | BF1SEQ0 | 31:16 | CSEQ<15:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | TSEQ<15:0> | | | | | | | | | | | | | | | | xxxx |

**图注：**　　x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**表 4-3：　　引导闪存 2 序列字汇总**

| 虚拟地址（BFC6_#） | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| FF70 | ABF2SEQ3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFF4 | ABF2SEQ2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FF78 | ABF2SEQ1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FF7C | ABF2SEQ0 | 31:16 | CSEQ<15:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | TSEQ<15:0> | | | | | | | | | | | | | | | | xxxx |
| FFF0 | BF2SEQ3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFF4 | BF2SEQ2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFF8 | BF2SEQ1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFFC | BF2SEQ0 | 31:16 | CSEQ<15:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | TSEQ<15:0> | | | | | | | | | | | | | | | | xxxx |

**图注：**　　x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

© 2013 Microchip Technology Inc.

**寄存器 4-1： BFxSEQ0/ABFxSEQ0：引导闪存 x 序列字 0 寄存器 （x = 1 和 2）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/P | R/P | R/P | R/P | R/P | R/P | R/P | R/P |
| | CSEQ<15:8> | | | | | | | |
| 23:16 | R/P | R/P | R/P | R/P | R/P | R/P | R/P | R/P |
| | CSEQ<7:0> | | | | | | | |
| 15:8 | R/P | R/P | R/P | R/P | R/P | R/P | R/P | R/P |
| | TSEQ<15:8> | | | | | | | |
| 7:0 | R/P | R/P | R/P | R/P | R/P | R/P | R/P | R/P |
| | TSEQ<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | P = 可编程位 | |
| -n = POR 时的值 | 1 = 置 1 | U = 未实现位，读为 0 | |
| | | 0 = 清零 | x = 未知 |

bit 31-16 **CSEQ<15:0>：**引导闪存补码序列数位

bit 15-0 **TSEQ<15:0>：**引导闪存序列数位

**注：** 当编程 BFxSEQ0/ABFxSEQ0 寄存器时， BFxSEQ1 至 BFxSEQ3 和 ABFxSEQ1 至 ABFxSEQ3 寄存器用于 4 字编程操作，并且不包含任何有效信息。


© 2013 Microchip Technology Inc.

## 4.2 系统总线仲裁

如 PIC32MZ EC 系列框图（见图 1-1）所示，系统中有多个可访问各个目标模块的启动程序模块（I1 至 I14）。表 4-4 说明了每个启动程序可以访问的相应目标模块。系统总线支持多个启动程序同时访问多个目标模块，前提是启动程序访问的是不同的目标模块。当多个启动程序尝试访问同一个目标时，系统总线将执行仲裁。

**表 4-4： 启动程序与目标模块的访问关联**

| 目标编号 | 启动程序 ID | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | 名称 | CPU | | DMA 读 | | DMA 写 | | USB | 以太网读 | 以太网写 | CAN1 | CAN2 | SQI1 | 闪存控制器 | 加密 |
| 1 | **闪存：**<br>程序闪存<br>引导闪存<br>预取模块 | X | | X | | | | X | X | | X | X | | | X |
| 2 | RAM Bank 1 存储区 | X | | X | | X | | X | X | X | X | X | X | X | X |
| 3 | RAM Bank 2 存储区 | X | | X | | X | | X | X | X | X | X | X | X | X |
| 4 | 通过 EBI 和 EBI 模块访问的外部存储区 | X | | X | | X | | X | X | X | X | X | X | | X |
| 5 | **外设集 1：**<br>系统控制、闪存控制、 DMT、<br>RTCC、 CVR、 PPS 输入、 PPS 输出、<br>中断和 DMA | X | | X | | X | | | | | | | | | |
| 6 | **外设集 2：**<br>SPI1-SPI6<br>I2C1-I2C5<br>UART1-UART6<br>PMP | X | | X | | X | | | | | | | | | |
| 7 | **外设集 3：**<br>Timer1-Timer9<br>IC1-IC9<br>OC1-OC9<br>ADC1<br>比较器 1<br>比较器 2 | X | | X | | X | | | | | | | | | |
| 8 | **外设集 4：**<br>PORTA-PORTK | X | | X | | X | | | | | | | | | |
| 9 | **外设集 5：**<br>CAN1<br>CAN2<br>以太网控制器 | X | | X | | X | | | | | | | | | |
| 10 | **外设集 6：**<br>USB | X | | | | | | | | | | | | | |
| 11 | 通过 SQI1 和 SQI1 模块访问的<br>外部存储区 | X | | | | | | | | | | | | | |
| 12 | **外设集 7：**<br>加密引擎 | X | | | | | | | | | | | | | |
| 13 | **外设集 8：**<br>RNG 模块 | X | | | | | | | | | | | | | |

© 2013 Microchip Technology Inc.

系统总线仲裁方案实现了不可编程的最近最少服务（Least Recently Serviced，LRS）优先级，为大多数启动程序提供服务质量（Quality Of Service，QOS）。然而，一些启动程序可以使用固定高优先级 （Fixed High Priority， HIGH）仲裁来保证其对数据的访问。

可用的启动程序仲裁方案如表 4-5 所示。

**表 4-5： 启动程序 ID 和 QOS**

| 名称 | ID | QOS |
|---|---|---|
| CPU | 1 | LRS(1) |
| CPU | 2 | HIGH(1,2) |
| DMA 读 | 3 | LRS(1) |
| DMA 读 | 4 | HIGH(1,2) |
| DMA 写 | 5 | LRS(1) |
| DMA 写 | 6 | HIGH(1,2) |
| USB | 7 | LRS |
| 以太网读 | 8 | LRS |
| 以太网写 | 9 | LRS |
| CAN1 | 10 | LRS |
| CAN2 | 11 | LRS |
| SQI1 | 12 | LRS |
| 闪存控制器 | 13 | HIGH(2) |
| 加密 | 14 | LRS |

**注 1：** 访问 SRAM 时，DMAPRI 位（CFGCON<25>）和 CPUPRI 位（CFGCON<24>）分别提供对DMA和CPU的仲裁控制 （当处理中断 （即 EXL = 1）时），方法是选择使用 LRS 或 HIGH。当使用 HIGH 时， DMA 和 CPU 优先于所有使用 LRS 的启动程序获得仲裁。

**2：** 使用HIGH仲裁会对其他启动程序产生严重的负面影响。因此，不建议对占用系统大量带宽的启动程序使能此类型的仲裁。HIGH仲裁旨在用于需要较低延时的低带宽应用程序，例如 LCC 图形应用程序。

## 4.3 访问许可和系统总线寄存器

PIC32MZ EC 系列单片机上的系统总线提供对系统总线上的事务启动程序的访问控制功能。

系统总线将整个存储空间分为 14 个目标区域并通过权限组来允许启动程序对每个目标的访问。可将 4 个权限组 （0 至 3）分配给每个启动程序。每个权限组相互独立且可独占或共享对某个区域的访问权。

使用 CFGPG 寄存器 （请参见**第 34.0 节 “特殊功能”**中的寄存器 34-10），引导固件可将权限组分配给每个可对系统总线发出请求的启动程序。

可用目标及其区域以及分配保护的相关控制寄存器在表 4-6 中列出并进行了说明。

寄存器 4-2 至寄存器 4-10 用于设置和控制访问权限组和区域。

要更改这些寄存器的内容，必须用硬件解锁。寄存器锁定由 PGLOCK 配置位 （CFGCON<11>）控制。将 PGLOCK 置 1 将阻止写入控制寄存器；而将 PGLOCK 清零则允许写入。

要置 1 或清零 PGLOCK 位，必须执行一个解锁序列。详情请参见 《PIC32 系列参考手册》的**第 42 章 “带有增强型 PLL 的振荡器”**。


© 2013 Microchip Technology Inc.

**表 4-6：　　系统总线目标和相关保护寄存器**

| 目标编号 | 目标说明 (5) | SBTxREGy 寄存器 (6) | | | | | | | SBTxRDy 寄存器 | | SBTxWRy 寄存器 | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | 名称 | 区域基址（BASE<21:0>）（见注 2） | 物理起始地址 | 区域大小（SIZE<4:0>）（见注 3） | 区域大小 | 优先（PRI） | 优先级 | 名称 | 读权限（GROUP3、GROUP2、GROUP1 和 GROUP0） | 名称 | 写权限（GROUP3、GROUP2、GROUP1 和 GROUP0） |
| 0 | 系统总线 | SBT0REG0 | R | 0x1F8F0000 | R | 64 KB | — | 0 | SBT0RD0 | R/W(1) | SBT0WR0 | R/W(1) |
| | | SBT0REG1 | R | 0x1F808000 | R | 32 KB | — | 3 | SBT0RD1 | R/W(1) | SBT0WR1 | R/W(1) |
| 1 | **闪存：**<br>程序闪存<br>引导闪存<br>预取模块 | SBT1REG0 | R | 0x1D000000 | R(4) | R(4) | — | 0 | SBT1RD0 | R/W(1) | SBT1WR0 | 0, 0, 0, 0 |
| | | SBT1REG2 | R | 0x1F8E0000 | R | 4 KB | 1 | 2 | SBT1RD2 | R/W(1) | SBT1WR2 | R/W(1) |
| | | SBT1REG3 | R/W | R/W | R/W | R/W | 1 | 2 | SBT1RD3 | R/W(1) | SBT1WR3 | 0, 0, 0, 0 |
| | | SBT1REG4 | R/W | R/W | R/W | R/W | 1 | 2 | SBT1RD4 | R/W(1) | SBT1WR4 | 0, 0, 0, 0 |
| | | SBT1REG5 | R/W | R/W | R/W | R/W | 1 | 2 | SBT1RD5 | R/W(1) | SBT1WR5 | 0, 0, 0, 0 |
| | | SBT1REG6 | R/W | R/W | R/W | R/W | 1 | 2 | SBT1RD6 | R/W(1) | SBT1WR6 | 0, 0, 0, 0 |
| | | SBT1REG7 | R/W | R/W | R/W | R/W | 0 | 1 | SBT1RD7 | R/W(1) | SBT1WR7 | 0, 0, 0, 0 |
| | | SBT1REG8 | R/W | R/W | R/W | R/W | 0 | 1 | SBT1RD8 | R/W(1) | SBT1WR8 | 0, 0, 0, 0 |
| 2 | RAM Bank 1 存储区 | SBT2REG0 | R | 0x00000000 | R(4) | R(4) | — | 0 | SBT2RD0 | R/W(1) | SBT2WR0 | R/W(1) |
| | | SBT2REG1 | R/W | R/W | R/W | R/W | — | 3 | SBT2RD1 | R/W(1) | SBT2WR1 | R/W(1) |
| | | SBT2REG2 | R/W | R/W | R/W | R/W | 0 | 1 | SBT2RD2 | R/W(1) | SBT2WR2 | R/W(1) |
| 3 | RAM Bank 2 存储区 | SBT3REG0 | R(4) | R(4) | R(4) | R(4) | — | 0 | SBT3RD0 | R/W(1) | SBT3WR0 | R/W(1) |
| | | SBT3REG1 | R/W | R/W | R/W | R/W | — | 3 | SBT3RD1 | R/W(1) | SBT3WR1 | R/W(1) |
| | | SBT3REG2 | R/W | R/W | R/W | R/W | 0 | 1 | SBT3RD2 | R/W(1) | SBT3WR2 | R/W(1) |
| 4 | 通过 EBI 和 EBI 模块访问的外部存储区 | SBT4REG0 | R | 0x20000000 | R | 64 MB | — | 0 | SBT4RD0 | R/W(1) | SBT4WR0 | R/W(1) |
| | | SBT4REG2 | R | 0x1F8E1000 | R | 4 KB | 0 | 1 | SBT4RD2 | R/W(1) | SBT4WR2 | R/W(1) |
| 5 | **外设集 1：**<br>系统控制<br>闪存控制<br>DMT<br>RTCC<br>CVR<br>PPS 输入<br>PPS 输出<br>中断<br>DMA | SBT5REG0 | R | 0x1F800000 | R | 128 KB | — | 0 | SBT5RD0 | R/W(1) | SBT5WR0 | R/W(1) |
| | | SBT5REG1 | R/W | R/W | R/W | R/W | — | 3 | SBT5RD1 | R/W(1) | SBT5WR1 | R/W(1) |
| | | SBT5REG2 | R/W | R/W | R/W | R/W | 0 | 1 | SBT5RD2 | R/W(1) | SBT5WR2 | R/W(1) |

**图注：**　R = 读；　R/W = 读 / 写；　寄存器名称中的 x = 0-13；　寄存器名称中的 y = 0-8。

**注　1：** 这些位的复位值分别为 1, 1, 1, 1。

**2：** BASE<21:0> 位必须设置为对应的物理地址并右移 10 位。对于只读位，该值在复位时由硬件置 1。

**3：** SIZE<4:0> 位必须设置为对应的区域大小，基于以下公式：区域大小 = $2^{(SIZE-1)}$ x 1024 字节。对于只读位，该值在复位时由硬件置 1。

**4：** 关于具体器件的存储器大小和起始地址，请参见器件存储器映射 （图 4-1 至图 4-5）。

**5：** 关于具体目标存储器大小和起始地址的信息，请参见表 4-1。

**6：** 源 SBTxREG1 SFR 保留，因此，未列在此表中。

© 2013 Microchip Technology Inc.

表 4-6： 系统总线目标和相关保护寄存器（续）

| 目标编号 | 目标说明 (5) | SBTxREGy 寄存器 (6) | | | | | | | SBTxRDy 寄存器 | | SBTxWRy 寄存器 | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | 名称 | 区域基址（BASE<21:0>）（见注 2） | 物理起始地址 | 区域大小（SIZE<4:0>）（见注 3） | 区域大小 | 优先（PRI） | 优先级 | 名称 | 读权限（GROUP3、GROUP2、GROUP1 和 GROUP0） | 名称 | 写权限（GROUP3、GROUP2、GROUP1 和 GROUP0） |
| 6 | **外设集 2：**<br>SPI1-SPI6<br>I2C1-I2C5<br>UART1-UART6<br>PMP | SBT6REG0 | R | 0x1F820000 | R | 64 KB | — | 0 | SBT6RD0 | R/W(1) | SBT6WR0 | R/W(1) |
| | | SBT6REG1 | R/W | R/W | R/W | R/W | — | 3 | SBT6RD1 | R/W(1) | SBT6WR1 | R/W(1) |
| 7 | **外设集 3：**<br>Timer1-Timer9<br>IC1-IC9<br>OC1-OC9<br>ADC1<br>比较器 1<br>比较器 2 | SBT7REG0 | R | 0x1F840000 | R | 64 KB | — | 0 | SBT7RD0 | R/W(1) | SBT7WR0 | R/W(1) |
| | | SBT7REG1 | R/W | R/W | R/W | R/W | — | 3 | SBT7RD1 | R/W(1) | SBT7WR1 | R/W(1) |
| 8 | **外设集 4：**<br>PORTA-PORTK | SBT8REG0 | R | 0x1F860000 | R | 64 KB | — | 0 | SBT8RD0 | R/W(1) | SBT8WR0 | R/W(1) |
| | | SBT8REG1 | R/W | R/W | R/W | R/W | — | 3 | SBT8RD1 | R/W(1) | SBT8WR1 | R/W(1) |
| 9 | **外设集 5：**<br>CAN1<br>CAN2<br>以太网控制器 | SBT9REG0 | R | 0x1F880000 | R | 64 KB | — | 0 | SBT9RD0 | R/W(1) | SBT9WR0 | R/W(1) |
| | | SBT9REG1 | R/W | R/W | R/W | R/W | — | 3 | SBT9RD1 | R/W(1) | SBT9WR1 | R/W(1) |
| 10 | **外设集 6：**<br>USB | SBT10REG0 | R | 0x1F8E3000 | R | 4 KB | — | 0 | SBT10RD0 | R/W(1) | SBT10WR0 | R/W(1) |
| 11 | 通过 SQI1 和 SQI1 模块访问的外部存储区 | SBT11REG0 | R | 0x30000000 | R | 64 MB | — | 0 | SBT11RD0 | R/W(1) | SBT11WR0 | R/W(1) |
| | | SBT11REG1 | R | 0x1F8E2000 | R | 4 KB | — | 3 | SBT11RD1 | R/W(1) | SBT11WR1 | R/W(1) |
| 12 | **外设集 7：**<br>加密引擎 | SBT12REG0 | R | 0x1F8E5000 | R | 4 KB | — | 0 | SBT12RD0 | R/W(1) | SBT12WR0 | R/W(1) |
| 13 | **外设集 8：**<br>RNG 模块 | SBT13REG0 | R | 0x1F8E6000 | R | 4 KB | — | 0 | SBT13RD0 | R/W(1) | SBT13WR0 | R/W(1) |

**图注：** R = 读； R/W = 读 / 写； 寄存器名称中的 x = 0-13； 寄存器名称中的 y = 0-8。

**注 1：** 这些位的复位值分别为 1, 1, 1, 1。

**2：** BASE<21:0> 位必须设置为对应的物理地址并右移 10 位。对于只读位，该值在复位时由硬件置 1。

**3：** SIZE<4:0> 位必须设置为对应的区域大小，基于以下公式：区域大小 = $2^{(SIZE-1)}$ x 1024 字节。对于只读位，该值在复位时由硬件置 1。

**4：** 关于具体器件的存储器大小和起始地址，请参见器件存储器映射（图 4-1 至图 4-5）。

**5：** 关于具体目标存储器大小和起始地址的信息，请参见表 4-1。

**6：** 源 SBTxREG1 SFR 保留，因此，未列在此表中。





© 2013 Microchip Technology Inc.

**表 4-7：　　系统总线寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0510 | SBFLAG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | T13PGV | T12PGV | T11PGV | T10PGV | T9PGV | T8PGV | T7PGV | T6PGV | T5PGV | T4PGV | T3PGV | T2PGV | T1PGV | T0PGV | 0000 |

**图注：** x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**表 4-8：　　系统总线目标 0 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 8020 | SBT0ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| 8024 | SBT0ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| 8028 | SBT0ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 8030 | SBT0ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 8038 | SBT0ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 8040 | SBT0REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8050 | SBT0RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8058 | SBT0WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8060 | SBT0REG1 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8070 | SBT0RD1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8078 | SBT0WR1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：** x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**注：** 对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。

© 2013 Microchip Technology Inc.

**表 4-9：　系统总线目标 1 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 8420 | SBT1ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| 8424 | SBT1ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| 8428 | SBT1ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 8430 | SBT1ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 8438 | SBT1ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 8440 | SBT1REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8450 | SBT1RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8458 | SBT1WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8480 | SBT1REG2 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8490 | SBT1RD2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8498 | SBT1WR2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 84A0 | SBT1REG3 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 84B0 | SBT1RD3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 84B8 | SBT1WR3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 84C0 | SBT1REG4 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 84D0 | SBT1RD4 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 84D8 | SBT1WR4 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：** x = 复位时的未知值； — = 未实现，读为 0。复位值用十六进制显示。

**注：** 对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。





© 2013 Microchip Technology Inc.

表 4-9： 系统总线目标 1 寄存器映射 （续）

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 84E0 | SBT1REG5 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 84F0 | SBT1RD5 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 84F8 | SBT1WR5 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8500 | SBT1REG6 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8510 | SBT1RD6 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8518 | SBT1WR6 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8520 | SBT1REG7 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8530 | SBT1RD7 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8538 | SBT1WR7 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8540 | SBT1REG8 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8550 | SBT1RD8 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8558 | SBT1WR8 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：** x = 复位时的未知值； — = 未实现，读为 0。复位值用十六进制显示。

**注：** 对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。

© 2013 Microchip Technology Inc.

**表 4-10：　系统总线目标 2 寄存器映射**

| 虚拟地址（BF8F_#） | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 8820 | SBT2ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| 8824 | SBT2ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| 8828 | SBT2ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 8830 | SBT2ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 8838 | SBT2ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 8840 | SBT2REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8850 | SBT2RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8858 | SBT2WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8860 | SBT2REG1 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8870 | SBT2RD1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8878 | SBT2WR1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8880 | SBT2REG2 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8890 | SBT2RD2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8898 | SBT2WR2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：** x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**注：** 对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。





© 2013 Microchip Technology Inc.

**表 4-11：　系统总线目标 3 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 8C20 | SBT3ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| 8C24 | SBT3ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| 8C28 | SBT3ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 8C30 | SBT3ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 8C38 | SBT3ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 8C40 | SBT3REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8C50 | SBT3RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8C58 | SBT3WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8C60 | SBT3REG1 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8C70 | SBT3RD1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8C78 | SBT3WR1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8C80 | SBT3REG2 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 8C90 | SBT3RD2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 8C98 | SBT3WR2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：**　x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**注：**　对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。

© 2013 Microchip Technology Inc.

**表 4-12：　系统总线目标 4 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 9020 | SBT4ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| 9024 | SBT4ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| 9028 | SBT4ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 9030 | SBT4ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 9038 | SBT4ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 9040 | SBT4REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 9050 | SBT4RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9058 | SBT4WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9080 | SBT4REG2 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 9090 | SBT4RD2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9098 | SBT4WR2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：**　x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**注：**　对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。





© 2013 Microchip Technology Inc.

**表 4-13：　系统总线目标 5 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 9420 | SBT5ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| 9424 | SBT5ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| 9428 | SBT5ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 9430 | SBT5ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 9438 | SBT5ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 9440 | SBT5REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 9450 | SBT5RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9458 | SBT5WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9460 | SBT5REG1 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 9470 | SBT5RD1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9478 | SBT5WR1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9480 | SBT5REG2 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 9490 | SBT5RD2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9498 | SBT5WR2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：**　x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**注：**　对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。

© 2013 Microchip Technology Inc.

**表 4-14：　系统总线目标 6 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 9820 | SBT6ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| 9824 | SBT6ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| 9828 | SBT6ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 9830 | SBT6ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 9838 | SBT6ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 9840 | SBT6REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 9850 | SBT6RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9858 | SBT6WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9860 | SBT6REG1 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 9870 | SBT6RD1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9878 | SBT6WR1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：** x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**注：** 对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。





© 2013 Microchip Technology Inc.

**表 4-15：　系统总线目标 7 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 9C20 | SBT7ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| 9C24 | SBT7ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| 9C28 | SBT7ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 9C30 | SBT7ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 9C38 | SBT7ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| 9C40 | SBT7REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 9C50 | SBT7RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9C58 | SBT7WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9C60 | SBT7REG1 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| 9C70 | SBT7RD1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| 9C78 | SBT7WR1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：**　x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。
**注：**　对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。

© 2013 Microchip Technology Inc.

**表 4-16：　系统总线目标 8 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| A020 | SBT8ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| A024 | SBT8ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| A028 | SBT8ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| A030 | SBT8ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| A038 | SBT8ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| A040 | SBT8REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| A050 | SBT8RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| A058 | SBT8WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| A060 | SBT8REG1 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| A070 | SBT8RD1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| A078 | SBT8WR1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：**　x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**注：**　对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。





© 2013 Microchip Technology Inc.

**表 4-17：　系统总线目标 9 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| A420 | SBT9ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| A424 | SBT9ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| A428 | SBT9ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| A430 | SBT9ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| A438 | SBT9ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| A440 | SBT9REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| A450 | SBT9RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| A458 | SBT9WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| A460 | SBT9REG1 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| A470 | SBT9RD1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| A478 | SBT9WR1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：** x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**注：** 对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。

© 2013 Microchip Technology Inc.

**表 4-18：　系统总线目标 10 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| A820 | SBT10ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| A824 | SBT10ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| A828 | SBT10ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| A830 | SBT10ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| A838 | SBT10ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| A840 | SBT10REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| A850 | SBT10RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| A858 | SBT10WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：** x = 复位时的未知值； — = 未实现，读为 0。复位值用十六进制显示。

**注：** 对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。





© 2013 Microchip Technology Inc.

**表 4-19：　系统总线目标 11 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| AC20 | SBT11ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| AC24 | SBT11ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| AC28 | SBT11ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| AC30 | SBT11ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| AC38 | SBT11ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| AC40 | SBT11REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| AC50 | SBT11RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| AC58 | SBT11WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| AC60 | SBT11REG1 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| AC70 | SBT11RD1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| AC78 | SBT11WR1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：** x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**注：** 对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。

© 2013 Microchip Technology Inc.

**表 4-20：　系统总线目标 12 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| B020 | SBT12ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| B024 | SBT12ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| B028 | SBT12ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| B030 | SBT12ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| B038 | SBT12ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| B040 | SBT12REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| B050 | SBT12RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| B058 | SBT12WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：** x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

**注：** 对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。





© 2013 Microchip Technology Inc.

**表 4-21：　系统总线目标 13 寄存器映射**

| 虚拟地址 (BF8F_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| B420 | SBT13ELOG1 | 31:16 | MULTI | — | — | — | CODE<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | INITID<7:0> | | | | | | | | REGION<3:0> | | | | — | CMD<2:0> | | | 0000 |
| B424 | SBT13ELOG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | GROUP<1:0> | | 0000 |
| B428 | SBT13ECON | 31:16 | — | — | — | — | — | — | — | ERRP | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| B430 | SBT13ECLRS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| B438 | SBT13ECLRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CLEAR | 0000 |
| B440 | SBT13REG0 | 31:16 | BASE<21:6> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | BASE<5:0> | | | | | | PRI | — | SIZE<4:0> | | | | | — | — | — | xxxx |
| B450 | SBT13RD0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |
| B458 | SBT13WR0 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 | xxxx |

**图注：** x = 复位时的未知值； — = 未实现，读为 0。复位值用十六进制显示。

**注：** 对于列示为 xxxx 的复位值，请参见表 4-6 获取实际的复位值。

© 2013 Microchip Technology Inc.

**寄存器 4-2： SBFLAG：系统总线状态标志寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | — | — | T13PGV | T12PGV | T11PGV | T10PGV | T9PGV | T8PGV |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | T7PGV | T6PGV | T5PGV | T4PGV | T3PGV | T2PGV | T1PGV | T0PGV |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |

bit 31-14 **未实现：**读为 0

bit 13-0 **TxPGV：**目标 x 权限组违例状态位 （x = 0-13）

关于可用目标及其说明的列表，请参见表 4-6。

1 = 目标正在报告权限组 （Permission Group， PG）违例
0 = 目标未报告 PG 违例

**注：** 清除源寄存器 （SBTxELOG1、 SBTxELOG2、 SBTxECLRS 或 SBTxECLRM 寄存器）中的所有错误。


© 2013 Microchip Technology Inc.

**寄存器 4-3： SBTxELOG1：系统总线目标 x 错误日志寄存器 1 （x = 0-13）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MULTI | — | — | — | CODE<3:0> | | | |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | INITID<7:0> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | U-0 | R-x | R-x | R-x |
| | REGION<3:0> | | | | — | CMD<2:0> | | |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |

bit 31 **MULTI：**多个权限违例状态位
1 = 已检测到多个错误
0 = 未检测到多个错误

bit 30-28 **未实现：**读为 0

bit 27-24 **CODE<3:0>：**事务权限位
指示导致权限违例的事务的权限。
1111 = 权限违例
1101 = 保留
•
•
•
0001 = 保留
0000 = 无错误

bit 23-16 **未实现：**读为 0

bit 15-8 **INITID<7:0>：**请求者的启动程序 ID 位
11111111 = 保留
•
•
•
00001111 = 保留
00001110 = 加密引擎
00001101 = 闪存控制器
00001100 = SQI1
00001011 = CAN2
00001010 = CAN1
00001001 = 以太网写
00001000 = 以太网读
00000111 = USB
00000110 = DMA 写 （DMAPRI (CFGCON<25>) = 1）
00000101 = DMA 写 （DMAPRI (CFGCON<25>) = 0）
00000100 = DMA 读 （DMAPRI (CFGCON<25>) = 1）
00000011 = DMA 读 （DMAPRI (CFGCON<25>) = 0）
00000010 = CPU （CPUPRI (CFGCON<24>) = 1）
00000001 = CPU （CPUPRI (CFGCON<24>) = 0）
00000000 = 保留

**注：** 关于可用目标及其说明的列表，请参见表 4-6。

**寄存器 4-3： SBTxELOG1：系统总线目标 x 错误日志寄存器 1 （x = 0-13）（续）**

bit 7-4 **REGION<3:0>：**请求的区域编号位
1111 - 0000 = 报告权限组违例的目标区域

bit 3 **未实现：**读为 0

bit 2-0 **CMD<2:0>：**请求者的事务命令位
111 = 保留
110 = 保留
101 = 写 （non-posted 写）
100 = 保留
011 = 读 （读 - 修改 - 写事务引起的锁定读）
010 = 读
001 = 写
000 = 空闲

**注：** 关于可用目标及其说明的列表，请参见表 4-6。


© 2013 Microchip Technology Inc.

**寄存器 4-4：　SBTxELOG2：系统总线目标 x 错误日志寄存器 2 （x = 0-13）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R-0 | R-0 |
| | — | — | — | — | — | — | GROUP<1:0> | |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |

bit 31-3　**未实现：**读为 0

bit 1-0　**GROUP<1:0>：**请求的权限组位
11 = 组 3
10 = 组 2
01 = 组 1
00 = 组 0

**注：**　关于可用目标及其说明的列表，请参见表 4-6。

**寄存器 4-5：　SBTxECON：系统总线目标 x 错误控制寄存器 （x = 0-13）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| | — | — | — | — | — | — | — | ERRP |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |

bit 31-25　**未实现：**读为 0

bit 24　**ERRP：**主要错误控制位
1 = 报告保护组违例错误
0 = 不报告保护组违例错误

bit 23-0　**未实现：**读为 0

**注：**　关于可用目标及其说明的列表，请参见表 4-6。

**寄存器 4-6： SBTxECLRS：系统总线目标 x 单个错误清除寄存器 （x = 0-13）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R-0 |
| | — | — | — | — | — | — | — | CLEAR |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |

bit 31-1 **未实现：**读为 0

bit 0 **CLEAR：**读操作时清除单个错误位
SBTxELOG1 和 SBTxELOG2 所报告的单个错误在读该寄存器时清除。

**注：** 关于可用目标及其说明的列表，请参见表 4-6。

**寄存器 4-7： SBTxECLRM：系统总线目标 x 多个错误清除寄存器 （x = 0-13）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R-0 |
| | — | — | — | — | — | — | — | CLEAR |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |

bit 31-1 **未实现：**读为 0

bit 0 **CLEAR：**读操作时清除多个错误位
SBTxELOG1 和 SBTxELOG2 所报告的多个错误在读该寄存器时清除。

**注：** 关于可用目标及其说明的列表，请参见表 4-6。


© 2013 Microchip Technology Inc.

**寄存器 4-8：　SBTxREGy：系统总线目标 x 区域 y 寄存器 （x = 0-13 ； y = 0-8）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W0 | R/W-0 | R/W0 | R/W-0 | R/W0 | R/W-0 | R/W0 | R/W-0 |
| | BASE<21:14> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BASE<13:6> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 |
| | BASE<5:0> | | | | | | PRI | — |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 |
| | SIZE<4:0> | | | | | — | — | — |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |

bit 31-10 **BASE<21:0>：**区域基址位

bit 9 **PRI：**区域优先级位
1 = 优先级 2
0 = 优先级 1

bit 8 **未实现：**读为 0

bit 7-3 **SIZE<4:0>：**区域大小位
区域的权限仅在大小为非零时有效。
11111 = 区域大小 = $2^{(SIZE-1)}$ x 1024 （字节）
•
•
•
00001 = 区域大小 = $2^{(SIZE-1)}$ x 1024 （字节）
00000 = 区域不存在

bit 2-0 **未实现：**读为 0

**注　1：** 关于可用目标及其说明的列表，请参见表 4-6。
**2：** 对于一些目标区域，该寄存器中的某些位为只读，且具有预设值。更多信息，请参见表 4-6。

**寄存器 4-9： SBTxRDy：系统总线目标 x 区域 y 读权限寄存器 （x = 0-13 ； y = 0-8）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |

bit 31-4 **未实现：**读为 0

bit 3 **Group3：**Group3 读权限位
1 = 权限组 3 具有读权限
0 = 权限组 3 不具有读权限

bit 2 **Group2：**Group2 读权限位
1 = 权限组 2 具有读权限
0 = 权限组 2 不具有读权限

bit 1 **Group1：**Group1 读权限位
1 = 权限组 1 具有读权限
0 = 权限组 1 不具有读权限

bit 0 **Group0：**Group0 读权限位
1 = 权限组 0 具有读权限
0 = 权限组 0 不具有读权限

**注 1：** 关于可用目标及其说明的列表，请参见表 4-6。
**2：** 对于一些目标区域，该寄存器中的某些位为只读，且具有预设值。更多信息，请参见表 4-6。


© 2013 Microchip Technology Inc.

**寄存器 4-10： SBTxWRy：系统总线目标 x 区域 y 写权限寄存器 （x = 0-13 ； y = 0-8）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | — | — | — | — | GROUP3 | GROUP2 | GROUP1 | GROUP0 |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |

bit 31-4 **未实现：**读为 0

bit 3 **Group3：**Group3 写权限位
1 = 权限组 3 具有写权限
0 = 权限组 3 不具有写权限

bit 2 **Group2：**Group2 写权限位
1 = 权限组 2 具有写权限
0 = 权限组 2 不具有写权限

bit 1 **Group1：**Group1 写权限位
1 = 权限组 1 具有写权限
0 = 权限组 1 不具有写权限

bit 0 **Group0：**Group0 写权限位
1 = 权限组 0 具有写权限
0 = 权限组 0 不具有写权限

**注 1：** 关于可用目标及其说明的列表，请参见表 4-6。
**2：** 对于一些目标区域，该寄存器中的某些位为只读，且具有预设值。更多信息，请参见表 4-6。

注：

 © 2013 Microchip Technology Inc.

## 5.0 闪存程序存储器

**注：** 本数据手册总结了 PIC32MZ 嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 52 章“支持实时更新的闪存程序存储器”**。

PIC32MZ EC 器件具有一个用于执行用户代码的内部闪存程序存储器，包含以下特性：

- 两个支持实时更新的闪存存储区
- 支持双引导
- 程序闪存和引导闪存写保护
- 支持 ECC

用户可以使用以下三种方法对此存储器编程：

- 运行时自编程 （Run-Time Self-Programming，RTSP）
- EJTAG 编程
- 在线串行编程 （ICSP™）

可由软件从闪存或 RAM 存储器执行 RTSP 编程。关于 RTSP 技术的信息在《PIC32 系列参考手册》的**第 52 章“支持实时更新的闪存程序存储器”**中提供。

EJTAG 编程使用器件的 EJTAG 端口和具有 EJTAG 功能的编程器执行。

ICSP 编程采用串行方式与器件建立数据通信，ICSP 编程速度比 RTSP 编程速度要快得多。

EJTAG 和 ICSP 方法在《PIC32 闪存编程规范》（DS61145G_CN）文档中进行描述，该文档可从 Microchip 网站下载。

**注：** 在 PIC32MZ EC 器件上，闪存页大小为 16 KB（4K IW），行大小为 2 KB（512K IW）。

## 5.1 闪存控制寄存器

**表 5-1： 闪存控制器寄存器映射**

| 虚拟地址 (BF80_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0600 | NVMCON(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | WR | WREN | WRERR | LVDERR | — | — | — | — | SWAP | — | — | — | NVMOP<3:0> | | | | 0000 |
| 0610 | NVMKEY | 31:16 | NVMKEY<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0620 | NVMADDR(1) | 31:16 | NVMADDR<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0630 | NVMDATA0 | 31:16 | NVMDATA0<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0640 | NVMDATA1 | 31:16 | NVMDATA1<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0650 | NVMDATA2 | 31:16 | NVMDATA2<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0660 | NVMDATA3 | 31:16 | NVMDATA3<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0670 | NVMSRC ADDR | 31:16 | NVMSRCADDR<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0680 | NVMPWP(1) | 31:16 | PWPULOCK | — | — | — | — | — | — | — | PWP<23:16> | | | | | | | | 8000 |
| | | 15:0 | PWP<15:0> | | | | | | | | | | | | | | | | 0000 |
| 0690 | NVMBWP(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | LBWPULOCK | — | — | LBWP4 | LBWP3 | LBWP2 | LBWP1 | LBWP0 | UBWPULOCK | — | — | UBWP4 | UBWP3 | UBWP2 | UBWP1 | UBWP0 | 98D8 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 该寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。



超前信息

© 2013 Microchip Technology Inc.

**寄存器 5-1： NVMCON：编程控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0, HC | R/W-0 | R-0, HS, HC | R-0, HS, HC | U-0 | U-0 | U-0 | U-0 |
| | WR(1) | WREN(1) | WRERR(1) | LVDERR(1) | — | — | — | — |
| 7:0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SWAP | — | — | — | NVMOP<3:0> | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **WR：**写控制位 (1)

该位无法清零，且只有当 WREN = 1 并且已执行解锁序列时才可置 1。
1 = 启动闪存操作
0 = 闪存操作完成或无效

bit 14 **WREN：**写使能位 (1)

1 = 使能对 WR 位和 SWAP 位的写操作，并禁止对 NVMOP<3:0> 位的写操作
0 = 禁止对 WR 位和 SWAP 位的写操作，并使能对 NVMOP<3:0> 位的写操作

bit 13 **WRERR：**写错误位 (1)

该位只能通过设置 NVMOP<3:0> 位 = 0000 来清零，并启动闪存操作。
1 = 编程或擦除序列未成功完成
0 = 编程或擦除操作正常完成

bit 12 **LVDERR：**低电压检测错误位 (1)

该位只能通过设置 NVMOP<3:0> 位 = 0000 来清零，并启动闪存操作。
1 = 检测到低电压 （如果 WRERR 置 1，则数据可能损坏）
0 = 电压在编程可接受的范围内

bit 11-8 **未实现：**读为 0

bit 7 **SWAP：**程序闪存存储区交换控制位

1 = 程序闪存存储区 2 映射到低映射区域，而程序闪存存储区 1 映射到高映射区域
0 = 程序闪存存储区 1 映射到低映射区域，而程序闪存存储区 2 映射到高映射区域

bit 6-4 **未实现：**读为 0

**注 1：** 这些位只能通过上电复位 （Power-on Reset， POR）进行复位，且不受其他复位源影响。

**2：** 当动态闪存 ECC 配置位 = 00 （FECCCON<1:0> （DVCFG0<9:8>））时，将始终使能 ECC，导致该操作为 “无操作”（NOP）。对于所有其他 FECCCON<1:0> 位设置，此命令将执行，但不会字写入 ECC 位，并且当使能动态闪存 ECC （FECCCON<1:0> = 01）时会导致 DED 错误。关于 ECC 和闪存编程的更多信息，请参见**第 52 章 “支持实时更新的闪存程序存储器”**。

**寄存器 5-1： NVMCON：编程控制寄存器 （续）**

bit 3-0 **NVMOP<3:0>**：NVM 操作位
当 WREN = 0 时，这些位可写。
1111 = 保留
·
·
·
1000 = 保留
0111 = 程序擦除操作：擦除所有程序闪存存储器 （所有页必须均无保护， PWP<23:0> = 0x000000）
0110 = 高闪存程序存储器擦除操作：仅擦除闪存程序存储器的高映射区域（该区域中的所有页必须均无保护）
0101 = 低闪存程序存储器擦除操作：仅擦除闪存程序存储器的低映射区域（该区域中的所有页必须均无保护）
0100 = 页擦除操作：擦除通过 NVMADDR 选择的页 （如果无写保护）
0011 = 行编程操作：对通过 NVMADDR 选择的行进行编程 （如果无写保护）
0010 = 四字组 （128 位）编程操作：对通过 NVMADDR 选择的 128 位闪存字进行编程 （如果无写保护）
0001 = 字编程操作：对通过 NVMADDR 选择的字进行编程 （如果无写保护） **(2)**
0000 = 无操作

**注 1：** 这些位只能通过上电复位 （Power-on Reset， POR）进行复位，且不受其他复位源影响。

**2：** 当动态闪存 ECC 配置位 = 00 （FECCCON<1:0> （DVCFG0<9:8>））时，将始终使能 ECC，导致该操作为 “无操作”（NOP）。对于所有其他 FECCCON<1:0> 位设置，此命令将执行，但不会字写入 ECC 位，并且当使能动态闪存 ECC （FECCCON<1:0> = 01）时会导致 DED 错误。关于 ECC 和闪存编程的更多信息，请参见**第 52 章 “支持实时更新的闪存程序存储器”**。

 © 2013 Microchip Technology Inc.

**寄存器 5-2： NVMKEY：编程解锁寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 |
| | NVMKEY<31:24> | | | | | | | |
| 23:16 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 |
| | NVMKEY<23:16> | | | | | | | |
| 15:8 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 |
| | NVMKEY<15:8> | | | | | | | |
| 7:0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 |
| | NVMKEY<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **NVMKEY<31:0>：**解锁寄存器位
这些位是只写位，读为 0

**注：** 该寄存器用作解锁序列的一部分，以防止对 PFM 的意外写操作。

**寄存器 5-3： NVMADDR：闪存地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMADDR<31:24>(1) | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMADDR<23:16>(1) | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMADDR<15:8>(1) | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMADDR<7:0>(1) | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **NVMADDR<31:0>：**闪存地址位 (1)

| NVMOP<3:0> 选择 | 闪存地址位 （NVMADDR<31:0>） |
|---|---|
| 页擦除 | 地址指示要擦除的页 （NVMADDR<13:0> 被忽略）。 |
| 行编程 | 地址指示要编程的行 （NVMADDR<11:0> 被忽略）。 |
| 字编程 | 地址指示要编程的字 （NVMADDR<1:0> 被忽略）。 |
| 四字组编程 | 地址指示要编程的四字组 （128 位）（NVMADDR<3:0> 位被忽略）。 |

**注 1：** 对于所有其他 NVMOP<3:0> 位设置，闪存地址被忽略。

**注：** 该寄存器中的这些位只能通过上电复位 （POR）进行复位，且不受其他复位源影响。

**寄存器 5-4： NVMDATAx：闪存数据寄存器 （x = 0-3）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMDATA<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMDATA<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMDATA<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMDATA<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **NVMDATA<31:0>**：闪存数据位
字编程：将 NVMDATA0 写入 NVMADDR 中定义的目标闪存地址
四字组编程：将 NVMDATA3:NVMDATA2:NVMDATA1:NVMDATA0 写入 NVMADDR 中定义的目标闪存地址。NVMDATA0 包含最低有效指令字。

**注：** 该寄存器中的这些位只能通过上电复位 （POR）进行复位，且不受其他复位源影响。

**寄存器 5-5： NVMSRCADDR：源数据地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMSRCADDR<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMSRCADDR<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMSRCADDR<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NVMSRCADDR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **NVMSRCADDR<31:0>**：源数据地址位
当 NVMOP<3:0> 位 （NVMCON<3:0>）设置为执行行编程时，会将数据的系统物理地址编程到闪存中。

**注：** 该寄存器中的这些位只能通过上电复位 （POR）进行复位，且不受其他复位源影响。


© 2013 Microchip Technology Inc.

**寄存器 5-6： NVMPWP：闪存程序存储器写保护寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-1 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | PWPULOCK | — | — | — | — | — | — | — |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PWP<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | PWP<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | PWP<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **PWPULOCK：**闪存程序存储器页写保护解锁位
1 = 寄存器未锁定，可以修改
0 = 寄存器已锁定，不可以修改
该位只可清零且只能通过复位进行置 1。

bit 30-24 **未实现：**读为 0

bit 23-0 **PWP<23:0>：**闪存程序存储器写保护 （页）地址位
物理存储器低于 0x1Dxxxxxx 的地址受写保护，其中“xxxxxx”可通过 PWP<23:0> 来指定。当 PWP<23:0> 值为 0 时，禁止对整个闪存程序存储器写保护。如果指定地址在该页内，那么整个页和地址低于当前页的所有页将受保护。

**注：** 当随后执行 NVMKEY 解锁序列时，该寄存器中的这些位可写。

**寄存器 5-7： NVMBWP：闪存引导 （页）写保护寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-1 | U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | LBWPULOCK | — | — | LBWP4(1) | LBWP3(1) | LBWP2(1) | LBWP1(1) | LBWP0(1) |
| 7:0 | R/W-1 | r-1 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | UBWPULOCK | — | — | UBWP4(1) | UBWP3(1) | UBWP2(1) | UBWP1(1) | UBWP0(1) |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | r = 保留<br>U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **LBWPULOCK：**低引导别名写保护解锁位
1 = LBWPx 位未锁定，可以修改
0 = LBWPx 位锁定，不可以修改
该位只可清零且只能通过复位进行置 1。

bit 14-13 **未实现：**读为 0

bit 12 **LBWP4：**低引导别名页 4 写保护位 (1)
1 = 使能对物理地址 0x01FC10000 至 0x1FC13FFF 的写保护
0 = 禁止对物理地址 0x01FC10000 至 0x1FC13FFF 的写保护

bit 11 **LBWP3：**低引导别名页 3 写保护位 (1)
1 = 使能对物理地址 0x01FC0C000 至 0x1FC0FFFF 的写保护
0 = 禁止对物理地址 0x01FC0C000 至 0x1FC0FFFF 的写保护

bit 10 **LBWP2：**低引导别名页 2 写保护位 (1)
1 = 使能对物理地址 0x01FC08000 至 0x1FC0BFFF 的写保护
0 = 禁止对物理地址 0x01FC08000 至 0x1FC0BFFF 的写保护

bit 9 **LBWP1：**低引导别名页 1 写保护位 (1)
1 = 使能对物理地址 0x01FC04000 至 0x1FC07FFF 的写保护
0 = 禁止对物理地址 0x01FC04000 至 0x1FC07FFF 的写保护

bit 8 **LBWP0：**低引导别名页 0 写保护位 (1)
1 = 使能对物理地址 0x01FC00000 至 0x1FC03FFF 的写保护
0 = 禁止对物理地址 0x01FC00000 至 0x1FC03FFF 的写保护

bit 7 **UBWPULOCK：**高引导别名写保护解锁位
1 = UBWPx 位未锁定，可以修改
0 = UBWPx 位锁定，不可以修改
该位只可由用户清零且只能通过复位进行置 1。

bit 6 **保留：**该位保留，供开发工具使用

bit 5 **未实现：**读为 0

**注 1：** 这些位仅在执行 NVMKEY 解锁序列并将相关锁定位 （LBWPULOCK 或 UBWPULOCK）置 1 后可用。

**注：** 当随后执行 NVMKEY 解锁序列时，该寄存器中的这些位可写。


© 2013 Microchip Technology Inc.

**寄存器 5-7： NVMBWP：闪存引导 （页）写保护寄存器 （续）**

bit 4 **UBWP4**：高引导别名页 4 写保护位 **(1)**
1 = 使能对物理地址 0x01FC30000 至 0x1FC33FFF 的写保护
0 = 禁止对物理地址 0x01FC30000 至 0x1FC33FFF 的写保护

bit 3 **UBWP3**：高引导别名页 3 写保护位 **(1)**
1 = 使能对物理地址 0x01FC2C000 至 0x1FC2FFFF 的写保护
0 = 禁止对物理地址 0x01FC2C000 至 0x1FC2FFFF 的写保护

bit 2 **UBWP2**：高引导别名页 2 写保护位 **(1)**
1 = 使能对物理地址 0x01FC28000 至 0x1FC2BFFF 的写保护
0 = 禁止对物理地址 0x01FC28000 至 0x1FC2BFFF 的写保护

bit 1 **UBWP1**：高引导别名页 1 写保护位 **(1)**
1 = 使能对物理地址 0x01FC24000 至 0x1FC27FFF 的写保护
0 = 禁止对物理地址 0x01FC24000 至 0x1FC27FFF 的写保护

bit 0 **UBWP0**：高引导别名页 0 写保护位 **(1)**
1 = 使能对物理地址 0x01FC20000 至 0x1FC23FFF 的写保护
0 = 禁止对物理地址 0x01FC20000 至 0x1FC23FFF 的写保护

**注 1：** 这些位仅在执行 NVMKEY 解锁序列并将相关锁定位 （LBWPULOCK 或 UBWPULOCK）置 1 后可用。

| **注：** 当随后执行 NVMKEY 解锁序列时，该寄存器中的这些位可写。 |
|---|

注：

 © 2013 Microchip Technology Inc.

## 6.0 复位

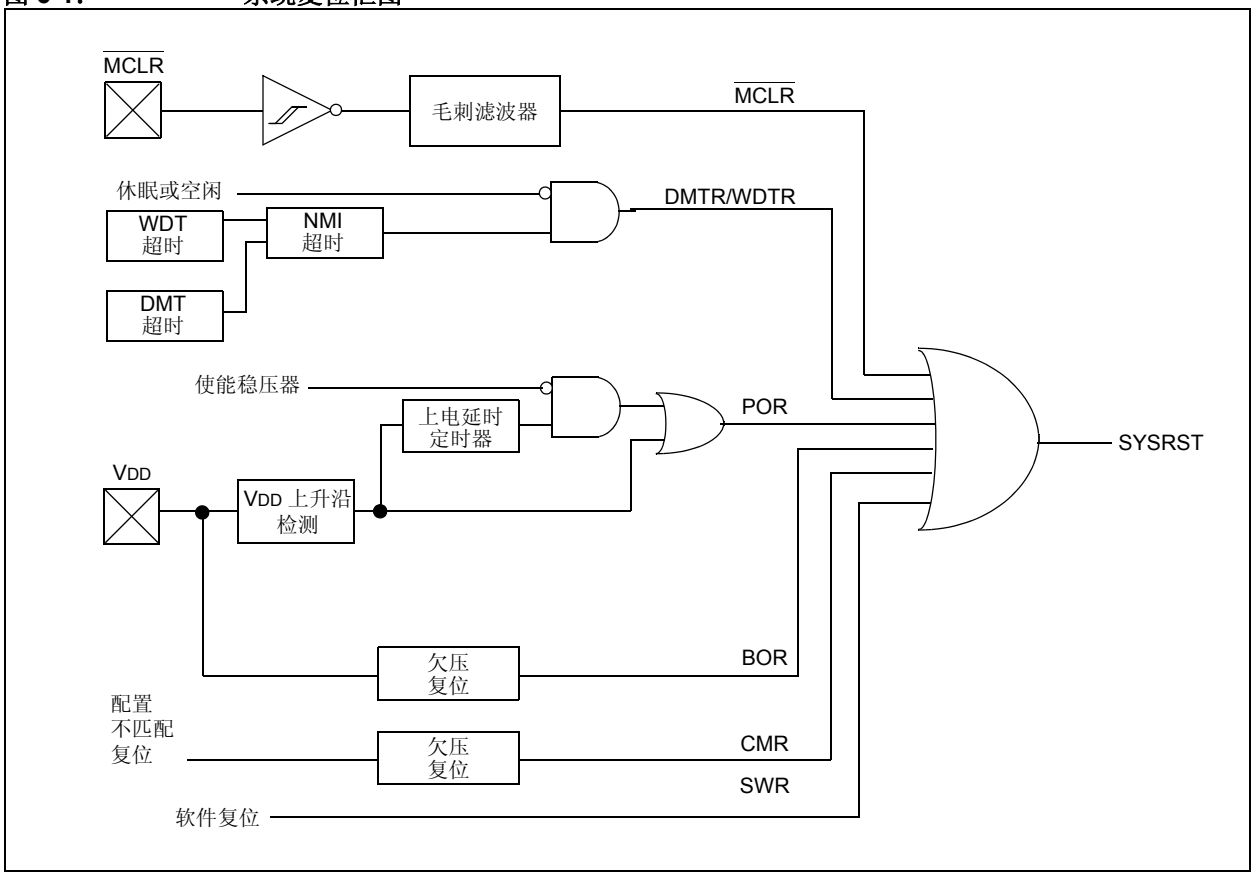
**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 7 章 “复位”**（DS61118）。

复位模块组合了所有复位源并控制器件主复位信号SYSRST。以下是器件复位源：

- 上电复位 （POR）
- 主复位引脚 （$\overline{\text{MCLR}}$）
- 软件复位 （SWR）
- 看门狗定时器复位 （WDTR)）
- 欠压复位 （BOR）
- 配置不匹配复位 （CMR）
- 程序监控定时器复位 （DMTR）

图 6-1 给出了复位模块的简化框图。

**图 6-1： 系统复位框图**



## 6.1 复位控制寄存器

**表 6-1： 复位寄存器映射**

| 虚拟地址 (BF80_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 1210 | RCON | 31:16 | — | — | — | — | BCFGERR | BCFGFAIL | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | CMR | — | EXTR | SWR | DMTO | WDTO | SLEEP | IDLE | BOR | POR | 0000 |
| 1214 | RSWRST | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | SWRST | 0000 |
| 1218 | RNMICON | 31:16 | — | — | — | — | — | — | DMTO | WDTO | SWNMI | — | — | — | EXT | — | CF | WDTS | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | NMICNT<7:0> | | | | | | | | 0000 |
| 121C | PWRCON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VREGS | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。





© 2013 Microchip Technology Inc.

**寄存器 6-1： RCON：复位控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | RW-0, HC | R/W-0, HC | U-0 | U-0 |
| | — | — | — | — | BCFGERR | BCFGFAIL | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0, HS | U-0 |
| | — | — | — | — | — | — | CMR | — |
| 7:0 | R/W-0, HS | R/W-0, HS | R/W-0, HS | R/W-0, HS | R/W-0, HS | R/W-0, HS | R/W-1, HS | R/W-1, HS |
| | EXTR | SWR | DMTO | WDTO | SLEEP | IDLE | BOR(1) | POR(1) |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | HS = 可由硬件置 1 的位 | HC = 可由硬件清零的位 | |
| -n = POR 时的值 | W = 可写位 | U = 未实现位，读为 0 | |
| | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-28 **未实现：**读为 0

bit 27 **BCFGERR：**主配置寄存器错误标志位
1 = 读主配置寄存器时产生错误
0 = 读主配置寄存器时未产生错误

bit 26 **BCFGFAIL：**主 / 辅助配置寄存器错误标志位
1 = 读主 / 备用配置寄存器时产生错误
0 = 读主 / 备用配置寄存器时未产生错误

bit 25-10 **未实现：**读为 0

bit 9 **CMR：**配置不匹配复位标志位
1 = 发生了配置不匹配复位
0 = 未发生配置不匹配复位

bit 8 **未实现：**读为 0

bit 7 **EXTR：**外部复位 （$\overline{\text{MCLR}}$）引脚标志位
1 = 发生了主复位 （引脚）复位
0 = 未发生主复位 （引脚）复位

bit 6 **SWR：**软件复位标志位
1 = 执行了软件复位
0 = 未执行软件复位

bit 5 **DMTO：**程序监控定时器超时标志位
1 = 发生了 DMT 超时
0 = 未发生 DMT 超时

bit 4 **WDTO：**看门狗定时器超时标志位
1 = 发生了 WDT 超时
0 = 未发生 WDT 超时

bit 3 **SLEEP：**从休眠模式唤醒标志位
1 = 器件处于休眠模式
0 = 器件未处于休眠模式

bit 2 **IDLE：**从空闲模式唤醒标志位
1 = 器件处于空闲模式
0 = 器件未处于空闲模式

bit 1 **BOR：**欠压复位标志位 (1)
1 = 发生了欠压复位
0 = 未发生欠压复位

bit 0 **POR：**上电复位标志位 (1)
1 = 发生了上电复位
0 = 未发生上电复位

**注 1：** 用户软件必须清零此位以查看下一次检测结果。

**寄存器 6-2： RSWRST：软件复位寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | W-0, HC |
| | — | — | — | — | — | — | — | SWRST(1,2) |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-1 **未实现：**读为 0

bit 0 **SWRST：**软件复位触发位 **(1,2)**
1 = 使能软件复位事件
0 = 无影响

**注 1：** 必须先执行系统解锁序列，才能写 SWRST 位。详情请参见 《PIC32 系列参考手册》的**第 42 章 “带有增强型 PLL 的振荡器”**。

**2：** 当该位置 1 时， RSWRST 寄存器的读操作将引发一次复位。


© 2013 Microchip Technology Inc.

**寄存器 6-3： RNMICON：不可屏蔽中断 （NMI）控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | — | DMTO | WDTO |
| 23:16 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | SWNMI | — | — | — | — | — | CF | WDTS |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | NMICNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-26 **未实现：**读为 0

bit 25 **DMTO：**程序监控定时器超时标志位
1 = 已发生 DMT 超时并导致 NMI
0 = 未发生 DMT 超时
将该位置 1 将导致 DMT NMI 事件， NMICNT 开始计数。

bit 24 **WDTO：**看门狗定时器超时标志位
1 = 已发生 WDT 超时并导致 NMI
0 = 未发生 WDT 超时
将该位置 1 将导致 WDT NMI 事件， NMICNT 开始计数。

bit 23 **SWNMI：**软件 NMI 触发器
1 = 产生 NMI
0 = 未产生 NMI

bit 22-18 **未实现：**读为 0

bit 17 **CF：**时钟故障检测位
1 = FSCM 检测到时钟故障并导致 NMI
0 = FSCM 未检测到时钟故障
将该位置 1 将导致 CF NMI 事件，但时钟不会切换到 BFRC。

bit 16 **WDTS：**休眠模式下看门狗定时器超时标志位
1 = 休眠模式下发生 WDT 超时，并导致从休眠模式 “唤醒”
0 = 休眠模式下未发生 WDT 超时
将该位置 1 将导致 WDT NMI。

bit 15-8 **未实现：**读为 0

bit 7-0 **NMICNT<7:0>：**NMI 复位计数器值位
这些位指明 NMI 复位计数器使用的重载值。
11111111-00000001 = 发生器件复位前的 SYSCLK 时钟周期数 (1)
00000000 = NMI 有效和器件复位之间无延迟

**注 1：** 如果在计数器到达 0 之前，清除看门狗定时器 NMI 事件 （未处于休眠模式）或程序监控定时器 NMI 事件，那么器件不会复位。 NMI 复位计数器仅适用于这两个特定的 NMI 事件。

**注：** 必须先执行系统解锁序列，才能写 SWRST 位。详情请参见 《PIC32 系列参考手册》的**第 42 章 “带有增强型 PLL 的振荡器”**。

**寄存器 6-4： PWRCON：功率控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| | — | — | — | — | — | — | — | VREGS |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-1 **未实现：**读为 0

bit 0 **VERGS：**稳压器待机使能位
1 = 休眠模式下稳压器依然运行
0 = 休眠模式下稳压器进入待机模式


© 2013 Microchip Technology Inc.

## 7.0 CPU 异常和中断控制器

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 8 章 “中断控制器”**（DS61108）和**第 50 章 “采用 microAptiv™ 内核的器件的 CPU”**。

PIC32MZ EC 器件产生中断请求以响应来自外设模块的中断事件。中断控制器模块处于 CPU 之外，在中断事件到达 CPU 之前优先处理中断事件。

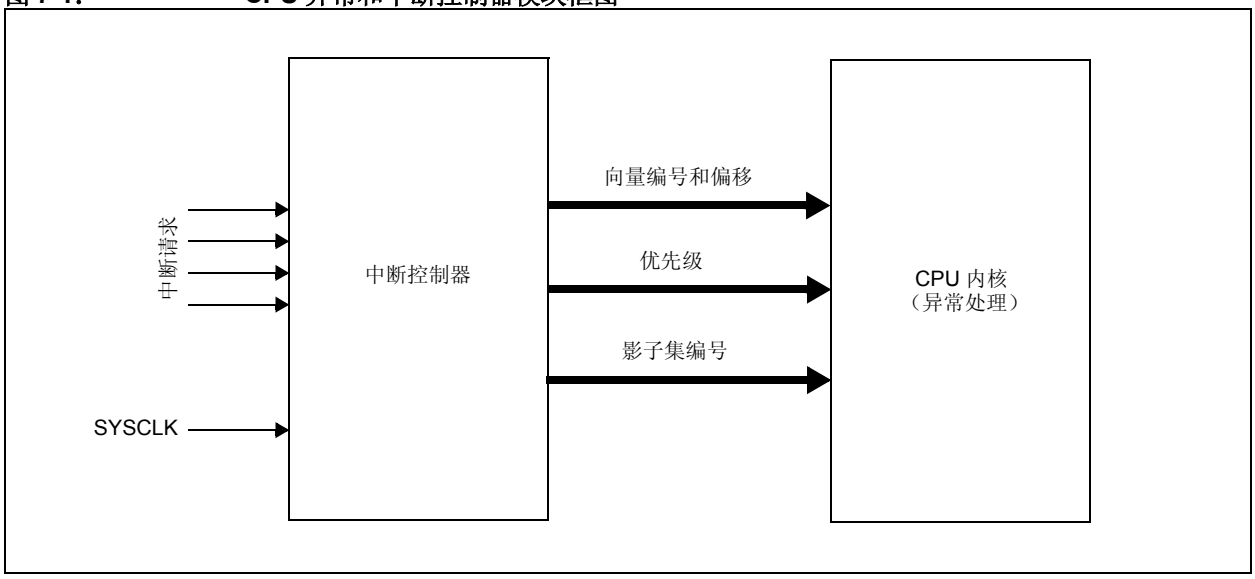
CPU 将中断事件作为异常处理机制处理，如**第 7.1 节 “CPU 异常”**所述。

中断控制器模块具有以下特性：

- 最多 190 个带专用可编程偏移的中断源和向量，无需重定向
- 单向量工作模式和多向量工作模式
- 5 个具有边沿极性控制的外部中断
- 中断接近定时器
- 每个向量有 7 个用户可选的优先级
- 每个优先级内有 4 个用户可选的次优先级
- 7 个可用于所有优先级的影子寄存器集，无需软件现场切换并减少了中断延时
- 软件可产生任何中断

图 7-1 显示了中断控制器和 CPU 异常的框图。

**图 7-1： CPU 异常和中断控制器模块框图**



## 7.1 CPU 异常

CPU 协处理器 0 包含标识和管理异常的逻辑。产生异常的根源有许多，包括数据中的边界情况、外部事件或编程错误。表 7-1 按优先级顺序列出了异常类型。

**表 7-1： MIPS32® microAptiv™ 微处理器内核异常类型**

| 异常类型（按优先级顺序） | 说明 | 跳转到 | 状态位置 1 | 调试位置 1 | EXCCODE | XC32 函数名称 |
|---|---|---|---|---|---|---|
| 最高优先级 | | | | | | |
| 复位 | $\overline{\text{MCLR}}$ 有效或发生了上电复位 （POR） | 0xBFC0_0000 | BEV 和 ERL | — | — | _on_reset |
| 软复位 | 软件复位有效。 | 0xBFC0_0000 | BEV、 SR 和 ERL | — | — | _on_reset |
| DSS | EJTAG 调试单步执行。 | 0xBFC0_0480 | — | DSS | — | — |
| DINT | EJTAG 调试中断。原因是外部 EJ_DINT 输入有效或 ECR 寄存器中的 EjtagBrk 位置 1。 | 0xBFC0_0480 | — | DINT | — | — |
| NMI | NMI 信号有效。 | 0xBFC0_0000 | BEV、NMI和ERL | — | — | _nmi_handler |
| 机器检查 | 与现有条目冲突的 TLB 写操作。 | EBASE+0x180 | MCHECK 和 EXL | — | 0x18 | _general_exception_handler |
| 中断 | 未屏蔽硬件或软件中断信号有效。 | 请参见表 7-2。 | IPL<2:0> | — | 0x00 | 请参见表 7-2。 |
| 延期监视 | 延期监视 （通过 K\|DM=>!(K\|DM) 转换取消屏蔽）。 | EBASE+0x180 | WP 和 EXL | — | 0x17 | _general_exception_handler |
| DIB | EJTAG 调试硬件指令断点匹配。 | 0xBFC0_0480 | — | DIB | — | — |
| WATCH | 引用某个监视寄存器中的地址 （取指）。 | EBASE+0x180 | EXL | — | 0x17 | _general_exception_handler |
| AdEL | 取指地址对齐错误。取指引用了受保护的地址。 | EBASE+0x180 | EXL | — | 0x04 | _general_exception_handler |
| TLBL | 取指 TLB 未命中或取指 TLB 命中 V=0 的页面。 | EBASE （如果 Status.EXL = 0） | — | — | 0x02 | — |
| | | EBASE+0x180 （如果 Status.EXL == 1） | — | — | 0x02 | _general_exception_handler |
| TLBL 禁止执行 | 指令取指匹配 XI 位置 1 的有效 TLB 条目。 | EBASE+0x180 | EXL | — | 0x14 | _general_exception_handler |
| IBE | 指令取指总线错误。 | EBASE+0x180 | EXL | — | 0x06 | _general_exception_handler |



© 2013 Microchip Technology Inc.

表 7-1： MIPS32® microAptiv™ 微处理器内核异常类型 （续）

| 异常类型（按优先级顺序） | 说明 | 跳转到 | 状态位置 1 | 调试位置 1 | EXCCODE | XC32 函数名称 |
|---|---|---|---|---|---|---|
| 指令有效性异常 | 指令不可完成，由于不允许访问所需的资源 （协处理器不可用）或非法 （保留的指令）。如果一条指令上同时发生这两种异常，协处理器不可用异常优先于保留的指令异常。 | EBASE+0x180 | EXL | — | 0x0A 或 0x0B | _general_exception_handler |
| 执行异常 | 发生基于指令的异常：整数溢出、陷阱、系统调用、断点或浮点异常。 | EBASE+0x180 | EXL | — | 0x08-0x0C | _general_exception_handler |
| Tr | 执行陷阱 （当陷阱条件为真时）。 | EBASE+0x180 | EXL | — | 0x0D | _general_exception_handler |
| DDBL / DDBS | EJTAG 数据地址断点 （仅地址）或存储时的 EJTAG 数据值断点 （地址 + 值）。 | 0xBFC0_0480 | — | DDBL 或 DDBS | — | — |
| WATCH | 引用某个监视寄存器中的地址 （数据）。 | EBASE+0x180 | EXL | — | 0x17 | _general_exception_handler |
| AdEL | 装载地址对齐错误。用户模式装载引用了内核地址。 | EBASE+0x180 | EXL | — | 0x04 | _general_exception_handler |
| AdES | 存储地址对齐错误。用户模式存储了内核地址。 | EBASE+0x180 | EXL | — | 0x05 | _general_exception_handler |
| TLBL | 装载 TLB 未命中或装载 TLB 命中 V=0 的页面。 | EBASE+0x180 | EXL | — | 0x02 | _general_exception_handler |
| TLBS | 存储 TLB 未命中或存储 TLB 命中 V=0 的页面。 | EBASE+0x180 | EXL | — | 0x03 | _general_exception_handler |
| DBE | 装载或存储总线错误。 | EBASE+0x180 | EXL | — | 0x07 | _general_exception_handler |
| DDBL | 装载数据比较时发生了 EJTAG 数据硬件断点匹配。 | 0xBFC0_0480 | — | DDBL | — | — |
| CBrk | EJTAG 复杂断点。 | 0xBFC0_0480 | — | DIBIMPR、DDBLIMPR、和 / 或 DDBSIMPR | — | — |
| 最低优先级 | | | | | | |

© 2013 Microchip Technology Inc.

## 7.2 中断

PIC32MZ EC 系列器件采用向量空间可变偏移。这允许中断向量空间根据应用需求进行配置。使用相关的 OFFx 寄存器可为每个向量设置独特的中断向量偏移。

可变偏移特性的详细信息，请参见《PIC32 系列参考手册》的**第 8 章“中断控制器”**（DS61108）中的 **8.5.2“可变偏移”**。

表 7-2 提供了中断 IRQ、向量和位位置信息。

**表 7-2： 中断 IRQ、向量和位位置**

| 中断源 (1) | XC32 向量名称 | IRQ 编号 | 向量编号 | 中断位位置 | | | | 持续中断 |
|---|---|---|---|---|---|---|---|---|
| | | | | 标志 | 允许 | 优先级 | 次优先级 | |
| 最高自然顺序优先级 | | | | | | | | |
| 内核定时器中断 | _CORE_TIMER_VECTOR | 0 | OFF000<17:1> | IFS0<0> | IEC0<0> | IPC0<4:2> | IPC0<1:0> | 否 |
| 内核软件中断 0 | _CORE_SOFTWARE_0_VECTOR | 1 | OFF001<17:1> | IFS0<1> | IEC0<1> | IPC0<12:10> | IPC0<9:8> | 否 |
| 内核软件中断 1 | _CORE_SOFTWARE_1_VECTOR | 2 | OFF002<17:1> | IFS0<2> | IEC0<2> | IPC0<20:18> | IPC0<17:16> | 否 |
| 外部中断 | _EXTERNAL_0_VECTOR | 3 | OFF003<17:1> | IFS0<3> | IEC0<3> | IPC0<28:26> | IPC0<25:24> | 否 |
| Timer1 | _TIMER_1_VECTOR | 4 | OFF004<17:1> | IFS0<4> | IEC0<4> | IPC1<4:2> | IPC1<1:0> | 否 |
| 输入捕捉 1 错误 | _INPUT_CAPTURE_1_ERROR_VECTOR | 5 | OFF005<17:1> | IFS0<5> | IEC0<5> | IPC1<12:10> | IPC1<9:8> | 是 |
| 输入捕捉 1 | _INPUT_CAPTURE_1_VECTOR | 6 | OFF006<17:1> | IFS0<6> | IEC0<6> | IPC1<20:18> | IPC1<17:16> | 是 |
| 输出比较 1 | _OUTPUT_COMPARE_1_VECTOR | 7 | OFF007<17:1> | IFS0<7> | IEC0<7> | IPC1<28:26> | IPC1<25:24> | 否 |
| 外部中断 1 | _EXTERNAL_1_VECTOR | 8 | OFF008<17:1> | IFS0<8> | IEC0<8> | IPC2<4:2> | IPC2<1:0> | 否 |
| Timer2 | _TIMER_2_VECTOR | 9 | OFF009<17:1> | IFS0<9> | IEC0<9> | IPC2<12:10> | IPC2<9:8> | 否 |
| 输入捕捉 2 错误 | _INPUT_CAPTURE_2_ERROR_VECTOR | 10 | OFF010<17:1> | IFS0<10> | IEC0<10> | IPC2<20:18> | IPC2<17:16> | 是 |
| 输入捕捉 2 | _INPUT_CAPTURE_2_VECTOR | 11 | OFF011<17:1> | IFS0<11> | IEC0<11> | IPC2<28:26> | IPC2<25:24> | 是 |
| 输出比较 2 | _OUTPUT_COMPARE_2_VECTOR | 12 | OFF012<17:1> | IFS0<12> | IEC0<12> | IPC3<4:2> | IPC3<1:0> | 否 |
| 外部中断 2 | _EXTERNAL_2_VECTOR | 13 | OFF013<17:1> | IFS0<13> | IEC0<13> | IPC3<12:10> | IPC3<9:8> | 否 |
| Timer3 | _TIMER_3_VECTOR | 14 | OFF014<17:1> | IFS0<14> | IEC0<14> | IPC3<20:18> | IPC3<17:16> | 否 |
| 输入捕捉 3 错误 | _INPUT_CAPTURE_3_ERROR_VECTOR | 15 | OFF015<17:1> | IFS0<15> | IEC0<15> | IPC3<28:26> | IPC3<25:24> | 是 |
| 输入捕捉 3 | _INPUT_CAPTURE_3_VECTOR | 16 | OFF016<17:1> | IFS0<16> | IEC0<16> | IPC4<4:2> | IPC4<1:0> | 是 |
| 输出比较 3 | _OUTPUT_COMPARE_3_VECTOR | 17 | OFF017<17:1> | IFS0<17> | IEC0<17> | IPC4<12:10> | IPC4<9:8> | 否 |
| 外部中断 3 | _EXTERNAL_3_VECTOR | 18 | OFF018<17:1> | IFS0<18> | IEC0<18> | IPC4<20:18> | IPC4<17:16> | 否 |
| Timer4 | _TIMER_4_VECTOR | 19 | OFF019<17:1> | IFS0<19> | IEC0<19> | IPC4<28:26> | IPC4<25:24> | 否 |
| 输入捕捉 4 错误 | _INPUT_CAPTURE_4_ERROR_VECTOR | 20 | OFF020<17:1> | IFS0<20> | IEC0<20> | IPC5<4:2> | IPC5<1:0> | 是 |
| 输入捕捉 4 | _INPUT_CAPTURE_4_VECTOR | 21 | OFF021<17:1> | IFS0<21> | IEC0<21> | IPC5<12:10> | IPC5<9:8> | 是 |
| 输出比较 4 | _OUTPUT_COMPARE_4_VECTOR | 22 | OFF022<17:1> | IFS0<22> | IEC0<22> | IPC5<20:18> | IPC5<17:16> | 否 |
| 外部中断 4 | _EXTERNAL_4_VECTOR | 23 | OFF023<17:1> | IFS0<23> | IEC0<23> | IPC5<28:26> | IPC5<25:24> | 否 |
| Timer5 | _TIMER_5_VECTOR | 24 | OFF024<17:1> | IFS0<24> | IEC0<24> | IPC6<4:2> | IPC6<1:0> | 否 |
| 输入捕捉 5 错误 | _INPUT_CAPTURE_5_ERROR_VECTOR | 25 | OFF025<17:1> | IFS0<25> | IEC0<25> | IPC6<12:10> | IPC6<9:8> | 是 |
| 输入捕捉 5 | _INPUT_CAPTURE_5_VECTOR | 26 | OFF026<17:1> | IFS0<26> | IEC0<26> | IPC6<20:18> | IPC6<17:16> | 是 |

**注 1：** 不是所有的中断源在所有器件上都提供。请参见**表 1：“PIC32MZ EC 系列特性（不带 CAN）”**了解可用外设的列表。





© 2013 Microchip Technology Inc.

表 7-2： 中断 IRQ、向量和位位置（续）

| 中断源 (1) | XC32 向量名称 | IRQ 编号 | 向量编号 | 中断位位置 | | | | 持续中断 |
|---|---|---|---|---|---|---|---|---|
| | | | | 标志 | 允许 | 优先级 | 次优先级 | |
| 输出比较 5 | _OUTPUT_COMPARE_5_VECTOR | 27 | OFF027<17:1> | IFS0<27> | IEC0<27> | IPC6<28:26> | IPC6<25:24> | 否 |
| Timer6 | _TIMER_6_VECTOR | 28 | OFF028<17:1> | IFS0<28> | IEC0<28> | IPC7<4:2> | IPC7<1:0> | 否 |
| 输入捕捉 6 错误 | _INPUT_CAPTURE_6_ERROR_VECTOR | 29 | OFF029<17:1> | IFS0<29> | IEC0<29> | IPC7<12:10> | IPC7<9:8> | 是 |
| 输入捕捉 6 | _INPUT_CAPTURE_6_VECTOR | 30 | OFF030<17:1> | IFS0<30> | IEC0<30> | IPC7<20:18> | IPC7<17:16> | 是 |
| 输出比较 6 | _OUTPUT_COMPARE_6_VECTOR | 31 | OFF031<17:1> | IFS0<31> | IEC0<31> | IPC7<28:26> | IPC7<25:24> | 否 |
| Timer7 | _TIMER_7_VECTOR | 32 | OFF032<17:1> | IFS1<0> | IEC1<0> | IPC8<4:2> | IPC8<1:0> | 否 |
| 输入捕捉 7 错误 | _INPUT_CAPTURE_7_ERROR_VECTOR | 33 | OFF033<17:1> | IFS1<1> | IEC1<1> | IPC8<12:10> | IPC8<9:8> | 是 |
| 输入捕捉 7 | _INPUT_CAPTURE_7_VECTOR | 34 | OFF034<17:1> | IFS1<2> | IEC1<2> | IPC8<20:18> | IPC8<17:16> | 是 |
| 输出比较 7 | _OUTPUT_COMPARE_7_VECTOR | 35 | OFF035<17:1> | IFS1<3> | IEC1<3> | IPC8<28:26> | IPC8<25:24> | 否 |
| Timer8 | _TIMER_8_VECTOR | 36 | OFF036<17:1> | IFS1<4> | IEC1<4> | IPC9<4:2> | IPC9<1:0> | 否 |
| 输入捕捉 8 错误 | _INPUT_CAPTURE_8_ERROR_VECTOR | 37 | OFF037<17:1> | IFS1<5> | IEC1<5> | IPC9<12:10> | IPC9<9:8> | 是 |
| 输入捕捉 8 | _INPUT_CAPTURE_8_VECTOR | 38 | OFF038<17:1> | IFS1<6> | IEC1<6> | IPC9<20:18> | IPC9<17:16> | 是 |
| 输出比较 8 | _OUTPUT_COMPARE_8_VECTOR | 39 | OFF039<17:1> | IFS1<7> | IEC1<7> | IPC9<28:26> | IPC9<25:24> | 否 |
| Timer9 | _TIMER_9_VECTOR | 40 | OFF040<17:1> | IFS1<8> | IEC1<8> | IPC10<4:2> | IPC10<1:0> | 否 |
| 输入捕捉 9 错误 | _INPUT_CAPTURE_9_ERROR_VECTOR | 41 | OFF041<17:1> | IFS1<9> | IEC1<9> | IPC10<12:10> | IPC10<9:8> | 是 |
| 输入捕捉 9 | _INPUT_CAPTURE_9_VECTOR | 42 | OFF042<17:1> | IFS1<10> | IEC1<10> | IPC10<20:18> | IPC10<17:16> | 是 |
| 输出比较 9 | _OUTPUT_COMPARE_9_VECTOR | 43 | OFF043<17:1> | IFS1<11> | IEC1<11> | IPC10<28:26> | IPC10<25:24> | 否 |
| ADC1 全局中断 | _ADC1_VECTOR | 44 | OFF044<17:1> | IFS1<12> | IEC1<12> | IPC11<4:2> | IPC11<1:0> | 是 |
| 保留 | — | 45 | — | — | — | — | — | |
| ADC1 数字比较器 1 | _ADC1_DC1_VECTOR | 46 | OFF046<17:1> | IFS1<14> | IEC1<14> | IPC11<20:18> | IPC11<17:16> | 是 |
| ADC1 数字比较器 2 | _ADC1_DC2_VECTOR | 47 | OFF047<17:1> | IFS1<15> | IEC1<15> | IPC11<28:26> | IPC11<25:24> | 是 |
| ADC1 数字比较器 3 | _ADC1_DC3_VECTOR | 48 | OFF048<17:1> | IFS1<16> | IEC1<16> | IPC12<4:2> | IPC12<1:0> | 是 |
| ADC1 数字比较器 4 | _ADC1_DC4_VECTOR | 49 | OFF049<17:1> | IFS1<17> | IEC1<17> | IPC12<12:10> | IPC12<9:8> | 是 |
| ADC1 数字比较器 5 | _ADC1_DC5_VECTOR | 50 | OFF050<17:1> | IFS1<18> | IEC1<18> | IPC12<20:18> | IPC12<17:16> | 是 |
| ADC1 数字比较器 6 | _ADC1_DC6_VECTOR | 51 | OFF051<17:1> | IFS1<19> | IEC1<19> | IPC12<28:26> | IPC12<25:24> | 是 |
| ADC1 数字滤波器 1 | _ADC1_DF1_VECTOR | 52 | OFF052<17:1> | IFS1<20> | IEC1<20> | IPC13<4:2> | IPC13<1:0> | 是 |
| ADC1 数字滤波器 2 | _ADC1_DF2_VECTOR | 53 | OFF053<17:1> | IFS1<21> | IEC1<21> | IPC13<12:10> | IPC13<9:8> | 是 |
| ADC1 数字滤波器 3 | _ADC1_DF3_VECTOR | 54 | OFF054<17:1> | IFS1<22> | IEC1<22> | IPC13<20:18> | IPC13<17:16> | 是 |
| ADC1 数字滤波器 4 | _ADC1_DF4_VECTOR | 55 | OFF055<17:1> | IFS1<23> | IEC1<23> | IPC13<28:26> | IPC13<25:24> | 是 |
| ADC1 数字滤波器 5 | _ADC1_DF5_VECTOR | 56 | OFF056<17:1> | IFS1<24> | IEC1<24> | IPC14<4:2> | IPC14<1:0> | 是 |
| ADC1 数字滤波器 6 | _ADC1_DF6_VECTOR | 57 | OFF057<17:1> | IFS1<25> | IEC1<25> | IPC14<12:10> | IPC14<9:8> | 是 |
| 保留 | — | 58 | — | — | — | — | — | |
| ADC1 数据 0 | _ADC1_DATA0_VECTOR | 59 | OFF059<17:1> | IFS1<27> | IEC1<27> | IPC14<28:26> | IPC14<25:24> | 是 |
| ADC1 数据 1 | _ADC1_DATA1_VECTOR | 60 | OFF060<17:1> | IFS1<28> | IEC1<28> | IPC15<4:2> | IPC15<1:0> | 是 |

**注 1：** 不是所有的中断源在所有器件上都提供。请参见**表 1：“PIC32MZ EC 系列特性（不带 CAN）”**了解可用外设的列表。

© 2013 Microchip Technology Inc.

表 7-2： 中断 IRQ、向量和位位置（续）

| 中断源 (1) | XC32 向量名称 | IRQ 编号 | 向量编号 | 中断位位置 | | | | 持续中断 |
|---|---|---|---|---|---|---|---|---|
| | | | | 标志 | 允许 | 优先级 | 次优先级 | |
| ADC1 数据 2 | _ADC1_DATA2_VECTOR | 61 | OFF061<17:1> | IFS1<29> | IEC1<29> | IPC15<12:10> | IPC15<9:8> | 是 |
| ADC1 数据 3 | _ADC1_DATA3_VECTOR | 62 | OFF062<17:1> | IFS1<30> | IEC1<30> | IPC15<20:18> | IPC15<17:16> | 是 |
| ADC1 数据 4 | _ADC1_DATA4_VECTOR | 63 | OFF063<17:1> | IFS1<31> | IEC1<31> | IPC15<28:26> | IPC15<25:24> | 是 |
| ADC1 数据 5 | _ADC1_DATA5_VECTOR | 64 | OFF064<17:1> | IFS2<0> | IEC2<0> | IPC16<4:2> | IPC16<1:0> | 是 |
| ADC1 数据 6 | _ADC1_DATA6_VECTOR | 65 | OFF065<17:1> | IFS2<1> | IEC2<1> | IPC16<12:10> | IPC16<9:8> | 是 |
| ADC1 数据 7 | _ADC1_DATA7_VECTOR | 66 | OFF066<17:1> | IFS2<2> | IEC2<2> | IPC16<20:18> | IPC16<17:16> | 是 |
| ADC1 数据 8 | _ADC1_DATA8_VECTOR | 67 | OFF067<17:1> | IFS2<3> | IEC2<3> | IPC16<28:26> | IPC16<25:24> | 是 |
| ADC1 数据 9 | _ADC1_DATA9_VECTOR | 68 | OFF068<17:1> | IFS2<4> | IEC2<4> | IPC17<4:2> | IPC17<1:0> | 是 |
| ADC1 数据 10 | _ADC1_DATA10_VECTOR | 69 | OFF069<17:1> | IFS2<5> | IEC2<5> | IPC17<12:10> | IPC17<9:8> | 是 |
| ADC1 数据 11 | _ADC1_DATA11_VECTOR | 70 | OFF070<17:1> | IFS2<6> | IEC2<6> | IPC17<20:18> | IPC17<17:16> | 是 |
| ADC1 数据 12 | _ADC1_DATA12_VECTOR | 71 | OFF071<17:1> | IFS2<7> | IEC2<7> | IPC17<28:26> | IPC17<25:24> | 是 |
| ADC1 数据 13 | _ADC1_DATA13_VECTOR | 72 | OFF072<17:1> | IFS2<8> | IEC2<8> | IPC18<4:2> | IPC18<1:0> | 是 |
| ADC1 数据 14 | _ADC1_DATA14_VECTOR | 73 | OFF073<17:1> | IFS2<9> | IEC2<9> | IPC18<12:10> | IPC18<9:8> | 是 |
| ADC1 数据 15 | _ADC1_DATA15_VECTOR | 74 | OFF074<17:1> | IFS2<10> | IEC2<10> | IPC18<20:18> | IPC18<17:16> | 是 |
| ADC1 数据 16 | _ADC1_DATA16_VECTOR | 75 | OFF075<17:1> | IFS2<11> | IEC2<11> | IPC18<28:26> | IPC18<25:24> | 是 |
| ADC1 数据 17 | _ADC1_DATA17_VECTOR | 76 | OFF076<17:1> | IFS2<12> | IEC2<12> | IPC19<4:2> | IPC19<1:0> | 是 |
| ADC1 数据 18 | _ADC1_DATA18_VECTOR | 77 | OFF077<17:1> | IFS2<13> | IEC2<13> | IPC19<12:10> | IPC19<9:8> | 是 |
| ADC1 数据 19 | _ADC1_DATA19_VECTOR | 78 | OFF078<17:1> | IFS2<14> | IEC2<14> | IPC19<20:18> | IPC19<17:16> | 是 |
| ADC1 数据 20 | _ADC1_DATA20_VECTOR | 79 | OFF079<17:1> | IFS2<15> | IEC2<15> | IPC19<28:26> | IPC19<25:24> | 是 |
| ADC1 数据 21 | _ADC1_DATA21_VECTOR | 80 | OFF080<17:1> | IFS2<16> | IEC2<16> | IPC20<4:2> | IPC20<1:0> | 是 |
| ADC1 数据 22 | _ADC1_DATA22_VECTOR | 81 | OFF081<17:1> | IFS2<17> | IEC2<17> | IPC20<12:10> | IPC20<9:8> | 是 |
| ADC1 数据 23 | _ADC1_DATA23_VECTOR | 82 | OFF082<17:1> | IFS2<18> | IEC2<18> | IPC20<20:18> | IPC20<17:16> | 是 |
| ADC1 数据 24 | _ADC1_DATA24_VECTOR | 83 | OFF083<17:1> | IFS2<19> | IEC2<19> | IPC20<28:26> | IPC20<25:24> | 是 |
| ADC1 数据 25 | _ADC1_DATA25_VECTOR | 84 | OFF084<17:1> | IFS2<20> | IEC2<20> | IPC21<4:2> | IPC21<1:0> | 是 |
| ADC1 数据 26 | _ADC1_DATA26_VECTOR | 85 | OFF085<17:1> | IFS2<21> | IEC2<21> | IPC21<12:10> | IPC21<9:8> | 是 |
| ADC1 数据 27 | _ADC1_DATA27_VECTOR | 86 | OFF086<17:1> | IFS2<22> | IEC2<22> | IPC21<20:18> | IPC21<17:16> | 是 |
| ADC1 数据 28 | _ADC1_DATA28_VECTOR | 87 | OFF087<17:1> | IFS2<23> | IEC2<23> | IPC21<28:26> | IPC21<25:24> | 是 |
| ADC1 数据 29 | _ADC1_DATA29_VECTOR | 88 | OFF088<17:1> | IFS2<24> | IEC2<24> | IPC22<4:2> | IPC22<1:0> | 是 |
| ADC1 数据 30 | _ADC1_DATA30_VECTOR | 89 | OFF089<17:1> | IFS2<25> | IEC2<25> | IPC22<12:10> | IPC22<9:8> | 是 |
| ADC1 数据 31 | _ADC1_DATA31_VECTOR | 90 | OFF090<17:1> | IFS2<26> | IEC2<26> | IPC22<20:18> | IPC22<17:16> | 是 |
| ADC1 数据 32 | _ADC1_DATA32_VECTOR | 91 | OFF091<17:1> | IFS2<27> | IEC2<27> | IPC22<28:26> | IPC22<25:24> | 是 |
| ADC1 数据 33 | _ADC1_DATA33_VECTOR | 92 | OFF092<17:1> | IFS2<28> | IEC2<28> | IPC23<4:2> | IPC23<1:0> | 是 |
| ADC1 数据 34 | _ADC1_DATA34_VECTOR | 93 | OFF093<17:1> | IFS2<29> | IEC2<29> | IPC23<12:10> | IPC23<9:8> | 是 |
| ADC1 数据 35 | _ADC1_DATA35_VECTOR | 94 | OFF094<17:1> | IFS2<30> | IEC2<30> | IPC23<20:18> | IPC23<17:16> | 是 |

**注 1：** 不是所有的中断源在所有器件上都提供。请参见**表 1：“PIC32MZ EC 系列特性（不带 CAN）”**了解可用外设的列表。





© 2013 Microchip Technology Inc.

表 7-2： 中断 IRQ、向量和位位置（续）

| 中断源 (1) | XC32 向量名称 | IRQ 编号 | 向量编号 | 中断位位置 | | | | 持续中断 |
|---|---|---|---|---|---|---|---|---|
| | | | | 标志 | 允许 | 优先级 | 次优先级 | |
| ADC1 数据 36 | _ADC1_DATA36_VECTOR | 95 | OFF095<17:1> | IFS2<31> | IEC2<31> | IPC23<28:26> | IPC23<25:24> | 是 |
| ADC1 数据 37 | _ADC1_DATA37_VECTOR | 96 | OFF096<17:1> | IFS3<0> | IEC3<0> | IPC24<4:2> | IPC24<1:0> | 是 |
| ADC1 数据 38 | _ADC1_DATA38_VECTOR | 97 | OFF097<17:1> | IFS3<1> | IEC3<1> | IPC24<12:10> | IPC24<9:8> | 是 |
| ADC1 数据 39 | _ADC1_DATA39_VECTOR | 98 | OFF098<17:1> | IFS3<2> | IEC3<2> | IPC24<20:18> | IPC24<17:16> | 是 |
| ADC1 数据 40 | _ADC1_DATA40_VECTOR | 99 | OFF099<17:1> | IFS3<3> | IEC3<3> | IPC24<28:26> | IPC24<25:24> | 是 |
| ADC1 数据 41 | _ADC1_DATA41_VECTOR | 100 | OFF100<17:1> | IFS3<4> | IEC3<4> | IPC25<4:2> | IPC25<1:0> | 是 |
| ADC1 数据 42 | _ADC1_DATA42_VECTOR | 101 | OFF101<17:1> | IFS3<5> | IEC3<5> | IPC25<12:10> | IPC25<9:8> | 是 |
| ADC1 数据 43 | _ADC1_DATA43_VECTOR | 102 | OFF102<17:1> | IFS3<6> | IEC3<6> | IPC25<20:18> | IPC25<17:16> | 是 |
| ADC1 数据 44 | _ADC1_DATA44_VECTOR | 103 | OFF103<17:1> | IFS3<7> | IEC3<7> | IPC25<28:26> | IPC25<25:24> | 是 |
| 内核性能计数器中断 | _CORE_PERF_COUNT_VECTOR | 104 | OFF104<17:1> | IFS3<8> | IEC3<8> | IPC26<4:2> | IPC26<1:0> | 否 |
| 内核快速调试通道中断 | _CORE_FAST_DEBUG_CHAN_VECTOR | 105 | OFF105<17:1> | IFS3<9> | IEC3<9> | IPC26<12:10> | IPC26<9:8> | 是 |
| 系统总线保护违规 | _SYSTEM_BUS_PROTECTION_VECTOR | 106 | OFF106<17:1> | IFS3<10> | IEC3<10> | IPC26<20:18> | IPC26<17:16> | 是 |
| 加密引擎事件 | _CRYPTO_VECTOR | 107 | OFF107<17:1> | IFS3<11> | IEC3<11> | IPC26<28:26> | IPC26<25:24> | 是 |
| 保留 | — | 108 | — | — | — | — | — | |
| SPI1 故障 | _SPI1_FAULT_VECTOR | 109 | OFF109<17:1> | IFS3<13> | IEC3<13> | IPC27<12:10> | IPC27<9:8> | 是 |
| SPI1 接收完成 | _SPI1_RX_VECTOR | 110 | OFF110<17:1> | IFS3<14> | IEC3<14> | IPC27<20:18> | IPC27<17:16> | 是 |
| SPI1 传输完成 | _SPI1_TX_VECTOR | 111 | OFF111<17:1> | IFS3<15> | IEC3<15> | IPC27<28:26> | IPC27<25:24> | 是 |
| UART1 故障 | _UART1_FAULT_VECTOR | 112 | OFF112<17:1> | IFS3<16> | IEC3<16> | IPC28<4:2> | IPC28<1:0> | 是 |
| UART1 接收完成 | _UART1_RX_VECTOR | 113 | OFF113<17:1> | IFS3<17> | IEC3<17> | IPC28<12:10> | IPC28<9:8> | 是 |
| UART1 传输完成 | _UART1_TX_VECTOR | 114 | OFF114<17:1> | IFS3<18> | IEC3<18> | IPC28<20:18> | IPC28<17:16> | 是 |
| I2C1 总线冲突事件 | _I2C1_BUS_VECTOR | 115 | OFF115<17:1> | IFS3<19> | IEC3<19> | IPC28<28:26> | IPC28<25:24> | 是 |
| I2C1 从事件 | _I2C1_SLAVE_VECTOR | 116 | OFF116<17:1> | IFS3<20> | IEC3<20> | IPC29<4:2> | IPC29<1:0> | 是 |
| I2C1 主事件 | _I2C1_MASTER_VECTOR | 117 | OFF117<17:1> | IFS3<21> | IEC3<21> | IPC29<12:10> | IPC29<9:8> | 是 |
| PORTA 输入电平变化中断 | _CHANGE_NOTICE_A_VECTOR | 118 | OFF118<17:1> | IFS3<22> | IEC3<22> | IPC29<20:18> | IPC29<17:16> | 是 |
| PORTB 输入电平变化中断 | _CHANGE_NOTICE_B_VECTOR | 119 | OFF119<17:1> | IFS3<23> | IEC3<23> | IPC29<28:26> | IPC29<25:24> | 是 |
| PORTC 输入电平变化中断 | _CHANGE_NOTICE_C_VECTOR | 120 | OFF120<17:1> | IFS3<24> | IEC3<24> | IPC30<4:2> | IPC30<1:0> | 是 |
| PORTD 输入电平变化中断 | _CHANGE_NOTICE_D_VECTOR | 121 | OFF121<17:1> | IFS3<25> | IEC3<25> | IPC30<12:10> | IPC30<9:8> | 是 |
| PORTE 输入电平变化中断 | _CHANGE_NOTICE_E_VECTOR | 122 | OFF122<17:1> | IFS3<26> | IEC3<26> | IPC30<20:18> | IPC30<17:16> | 是 |
| PORTF 输入电平变化中断 | _CHANGE_NOTICE_F_VECTOR | 123 | OFF123<17:1> | IFS3<27> | IEC3<27> | IPC30<28:26> | IPC30<25:24> | 是 |
| PORTG 输入电平变化中断 | _CHANGE_NOTICE_G_VECTOR | 124 | OFF124<17:1> | IFS3<28> | IEC3<28> | IPC31<4:2> | IPC31<1:0> | 是 |
| PORTH 输入电平变化中断 | _CHANGE_NOTICE_H_VECTOR | 125 | OFF125<17:1> | IFS3<29> | IEC3<29> | IPC31<12:10> | IPC31<9:8> | 是 |
| PORTJ 输入电平变化中断 | _CHANGE_NOTICE_J_VECTOR | 126 | OFF126<17:1> | IFS3<30> | IEC3<30> | IPC31<20:18> | IPC31<17:16> | 是 |
| PORTK 输入电平变化中断 | _CHANGE_NOTICE_K_VECTOR | 127 | OFF127<17:1> | IFS3<31> | IEC3<31> | IPC31<28:26> | IPC31<25:24> | 是 |
| 并行主端口 | _PMP_VECTOR | 128 | OFF128<17:1> | IFS4<0> | IEC4<0> | IPC32<4:2> | IPC32<1:0> | 是 |

**注 1：** 不是所有的中断源在所有器件上都提供。请参见**表 1：“PIC32MZ EC 系列特性（不带 CAN）”**了解可用外设的列表。

© 2013 Microchip Technology Inc.

表 7-2： 中断 IRQ、向量和位位置 （续）

| 中断源 (1) | XC32 向量名称 | IRQ 编号 | 向量编号 | 中断位位置 | | | | 持续中断 |
|---|---|---|---|---|---|---|---|---|
| | | | | 标志 | 允许 | 优先级 | 次优先级 | |
| 并行主端口错误 | _PMP_ERROR_VECTOR | 129 | OFF129<17:1> | IFS4<1> | IEC4<1> | IPC32<12:10> | IPC32<9:8> | 是 |
| 比较器 1 中断 | _COMPARATOR_1_VECTOR | 130 | OFF130<17:1> | IFS4<2> | IEC4<2> | IPC32<20:18> | IPC32<17:16> | 否 |
| 比较器 2 中断 | _COMPARATOR_2_VECTOR | 131 | OFF131<17:1> | IFS4<3> | IEC4<3> | IPC32<28:26> | IPC32<25:24> | 否 |
| USB 通用事件 | _USB1_VECTOR | 132 | OFF132<17:1> | IFS4<4> | IEC4<4> | IPC33<4:2> | IPC33<1:0> | 是 |
| USB DMA 事件 | _USB1_DMA_VECTOR | 133 | OFF133<17:1> | IFS4<5> | IEC4<5> | IPC33<12:10> | IPC33<9:8> | 是 |
| DMA 通道 0 | _DMA0_VECTOR | 134 | OFF134<17:1> | IFS4<6> | IEC4<6> | IPC33<20:18> | IPC33<17:16> | 否 |
| DMA 通道 1 | _DMA1_VECTOR | 135 | OFF135<17:1> | IFS4<7> | IEC4<7> | IPC33<28:26> | IPC33<25:24> | 否 |
| DMA 通道 2 | _DMA2_VECTOR | 136 | OFF136<17:1> | IFS4<8> | IEC4<8> | IPC34<4:2> | IPC34<1:0> | 否 |
| DMA 通道 3 | _DMA3_VECTOR | 137 | OFF137<17:1> | IFS4<9> | IEC4<9> | IPC34<12:10> | IPC34<9:8> | 否 |
| DMA 通道 4 | _DMA4_VECTOR | 138 | OFF138<17:1> | IFS4<10> | IEC4<10> | IPC34<20:18> | IPC34<17:16> | 否 |
| DMA 通道 5 | _DMA5_VECTOR | 139 | OFF139<17:1> | IFS4<11> | IEC4<11> | IPC34<28:26> | IPC34<25:24> | 否 |
| DMA 通道 6 | _DMA6_VECTOR | 140 | OFF140<17:1> | IFS4<12> | IEC4<12> | IPC35<4:2> | IPC35<1:0> | 否 |
| DMA 通道 7 | _DMA7_VECTOR | 141 | OFF141<17:1> | IFS4<13> | IEC4<13> | IPC35<12:10> | IPC35<9:8> | 否 |
| SPI2 故障 | _SPI2_FAULT_VECTOR | 142 | OFF142<17:1> | IFS4<14> | IEC4<14> | IPC35<20:18> | IPC35<17:16> | 是 |
| SPI2 接收完成 | _SPI2_RX_VECTOR | 143 | OFF143<17:1> | IFS4<15> | IEC4<15> | IPC35<28:26> | IPC35<25:24> | 是 |
| SPI2 传输完成 | _SPI2_TX_VECTOR | 144 | OFF144<17:1> | IFS4<16> | IEC4<16> | IPC36<4:2> | IPC36<1:0> | 是 |
| UART2 故障 | _UART2_FAULT_VECTOR | 145 | OFF145<17:1> | IFS4<17> | IEC4<17> | IPC36<12:10> | IPC36<9:8> | 是 |
| UART2 接收完成 | _UART2_RX_VECTOR | 146 | OFF146<17:1> | IFS4<18> | IEC4<18> | IPC36<20:18> | IPC36<17:16> | 是 |
| UART2 传输完成 | _UART2_TX_VECTOR | 147 | OFF147<17:1> | IFS4<19> | IEC4<19> | IPC36<28:26> | IPC36<25:24> | 是 |
| I2C2 总线冲突事件 | _I2C2_BUS_VECTOR | 148 | OFF148<17:1> | IFS4<20> | IEC4<20> | IPC37<4:2> | IPC37<1:0> | 是 |
| I2C2 从事件 | _I2C2_SLAVE_VECTOR | 149 | OFF149<17:1> | IFS4<21> | IEC4<21> | IPC37<12:10> | IPC37<9:8> | 是 |
| I2C2 主事件 | _I2C2_MASTER_VECTOR | 150 | OFF150<17:1> | IFS4<22> | IEC4<22> | IPC37<20:18> | IPC37<17:16> | 是 |
| 控制局域网 1 | _CAN1_VECTOR | 151 | OFF151<17:1> | IFS4<23> | IEC4<23> | IPC37<28:26> | IPC37<25:24> | 是 |
| 控制局域网 2 | _CAN2_VECTOR | 152 | OFF152<17:1> | IFS4<24> | IEC4<24> | IPC38<4:2> | IPC38<1:0> | 是 |
| 以太网中断 | _ETHERNET_VECTOR | 153 | OFF153<17:1> | IFS4<25> | IEC4<25> | IPC38<12:10> | IPC38<9:8> | 是 |
| SPI3 故障 | _SPI3_FAULT_VECTOR | 154 | OFF154<17:1> | IFS4<26> | IEC4<26> | IPC38<20:18> | IPC38<17:16> | 是 |
| SPI3 接收完成 | _SPI3_RX_VECTOR | 155 | OFF155<17:1> | IFS4<27> | IEC4<27> | IPC38<28:26> | IPC38<25:24> | 是 |
| SPI3 传输完成 | _SPI3_TX_VECTOR | 156 | OFF156<17:1> | IFS4<28> | IEC4<28> | IPC39<4:2> | IPC39<1:0> | 是 |
| UART3 故障 | _UART3_FAULT_VECTOR | 157 | OFF157<17:1> | IFS4<29> | IEC4<29> | IPC39<12:10> | IPC39<9:8> | 是 |
| UART3 接收完成 | _UART3_RX_VECTOR | 158 | OFF158<17:1> | IFS4<30> | IEC4<30> | IPC39<20:18> | IPC39<17:16> | 是 |
| UART3 传输完成 | _UART3_TX_VECTOR | 159 | OFF159<17:1> | IFS4<31> | IEC4<31> | IPC39<28:26> | IPC39<25:24> | 是 |
| I2C3 总线冲突事件 | _I2C3_BUS_VECTOR | 160 | OFF160<17:1> | IFS5<0> | IEC5<0> | IPC40<4:2> | IPC40<1:0> | 是 |
| I2C3 从事件 | _I2C3_SLAVE_VECTOR | 161 | OFF161<17:1> | IFS5<1> | IEC5<1> | IPC40<12:10> | IPC40<9:8> | 是 |
| I2C3 主事件 | _I2C3_MASTER_VECTOR | 162 | OFF162<17:1> | IFS5<2> | IEC5<2> | IPC40<20:18> | IPC40<17:16> | 是 |

**注 1：** 不是所有的中断源在所有器件上都提供。请参见**表 1：“PIC32MZ EC 系列特性 （不带 CAN）”**了解可用外设的列表。



© 2013 Microchip Technology Inc.

表 7-2： 中断 IRQ、向量和位位置（续）

| 中断源 (1) | XC32 向量名称 | IRQ 编号 | 向量编号 | 中断位位置 | | | | 持续中断 |
|---|---|---|---|---|---|---|---|---|
| | | | | 标志 | 允许 | 优先级 | 次优先级 | |
| SPI4 故障 | _SPI4_FAULT_VECTOR | 163 | OFF163<17:1> | IFS5<3> | IEC5<3> | IPC40<28:26> | IPC40<25:24> | 是 |
| SPI4 接收完成 | _SPI4_RX_VECTOR | 164 | OFF164<17:1> | IFS5<4> | IEC5<4> | IPC41<4:2> | IPC41<1:0> | 是 |
| SPI4 传输完成 | _SPI4_TX_VECTOR | 165 | OFF165<17:1> | IFS5<5> | IEC5<5> | IPC41<12:10> | IPC41<9:8> | 是 |
| 实时时钟 | _UART4_FAULT_VECTOR | 166 | OFF166<17:1> | IFS5<6> | IEC5<6> | IPC41<20:18> | IPC41<17:16> | 否 |
| 闪存控制事件 | _UART4_RX_VECTOR | 167 | OFF167<17:1> | IFS5<7> | IEC5<7> | IPC41<28:26> | IPC41<25:24> | 否 |
| 预取模块 SEC 事件 | _UART4_TX_VECTOR | 168 | OFF168<17:1> | IFS5<8> | IEC5<8> | IPC42<4:2> | IPC42<1:0> | 是 |
| SQI1 事件 | _I2C4_BUS_VECTOR | 169 | OFF169<17:1> | IFS5<9> | IEC5<9> | IPC42<12:10> | IPC42<9:8> | 是 |
| UART4 故障 | _I2C4_SLAVE_VECTOR | 170 | OFF170<17:1> | IFS5<10> | IEC5<10> | IPC42<20:18> | IPC42<17:16> | 是 |
| UART4 接收完成 | _I2C4_MASTER_VECTOR | 171 | OFF171<17:1> | IFS5<11> | IEC5<11> | IPC42<28:26> | IPC42<25:24> | 是 |
| UART4 传输完成 | _RTCC_VECTOR | 172 | OFF172<17:1> | IFS5<12> | IEC5<12> | IPC43<4:2> | IPC43<1:0> | 是 |
| I2C4 总线冲突事件 | _FLASH_CONTROL_VECTOR | 173 | OFF173<17:1> | IFS5<13> | IEC5<13> | IPC43<12:10> | IPC43<9:8> | 是 |
| I2C4 从事件 | _PREFETCH_VECTOR | 174 | OFF174<17:1> | IFS5<14> | IEC5<14> | IPC43<20:18> | IPC43<17:16> | 是 |
| I2C4 主事件 | _SQI1_VECTOR | 175 | OFF175<17:1> | IFS5<15> | IEC5<15> | IPC43<28:26> | IPC43<25:24> | 是 |
| SPI5 故障 | _SPI5_FAULT_VECTOR | 176 | OFF176<17:1> | IFS5<16> | IEC5<16> | IPC44<4:2> | IPC44<1:0> | 是 |
| SPI5 接收完成 | _SPI5_RX_VECTOR | 177 | OFF177<17:1> | IFS5<17> | IEC5<17> | IPC44<12:10> | IPC44<9:8> | 是 |
| SPI5 传输完成 | _SPI5_TX_VECTOR | 178 | OFF178<17:1> | IFS5<18> | IEC5<18> | IPC44<20:18> | IPC44<17:16> | 是 |
| UART5 故障 | _UART5_FAULT_VECTOR | 179 | OFF179<17:1> | IFS5<19> | IEC5<19> | IPC44<28:26> | IPC44<25:24> | 是 |
| UART5 接收完成 | _UART5_RX_VECTOR | 180 | OFF180<17:1> | IFS5<20> | IEC5<20> | IPC45<4:2> | IPC45<1:0> | 是 |
| UART5 传输完成 | _UART5_TX_VECTOR | 181 | OFF181<17:1> | IFS5<21> | IEC5<21> | IPC45<12:10> | IPC45<9:8> | 是 |
| I2C5 总线冲突事件 | _I2C5_BUS_VECTOR | 182 | OFF182<17:1> | IFS5<22> | IEC5<22> | IPC45<20:18> | IPC45<17:16> | 是 |
| I2C5 从事件 | _I2C5_SLAVE_VECTOR | 183 | OFF183<17:1> | IFS5<23> | IEC5<23> | IPC45<28:26> | IPC45<25:24> | 是 |
| I2C5 主事件 | _I2C5_MASTER_VECTOR | 184 | OFF184<17:1> | IFS5<24> | IEC5<24> | IPC46<4:2> | IPC46<1:0> | 是 |
| SPI6 故障 | _SPI6_FAULT_VECTOR | 185 | OFF185<17:1> | IFS5<25> | IEC5<25> | IPC46<12:10> | IPC46<9:8> | 是 |
| SPI6 接收完成 | _SPI6_RX_VECTOR | 186 | OFF186<17:1> | IFS5<26> | IEC5<26> | IPC46<20:18> | IPC46<17:16> | 是 |
| SPI6 传输完成 | _SPI6_TX_VECTOR | 187 | OFF187<17:1> | IFS5<27> | IEC5<27> | IPC46<28:26> | IPC46<25:24> | 是 |
| UART6 故障 | _UART6_FAULT_VECTOR | 188 | OFF188<17:1> | IFS5<28> | IEC5<28> | IPC47<4:2> | IPC47<1:0> | 是 |
| UART6 接收完成 | _UART6_RX_VECTOR | 189 | OFF189<17:1> | IFS5<29> | IEC5<29> | IPC47<12:10> | IPC47<9:8> | 是 |
| UART6 传输完成 | _UART6_TX_VECTOR | 190 | OFF190<17:1> | IFS5<30> | IEC5<30> | IPC47<20:18> | IPC47<17:16> | 是 |
| 最低自然顺序优先级 | | | | | | | | |

**注 1：** 不是所有的中断源在所有器件上都提供。请参见**表 1：“PIC32MZ EC 系列特性（不带 CAN）”**了解可用外设的列表。

© 2013 Microchip Technology Inc.

## 7.3 中断控制寄存器

**表 7-3： 中断寄存器映射**

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0000 | INTCON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | MVEC | — | TPC<2:0> | | | — | — | — | INT4EP | INT3EP | INT2EP | INT1EP | INT0EP | 0000 |
| 0010 | PRISS | 31:16 | PRI7SS<3:0> | | | | PRI6SS<3:0> | | | | PRI5SS<3:0> | | | | PRI4SS<3:0> | | | | 0000 |
| | | 15:0 | PRI3SS<3:0> | | | | PRI2SS<3:0> | | | | PRI1SS<3:0> | | | | — | — | — | SS0 | 0000 |
| 0020 | INTSTAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | RIPL<2:0> | | | SIRQ<7:0> | | | | | | | | 0000 |
| 0030 | TPTMR | 31:16 | TPTMR<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0040 | IFS0 | 31:16 | OC6IF | IC6IF | IC6EIF | T6IF | OC5IF | IC5IF | IC5EIF | T5IF | INT4IF | OC4IF | IC4IF | IC4EIF | T4IF | INT3IF | OC3IF | IC3IF | 0000 |
| | | 15:0 | IC3EIF | T3IF | INT2IF | OC2IF | IC2IF | IC2EIF | T2IF | INT1IF | OC1IF | IC1IF | IC1EIF | T1IF | INT0IF | CS1IF | CS0IF | CTIF | 0000 |
| 0050 | IFS1 | 31:16 | AD1D4IF | AD1D3IF | AD1D2IF | AD1D1IF | AD1D0IF | AD1FIF | AD1DF6IF | AD1DF5IF | AD1DF4IF | AD1DF3IF | AD1DF2IF | AD1DF1IF | AD1DC6IF | AD1DC5IF | AD1DC4IF | AD1DC3IF | 0000 |
| | | 15:0 | AD1DC2IF | AD1DC1IF | — | AD1IF | OC9IF | IC9IF | IC9EIF | T9IF | OC8IF | IC8IF | IC8EIF | T8IF | OC7IF | IC7IF | IC7EIF | T7IF | 0000 |
| 0060 | IFS2 | 31:16 | AD1D36IF | AD1D35IF | AD1D34IF | AD1D33IF | AD1D32IF | AD1D31IF | AD1D30IF | AD1D29IF | AD1D28IF | AD1D27IF | AD1D26IF | AD1D25IF | AD1D24IF | AD1D23IF | AD1D22IF | AD1D21IF | 0000 |
| | | 15:0 | AD1D20IF | AD1D19IF | AD1D18IF | AD1D17IF | AD1D16IF | AD1D15IF | AD1D14IF | AD1D13IF | AD1D12IF | AD1D11IF | AD1D10IF | AD1D9IF | AD1D8IF | AD1D7IF | AD1D6IF | AD1D5IF | 0000 |
| 0070 | IFS3 | 31:16 | CNKIF | CNJIF | CNHIF | CNGIF | CNFIF | CNEIF | CNDIF | CNCIF | CNBIF | CNAIF | I2C1MIF | I2C1SIF | I2C1BIF | U1TXIF | U1RXIF | U1EIF | 0000 |
| | | 15:0 | SPI1TXIF | SPI1RXIF | SPI1EIF | — | CRPTIF | SBIF | CFDCIF | CPCIF | AD1D44IF | AD1D43IF | AD1D42IF | AD1D41IF | AD1D40IF | AD1D39IF | AD1D38IF | AD1D37IF | 0000 |
| 0080 | IFS4 | 31:16 | U3TXIF | U3RXIF | U3EIF | SPI3TXIF | SPI3RXIF | SPI3EIF | ETHIF | CAN2IF(3) | CAN1IF(3) | I2C2MIF(2) | I2C2SIF(2) | I2C2BIF(2) | U2TXIF | U2RXIF | U2EIF | SPI2TXIF | 0000 |
| | | 15:0 | SPI2RXIF | SPI2EIF | DMA7IF | DMA6IF | DMA5IF | DMA4IF | DMA3IF | DMA2IF | DMA1IF | DMA0IF | USBDMAIF | USBIF | CMP2IF | CMP1IF | PMPEIF | PMPIF | 0000 |
| 0090 | IFS5 | 31:16 | — | U6TXIF | U6RXIF | U6EIF | SPI6TX(2) | SPI6RXIF(2) | SPI6IF(2) | I2C5MIF | I2C5SIF | I2C5BIF | U5TXIF | U5RXIF | U5EIF | SPI5TXIF(2) | SPI5RXIF(2) | SPI5EIF(2) | 0000 |
| | | 15:0 | I2C4MIF | I2C4SIF | I2C4BIF | U4TXIF | U4RXIF | U4EIF | SQI1IF | PREIF | FCEIF | RTCCIF | SPI4TXIF | SPI4RXIF | SPI4EIF | I2C3MIF | I2C3SIF | I2C3BIF | 0000 |
| 00C0 | IEC0 | 31:16 | OC6IE | IC6IE | IC6EIE | T6IE | OC5IE | IC5IE | IC5EIE | T5IE | INT4IE | OC4IE | IC4IE | IC4EIE | T4IE | INT3IE | OC3IE | IC3IE | 0000 |
| | | 15:0 | IC3EIE | T3IE | INT2IE | OC2IE | IC2IE | IC2EIE | T2IE | INT1IE | OC1IE | IC1IE | IC1EIE | T1IE | INT0IE | CS1IE | CS0IE | CTIE | 0000 |
| 00D0 | IEC1 | 31:16 | AD1D4IE | AD1D3IE | AD1D2IE | AD1D1IE | AD1D0IE | AD1FIE | AD1DF6IE | AD1DF5IE | AD1DF4IE | AD1DF3IE | AD1DF2IE | AD1DF1IE | AD1DC6IE | AD1DC5IE | AD1DC4IE | AD1DC3IE | 0000 |
| | | 15:0 | AD1DC2IE | AD1DC1IE | — | AD1IE | OC9IE | IC9IE | IC9EIE | T9IE | OC8IE | IC8IE | IC8EIE | T8IE | OC7IE | IC7IE | IC7EIE | T7IE | 0000 |
| 00E0 | IEC2 | 31:16 | AD1D36IE | AD1D35IE | AD1D34IE | AD1D33IE | AD1D32IE | AD1D31IE | AD1D30IE | AD1D29IE | AD1D28IE | AD1D27IE | AD1D26IE | AD1D25IE | AD1D24IE | AD1D23IE | AD1D22IE | AD1D21IE | 0000 |
| | | 15:0 | AD1D20IE | AD1D19IE | AD1D18IE | AD1D17IE | AD1D16IE | AD1D15IE | AD1D14IE | AD1D13IE | AD1D12IE | AD1D11IE | AD1D10IE | AD1D9IE | AD1D8IE | AD1D7IE | AD1D6IE | AD1D5IE | 0000 |
| 00F0 | IEC3 | 31:16 | CNKIE | CNJIE | CNHIE | CNGIE | CNFIE | CNEIE | CNDIE | CNCIE | CNBIE | CNAIE | I2C1MIE | I2C1SIE | I2C1BIE | U1TXIE | U1RXIE | U1EIE | 0000 |
| | | 15:0 | SPI1TXIE | SPI1RXIE | SPI1EIE | — | CRPTIE | SBIE | CFDCIE | CPCIE | AD1D44IE | AD1D43IE | AD1D42IE | AD1D41IE | AD1D40IE | AD1D39IE | AD1D38IE | AD1D37IE | 0000 |
| 0100 | IEC4 | 31:16 | U3TXIE | U3RXIE | U3EIE | SPI3TXIE | SPI3RXIE | SPI3EIE | ETHIE | CAN2IE(3) | CAN1IE(3) | I2C2MIE(2) | I2C2SIE(2) | I2C2BIE(2) | U2TXIE | U2RXIE | U2EIE | SPI2TXIE | 0000 |
| | | 15:0 | SPI2RXIE | SPI2EIE | DMA7IE | DMA6IE | DMA5IE | DMA4IE | DMA3IE | DMA2IE | DMA1IE | DMA0IE | USBDMAIE | USBIE | CMP2IE | CMP1IE | PMPEIE | PMPIE | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器（OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。





© 2013 Microchip Technology Inc.

**表 7-3：　　中断寄存器映射（续）**

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0110 | IEC5 | 31:16 | — | U6TXIE | U6RXIE | U6EIE | SPI6TXIE(2) | SPI6RXIE(2) | SPI6IE(2) | I2C5MIE | I2C5SIE | I2C5BIE | U5TXIE | U5RXIE | U5EIE | SPI5TXIE(2) | SPI5RXIE(2) | SPI5EIE(2) | 0000 |
| | | 15:0 | I2C4MIE | I2C4SIE | I2C4BIE | U4TXIE | U4RXIE | U4EIE | SQI1IE | PREIE | FCEIE | RTCCIE | SPI4TXIE | SPI4RXIE | SPI4EIE | I2C3MIE | I2C3SIE | I2C3BIE | 0000 |
| 0140 | IPC0 | 31:16 | — | — | — | INT0IP<2:0> | | | INT0IS<1:0> | | — | — | — | CS1IP<2:0> | | | CS1IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | CS0IP<2:0> | | | CS0IS<1:0> | | — | — | — | CTIP<2:0> | | | CTIS<1:0> | | 0000 |
| 0150 | IPC1 | 31:16 | — | — | — | OC1IP<2:0> | | | OC1IS<1:0> | | — | — | — | IC1IP<2:0> | | | IC1IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | IC1EIP<2:0> | | | IC1EIS<1:0> | | — | — | — | T1IP<2:0> | | | T1IS<1:0> | | 0000 |
| 0160 | IPC2 | 31:16 | — | — | — | IC2IP<2:0> | | | IC2IS<1:0> | | — | — | — | IC2EIP<2:0> | | | IC2EIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | T2IP<2:0> | | | T2IS<1:0> | | — | — | — | INT1IP<2:0> | | | INT1IS<1:0> | | 0000 |
| 0170 | IPC3 | 31:16 | — | — | — | IC3EIP<2:0> | | | IC3EIS<1:0> | | — | — | — | T3IP<2:0> | | | T3IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | INT2IP<2:0> | | | INT2IS<1:0> | | — | — | — | OC2IP<2:0> | | | OC2IS<1:0> | | 0000 |
| 0180 | IPC4 | 31:16 | — | — | — | T4IP<2:0> | | | T4IS<1:0> | | — | — | — | INT3IP<2:0> | | | INT3IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | OC3IP<2:0> | | | OC3IS<1:0> | | — | — | — | IC3IP<2:0> | | | IC3IS<1:0> | | 0000 |
| 0190 | IPC5 | 31:16 | — | — | — | INT4IP<2:0> | | | INT4IS<1:0> | | — | — | — | OC4IP<2:0> | | | OC4IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | IC4IP<2:0> | | | IC4IS<1:0> | | — | — | — | IC4EIP<2:0> | | | IC4EIS<1:0> | | 0000 |
| 01A0 | IPC6 | 31:16 | — | — | — | OC5IP<2:0> | | | OC5IS<1:0> | | — | — | — | IC5IP<2:0> | | | IC5IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | IC5EIP<2:0> | | | IC5EIS<1:0> | | — | — | — | T5IP<2:0> | | | T5IS<1:0> | | 0000 |
| 01B0 | IPC7 | 31:16 | — | — | — | OC6IP<2:0> | | | OC6IS<1:0> | | — | — | — | IC6IP<2:0> | | | IC6IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | IC6EIP<2:0> | | | IC6EIS<1:0> | | — | — | — | T6IP<2:0> | | | T6IS<1:0> | | 0000 |
| 01C0 | IPC8 | 31:16 | — | — | — | OC7IP<2:0> | | | OC7IS<1:0> | | — | — | — | IC7IP<2:0> | | | IC7IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | IC7EIP<2:0> | | | IC7EIS<1:0> | | — | — | — | T7IP<2:0> | | | T7IS<1:0> | | 0000 |
| 01D0 | IPC9 | 31:16 | — | — | — | OC8IP<2:0> | | | OC8IS<1:0> | | — | — | — | IC8IP<2:0> | | | IC8IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | IC8EIP<2:0> | | | IC8EIS<1:0> | | — | — | — | T8IP<2:0> | | | T8IS<1:0> | | 0000 |
| 01E0 | IPC10 | 31:16 | — | — | — | OC9IP<2:0> | | | OC9IS<1:0> | | — | — | — | IC9IP<2:0> | | | IC9IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | IC9EIP<2:0> | | | IC9EIS<1:0> | | — | — | — | T9IP<2:0> | | | T9IS<1:0> | | 0000 |
| 01F0 | IPC11 | 31:16 | — | — | — | AD1DC2IP<2:0> | | | AD1DC2IS<1:0> | | — | — | — | AD1DC1IP<2:0> | | | AD1DC1IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | AD1IP<2:0> | | | AD1IS<1:0> | | 0000 |
| 0200 | IPC12 | 31:16 | — | — | — | AD1DC6IP<2:0> | | | AD1DC6IS<1:0> | | — | — | — | AD1DC5IP<2:0> | | | AD1DC5IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1DC4IP<2:0> | | | AD1DC4IS<1:0> | | — | — | — | AD1DC3IP<2:0> | | | AD1DC3IS<1:0> | | 0000 |
| 0210 | IPC13 | 31:16 | — | — | — | AD1DF4IP<2:0> | | | AD1DF4IS<1:0> | | — | — | — | AD1DF3IP<2:0> | | | AD1DF3IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1DF2IP<2:0> | | | AD1DF2IS<1:0> | | — | — | — | AD1DF1IP<2:0> | | | AD1DF1IS<1:0> | | 0000 |
| 0220 | IPC14 | 31:16 | — | — | — | AD1D0IP<2:0> | | | AD1D0IS<1:0> | | — | — | — | AD1FIP<2:0> | | | AD1FIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1DF6IP<2:0> | | | AD1DF6IS<1:0> | | — | — | — | AD1DF5IP<2:0> | | | AD1DF5IS<1:0> | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器（OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节“CLR、SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。

© 2013 Microchip Technology Inc.

表 7-3： 中断寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0230 | IPC15 | 31:16 | — | — | — | AD1D4IP<2:0> | | | AD1D4IS<1:0> | | — | — | — | AD1D3IP<2:0> | | | AD1D3IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1D2IP<2:0> | | | AD1D2IS<1:0> | | — | — | — | AD1D1IP<2:0> | | | AD1D1IS<1:0> | | 0000 |
| 0240 | IPC16 | 31:16 | — | — | — | AD1D8IP<2:0> | | | AD1D8IS<1:0> | | — | — | — | AD1D7IP<2:0> | | | AD1D7IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1D6IP<2:0> | | | AD1D6IS<1:0> | | — | — | — | AD1D5IP<2:0> | | | AD1D5IS<1:0> | | 0000 |
| 0250 | IPC17 | 31:16 | — | — | — | AD1D12IP<2:0> | | | AD1D12IS<1:0> | | — | — | — | AD1D11IP<2:0> | | | AD1D11IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1D10IP<2:0> | | | AD1D10IS<1:0> | | — | — | — | AD1D9IP<2:0> | | | AD1D9IS<1:0> | | 0000 |
| 0260 | IPC18 | 31:16 | — | — | — | AD1D16IP<2:0> | | | AD1D16IS<1:0> | | — | — | — | AD1D15IP<2:0> | | | AD1D15IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1D14IP<2:0> | | | AD1D14IS<1:0> | | — | — | — | AD1D13IP<2:0> | | | AD1D13IS<1:0> | | 0000 |
| 0270 | IPC19 | 31:16 | — | — | — | AD1D20IP<2:0> | | | AD1D20IS<1:0> | | — | — | — | AD1D19IP<2:0> | | | AD1D19IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1D18IP<2:0> | | | AD1D18IS<1:0> | | — | — | — | AD1D17IP<2:0> | | | AD1D17IS<1:0> | | 0000 |
| 0280 | IPC20 | 31:16 | — | — | — | AD1D24IP<2:0> | | | AD1D24IS<1:0> | | — | — | — | AD1D23IP<2:0> | | | AD1D23IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1D22IP<2:0> | | | AD1D22IS<1:0> | | — | — | — | AD1D21IP<2:0> | | | AD1D21IS<1:0> | | 0000 |
| 0290 | IPC21 | 31:16 | — | — | — | AD1D28IP<2:0> | | | AD1D28IS<1:0> | | — | — | — | AD1D27IP<2:0> | | | AD1D27IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1D26IP<2:0> | | | AD1D26IS<1:0> | | — | — | — | AD1D25IP<2:0> | | | AD1D25IS<1:0> | | 0000 |
| 02A0 | IPC22 | 31:16 | — | — | — | AD1D32IP<2:0> | | | AD1D32IS<1:0> | | — | — | — | AD1D31IP<2:0> | | | AD1D31IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1D30IP<2:0> | | | AD1D30IS<1:0> | | — | — | — | AD1D29IP<2:0> | | | AD1D29IS<1:0> | | 0000 |
| 02B0 | IPC23 | 31:16 | — | — | — | AD1D36IP<2:0> | | | AD1D36IS<1:0> | | — | — | — | AD1D35IP<2:0> | | | AD1D35IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1D34IP<2:0> | | | AD1D34IS<1:0> | | — | — | — | AD1D33IP<2:0> | | | AD1D33IS<1:0> | | 0000 |
| 02C0 | IPC24 | 31:16 | — | — | — | AD1D40IP<2:0> | | | AD1D40IS<1:0> | | — | — | — | AD1D39IP<2:0> | | | AD1D39IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1D38IP<2:0> | | | AD1D38IS<1:0> | | — | — | — | AD1D37IP<2:0> | | | AD1D37IS<1:0> | | 0000 |
| 02D0 | IPC25 | 31:16 | — | — | — | AD1D44IP<2:0> | | | AD1D44IS<1:0> | | — | — | — | AD1D43IP<2:0> | | | AD1D43IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | AD1D42IP<2:0> | | | AD1D42IS<1:0> | | — | — | — | AD1D41IP<2:0> | | | AD1D41IS<1:0> | | 0000 |
| 02E0 | IPC26 | 31:16 | — | — | — | CRPTIP<2:0> | | | CRPTIS<1:0> | | — | — | — | SBIP<2:0> | | | SBIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | CFDCIP<2:0> | | | CFDCIS<1:0> | | — | — | — | CPCIP<2:0> | | | CPCIS<1:0> | | 0000 |
| 02F0 | IPC27 | 31:16 | — | — | — | SPI1TXIP<2:0> | | | SPI1TXIS<1:0> | | — | — | — | SPI1RXIP<2:0> | | | SPI1RXIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | SPI1EIP<2:0> | | | SPI1EIS<1:0> | | — | — | — | — | — | — | — | — | 0000 |
| 0300 | IPC28 | 31:16 | — | — | — | I2C1BIP<2:0> | | | I2C1BIS<1:0> | | — | — | — | U1TXIP<2:0> | | | U1TXIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | U1RXIP<2:0> | | | U1RXIS<1:0> | | — | — | — | U1EIP<2:0> | | | U1EIS<1:0> | | 0000 |
| 0310 | IPC29 | 31:16 | — | — | — | CNBIP<2:0> | | | CNBIS<1:0> | | — | — | — | CNAIP<2:0> | | | CNAIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | I2C1MIP<2:0> | | | I2C1MIS<1:0> | | — | — | — | I2C1SIP<2:0> | | | I2C1SIS<1:0> | | 0000 |
| 0320 | IPC30 | 31:16 | — | — | — | CNFIP<2:0> | | | CNFIS<1:0> | | — | — | — | CNEIP<2:0> | | | CNEIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | CNDIP<2:0> | | | CNDIS<1:0> | | — | — | — | CNCIP<2:0> | | | CNCIS<1:0> | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注** **1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。



超前信息

© 2013 Microchip Technology Inc.

**表 7-3：　中断寄存器映射 （续）**

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0330 | IPC31 | 31:16 | — | — | — | CNKIP<2:0> | | | CNKIS<1:0> | | — | — | — | CNJIP<2:0> | | | CNJIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | CNHIP<2:0> | | | CNHIS<1:0> | | — | — | — | CNGIP<2:0> | | | CNGIS<1:0> | | 0000 |
| 0340 | IPC32 | 31:16 | — | — | — | CMP2IP<2:0> | | | CMP2IS<1:0> | | — | — | — | CMP1IP<2:0> | | | CMP1IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | PMPEIP<2:0> | | | PMPEIS<1:0> | | — | — | — | PMPIP<2:0> | | | PMPIS<1:0> | | 0000 |
| 0350 | IPC33 | 31:16 | — | — | — | DMA1IP<2:0> | | | DMA1IS<1:0> | | — | — | — | DMA0IP<2:0> | | | DMA0IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | USBDMAIP<2:0> | | | USBDMAIS<1:0> | | — | — | — | USBIP<2:0> | | | USBIS<1:0> | | 0000 |
| 0360 | IPC34 | 31:16 | — | — | — | DMA5IP<2:0> | | | DMA5IS<1:0> | | — | — | — | DMA4IP<2:0> | | | DMA4IS<1:0> | | 0000 |
| | | 15:0 | — | — | — | DMA3IP<2:0> | | | DMA3IS<1:0> | | — | — | — | DMA2IP<2:0> | | | DMA2IS<1:0> | | 0000 |
| 0370 | IPC35 | 31:16 | — | — | — | SPI2RXIP<2:0> | | | SPI2RXIS<1:0> | | — | — | — | SPI2EIP<2:0> | | | SPI2EIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | DMA7IP<2:0> | | | DMA7IS<1:0> | | — | — | — | DMA6IP<2:0> | | | DMA6IS<1:0> | | 0000 |
| 0380 | IPC36 | 31:16 | — | — | — | U2TXIP<2:0> | | | U2TXIS<1:0> | | — | — | — | U2RXIP<2:0> | | | U2RXIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | U2EIP<2:0> | | | U2EIS<1:0> | | — | — | — | SPI2TXIP<2:0> | | | SPI2TXIS<1:0> | | 0000 |
| 0390 | IPC37 | 31:16 | — | — | — | CAN1IP<2:0>(3) | | | CAN1IS<1:0>(3) | | — | — | — | I2C2MIP<2:0>(2) | | | I2C2MIS<1:0>(2) | | 0000 |
| | | 15:0 | — | — | — | I2C2SIP<2:0>(2) | | | I2C2SIS<1:0>(2) | | — | — | — | I2C2BIP<2:0>(2) | | | I2C2BIS<1:0>(2) | | 0000 |
| 03A0 | IPC38 | 31:16 | — | — | — | SPI3RXIP<2:0> | | | SPI3RXIS<1:0> | | — | — | — | SPI3EIP<2:0> | | | SPI3EIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | ETHIP<2:0> | | | ETHIS<1:0> | | — | — | — | CAN2IP<2:0>(3) | | | CAN2IS<1:0>(3) | | 0000 |
| 03B0 | IPC39 | 31:16 | — | — | — | U3TXIP<2:0> | | | U3TXIS<1:0> | | — | — | — | U3RXIP<2:0> | | | U3RXIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | U3EIP<2:0> | | | U3EIS<1:0> | | — | — | — | SPI3TXIP<2:0> | | | SPI3TXIS<1:0> | | 0000 |
| 03C0 | IPC40 | 31:16 | — | — | — | SPI4EIP<2:0> | | | SPI4EIS<1:0> | | — | — | — | I2C3MIP<2:0> | | | I2C3MIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | I2C3SIP<2:0> | | | I2C3SIS<1:0> | | — | — | — | I2C3BIP<2:0> | | | I2C3BIS<1:0> | | 0000 |
| 03D0 | IPC41 | 31:16 | — | — | — | FCEIP<2:0> | | | FCEIS<1:0> | | — | — | — | RTCCIP<2:0> | | | RTCCIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | SPI4TXIP<2:0> | | | SPI4TXIS<1:0> | | — | — | — | SPI4RXIP<2:0> | | | SPI4RXIS<1:0> | | 0000 |
| 03E0 | IPC42 | 31:16 | — | — | — | U4RXIP<2:0> | | | U4RXIS<1:0> | | — | — | — | U4EIP<2:0> | | | U4EIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | SQI1IP<2:0> | | | SQI1IS<1:0> | | — | — | — | PREIP<2:0> | | | PREIS<1:0> | | 0000 |
| 03F0 | IPC43 | 31:16 | — | — | — | I2C4MIP<2:0> | | | I2C4MIS<1:0> | | — | — | — | I2C4SIP<2:0> | | | I2C4SIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | I2C4BIP<2:0> | | | I2C4BIS<1:0> | | — | — | — | U4TXIP<2:0> | | | U4TXIS<1:0> | | 0000 |
| 0400 | IPC44 | 31:16 | — | — | — | U5EIP<2:0> | | | U5EIS<1:0> | | — | — | — | SPI5TXIP<2:0>(2) | | | SPI5TXIS<1:0>(2) | | 0000 |
| | | 15:0 | — | — | — | SPI5RXIP<2:0>(2) | | | SPI5RXIS<1:0>(2) | | — | — | — | SPI5EIP<2:0>(2) | | | SPI5EIS<1:0>(2) | | 0000 |
| 0410 | IPC45 | 31:16 | — | — | — | I2C5SIP<2:0> | | | I2C5SIS<1:0> | | — | — | — | I2C5BIP<2:0> | | | I2C5BIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | U5TXIP<2:0> | | | U5TXIS<1:0> | | — | — | — | U5RXIP<2:0> | | | U5RXIS<1:0> | | 0000 |
| 0420 | IPC46 | 31:16 | — | — | — | SPI6TXIP<2:0>(2) | | | SPI6TXIS<1:0>(2) | | — | — | — | SPI6RXIP<2:0>(2) | | | SPI6RXIS<1:0>(2) | | 0000 |
| | | 15:0 | — | — | — | SPI6EIP<2:0>(2) | | | SPI6EIS<1:0>(2) | | — | — | — | I2C5MIP<2:0> | | | I2C5MIS<1:0> | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。

© 2013 Microchip Technology Inc.

表 7-3： 中断寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0430 | IPC47 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | U6TXIP<2:0> | | | U6TXIS<1:0> | | 0000 |
| | | 15:0 | — | — | — | U6RXIP<2:0> | | | U6RXIS<1:0> | | — | — | — | U6EIP<2:0> | | | U6EIS<1:0> | | 0000 |
| 0540 | OFF000 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0544 | OFF001 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0548 | OFF002 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 054C | OFF003 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0550 | OFF004 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0554 | OFF005 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0558 | OFF006 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 055C | OFF007 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0560 | OFF008 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0564 | OFF009 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0568 | OFF010 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 056C | OFF011 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0570 | OFF012 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0574 | OFF013 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0578 | OFF014 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。





© 2013 Microchip Technology Inc.

表 7-3： 中断寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 057C | OFF015 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0580 | OFF016 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0584 | OFF017 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0588 | OFF018 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 058C | OFF019 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0590 | OFF020 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0594 | OFF021 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0598 | OFF022 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 059C | OFF023 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05A0 | OFF024 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05A4 | OFF025 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05A8 | OFF026 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05AC | OFF027 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05B0 | OFF028 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05B4 | OFF029 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05B8 | OFF030 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。

© 2013 Microchip Technology Inc.

表 7-3： 中断寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 05BC | OFF031 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05C0 | OFF032 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05C4 | OFF033 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05C8 | OFF034 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05CC | OFF035 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05D0 | OFF036 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05D4 | OFF037 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05D8 | OFF038 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05DC | OFF039 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05E0 | OFF040 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05E4 | OFF041 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05E8 | OFF042 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05EC | OFF043 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05F0 | OFF044 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05F8 | OFF046 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 05FC | OFF047 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。





© 2013 Microchip Technology Inc.

**表 7-3：　中断寄存器映射（续）**

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0600 | OFF048 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0604 | OFF049 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0608 | OFF050 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 060C | OFF051 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0610 | OFF052 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0614 | OFF053 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0618 | OFF054 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 061C | OFF055 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0620 | OFF056 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0624 | OFF057 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0628 | OFF058 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 062C | OFF059 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0630 | OFF060 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0634 | OFF061 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0638 | OFF062 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 063C | OFF063 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器（OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节“CLR、SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。

© 2013 Microchip Technology Inc.

表 7-3： 中断寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0640 | OFF064 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0644 | OFF065 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0648 | OFF066 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 064C | OFF067 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0650 | OFF068 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0654 | OFF069 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0658 | OFF070 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 065C | OFF071 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0660 | OFF072 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0664 | OFF073 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0668 | OFF074 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 066C | OFF075 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0670 | OFF076 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0674 | OFF077 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0678 | OFF078 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 067C | OFF079 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。





© 2013 Microchip Technology Inc.

**表 7-3：　　中断寄存器映射 （续）**

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0680 | OFF080 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0684 | OFF081 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0688 | OFF082 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 068C | OFF083 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0690 | OFF084 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0694 | OFF085 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0698 | OFF086 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 069C | OFF087 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06A0 | OFF088 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06A4 | OFF089 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06A8 | OFF090 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06AC | OFF091 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06B0 | OFF092 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06B4 | OFF093 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06B8 | OFF094 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06BC | OFF095 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。

© 2013 Microchip Technology Inc.

表 7-3： 中断寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 06C0 | OFF096 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06C4 | OFF097 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06C8 | OFF098 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06CC | OFF099 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06D0 | OFF100 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06D4 | OFF101 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06D8 | OFF102 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06DC | OFF103 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06E0 | OFF104 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06E4 | OFF105 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06E8 | OFF106 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06EC | OFF107 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06F4 | OFF109 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06F8 | OFF110 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 06FC | OFF111 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0700 | OFF112 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。





© 2013 Microchip Technology Inc.

表 7-3： 中断寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0704 | OFF113 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0708 | OFF114 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 070C | OFF115 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0710 | OFF116 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0714 | OFF117 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0718 | OFF118 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 071C | OFF119 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0720 | OFF120 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0724 | OFF121 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0728 | OFF122 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 072C | OFF123 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0730 | OFF124 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0734 | OFF125 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0738 | OFF126 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 073C | OFF127 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0740 | OFF128 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注** **1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。

© 2013 Microchip Technology Inc.

表 7-3： 中断寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0744 | OFF129 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0748 | OFF130 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 074C | OFF131 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0750 | OFF132 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0754 | OFF133 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0758 | OFF134 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 075C | OFF135 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0760 | OFF136 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0764 | OFF137 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0768 | OFF138 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 076C | OFF139 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0770 | OFF140 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0774 | OFF141 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0778 | OFF142 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 077C | OFF143 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0780 | OFF144 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。





© 2013 Microchip Technology Inc.

表 7-3： 中断寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0784 | OFF145 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0788 | OFF146 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 078C | OFF147 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0790 | OFF148 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0794 | OFF149 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0798 | OFF150 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 079C | OFF151 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07A0 | OFF152 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07A4 | OFF153 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07A8 | OFF154 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07AC | OFF155 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07B0 | OFF156 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07B4 | OFF157 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07B8 | OFF158 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07BC | OFF159 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07C0 | OFF160 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注** **1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。

© 2013 Microchip Technology Inc.

表 7-3： 中断寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 07C4 | OFF161 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07C8 | OFF162 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07CC | OFF163 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07D0 | OFF164 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07D4 | OFF165 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07D8 | OFF166 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07DC | OFF167 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07E0 | OFF168 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07E4 | OFF169 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07E8 | OFF170 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07EC | OFF171 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07F0 | OFF172 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07F4 | OFF173 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07F8 | OFF174 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 07FC | OFF175 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0800 | OFF176 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：** 该位在 64 引脚器件上不可用。

**3：** 此位在不带 CAN 模块的器件上不可用。





© 2013 Microchip Technology Inc.

**表 7-3：　　中断寄存器映射 （续）**

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0804 | OFF177 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0808 | OFF178 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 080C | OFF179 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0810 | OFF180 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0814 | OFF181 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0818 | OFF182 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 081C | OFF183 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0820 | OFF184 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0824 | OFF185 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0828 | OFF186 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 082C | OFF187 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0830 | OFF188 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0834 | OFF189 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |
| 0838 | OFF190 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | VOFF<17:16> | | 0000 |
| | | 15:0 | VOFF<15:1> | | | | | | | | | | | | | | | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注** **1：** 此表中的所有寄存器 （OFFx 寄存器例外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。
**2：** 该位在 64 引脚器件上不可用。
**3：** 此位在不带 CAN 模块的器件上不可用。

© 2013 Microchip Technology Inc.

**寄存器 7-1： INTCON：中断控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | MVEC | — | TPC<2:0> | | |
| 7:0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | INT4EP | INT3EP | INT2EP | INT1EP | INT0EP |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-13 **未实现：**读为 0

bit 12 **MVEC：**多向量配置位
1 = 中断控制器配置为多向量模式
0 = 中断控制器配置为单向量模式

bit 11 **未实现：**读为 0

bit 10-8 **TPC<2:0>：**中断接近定时器控制位
111 = 组优先级为 7 或更低的中断启动接近定时器
110 = 组优先级为 6 或更低的中断启动接近定时器
101 = 组优先级为 5 或更低的中断启动接近定时器
100 = 组优先级为 4 或更低的中断启动接近定时器
011 = 组优先级为 3 或更低的中断启动接近定时器
010 = 组优先级为 2 或更低的中断启动接近定时器
001 = 组优先级为 1 的中断启动接近定时器
000 = 禁止中断接近定时器

bit 7-5 **未实现：**读为 0

bit4 **INT4EP：**外部中断 4 边沿极性控制位
1 = 上升沿
0 = 下降沿

bit3 **INT3EP：**外部中断 3 边沿极性控制位
1 = 上升沿
0 = 下降沿

bit2 **INT2EP：**外部中断 2 边沿极性控制位
1 = 上升沿
0 = 下降沿

bit1 **INT1EP：**外部中断 1 边沿极性控制位
1 = 上升沿
0 = 下降沿

bit0 **INT0EP：**外部中断 0 边沿极性控制位
1 = 上升沿
0 = 下降沿


© 2013 Microchip Technology Inc.

**寄存器 7-2： PRISS：优先级影子选择寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PRI7SS<3:0>(1) | | | | PRI6SS<3:0>(1) | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PRI5SS<3:0>(1) | | | | PRI4SS<3:0>(1) | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PRI3SS<3:0> | | | | PRI2SS<3:0>(1) | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 |
| | PRI1SS<3:0>(1) | | | | — | — | — | SS0 |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-28 **PRI7SS<3:0>：**优先级为 7 的中断影子集位 (1)
1xxx = 保留 （默认情况下，优先级为 7 的中断使用影子集 0）
0111 = 优先级为 7 的中断使用影子集 7
0110 = 优先级为 7 的中断使用影子集 6
•
•
•
0001 = 优先级为 7 的中断使用影子集 1
0000 = 优先级为 7 的中断使用影子集 0

bit 27-24 **PRI6SS<3:0>：**优先级为 6 的中断影子集位 (1)
1xxx = 保留 （默认情况下，优先级为 6 的中断使用影子集 0）
0111 = 优先级为 6 的中断使用影子集 7
0110 = 优先级为 6 的中断使用影子集 6
•
•
•
0001 = 优先级为 6 的中断使用影子集 1
0000 = 优先级为 6 的中断使用影子集 0

bit 23-20 **PRI5SS<3:0>：**优先级为 5 的中断影子集位 (1)
1xxx = 保留 （默认情况下，优先级为 5 的中断使用影子集 0）
0111 = 优先级为 5 的中断使用影子集 7
0110 = 优先级为 5 的中断使用影子集 6
•
•
•
0001 = 优先级为 5 的中断使用影子集 1
0000 = 优先级为 5 的中断使用影子集 0

bit 19-16 **PRI4SS<3:0>：**优先级为 4 的中断影子集位 (1)
1xxx = 保留 （默认情况下，优先级为 4 的中断使用影子集 0）
0111 = 优先级为 4 的中断使用影子集 7
0110 = 优先级为 4 的中断使用影子集 6
•
•
•
0001 = 优先级为 4 的中断使用影子集 1
0000 = 优先级为 4 的中断使用影子集 0

**注 1：** MVEC 位 （INTCON<12>） = 0 时忽略这些位。

**寄存器 7-2： PRISS：优先级影子选择寄存器 （续）**

bit 15-12 **PRI3SS<3:0>**：优先级为 3 的中断影子集位 (1)
1xxx = 保留 （默认情况下，优先级为 3 的中断使用影子集 0）
0111 = 优先级为 3 的中断使用影子集 7
0110 = 优先级为 3 的中断使用影子集 6
.
.
.
0001 = 优先级为 3 的中断使用影子集 1
0000 = 优先级为 3 的中断使用影子集 0

bit 11-8 **PRI2SS<3:0>**：优先级为 2 的中断影子集位 (1)
1xxx = 保留 （默认情况下，优先级为 2 的中断使用影子集 0）
0111 = 优先级为 2 的中断使用影子集 7
0110 = 优先级为 2 的中断使用影子集 6
.
.
.
0001 = 优先级为 2 的中断使用影子集 1
0000 = 优先级为 2 的中断使用影子集 0

bit 7-4 **PRI1SS<3:0>**：优先级为 1 的中断影子集位 (1)
1xxx = 保留 （默认情况下，优先级为 1 的中断使用影子集 0）
0111 = 优先级为 1 的中断使用影子集 7
0110 = 优先级为 1 的中断使用影子集 6
.
.
.
0001 = 优先级为 1 的中断使用影子集 1
0000 = 优先级为 1 的中断使用影子集 0

bit 3-1 **未实现**：读为 0

bit 0 **SS0**：单向量影子寄存器集位
1 = 单向量，具有影子集
0 = 单向量，不具有影子集

**注 1**： MVEC 位 （INTCON<12>） = 0 时忽略这些位。


© 2013 Microchip Technology Inc.

**寄存器 7-3： INTSTAT：中断状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | R-0 | R-0 | R-0 |
| | — | — | — | — | — | SRIPL<2:0>(1) | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | SIRQ<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-11 **未实现：**读为 0

bit 10-8 **SRIPL<2:0>：**单向量模式的请求优先级位 (1)
111-000 = 送入 CPU 的最新中断优先级

bit 7-6 **未实现：**读为 0

bit 7-0 **SIRQ<7:0>：**上次中断请求处理状态位
11111111-00000000 = CPU 上次处理的中断请求编号

**注 1：** 只有在中断控制器配置为单向量模式时，才使用该值。

**寄存器 7-4： IPTMR：中断接近定时器寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IPTMR<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IPTMR<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IPTMR<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IPTMR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **IPTMR<31:0>：**中断接近定时器重载位
在中断事件触发中断接近定时器时，中断接近定时器将此作为重载值。

**寄存器 7-5： IFSx：中断标志状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IFS31 | IFS30 | IFS29 | IFS28 | IFS27 | IFS26 | IFS25 | IFS24 |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IFS23 | IFS22 | IFS21 | IFS20 | IFS19 | IFS18 | IFS17 | IFS16 |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IFS15 | IFS14 | IFS13 | IFS12 | IFS11 | IFS10 | IFS9 | IFS8 |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IFS7 | IFS6 | IFS5 | IFS4 | IFS3 | IFS2 | IFS1 | IFS0 |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **IFS31-IFS0**：中断标志状态位
1 = 产生了中断请求
0 = 未产生中断请求

**注：** 该寄存器代表 IFSx 寄存器的通用定义。请参见表 7-2 了解确切的位定义。

**寄存器 7-6： IECx：中断允许控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IEC31 | IEC30 | IEC29 | IEC28 | IEC27 | IEC26 | IEC25 | IEC24 |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IEC23 | IEC22 | IEC21 | IEC20 | IEC19 | IEC18 | IEC17 | IEC16 |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IEC15 | IEC14 | IEC13 | IEC12 | IEC11 | IEC10 | IEC9 | IEC8 |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | IEC7 | IEC6 | IEC5 | IEC4 | IEC3 | IEC2 | IEC1 | IEC0 |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **IEC31-IEC0**：中断允许位
1 = 允许中断
0 = 禁止中断

**注：** 该寄存器代表 IECx 寄存器的通用定义。请参见表 7-2 了解确切的位定义。


© 2013 Microchip Technology Inc.

**寄存器 7-7：　　IPCx：中断优先级控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | IP3<2:0> | | | IS3<1:0> | |
| 23:16 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | IP2<2:0> | | | IS2<1:0> | |
| 15:8 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | IP1<2:0> | | | IS1<1:0> | |
| 7:0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | IP0<2:0> | | | IS0<1:0> | |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **未实现：**读为 0

bit 28-26 **IP3<2:0>：**中断优先级位
111 = 中断优先级为 7
·
·
·
010 = 中断优先级为 2
001 = 中断优先级为 1
000 = 禁止中断

bit 25-24 **IS3<1:0>：**中断次优先级位
11 = 中断子优先级为 3
10 = 中断子优先级为 2
01 = 中断子优先级为 1
00 = 中断子优先级为 0

bit 23-21 **未实现：**读为 0

bit 20-18 **IP2<2:0>：**中断优先级位
111 = 中断优先级为 7
·
·
·
010 = 中断优先级为 2
001 = 中断优先级为 1
000 = 禁止中断

bit 17-16 **IS2<1:0>：**中断次优先级位
11 = 中断子优先级为 3
10 = 中断子优先级为 2
01 = 中断子优先级为 1
00 = 中断子优先级为 0

bit 15-13 **未实现：**读为 0

**注：**　该寄存器代表 IPCx 寄存器的通用定义。请参见表 7-2 了解确切的位定义。

**寄存器 7-7：　　IPCx：中断优先级控制寄存器 （续）**

bit 12-10 **IP1<2:0>：**中断优先级位
111 = 中断优先级为 7
·
·
·
010 = 中断优先级为 2
001 = 中断优先级为 1
000 = 禁止中断

bit 9-8 **IS1<1:0>：**中断次优先级位
11 = 中断子优先级为 3
10 = 中断子优先级为 2
01 = 中断子优先级为 1
00 = 中断子优先级为 0

bit 7-5 **未实现：**读为 0

bit 4-2 **IP0<2:0>：**中断优先级位
111 = 中断优先级为 7
·
·
·
010 = 中断优先级为 2
001 = 中断优先级为 1
000 = 禁止中断

bit 1-0 **IS0<1:0>：**中断次优先级位
11 = 中断子优先级为 3
10 = 中断子优先级为 2
01 = 中断子优先级为 1
00 = 中断子优先级为 0

**注：** 该寄存器代表 IPCx 寄存器的通用定义。请参见表 7-2 了解确切的位定义。


© 2013 Microchip Technology Inc.

**寄存器 7-8： OFFx：中断向量地址偏移寄存器 （x = 0-190）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | — | VOFF<17:16> | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | VOFF<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 |
| | VOFF<7:1> | | | | | | | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 17-1 **VOFF<17:1>：**中断向量 “x” 地址偏移位

bit 0 **未实现：**读为 0

注：

 © 2013 Microchip Technology Inc.

## 8.0 振荡器配置

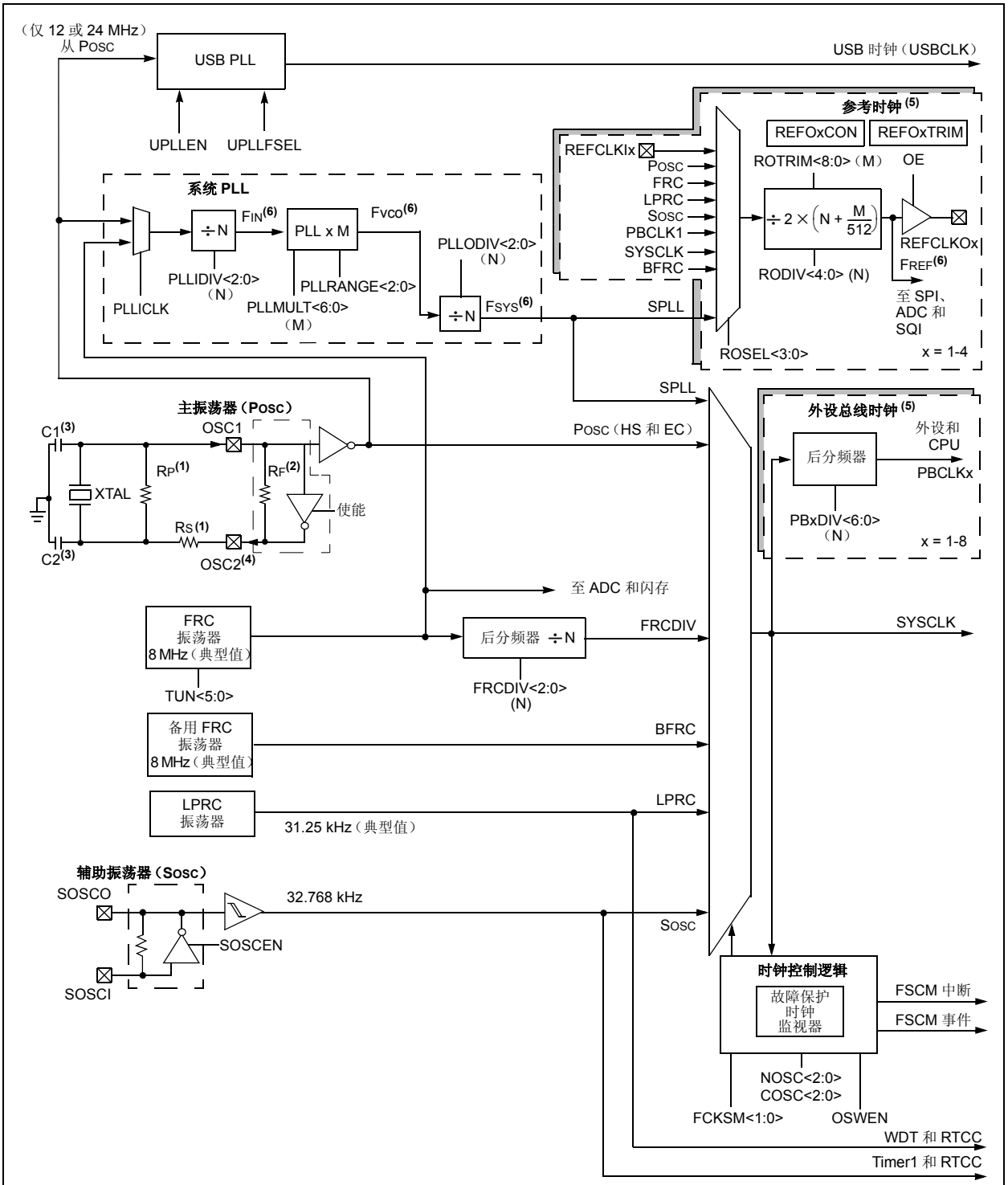
**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 42 章“带有增强型 PLL 的振荡器”**。

PIC32MZ EC 振荡器系统具有以下模块和特性：

- 共有 5 个外部和内部振荡器可选作时钟源
- 片上 PLL，通过用户可选的输入分频器、倍频器和输出分频器来提升特定内部和外部振荡器源的工作频率
- 特定振荡器源具有片上用户可选的后分频器
- 可采用软件控制在多个时钟源之间切换
- 检测时钟故障和允许通过专用备份 FRC （Back-up FRC， BFRC）安全恢复或关闭应用的故障保护时钟监视器 （FSCM）
- 供 USB 外设专用的片上 PLL
- 灵活的参考时钟输出
- 外设的多个时钟分支可使其获得更好的性能灵活性

图 8-1 所示为振荡器系统的框图。表 8-1 给出了时钟分布。

**图 8-1： PIC32MZ EC 系列振荡器框图**




**注：**

1. 对于 AT 条形切割的晶体或者为了避免斩波，可能需要串联电阻 RS。或者，要提高振荡器电路增益，可添加一个值为 1 MΩ 的并联电阻 RP。
2. 内部反馈电阻 RF 的范围通常为 2 至 10 MΩ。
3. 请参见 《PIC32 系列参考手册》的**第 42 章 “带有增强型 PLL 的振荡器”**以获取确定最佳振荡器元件的帮助信息。
4. 在某些时钟模式下，在 OSC2 引脚上输出 PBCLK1 的 2 分频。
5. 阴影部分表示外设或功能的多个实例。
6. 更多信息，请参见**第 36.0 节 “电气特性”**中的表 36-17。


© 2013 Microchip Technology Inc.

**表 8-1：　　系统和外设的时钟分布**

| 外设 | 时钟源 | | | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | FRC | LPRC | SOSC | SYSCLK | USBCLK | PBCLK1(1) | PBCLK2 | PBCLK3 | PBCLK4 | PBCLK5 | PBCLK7 | PBCLK8 | REFCLKO1 | REFCLKO2 | REFCLKO3 |
| CPU | | | | | | | | | | | X | | | | |
| WDT | | X | | | | | | | | | | | | | |
| 程序监控定时器 | | | | | | | | | | | X | | | | |
| 闪存 | X(2) | | | X(2) | | | | | | X(2) | | | | | |
| ADC | X | | | X | | | | X(3) | | | | | | | X |
| 比较器 | | | | | | | | X | | | | | | | |
| 加密 | | | | | | | | | | X | | | | | |
| RNG | | | | | | | | | | X | | | | | |
| USB | | | | | X | | | | | X | | | | | |
| CAN | | | | | | | | | | X(3) | | | | | |
| 以太网 | | | | | | | | | | X(3) | | | | | |
| PMP | | | | | | | X | | | | | | | | |
| $I^2C$™ | | | | | | | X | | | | | | | | |
| UART | | | | | | | X | | | | | | | | |
| RTCC | | X | X | | | | | | | | | | | | |
| EBI | | | | | | | | | | | | X | | | |
| SQI | | | | | | | | | | X(3) | | | | X | |
| SPI | | | | | | | X | | | | | | | | |
| 定时器 | | | X(4) | | | | | X | | | | | X | | |
| 输出比较 | | | | | | | | X | | | | | | | |
| 输入捕捉 | | | | | | | | X | | | | | | | |
| 端口 | | | | | | | | | X | | | | | | |
| DMA | | | | X | | | | | | | | | | | |
| 中断 | | | | X | | | | | | | | | | | |
| 预取 | | | | X | | | | | | | | | | | |
| OSC2 引脚 | | | | | | X(5) | | | | | | | | | |

**注　1：** PBCLK1 由系统模块使用，并且不能关闭。

**2：** SYSCLK/PBCLK5 用于从 / 向闪存控制器取数据，而 FRC 时钟用于编程。

**3：** 仅用于特殊功能寄存器 （Special Function Register， SFR）访问。

**4：** 仅用于 Timer1。

**5：** 在某些时钟模式下， OSC2 引脚上输出 PBCLK1 的 2 分频。

## 8.1　故障保护时钟监视器 （FSCM）

PIC32MZ EC 振荡器系统包括一个故障保护时钟监视器（FSCM）。FSCM 监视 SYSCLK，保证其持续工作。如果检测到SYSCLK故障，它将会从SYSCLK切换至BFRC振荡器，并触发 NMI。 BFRC 是一个非调谐的 8 MHz 振荡器，当发生 FSCM 事件时驱动 SYSCLK。当执行 NMI 时，软件会尝试重启主振荡器或关闭系统。

在休眠模式下， SYSCLK 和 FSCM 停止，这将阻止 FSCM 检测。

## 8.2 振荡器控制寄存器

**表 8-2： 振荡器配置寄存器映射**

| 虚拟地址 (BF80_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值(1) |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 1200 | OSCCON | 31:16 | — | — | — | — | — | FRCDIV<2:0> | | | DRMEN | SOSCRDY | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | COSC<2:0> | | | — | NOSC<2:0> | | | CLKLOCK | ULOCK | SLOCK | SLPEN | CF | UFRCEN | SOSCEN | OSWEN | xx0x |
| 1204 | OSCTUN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | TUN<5:0> | | | | | | 0000 |
| 1208 | SPLLCON | 31:16 | — | — | — | — | — | PLLODIV<2:0> | | | — | PLLMULT<6:0> | | | | | | | 01xx |
| | | 15:0 | — | — | — | — | — | PLLIDIV<2:0> | | | PLLICLK | — | — | — | — | PLLRANGE<2:0> | | | 0x0x |
| 1220 | REFO1CON | 31:16 | — | RODIV<14:0> | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ON | — | SIDL | OE | RSLP | — | DIVSWEN | ACTIVE | — | — | — | — | ROSEL<3:0> | | | | 0000 |
| 1224 | REFO1TRIM | 31:16 | ROTRIM<8:0> | | | | | | | | | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 1228 | REFO2CON | 31:16 | — | RODIV<14:0> | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ON | — | SIDL | OE | RSLP | — | DIVSWEN | ACTIVE | — | — | — | — | ROSEL<3:0> | | | | 0000 |
| 122C | REFO2TRIM | 31:16 | ROTRIM<8:0> | | | | | | | | | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 1230 | REFO3CON | 31:16 | — | RODIV<14:0> | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ON | — | SIDL | OE | RSLP | — | DIVSWEN | ACTIVE | — | — | — | — | ROSEL<3:0> | | | | 0000 |
| 1234 | REFO3TRIM | 31:16 | ROTRIM<8:0> | | | | | | | | | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 1238 | REFO4CON | 31:16 | — | RODIV<14:0> | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ON | — | SIDL | OE | RSLP | — | DIVSWEN | ACTIVE | — | — | — | — | ROSEL<3:0> | | | | 0000 |
| 123C | REFO4TRIM | 31:16 | ROTRIM<8:0> | | | | | | | | | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 1240 | PB1DIV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | PBDIVRDY | — | — | — | — | PBDIV<6:0> | | | | | | | 8801 |
| 1244 | PB2DIV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | — | — | PBDIVRDY | — | — | — | — | PBDIV<6:0> | | | | | | | 8801 |
| 1248 | PB3DIV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | — | — | PBDIVRDY | — | — | — | — | PBDIV<6:0> | | | | | | | 8801 |
| 124C | PB4DIV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | — | — | PBDIVRDY | — | — | — | — | PBDIV<6:0> | | | | | | | 8801 |
| 1250 | PB5DIV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | — | — | PBDIVRDY | — | — | — | — | PBDIV<6:0> | | | | | | | 8801 |
| 1258 | PB7DIV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | — | — | PBDIVRDY | — | — | — | — | PBDIV<6:0> | | | | | | | 8800 |
| 125C | PB8DIV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | — | — | PBDIVRDY | — | — | — | — | PBDIV<6:0> | | | | | | | 8801 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 复位值取决于 DEVCFGx 配置位和复位类型。





© 2013 Microchip Technology Inc.

**寄存器 8-1： OSCCON：振荡器控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | FRCDIV<2:0> | | |
| 23:16 | R/W-0 | R-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | DRMEN | SOSCRDY | — | — | — | — | — | — |
| 15:8 | U-0 | R-0 | R-0 | R-0 | U-0 | R/W-y | R/W-y | R/W-y |
| | — | COSC<2:0> | | | — | NOSC<2:0> | | |
| 7:0 | R/W-0 | R-0 | R-0 | R/W-0 | R/W-0, HS | U-0 | R/W-y | R/W-y |
| | CLKLOCK | ULOCK | SLOCK | SLPEN | CF | — | SOSCEN | OSWEN(1) |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | HS = 可由硬件置 1 的位 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-27 **未实现：**读为 0

bit 26-24 **FRCDIV<2:0>：**内部快速 RC （FRC）振荡器时钟分频比位
111 = FRC 256 分频
110 = FRC 64 分频
101 = FRC 32 分频
100 = FRC 16 分频
011 = FRC 8 分频
010 = FRC 4 分频
001 = FRC 2 分频
000 = FRC 1 分频 （默认设置）

bit 23 **DRMEN：**做梦 （Dream）模式使能位
1 = 使能做梦模式
0 = 禁止做梦模式

bit 22 **SOSCRDY：**辅助振荡器 （SOSC）就绪指示位
1 = 表示辅助振荡器正在运行且已稳定
0 = 辅助振荡器仍在预热阶段或已关闭

bit 21-15 **未实现：**读为 0

bit 14-12 **COSC<2:0>：**当前振荡器选择位
111 = 内部快速 RC （FRC）振荡器按照 FRCDIV<2:0> （FRCDIV）位的值进行分频
110 = 备用快速 RC （BFRC）振荡器
101 = 内部低功耗 RC （LPRC）振荡器
100 = 辅助振荡器 （SOSC）
011 = 保留
010 = 主振荡器 （POSC）（HS 或 EC）
001 = 系统 PLL （SPLL）
000 = 内部快速 RC （FRC）振荡器按照 FRCDIV<2:0> （FRCDIV）位的值进行分频

bit 11 **未实现：**读为 0

**注 1：** 该位的复位值取决于 IESO （DEVCFG1<7>）位的设置。当 IESO = 1 时，复位值为 1。当 IESO = 0 时，复位值为 0。

**注：** 写入该寄存器需要解锁序列。详情请参见《PIC32 系列参考手册》的**第 42 章“带有增强型 PLL 的振荡器”**。

**寄存器 8-1： OSCCON：振荡器控制寄存器 （续）**

bit 10-8 **NOSC<2:0>**：新振荡器选择位
111 = 内部快速 RC （FRC）振荡器按照 FRCDIV<2:0> （FRCDIV）位的值进行分频
110 = 保留
101 = 内部低功耗 RC （LPRC）振荡器
100 = 辅助振荡器 （SOSC）
011 = 保留
010 = 主振荡器 （POSC） （HS 或 EC）
001 = 系统 PLL （SPLL）
000 = 内部快速 RC （FRC）振荡器按照 FRCDIV<2:0> （FRCDIV）位的值进行分频
复位时，这些位被设置为 FNOSC<2:0> 配置位 （DEVCFG1<2:0>）的值。

bit 7 **CLKLOCK**：时钟选择锁定使能位
1 = 时钟和 PLL 选择被锁定
0 = 时钟和 PLL 选择未被锁定，可被修改

bit 6 **ULOCK**：USB PLL 锁定状态位
1 = 表示 USB PLL 模块处于锁定状态或 USB PLL 模块的起振定时器延时结束
0 = 表示 USB PLL 模块处于失锁状态、 USB PLL 模块的起振定时器在运行或 USB PLL 被禁止

bit 5 **SLOCK**：系统 PLL 锁定状态位
1 = 系统 PLL 模块处于锁定状态或模块的起振定时器延时结束
0 = 系统 PLL 模块处于失锁状态、起振定时器正在运行或系统 PLL 被禁止

bit 4 **SLPEN**：休眠模式使能位
1 = 执行 WAIT 指令后器件进入休眠模式
0 = 执行 WAIT 指令后器件进入空闲模式

bit 3 **CF**：时钟故障检测位
1 = FSCM 检测到一个时钟故障
0 = 未检测到时钟故障

bit 2 **未实现**：读为 0

bit 1 **SOSCEN**：辅助振荡器 （SOSC）使能位
1 = 使能辅助振荡器
0 = 禁止辅助振荡器

bit 0 **OSWEN**：振荡器切换使能位 **(1)**
1 = 振荡器切换到由 NOSC<2:0> 位指定的选择
0 = 完成振荡器切换

**注 1**： 该位的复位值取决于 IESO （DEVCFG1<7>）位的设置。当 IESO = 1 时，复位值为 1。当 IESO = 0 时，复位值为 0。

**注：** 写入该寄存器需要解锁序列。详情请参见《PIC32 系列参考手册》的**第 42 章“带有增强型 PLL 的振荡器”**。


© 2013 Microchip Technology Inc.

**寄存器 8-2： OSCTUN：FRC 调节寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | R-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | R-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | TUN<5:0>(1) | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-6 **未实现：**读为 0

bit 5-0 **TUN<5:0>：**FRC 振荡器调节位 (1)

100000 = 中心频率 -12.5%
100001 =
•
•
•
111111 =
000000 = 中心频率；振荡器以最低频率 （8 MHz）运转
000001 =
•
•
•
011110 =
011111 = 中心频率 +12.5%

**注 1：**当在很宽的温度范围内工作时，OSCTUN 功能可帮助用户补偿温度对 FRC 频率的影响。调节步长是一个近似值，而不是特征值，未经测试。

**注：** 写入该寄存器需要解锁序列。详情请参见《PIC32 系列参考手册》的**第 42 章“带有增强型 PLL 的振荡器”**。

**寄存器 8-3： SPLLCON：系统 PLL 控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-y | R/W-y | R/W-y |
| | — | — | — | — | — | PLLODIV<2:0> | | |
| 23:16 | U-0 | R/W-y | R/W-y | R/W-y | R/W-y | R/W-y | R/W-y | R/W-y |
| | — | PLLMULT<6:0> | | | | | | |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-y | R/W-y | R/W-y |
| | — | | | | | PLLIDIV<2:0> | | |
| 7:0 | R/W-y | U-0 | U-0 | U-0 | U-0 | R/W-y | R/W-y | R/W-y |
| | PLLICLK | — | — | — | — | PLLRANGE<2:0> | | |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-27 **未实现：** 读为 0

bit 26-24 **PLLODIV<2:0>：** 系统 PLL 输出时钟分频比位
111 = PLL 32 分频
110 = PLL 32 分频
101 = PLL 32 分频
100 = PLL 16 分频
011 = PLL 8 分频
010 = PLL 4 分频
001 = PLL 2 分频
000 = PLL 2 分频
默认设置由 DEVCFG2 寄存器中的 FPLLODIV<2:0> 配置位指定。更多信息，请参见**第 34.0 节 “特殊功能”** 中的寄存器 34-5。

bit 23 **未实现：** 读为 0

bit 22-16 **PLLMULT<6:0>：** 系统 PLL 倍频比位
1111111 = 128 倍频
1111110 = 127 倍频
1111101 = 126 倍频
1111100 = 125 倍频
•
•
•
0000000 = 1 倍频
默认设置由 DEVCFG2 寄存器中的 FPLLMULT<6:0> 配置位指定。更多信息，请参见**第 34.0 节 “特殊功能”** 中的寄存器 34-5。

bit 15-11 **未实现：** 读为 0

**注 1：** 写入该寄存器需要解锁序列。详情请参见 《PIC32 系列参考手册》的**第 42 章 “带有增强型 PLL 的振荡器”**。
**2：** 当选择 SPLL 作为时钟源 （COSC<2:0> = 001）时，不允许写入该寄存器。


© 2013 Microchip Technology Inc.

**寄存器 8-3： SPLLCON：系统 PLL 控制寄存器 （续）**

bit 10-8 **PLLIDIV<2:0>：**系统 PLL 输入时钟分频比位

111 = 8 分频
110 = 7 分频
101 = 6 分频
100 = 5 分频
011 = 4 分频
010 = 3 分频
001 = 2 分频
000 = 1 分频

默认设置由 DEVCFG2 寄存器中的 FPLLIDIV<2:0> 配置位指定。更多信息，请参见**第 34.0 节 “特殊功能”**中的寄存器 34-5。

bit 7 **PLLICLK：**系统 PLL 输入时钟源位

1 = FRC 选作系统 PLL 的输入
0 = POSC 选作系统 PLL 的输入
POR 默认值由 DEVCFG2 寄存器中的 FPLLICLK 配置位指定。更多信息，请参见**第 34.0 节 “特殊功能”**中的寄存器 34-5。

bit 6-3 **未实现：**读为 0

bit 2-0 **PLLRANGE<2:0>：**系统 PLL 频率范围选择位

111 = 保留
110 = 保留
101 = 34-68 MHz
100 = 21-42 MHz
011 = 13-26 MHz
010 = 8-16 MHz
001 = 5-10 MHz
000 = 旁路

默认设置由 DEVCFG2 寄存器中的 FPLLRNG<2:0> 配置位指定。更多信息，请参见**第 34.0 节 “特殊功能”**中的寄存器 34-5。

**注 1：** 写入该寄存器需要解锁序列。详情请参见 《PIC32 系列参考手册》的**第 42 章 “带有增强型 PLL 的振荡器”**。

**2：** 当选择 SPLL 作为时钟源 （COSC<2:0> = 001）时，不允许写入该寄存器。

**寄存器 8-4： REFOxCON：参考振荡器控制寄存器 （x = 1-4）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | RODIV<14:8> | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RODIV<7:0> | | | | | | | |
| 15:8 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0, HC | R-0, HS, HC |
| | ON(1) | — | SIDL | OE | RSLP(2) | — | DIVSWEN | ACTIVE(1) |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | ROSEL<3:0>(3) | | | |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 x = 未知 |

HC = 可由硬件清零的位 HS = 可由硬件置 1 的位

bit 31 **未实现：**读为 0

bit 30-16 **RODIV<14:0>：**参考时钟分频比位
该值选择参考时钟分频比位 （详情请参见图 8-1）。值为 0 不选择分频比。

bit 15 **ON：**输出使能位 (1)
1= 使能参考振荡器模块
0= 禁止参考振荡器模块

bit 14 **未实现：**读为 0

bit 13 **SIDL：**外设空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12 **OE：**参考时钟输出使能位
1 = 参考时钟通过 REFCLKOx 引脚驱动
0 = 参考时钟未通过 REFCLKOx 引脚驱动

bit 11 **RSLP：**参考振荡器模块在休眠模式下运行位 (2)
1 = 休眠模式下参考振荡器模块输出继续工作
0 = 休眠模式下禁止参考振荡器模块输出

bit 10 **未实现：**读为 0

bit 9 **DIVSWEN：**分频器切换使能位
1 = 分频器正在进行切换
0 = 完成分频器切换

bit 8 **ACTIVE：**参考时钟请求状态位 (1)
1 = 执行了参考时钟请求
0 = 未执行参考时钟请求

bit 7-4 **未实现：**读为 0

bit 3-0 **ROSEL<3:0>：**参考时钟源选择位 (3)
1111 = 保留
.
.
.
1001 = BFRC
1000 = REFCLKIx
0111 = 系统 PLL 输出
0110 = 保留
0101 = SOSC
0100 = LPRC
0011 = FRC
0010 = POSC
0001 = PBCLK1
0000 = SYSCLK

**注 1：** 当 ON 位不等于 ACTIVE 位时，不能写入该寄存器。
**2：** 当 ROSEL<3:0> 位 =0000 或 0001 时，该位被忽略。
**3：** 当 ACTIVE 位为 1 时， ROSEL<3:0> 位不能被写入，否则会导致未知行为。


© 2013 Microchip Technology Inc.

**寄存器 8-5： REFOxTRIM：参考振荡器微调寄存器 （x = 1-4）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ROTRIM<8:1> | | | | | | | |
| 23:16 | R/W-0 | R-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | ROTRIM<0> | — | — | — | — | — | — | — |
| 15:8 | U-0 | R-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| **图注：** | y = POR 时通过配置位设置的值 | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-23 **ROTRIM<8:0>：**参考振荡器微调位

111111111 = 将 511/512 分频比与 RODIV 值相加
111111110 = 将 510/512 分频比与 RODIV 值相加
•
•
•
100000000 = 将 256/512 分频比与 RODIV 值相加
•
•
•
000000010 = 将 2/512 分频比与 RODIV 值相加
000000001 = 将 1/512 分频比与 RODIV 值相加
000000000 = 将 0 分频比与 RODIV 值相加

bit 22-0 **未实现：**读为 0

**注 1：** 当 ON 位 （REFOCON<15>）为 1 时，在 DIVSWEN 位也设为 1 之前对该寄存器的写操作不会生效。
**2：** 当 ON 位 （REFOxCON<15>）不等于 ACTIVE 位 （REFOxCON<8>）时，不能写入该寄存器。
**3：** 当 RODIV<14:0> （REFOxCON<30:16>） = 0 时，该寄存器指定的值不会生效。

**寄存器 8-6： PBxDIV：外设总线 x 时钟分频比控制寄存器 （x = 1-8）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-1 | U-0 | U-0 | U-0 | R-1 | U-0 | U-0 | U-0 |
| | ON(1) | — | — | — | PBDIVRDY | — | — | — |
| 7:0 | U-0 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | — | PBDIV<6:0> | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**外设总线 x 输出时钟使能位 (1)
1 = 使能输出时钟
0 = 禁止输出时钟

bit 14-12 **未实现：**读为 0

bit 11 **PBDIVRDY：**外设总线 x 时钟分频比就绪位
1 = 时钟分频逻辑未在切换分频比， PBxDIV<6:0> 位可写入
0 = 时钟分频逻辑正在切换分频比， PBxDIV<6:0> 位不能写入

bit 10-7 **未实现：**读为 0

bit 6-0 **PBDIV<6:0>：**外设总线 x 时钟分频比控制位
1111111 = PBCLKx 为 SYSCLK 的 128 分频
1111110 = PBCLKx 为 SYSCLK 的 127 分频
•
•
•
0000011 = PBCLKx 为 SYSCLK 的 4 分频
0000010 = PBCLKx 为 SYSCLK 的 3 分频
0000001 = PBCLKx 为 SYSCLK 的 2 分频 （x ≠ 7 时的默认值）
0000000 = PBCLKx 为 SYSCLK 的 1 分频 （x = 7 时的默认值）

**注 1：**外设总线 1 的时钟不能关闭。因此， PB1DIV 寄存器的 ON 位不能写为 0。

**注：** 写入该寄存器需要解锁序列。详情请参见《PIC32 系列参考手册》的**第 42 章“带有增强型 PLL 的振荡器”**。


© 2013 Microchip Technology Inc.

## 9.0 预取模块

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 41 章 “带有 CPU L1 高速缓存的器件的预取模块”**（DS61183）。

预取模块是一个用于增强性能的模块，PIC32MZ EC 系列器件中包含了该模块。以高时钟速率运行时，在程序闪存存储器 （Program Flash Memory， PFM）读事务过程中必须插入一些等待状态，从而满足 PFM 访问时间的要求。通过预取指令并将指令存储在 CPU 可快速访问的临时保存区域中，可以对内核隐匿这些等待状态。虽然到 CPU 的数据路径宽度为 32 位，但到 PFM 的数据路径宽度为 128 位。不过由于 32 位路径以 4 倍频运行，所以该数据路径宽度可以为 CPU 提供相同的带宽。

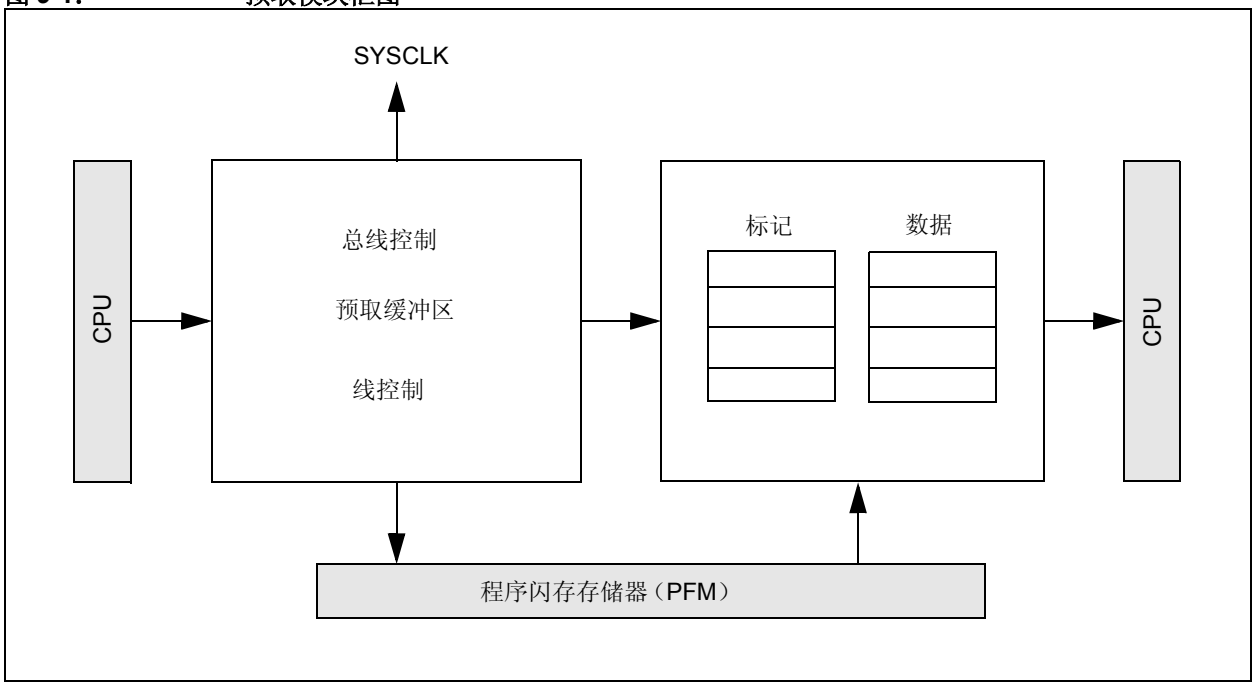
预取模块会在称作线的临时保存空间中保存 PFM 的一个子集。每条线包含一个标记和数据域。通常，线保存存储器当前内容的一个副本，让 CPU 无需等待闪存即可获取指令或数据。

### 9.1 特性

- 4 条 16 字节完全关联高速缓存线
- 一条用于 CPU 指令的高速缓存线
- 一条用于 CPU 数据的高速缓存线
- 两条用于外设数据的高速缓存线
- 16 字节并行存储器预取
- 可配置的预测性预取
- 错误检测和修正

图 9-1 给出了预取模块的简化框图。

**图 9-1： 预取模块框图**



## 9.2 预取控制寄存器

**表 9-1： 预取寄存器映射**

| 虚拟地址 (BF8E_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0000 | PRECON | 31:16 | — | — | — | — | — | PFMSECEN | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | PREFEN<1:0> | | — | PFMWS<2:0> | | | 0007 |
| 0010 | PRESTAT | 31:16 | — | — | — | — | PFMDED | PFMSEC | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | PFMSECNT<7:0> | | | | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见 **第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

**寄存器 9-1： PRECON：预取模块控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | U-0 | U-0 |
| | — | — | — | — | — | PFMSECEN | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | R/W-0 | R/W-0 | U-0 | R/W-1 | R/W-1 | R/W-1 |
| | — | — | PREFEN<1:0> | | — | PFMWS<2:0>(1) | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-27 **未实现：** 写入 0；忽略读操作

bit 26 **PFMSECEN：** 闪存 SEC 中断允许位
1 = PFMSEC 位 （PRESTAT<26>）置 1 时，产生中断
0 = PFMSEC 置 1 时，不产生中断

bit 25-6 **未实现：** 写入 0；忽略读操作

bit 5-4 **PREFEN<1:0>：** 预测性预取使能位
11 = 对任何地址使能预测性预取
10 = 对 CPU 指令和 CPU 数据使能预测性预取
01 = 仅对 CPU 指令使能预测性预取
00 = 禁止预测性预取

bit 3 **未实现：** 写入 0；忽略读操作

bit 2-0 **PFMWS<2:0>：** 以 SYSCLK 等待状态定义的 PFM 访问时间位 (1)
111 = 保留
•
•
•
011 = 保留
010 = 2 个等待状态
001 = 1 个等待状态
000 = 0 个等待状态

**注 1：** 关于等待状态与 SYSCLK 的关系，请参见**第 36.0 节 “电气特性”**中的表 36-12。

**寄存器 9-2： PRESTAT：预取模块状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | HS, R/W-0 | HS, R/W-0 | U-0 | U-0 |
| | — | — | — | — | PFMDED | PFMSEC | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PFMSECCNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-28 **未实现：**写入 0；忽略读操作

bit 27 **PFMDED：**闪存双位错误检测 （DED）状态位
该位由硬件置 1 且只能由软件清零 （即设置为 0）。
1 = 发生了 DED 错误
0 = 未发生 DED 错误

bit 26 **PFMSEC：**闪存单个位错误纠正 （SEC）状态位
1 = PFMSECCNT<7:0> 等于 0 时，发生 SEC 错误
0 = 未发生 SEC 错误

bit 25-8 **未实现：**写入 0；忽略读操作

bit 7-0 **PFMSECCNT<7:0>：**闪存 SEC 计数位
11111111 - 00000000 = SEC 计数


© 2013 Microchip Technology Inc.

## 10.0 直接存储器访问 （DMA）控制器

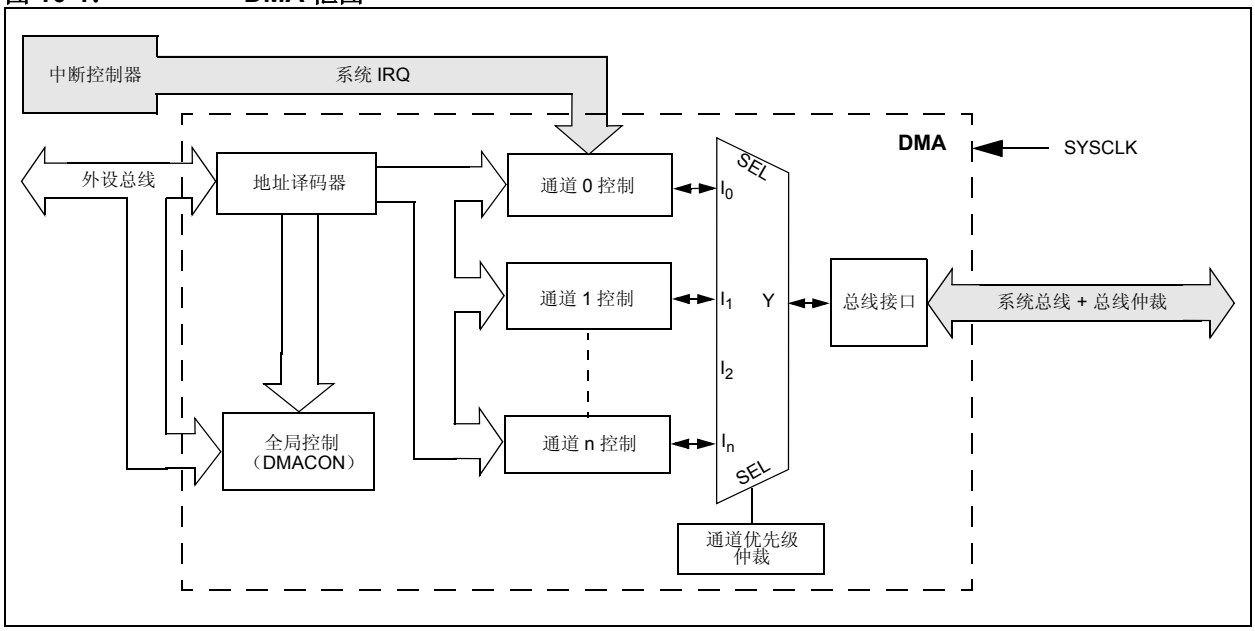
**注：** 本数据手册总结了 PIC32MZ 嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 31 章“直接存储器访问 （DMA）控制器”**（DS61117）。

直接存储器访问（Direct Memory Access，DMA）控制器是总线主模块，用于无需 CPU 干预的情况下在不同器件之间传送数据。DMA传送的源和目标可以是器件中现有的任何存储器映射的模块 （例如 SPI、 UART 和 PMP 等）或存储器本身。

以下是 DMA 控制器模块的一些主要特性：

- 8 个相同的通道，每个通道都具有：
  - 自动递增源和目标地址寄存器
  - 源指针和目标指针
  - 存储器到存储器和存储器到外设之间的传送功能
- 自动字大小检测：
  - 传送粒度，细到字节级别
  - 无需在源和目标处对字节进行字对齐
- 固定优先级通道仲裁
- 灵活的 DMA 通道工作模式：
  - 手动 （软件）或自动 （中断） DMA 请求
  - 单数据块或自动重复数据块传送模式
  - 通道至通道链
- 灵活的 DMA 请求：
  - 可从任何外设中断源选择 DMA 请求
  - 每个通道可以选择任何 （合适的）可观察中断作为其 DMA 请求源
  - 可由任何外设中断源选择 DMA 传送中止
  - 最多 2 字节模式 （数据）匹配，传送终止
- 多个 DMA 通道状态中断：
  - DMA 通道数据块传送完成
  - 源空或半空
  - 目标满或半满
  - 由于外部事件导致 DMA 传送中止
  - 产生无效 DMA 地址
- DMA 调试支持以下功能：
  - DMA 通道最近访问的错误地址
  - 最近传送数据的 DMA 通道
- CRC 发生模块：
  - CRC 模块可分配给任何可用通道
  - CRC 模块具有很强的可配置能力

**图 10-1： DMA 框图**



## 10.1 DMA 控制寄存器

**表 10-1： DMA 全局寄存器映射**

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 1000 | DMACON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | — | SUSPEND | DMABUSY | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 1010 | DMASTAT | 31:16 | RDWR | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | DMACH<2:0> | | | 0000 |
| 1020 | DMAADDR | 31:16 | DMAADDR<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、SET 和 INV 寄存器”**。

**表 10-2： DMA CRC 寄存器映射**

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 1030 | DCRCCON | 31:16 | — | — | BYTO<1:0> | | WBO | — | — | BITO | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | PLEN<4:0> | | | | | CRCEN | CRCAPP | CRCTYP | — | — | CRCCH<2:0> | | | 0000 |
| 1040 | DCRCDATA | 31:16 | DCRCDATA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1050 | DCRCXOR | 31:16 | DCRCXOR<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

**表 10-3：　DMA 通道 0-7 寄存器映射**

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 1060 | DCH0CON | 31:16 | CHPIGN<7:0> | | | | | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHBUSY | — | CHPIGNEN | — | CHPATLEN | — | — | CHCHNS | CHEN | CHAED | CHCHN | CHAEN | — | CHEDET | CHPRI<1:0> | | 0000 |
| 1070 | DCH0ECON | 31:16 | — | — | — | — | — | — | — | — | CHAIRQ<7:0> | | | | | | | | 00FF |
| | | 15:0 | CHSIRQ<7:0> | | | | | | | | CFORCE | CABORT | PATEN | SIRQEN | AIRQEN | — | — | — | FF00 |
| 1080 | DCH0INT | 31:16 | — | — | — | — | — | — | — | — | CHSDIE | CHSHIE | CHDDIE | CHDHIE | CHBCIE | CHCCIE | CHTAIE | CHERIE | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHSDIF | CHSHIF | CHDDIF | CHDHIF | CHBCIF | CHCCIF | CHTAIF | CHERIF | 0000 |
| 1090 | DCH0SSA | 31:16 | CHSSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 10A0 | DCH0DSA | 31:16 | CHDSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 10B0 | DCH0SSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 10C0 | DCH0DSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 10D0 | DCH0SPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 10E0 | DCH0DPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 10F0 | DCH0CSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1100 | DCH0CPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1110 | DCH0DAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHPDAT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1120 | DCH1CON | 31:16 | CHPIGN<7:0> | | | | | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHBUSY | — | CHPIGNEN | — | CHPATLEN | — | — | CHCHNS | CHEN | CHAED | CHCHN | CHAEN | — | CHEDET | CHPRI<1:0> | | 0000 |
| 1130 | DCH1ECON | 31:16 | — | — | — | — | — | — | — | — | CHAIRQ<7:0> | | | | | | | | 00FF |
| | | 15:0 | CHSIRQ<7:0> | | | | | | | | CFORCE | CABORT | PATEN | SIRQEN | AIRQEN | — | — | — | FF00 |
| 1140 | DCH1INT | 31:16 | — | — | — | — | — | — | — | — | CHSDIE | CHSHIE | CHDDIE | CHDHIE | CHBCIE | CHCCIE | CHTAIE | CHERIE | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHSDIF | CHSHIF | CHDDIF | CHDHIF | CHBCIF | CHCCIF | CHTAIF | CHERIF | 0000 |
| 1150 | DCH1SSA | 31:16 | CHSSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1160 | DCH1DSA | 31:16 | CHDSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

表 10-3： DMA 通道 0-7 寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 1170 | DCH1SSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1180 | DCH1DSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1190 | DCH1SPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 11A0 | DCH1DPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 11B0 | DCH1CSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 11C0 | DCH1CPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 11D0 | DCH1DAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHPDAT<7:0> | | | | | | | | 0000 |
| 11E0 | DCH2CON | 31:16 | CHPIGN<7:0> | | | | | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHBUSY | — | CHPIGNEN | — | CHPATLEN | — | — | CHCHNS | CHEN | CHAED | CHCHN | CHAEN | — | CHEDET | CHPRI<1:0> | | 0000 |
| 11F0 | DCH2ECON | 31:16 | — | — | — | — | — | — | — | — | CHAIRQ<7:0> | | | | | | | | 00FF |
| | | 15:0 | CHSIRQ<7:0> | | | | | | | | CFORCE | CABORT | PATEN | SIRQEN | AIRQEN | — | — | — | FF00 |
| 1200 | DCH2INT | 31:16 | — | — | — | — | — | — | — | — | CHSDIE | CHSHIE | CHDDIE | CHDHIE | CHBCIE | CHCCIE | CHTAIE | CHERIE | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHSDIF | CHSHIF | CHDDIF | CHDHIF | CHBCIF | CHCCIF | CHTAIF | CHERIF | 0000 |
| 1210 | DCH2SSA | 31:16 | CHSSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1220 | DCH2DSA | 31:16 | CHDSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1230 | DCH2SSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1240 | DCH2DSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1250 | DCH2SPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1260 | DCH2DPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1270 | DCH2CSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。



超前信息

© 2013 Microchip Technology Inc.

**表 10-3：　DMA 通道 0-7 寄存器映射 （续）**

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 复位时所有位 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 1280 | DCH2CPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1290 | DCH2DAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHPDAT<7:0> | | | | | | | | 0000 |
| 12A0 | DCH3CON | 31:16 | CHPIGN<7:0> | | | | | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHBUSY | — | CHPIGNEN | — | CHPATLEN | — | — | CHCHNS | CHEN | CHAED | CHCHN | CHAEN | — | CHEDET | CHPRI<1:0> | | 0000 |
| 12B0 | DCH3ECON | 31:16 | — | — | — | — | — | — | — | — | CHAIRQ<7:0> | | | | | | | | 00FF |
| | | 15:0 | CHSIRQ<7:0> | | | | | | | | CFORCE | CABORT | PATEN | SIRQEN | AIRQEN | — | — | — | FF00 |
| 12C0 | DCH3INT | 31:16 | — | — | — | — | — | — | — | — | CHSDIE | CHSHIE | CHDDIE | CHDHIE | CHBCIE | CHCCIE | CHTAIE | CHERIE | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHSDIF | CHSHIF | CHDDIF | CHDHIF | CHBCIF | CHCCIF | CHTAIF | CHERIF | 0000 |
| 12D0 | DCH3SSA | 31:16 | CHSSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 12E0 | DCH3DSA | 31:16 | CHDSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 12F0 | DCH3SSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1300 | DCH3DSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1310 | DCH3SPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1320 | DCH3DPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1330 | DCH3CSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1340 | DCH3CPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1350 | DCH3DAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHPDAT<7:0> | | | | | | | | 0000 |
| 1360 | DCH4CON | 31:16 | CHPIGN<7:0> | | | | | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHBUSY | — | CHPIGNEN | — | CHPATLEN | — | — | CHCHNS | CHEN | CHAED | CHCHN | CHAEN | — | CHEDET | CHPRI<1:0> | | 0000 |
| 1370 | DCH4ECON | 31:16 | — | — | — | — | — | — | — | — | CHAIRQ<7:0> | | | | | | | | 00FF |
| | | 15:0 | CHSIRQ<7:0> | | | | | | | | CFORCE | CABORT | PATEN | SIRQEN | AIRQEN | — | — | — | FF00 |
| 1380 | DCH4INT | 31:16 | — | — | — | — | — | — | — | — | CHSDIE | CHSHIE | CHDDIE | CHDHIE | CHBCIE | CHCCIE | CHTAIE | CHERIE | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHSDIF | CHSHIF | CHDDIF | CHDHIF | CHBCIF | CHCCIF | CHTAIF | CHERIF | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

表 10-3： DMA 通道 0-7 寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 1390 | DCH4SSA | 31:16 | CHSSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 13A0 | DCH4DSA | 31:16 | CHDSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 13B0 | DCH4SSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 13C0 | DCH4DSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 13D0 | DCH4SPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 13E0 | DCH4DPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 13F0 | DCH4CSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1400 | DCH4CPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1410 | DCH4DAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHPDAT<7:0> | | | | | | | | 0000 |
| 1420 | DCH5CON | 31:16 | CHPIGN<7:0> | | | | | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHBUSY | — | CHPIGNEN | — | CHPATLEN | — | — | CHCHNS | CHEN | CHAED | CHCHN | CHAEN | — | CHEDET | CHPRI<1:0> | | 0000 |
| 1430 | DCH5ECON | 31:16 | — | — | — | — | — | — | — | — | CHAIRQ<7:0> | | | | | | | | 00FF |
| | | 15:0 | CHSIRQ<7:0> | | | | | | | | CFORCE | CABORT | PATEN | SIRQEN | AIRQEN | — | — | — | FF00 |
| 1440 | DCH5INT | 31:16 | — | — | — | — | — | — | — | — | CHSDIE | CHSHIE | CHDDIE | CHDHIE | CHBCIE | CHCCIE | CHTAIE | CHERIE | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHSDIF | CHSHIF | CHDDIF | CHDHIF | CHBCIF | CHCCIF | CHTAIF | CHERIF | 0000 |
| 1450 | DCH5SSA | 31:16 | CHSSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1460 | DCH5DSA | 31:16 | CHDSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1470 | DCH5SSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1480 | DCH5DSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1490 | DCH5SPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSPTR<15:0> | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。



超前信息

© 2013 Microchip Technology Inc.

表 10-3： DMA 通道 0-7 寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的位值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 14A0 | DCH5DPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 14B0 | DCH5CSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 14C0 | DCH5CPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 14D0 | DCH5DAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHPDAT<7:0> | | | | | | | | 0000 |
| 14E0 | DCH6CON | 31:16 | CHPIGN<7:0> | | | | | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHBUSY | — | CHPIGNEN | — | CHPATLEN | — | — | CHCHNS | CHEN | CHAED | CHCHN | CHAEN | — | CHEDET | CHPRI<1:0> | | 0000 |
| 14F0 | DCH6ECON | 31:16 | — | — | — | — | — | — | — | — | CHAIRQ<7:0> | | | | | | | | 00FF |
| | | 15:0 | CHSIRQ<7:0> | | | | | | | | CFORCE | CABORT | PATEN | SIRQEN | AIRQEN | — | — | — | FF00 |
| 1500 | DCH6INT | 31:16 | — | — | — | — | — | — | — | — | CHSDIE | CHSHIE | CHDDIE | CHDHIE | CHBCIE | CHCCIE | CHTAIE | CHERIE | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHSDIF | CHSHIF | CHDDIF | CHDHIF | CHBCIF | CHCCIF | CHTAIF | CHERIF | 0000 |
| 1510 | DCH6SSA | 31:16 | CHSSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1520 | DCH6DSA | 31:16 | CHDSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1530 | DCH6SSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1540 | DCH6DSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1550 | DCH6SPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1560 | DCH6DPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1570 | DCH6CSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1580 | DCH6CPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1590 | DCH6DAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHPDAT<7:0> | | | | | | | | 0000 |
| 15A0 | DCH7CON | 31:16 | CHPIGN<7:0> | | | | | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHBUSY | — | CHPIGNEN | — | CHPATLEN | — | — | CHCHNS | CHEN | CHAED | CHCHN | CHAEN | — | CHEDET | CHPRI<1:0> | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

表 10-3： DMA 通道 0-7 寄存器映射 （续）

| 虚拟地址 (BF81_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 15B0 | DCH7ECON | 31:16 | — | — | — | — | — | — | — | — | CHAIRQ<7:0> | | | | | | | | 00FF |
| | | 15:0 | CHSIRQ<7:0> | | | | | | | | CFORCE | CABORT | PATEN | SIRQEN | AIRQEN | — | — | — | FF00 |
| 15C0 | DCH7INT | 31:16 | — | — | — | — | — | — | — | — | CHSDIE | CHSHIE | CHDDIE | CHDHIE | CHBCIE | CHCCIE | CHTAIE | CHERIE | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHSDIF | CHSHIF | CHDDIF | CHDHIF | CHBCIF | CHCCIF | CHTAIF | CHERIF | 0000 |
| 15D0 | DCH7SSA | 31:16 | CHSSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 15E0 | DCH7DSA | 31:16 | CHDSA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 15F0 | DCH7SSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1600 | DCH7DSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1610 | DCH7SPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHSPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1620 | DCH7DPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHDPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1630 | DCH7CSIZ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCSIZ<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1640 | DCH7CPTR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CHCPTR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1650 | DCH7DAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CHPDAT<7:0> | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。



超前信息

© 2013 Microchip Technology Inc.

**寄存器 10-1： DMACON：DMA 控制器控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 |
| | ON | — | — | SUSPEND | DMABUSY | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**DMA 使能位
1 = 使能 DMA 模块
0 = 禁止 DMA 模块

bit 14-13 **未实现：**读为 0

bit 12 **SUSPEND：**DMA 暂停位
1 = DMA 传输暂停，以允许 CPU 无中断地访问数据总线
0 = DMA 正常工作

bit 11 **DMABUSY：**DMA 模块忙状态位
1 = DMA 模块处于活动状态，当前正在传输数据
0 = DMA 模块已被禁止，当前不在传输数据

bit 10-0 **未实现：**读为 0

**寄存器 10-2： DMASTAT：DMA 状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | RDWR | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | R-0 | R-0 | R-0 |
| | — | — | — | — | — | DMACH<2:0> | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **RDWR**：读 / 写状态位
1 = 上一次 DMA 总线访问检测到错误时是读操作
0 = 上一次 DMA 总线访问检测到错误时是写操作

bit 30-3 **未实现**：读为 0

bit 2-0 **DMACH<2:0>**：DMA 通道位
这些位包含最近工作的 DMA 通道检测到错误时的值。

**寄存器 10-3： DMAADDR：DMA 地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | DMAADDR<31:24> | | | | | | | |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | DMAADDR<23:16> | | | | | | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | DMAADDR<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | DMAADDR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **DMAADDR<31:0>**：DMA 模块地址位
这些位包含最近 DMA 访问检测到错误时的地址。


© 2013 Microchip Technology Inc.

**寄存器 10-4： DCRCCON：DMA CRC 控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 |
| | — | — | BYTO<1:0> | | WBO(1) | — | — | BITO |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | PLEN<4:0> | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | CRCEN | CRCAPP(1) | CRCTYP | — | — | CRCCH<2:0> | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-30 **未实现：**读为 0

bit 29-28 **BYTO<1:0>：**CRC 字节顺序选择位
11 = 在半字边界处进行字节顺序交换 （即，使用源数据的半字顺序，并对于每半个字，使用源字节的相反顺序）
10 = 在字边界处交换半字 （即，使用源数据半字的相反顺序，并对于每半个字，使用源字节顺序）
01 = 在字边界处进行字节顺序交换 （即，使用源字节的相反顺序）
00 = 不交换 （即，使用源数据的字节顺序）

bit 27 **WBO：**CRC 写字节顺序选择位 (1)
1 = 源数据按照 BYTO<1:0> 的定义重新排序后写入目标
0 = 源数据在保持不变的情况下写入目标

bit 26-25 **未实现：**读为 0

bit 24 **BITO：**CRC 位顺序选择位
当 CRCTYP （DCRCCON<15>） = 1 时 （CRC 模块处于 IP 头模式）：
1 = IP 头校验和使用从最低有效位 （LSb）开始的方式计算 （即，进行反射）
0 = IP 头校验和使用从最高有效位 （MSb）开始的方式计算 （即，不进行反射）

当 CRCTYP （DCRCCON<15>） = 0 时 （CRC 模块处于 LFSR 模式）：
1 = LFSR CRC 使用从最低有效位开始的方式计算 （即，进行反射）
0 = LFSR CRC 使用从最高有效位开始的方式计算 （即，不进行反射）

bit 23-13 **未实现：**读为 0

bit 12-8 **PLEN<4:0>：**多项式长度位 (1)
当 CRCTYP （DCRCCON<15>） = 1 时 （CRC 模块处于 IP 头模式）：
这些位未使用。

当 CRCTYP （DCRCCON<15>） = 0 时 （CRC 模块处于 LFSR 模式）：
表示多项式长度 – 1。

bit 7 **CRCEN：**CRC 使能位
1 = 使能 CRC 模块，通道传输经过 CRC 模块
0 = 禁止 CRC 模块，通道传输正常进行

**注 1：** 当 WBO = 1 时，不支持未对齐传输，并且 CRCAPP 位不能置 1。

**寄存器 10-4： DCRCCON：DMA CRC 控制寄存器 （续）**

bit 6 **CRCAPP**：CRC 追加模式位 (1)
1 = DMA 将数据从源传输到 CRC 中，但不传输到目标中。当数据块传输完成时，DMA 会将计算得到的 CRC 值写入由 CHxDSA 指定的单元中
0 = 在 DMA 将数据从源写入目标时，它会按照 WBO 的设置将数据传输经过 CRC

bit 5 **CRCTYP**：CRC 类型选择位
1 = CRC 模块将计算 IP 头校验和
0 = CRC 模块将计算 LFSR CRC

bit 4-3 **未实现**：读为 0

bit 2-0 **CRCCH<2:0>**：CRC 通道选择位
111 = CRC 分配给通道 7
110 = CRC 分配给通道 6
101 = CRC 分配给通道 5
100 = CRC 分配给通道 4
011 = CRC 分配给通道 3
010 = CRC 分配给通道 2
001 = CRC 分配给通道 1
000 = CRC 分配给通道 0

**注 1**： 当 WBO = 1 时，不支持未对齐传输，并且 CRCAPP 位不能置 1。

 © 2013 Microchip Technology Inc.

**寄存器 10-5： DCRCDATA：DMA CRC 数据寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DCRCDATA<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DCRCDATA<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DCRCDATA<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DCRCDATA<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **DCRCDATA<31:0>：**CRC 数据寄存器位
写入该寄存器会为 CRC 发生器设置种子值。读取该寄存器将返回 CRC 的当前值。在每次读取时，高于 PLEN 的位都将返回 0。

当 CRCTYP （DCRCCON<15>） = 1 时 （CRC 模块处于 IP 头模式）：
只有低 16 位包含 IP 头校验和信息。高 16 位始终为 0。写入该寄存器的数据会被进行转换，并以二进制补码的形式回读 （即，当前 IP 头校验和的值）。

当 CRCTYP （DCRCCON<15>） = 0 时 （CRC 模块处于 LFSR 模式）：
在每次读取时，高于 PLEN 的位都将返回 0。

**寄存器 10-6： DCRCXOR：DMA CRCXOR 使能寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DCRCXOR<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DCRCXOR<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DCRCXOR<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DCRCXOR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **DCRCXOR<31:0>：**CRC 异或寄存器位
当 CRCTYP （DCRCCON<15>） = 1 时 （CRC 模块处于 IP 头模式）：
该寄存器未使用。

当 CRCTYP （DCRCCON<15>） = 0 时 （CRC 模块处于 LFSR 模式）：
1 = 使能移位寄存器的异或输入
0 = 禁止移位寄存器的异或输入；数据从寄存器中的前一级直接移入

**寄存器 10-7： DCHxCON：DMA 通道 x 控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHPIGN<7:0> | | | | | | | |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | R/W-0 | U-0 | R/W-0 | U-0 | U-0 | R/W-0 |
| | CHBUSY | — | CHIPGNEN | — | CHPATLEN | — | — | CHCHNS(1) |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R-0 | R/W-0 | R/W-0 |
| | CHEN(2) | CHAED | CHCHN | CHAEN | — | CHEDET | CHPRI<1:0> | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **CHPIGN**：通道寄存器数据位
模式终止模式：
当 CHPIGNEN 位置 1 时，在模式匹配判断过程中，任何在模式匹配时与这些位匹配的字节可能被忽略。当使能模式匹配逻辑并且 CHPIGEN 位置 1 时，如果读取的字节与该数据字节完全相同，模式匹配逻辑会将其视为无关字节。

bit 23-16 **未实现**：读为 0

bit 15 **CHBUSY**：通道忙状态位
1 = 通道处于活动状态或已使能
0 = 通道处于非活动状态或已禁止

bit 14 **未实现**：读为 0

bit 13 **CHPIGNEN**：使能模式忽略字节位
1 = 当使能模式匹配时，任何与 CHPIGN<7:0> 位匹配的字节被视为无关字节
0 = 禁止该功能

bit 12 **未实现**：读为 0

bit 11 **CHPATLEN**：模式长度位
1 = 长度为 2 字节
0 = 长度为 1 字节

bit 10-9 **未实现**：读为 0

bit 8 **CHCHNS**：链通道选择位 (1)
1 = 与自然优先级较低的通道链接 （CH1 将在 CH2 传输完成时使能）
0 = 与自然优先级较高的通道链接 （CH1 将在 CH0 传输完成时使能）

bit 7 **CHEN**：通道使能位 (2)
1 = 使能通道
0 = 禁止通道

bit 6 **CHAED**：通道禁止时允许事件位
1 = 即使通道被禁止时，也记录通道启动 / 中止事件
0 = 通道被禁止时，将忽略通道启动 / 中止事件

bit 5 **CHCHN**：通道链使能位
1 = 允许对通道进行链接
0 = 不允许对通道进行链接

**注 1**：链通道选择位在使能通道链 （即， CHCHN = 1）时有效。

**2**：当通过清零该位暂停通道时，用户应用程序应通过查询 CHBUSY 位 （如果器件上提供该位）来确定通道何时被暂停，因为在通道暂停之前，可能需要一些时钟周期来完成当前事务。


© 2013 Microchip Technology Inc.

**寄存器 10-7： DCHxCON：DMA 通道 x 控制寄存器 （续）**

bit 4 **CHAEN**：通道自动使能位
1 = 连续使能通道，在数据块传输完成之后不自动禁止
0 = 在数据块传输完成时禁止通道

bit 3 **未实现**：读为 0

bit 2 **CHEDET**：通道事件检测位
1 = 检测到事件
0 = 未检测到事件

bit 1-0 **CHPRI<1:0>**：通道优先级位
11 = 通道优先级为 3 （最高）
10 = 通道优先级为 2
01 = 通道优先级为 1
00 = 通道优先级为 0

**注 1**： 链通道选择位在使能通道链 （即， CHCHN = 1）时有效。
**2**： 当通过清零该位暂停通道时，用户应用程序应通过查询 CHBUSY 位 （如果器件上提供该位）来确定通道何时被暂停，因为在通道暂停之前，可能需要一些时钟周期来完成当前事务。

**寄存器 10-8： DCHxECON：DMA 通道 x 事件控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | CHAIRQ<7:0>(1) | | | | | | | |
| 15:8 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | CHSIRQ<7:0>(1) | | | | | | | |
| 7:0 | S-0 | S-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 |
| | CFORCE | CABORT | PATEN | SIRQEN | AIRQEN | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **未实现：**读为 0

bit 23-16 **CHAIRQ<7:0>：**通道传输中止 IRQ 位 (1)

11111111 = 中断 255 将中止任何正在进行的传输并将 CHAIF 标志置 1
•
•
•
00000001 = 中断 1 将中止任何正在进行的传输并将 CHAIF 标志置 1
00000000 = 中断 0 将中止任何正在进行的传输并将 CHAIF 标志置 1

bit 15-8 **CHSIRQ<7:0>：**通道传输启动 IRQ 位 (1)

11111111 = 中断 255 将启动 DMA 传输
•
•
•
00000001 = 中断 1 将启动 DMA 传输
00000000 = 中断 0 将启动 DMA 传输

bit 7 **CFORCE：**DMA 强制传输位

1 = 向该位写入 1 时，将强制开始 DMA 传输
0 = 该位始终读为 0

bit 6 **CABORT：**DMA 中止传输位

1 = 向该位写入 1 时，将中止 DMA 传输
0 = 该位始终读为 0

bit 5 **PATEN：**通道模式匹配中止使能位

1 = 在发生模式匹配时中止传输并清零 CHEN
0 = 禁止模式匹配

bit 4 **SIRQEN：**通道启动 IRQ 使能位

1 = 如果发生与 CHSIRQ 匹配的中断，则启动通道单元传输
0 = 忽略中断号 CHSIRQ，并且不启动传输

bit 3 **AIRQEN：**通道中止 IRQ 使能位

1 = 如果发生与 CHAIRQ 匹配的中断，则中止通道传输
0 = 忽略中断号 CHAIRQ，并且不终止传输

bit 2-0 **未实现：**读为 0

**注 1：** 有关可用中断 IRQ 源的列表，请参见**表 7-2：“中断 IRQ、向量和位位置”**。


© 2013 Microchip Technology Inc.

**寄存器 10-9： DCHxINT：DMA 通道 x 中断控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHSDIE | CHSHIE | CHDDIE | CHDHIE | CHBCIE | CHCCIE | CHTAIE | CHERIE |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHSDIF | CHSHIF | CHDDIF | CHDHIF | CHBCIF | CHCCIF | CHTAIF | CHERIF |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **未实现：**读为 0

bit 23 **CHSDIE：**通道源完成中断允许位
1 = 允许中断
0 = 禁止中断

bit 22 **CHSHIE：**通道源半空中断允许位
1 = 允许中断
0 = 禁止中断

bit 21 **CHDDIE：**通道目标完成中断允许位
1 = 允许中断
0 = 禁止中断

bit 20 **CHDHIE：**通道目标半满中断允许位
1 = 允许中断
0 = 禁止中断

bit 19 **CHBCIE：**通道数据块传输完成中断允许位
1 = 允许中断
0 = 禁止中断

bit 18 **CHCCIE：**通道单元传输完成中断允许位
1 = 允许中断
0 = 禁止中断

bit 17 **CHTAIE：**通道传输中止中断允许位
1 = 允许中断
0 = 禁止中断

bit 16 **CHERIE：**通道地址错误中断允许位
1 = 允许中断
0 = 禁止中断

bit 15-8 **未实现：**读为 0

bit 7 **CHSDIF：**通道源完成中断标志位
1 = 通道源指针已到达源结束位置 （CHSPTR = CHSSIZ）
0 = 没有待处理的中断

bit 6 **CHSHIF：**通道源半空中断标志位
1 = 通道源指针已到达源中点位置 （CHSPTR = CHSSIZ/2）
0 = 没有待处理的中断

**寄存器 10-9： DCHxINT：DMA 通道 x 中断控制寄存器 （续）**

bit 5 **CHDDIF**：通道目标完成中断标志位
1 = 通道目标指针已到达目标结束位置 （CHDPTR = CHDSIZ）
0 = 没有待处理的中断

bit 4 **CHDHIF**：通道目标半满中断标志位
1 = 通道目标指针已到达目标中点位置 （CHDPTR = CHDSIZ/2）
0 = 没有待处理的中断

bit 3 **CHBCIF**：通道数据块传输完成中断标志位
1 = 数据块传输已完成 （已传输了 CHSSIZ/CHDSIZ 中较大者对应的字节数），或者发生了模式匹配事件
0 = 没有待处理的中断

bit 2 **CHCCIF**：通道单元传输完成中断标志位
1 = 单元传输已完成 （已传输了 CHCSIZ 字节）
0 = 没有待处理的中断

bit 1 **CHTAIF**：通道传输中止中断标志位
1 = 已检测到与 CHAIRQ 匹配的中断， DMA 传输已中止
0 = 没有待处理的中断

bit 0 **CHERIF**：通道地址错误中断标志位
1 = 检测到通道地址错误
源地址或目标地址无效。
0 = 没有待处理的中断


© 2013 Microchip Technology Inc.

**寄存器 10-10： DCHxSSA：DMA 通道 x 源起始地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHSSA<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHSSA<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHSSA<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHSSA<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **CHSSA<31:0>** 通道源起始地址位
通道源起始地址。
**注：** 这必须是源的物理地址。

**寄存器 10-11： DCHxDSA：DMA 通道 x 目标起始地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHDSA<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHDSA<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHDSA<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHDSA<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **CHDSA<31:0>：** 通道目标起始地址位
通道目标起始地址。
**注：** 这必须是目标的物理地址。

**寄存器 10-12： DCHxSSIZ：DMA 通道 x 源大小寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHSSIZ<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHSSIZ<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **CHSSIZ<15:0>：**通道源大小位

1111111111111111 = 源大小为 65535 字节

•

•

•

0000000000000010 = 源大小为 2 字节

0000000000000001 = 源大小为 1 字节

0000000000000000 = 源大小为 65536 字节

**寄存器 10-13： DCHxDSIZ：DMA 通道 x 目标大小寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHDSIZ<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHDSIZ<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **CHDSIZ<15:0>：**通道目标大小位

1111111111111111 = 目标大小为 65535 字节

•

•

•

0000000000000010 = 目标大小为 2 字节

0000000000000001 = 目标大小为 1 字节

0000000000000000 = 目标大小为 65536 字节


© 2013 Microchip Technology Inc.

**寄存器 10-14： DCHxSPTR：DMA 通道 x 源指针寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | CHSPTR<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | CHSPTR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **CHSPTR<15:0>：**通道源指针位

1111111111111111 = 指向源字节 65535
.
.
.
0000000000000001 = 指向源字节 1
0000000000000000 = 指向源字节 0

**注：** 在模式检测模式下，该寄存器会在模式检测时复位。

**寄存器 10-15： DCHxDPTR：DMA 通道 x 目标指针寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | CHDPTR<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | CHDPTR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **CHDPTR<15:0>：**通道目标指针位

1111111111111111 = 指向目标字节 65535
.
.
.
0000000000000001 = 指向目标字节 1
0000000000000000 = 指向目标字节 0

**寄存器 10-16： DCHxCSIZ：DMA 通道 x 单元大小寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHCSIZ<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHCSIZ<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **CHCSIZ<15:0>：**通道单元大小位

1111111111111111 = 在发生事件时传输 65535 字节
.
.
.
0000000000000010 = 在发生事件时传输 2 字节
0000000000000001 = 在发生事件时传输 1 字节
0000000000000000 = 在发生事件时传输 65536 字节

**寄存器 10-17： DCHxCPTR：DMA 通道 x 单元指针寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | CHCPTR<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | CHCPTR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **CHCPTR<7:0>：**通道单元进度指针位

1111111111111111 = 自上一个事件以来已传输了 65535 字节
.
.
.
0000000000000001 = 自上一个事件以来已传输了 1 字节
0000000000000000 = 自上一个事件以来已传输了 0 字节

**注：** 在模式检测模式下，该寄存器会在模式检测时复位。


© 2013 Microchip Technology Inc.

**寄存器 10-18： DCHxDAT：DMA 通道 x 模式数据寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHPDAT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CHPDAT<7:0> | | | | | | | |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **CHPDAT<15:0>：**通道数据寄存器位

模式终止模式：
要用于进行匹配的数据必须存储在该寄存器中，以允许在发生匹配时终止。

所有其他模式：
未使用。

注：

 © 2013 Microchip Technology Inc.

## 11.0 具有 ON-THE-GO （OTG）的高速 USB

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 27 章“USB On-The-Go（OTG）”**（DS61126）。

通用串行总线（Universal Serial Bus，USB）模块包含模拟和数字元件，使用最少量的外部元件即可实现 USB 2.0 嵌入式主机、器件或 OTG 操作。

此模块支持在任何工作模式下以高速、全速或低速工作。在主机模式下，此模块旨在用作嵌入式主机，因此并未实现 UHCI 或 OHCI 控制器。

USB 模块由 RAM 控制器、数据包编码 / 解码、UTM 同步、端点控制、专用 USB DMA 控制器、上拉和下拉电阻以及寄存器接口组成。 PIC32 USB OTG 模块的框图如图 11-1 所示。

USB 模块包含以下特性：

- 作为主机和器件的高速、全速和低速 USB 支持
- USB OTG 支持一个或多个高速、全速或低速器件
- 集成信号传输电阻
- 用于 VBUS 监视的集成模拟比较器
- 集成 USB 收发器
- 硬件执行的事务握手
- 集成了用于访问系统 RAM 和闪存的 8 通道 DMA 控制器
- 7 个发送端点和 7 个接收端点，以及端点 0
- 支持会话请求协议 （Session Request Protocol，SRP）和主机协商协议 （Host Negotiation Protocol， HNP）
- 支持暂停和恢复信号
- 动态 FIFO 大小
- 用于 FIFO 的集成 RAM，免除对用于 FIFO 的系统 RAM 的需求
- 支持链路电源管理

**注 1：** USB 规范以及其他第三方规范或技术的实施和使用可能需要得到许可；包括但不限于 USB Implementers Forum, Inc （也称为 USB-IF）。用户对调查和满足任何适用许可义务负全部责任。

**2：** 使用 USB 模块时，主振荡器 （POSC）限制为 12 MHz 或 24 MHz。

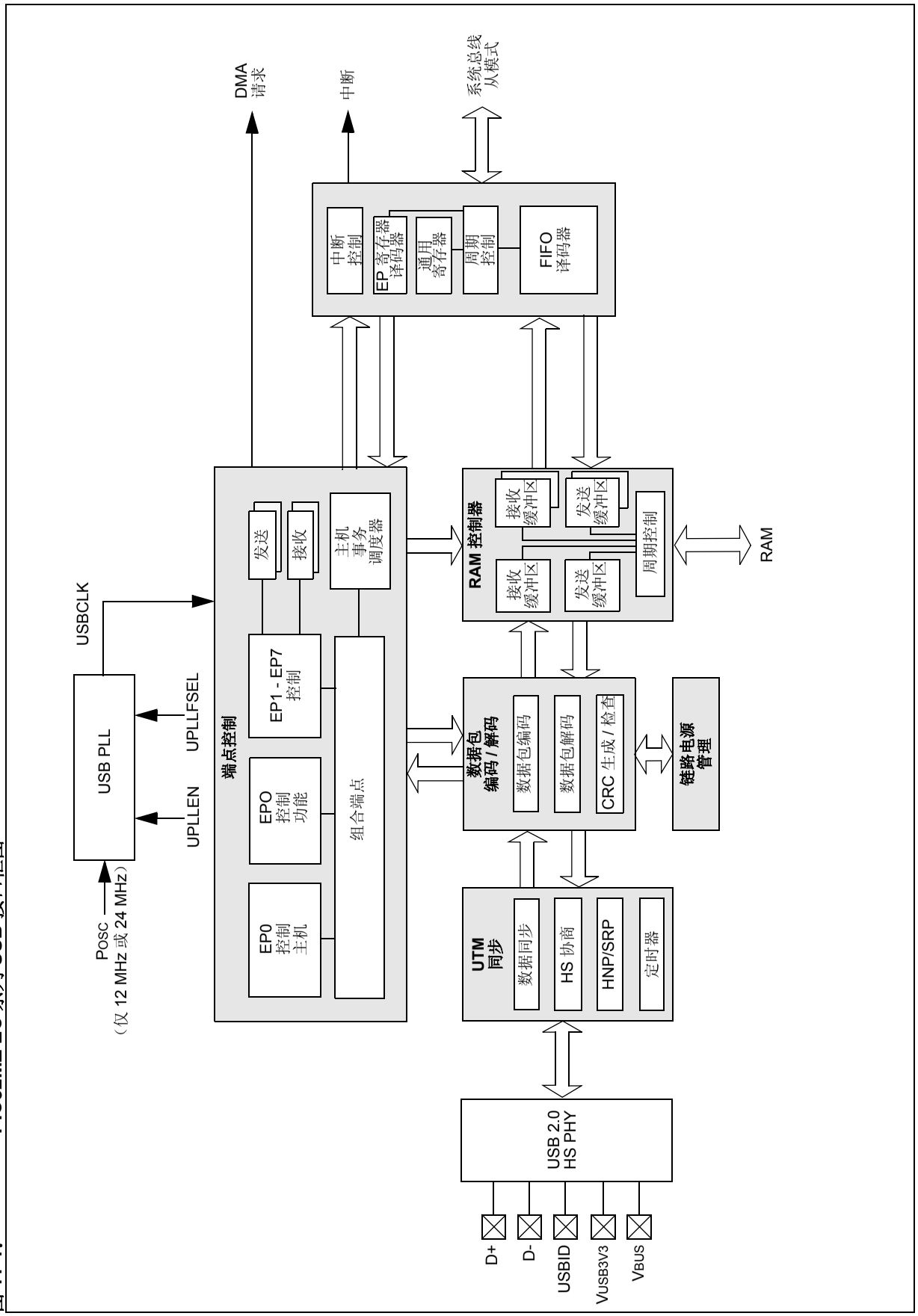



**图 11-1：　PIC32MZ EC 系列 USB 接口框图**


© 2013 Microchip Technology Inc.

## 11.1 USB OTG 控制寄存器

**表 11-1： USB 寄存器映射**

| 虚拟地址 (BF8E_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 3000 | USBCSR0 | 31:16 | — | — | — | — | — | — | — | — | EP7TXIF | EP6TXIF | EP5TXIF | EP4TXIF | EP3TXIF | EP2TXIF | EP1TXIF | EP0IF | 0000 |
| | | 15:0 | ISOUPD(1) | SOFT CONN(1) | HSEN | HSMODE | RESET | RESUME | SUSP MODE | SUSPEN | — | FUNC<6:0>(1) | | | | | | | 2000 |
| | | | —(2) | —(2) | | | | | | | | —(2) | —(2) | —(2) | —(2) | —(2) | —(2) | —(2) | |
| 3004 | USBCSR1 | 31:16 | — | — | — | — | — | — | — | — | EP7TXIE | EP6TXIE | EP5TXIE | EP4TXIE | EP3TXIE | EP2TXIE | EP1TXIE | EP0IE | 00FF |
| | | 15:0 | — | — | — | — | — | — | — | — | EP7TXIF | EP6TXIF | EP5TXIF | EP4TXIF | EP3TXIF | EP2TXIF | EP1TXIF | — | 0000 |
| 3008 | USBCSR2 | 31:16 | VBUS ERRIE | SESSRQIE | DISCONIE | CONNIE | SOFIE | RESETIE | RESUMEIE | SUSPIE | VBUS ERRIF | SESS REQIF | DISCONIF | CONNIF | SOFIF | RESETIF | RESUMEIF | SUSPIF | 0600 |
| | | 15:0 | — | — | — | — | — | — | — | — | EP7RXIE | EP6RXIE | EP5RXIE | EP4RXIE | EP3RXIE | EP2RXIE | EP1RXIE | — | 00FE |
| 300C | USBCSR3 | 31:16 | FORCEHST | FIFOACC | FORCEFS | FORCEHS | PACKET | TESTK | TESTJ | NAK | — | — | — | — | ENDPOINT<3:0> | | | | 0000 |
| | | 15:0 | — | — | — | — | — | RFRMNUM<10:0> | | | | | | | | | | | 0000 |
| 3010 | USB IE0CSR0(3) | 31:16 | — | — | — | — | —(1) | —(1) | —(1) | FLSHFIFO | SVC SETEND(1) | SVCRPR(1) | SEND STALL(1) | SETUP END(1) | DATAEND(1) | SENT STALL(1) | TXPKT RDY | RXPKT RDY | 0000 |
| | | | | | | | DISPING(2) | DTWREN(2) | DATA TGGL(2) | | NAK TMOUT(2) | STATPKT(2) | REQPKT(2) | ERROR(2) | SETUP PKT(2) | RXSTALL(2) | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 3018 | USB IE0CSR2(3) | 31:16 | — | — | — | NAKLIM<4:0>(2) | | | | | SPEED<1:0>(2) | | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | RXCNT<6:0> | | | | | | | 0000 |
| 301C | USB IE0CSR3(3) | 31:16 | MPRXEN | MPTXEN | BIGEND | HBRXEN | HBTXEN | DYNFIFOS | SOFTCONE | UTMIDWID | — | — | — | — | — | — | — | — | xx00 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 3010 | USB IENCSR0(4) | 31:16 | AUTOSET | ISO(1) | MODE | DMA REQEN | FRC DATTG | DMA REQMD | —(1) | —(1) | INCOMP TX(1) | CLRDT | SENT STALL(1) | SEND STALL(1) | FLUSH | UNDER RUN(1) | FIFONE | TXPKT RDY | 0000 |
| | | | | — | | | | | DTWREN(2) | DATA TGGL(2) | NAK TMOUT(2) | | RXSTALL(2) | SETUPPKT(2) | | ERROR(2) | | | 0000 |
| | | 15:0 | MULT<4:0> | | | | | TXMAXP<10:0> | | | | | | | | | | | 0000 |
| 3014 | USB IENCSR1(4) | 31:16 | AUTOCLR | ISO(1) | DMA REQEN | DISNYET(1) | DMA REQMD | —(1) | —(1) | INCOM PRX | CLRDT | SENTSTALL(1) | SENDSTALL(1) | FLUSH | DATAERR(1) | OVERRUN(1) | FIFOFULL | RXPKT RDY | 0000 |
| | | | | AUTORQ(2) | | PIDERR(2) | | DATA TWEN(2) | DATA TGGL(2) | | | RXSTALL(2) | REQPKT(2) | | DERRNAKT(1) | ERROR(2) | | | 0000 |
| | | 15:0 | MULT<4:0> | | | | | RXMAXP<10:0> | | | | | | | | | | | 0000 |
| 3018 | USB IENCSR2(4) | 31:16 | TXINTERV<7:0>(2) | | | | | | | | SPEED<1:0>(2) | | PROTOCOL<1:0> | | TEP<3:0> | | | | 0000 |
| | | 15:0 | — | — | RXCNT<13:0> | | | | | | | | | | | | | | 0000 |
| 301C | USB IENCSR3(1,3) | 31:16 | RXFIFOSZ<3:0> | | | | TXFIFOSZ<3:0> | | | | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RXINTERV<7:0> | | | | | | | | SPEED<1:0> | | PROTOCOL<1:0> | | TEP<3:0> | | | | 0000 |
| 3020 | USB FIFO0 | 31:16 | DATA<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DATA<15:0> | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注：**
1. 器件模式。
2. 主机模式。
3. 端点 0 的定义（ENDPOINT<3:0>（USBCSR<19:16>）= 0）。
4. 端点 1-7 的定义（ENDPOINT<3:0>（USBCSR<19:16>）= 1 至 7）。

© 2013 Microchip Technology Inc.

**表 11-1： USB 寄存器映射 （续）**

| 虚拟地址 (BF8E_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 3024 | USB FIFO1 | 31:16 | DATA<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3028 | USB FIFO2 | 31:16 | DATA<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| 302C | USB FIFO3 | 31:16 | DATA<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3030 | USB FIFO4 | 31:16 | DATA<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3034 | USB FIFO5 | 31:16 | DATA<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3038 | USB FIFO6 | 31:16 | DATA<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| 303C | USB FIFO7 | 31:16 | DATA<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3060 | USBOTG | 31:16 | — | — | — | RXDPB | RXFIFOSZ<3:0> | | | | — | — | — | TXDPB | TXFIFOSZ<3:0> | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | TXEDMA | RXEDMA | BDEV | FSDEV | LSDEV | VBUS<1:0> | | HOSTMODE | HOSTREQ | SESSION | 0080 |
| 3064 | USB FIFOA | 31:16 | — | — | — | RXFIFOAD<12:0> | | | | | | | | | | | | | 0000 |
| | | 15:0 | — | — | — | TXFIFOAD<12:0> | | | | | | | | | | | | | 0000 |
| 306C | USB HWVER | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RC | VERMAJOR<4:0> | | | | | VERMINOR<9:0> | | | | | | | | | | 0800 |
| 3078 | USB INFO | 31:16 | VPLEN<7:0> | | | | | | | | WTCON<3:0> | | | | WTID<3:0> | | | | 3C5C |
| | | 15:0 | DMACHANS<3:0> | | | | RAMBITS<3:0> | | | | RXENDPTS<3:0> | | | | TXENDPTS<3:0> | | | | 8C77 |
| 307C | USB EOFRST | 31:16 | — | — | — | — | — | — | NRSTX | NRST | LSEOF<7:0> | | | | | | | | 0072 |
| | | 15:0 | FSEOF<7:0> | | | | | | | | HSEOF<7:0> | | | | | | | | 7780 |
| 3080 | USB E0TXA | 31:16 | — | TXHUBPRT<6:0> | | | | | | | MULTTRAN | TXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | TXFADDR<6:0> | | | | | | | 0000 |
| 3084 | USB E0RXA | 31:16 | — | RXHUBPRT<6:0> | | | | | | | MULTTRAN | RXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 3088 | USB E1TXA | 31:16 | — | TXHUBPRT<6:0> | | | | | | | MULTTRAN | TXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | TXFADDR<6:0> | | | | | | | 0000 |
| 308C | USB E1RXA | 31:16 | — | RXHUBPRT<6:0> | | | | | | | MULTTRAN | RXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | RXFADDR<6:0> | | | | | | | 0000 |
| 3090 | USB E2TXA | 31:16 | — | TXHUBPRT<6:0> | | | | | | | MULTTRAN | TXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | TXFADDR<6:0> | | | | | | | 0000 |
| 3094 | USB E2RXA | 31:16 | — | RXHUBPRT<6:0> | | | | | | | MULTTRAN | RXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | RXFADDR<6:0> | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 器件模式。

**2：** 主机模式。

**3：** 端点 0 的定义 （ENDPOINT<3:0> （USBCSR<19:16>）= 0）。

**4：** 端点 1-7 的定义 （ENDPOINT<3:0> （USBCSR<19:16>）= 1 至 7）。



超前信息

© 2013 Microchip Technology Inc.

**表 11-1： USB 寄存器映射（续）**

| 虚拟地址 (BF8E_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 3098 | USB E3TXA | 31:16 | — | TXHUBPRT<6:0> | | | | | | | MULTTRAN | TXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | TXFADDR<6:0> | | | | | | | 0000 |
| 309C | USB E3RXA | 31:16 | — | RXHUBPRT<6:0> | | | | | | | MULTTRAN | RXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | RXFADDR<6:0> | | | | | | | 0000 |
| 30A0 | US BE4TXA | 31:16 | — | TXHUBPRT<6:0> | | | | | | | MULTTRAN | TXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | TXFADDR<6:0> | | | | | | | 0000 |
| 30A4 | USB E4RXA | 31:16 | — | RXHUBPRT<6:0> | | | | | | | MULTTRAN | RXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | RXFADDR<6:0> | | | | | | | 0000 |
| 30A8 | USB E5TXA | 31:16 | — | TXHUBPRT<6:0> | | | | | | | MULTTRAN | TXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | TXFADDR<6:0> | | | | | | | 0000 |
| 30AC | USB E5RXA | 31:16 | — | RXHUBPRT<6:0> | | | | | | | MULTTRAN | RXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | RXFADDR<6:0> | | | | | | | 0000 |
| 30B0 | USB E6TXA | 31:16 | — | TXHUBPRT<6:0> | | | | | | | MULTTRAN | TXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | TXFADDR<6:0> | | | | | | | 0000 |
| 30B4 | USB E6RXA | 31:16 | — | RXHUBPRT<6:0> | | | | | | | MULTTRAN | RXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | RXFADDR<6:0> | | | | | | | 0000 |
| 30B8 | USB E7TXA | 31:16 | — | TXHUBPRT<6:0> | | | | | | | MULTTRAN | TXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | TXFADDR<6:0> | | | | | | | 0000 |
| 30BC | USB E7RXA | 31:16 | — | RXHUBPRT<6:0> | | | | | | | MULTTRAN | RXHUBADD<6:0> | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | RXFADDR<6:0> | | | | | | | 0000 |
| 3100 | USB E0CSR0 | 31:16 | 索引为 USBIE0CSR0 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3108 | USB E0CSR2 | 31:16 | 索引为 USBIE0CSR2 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 310C | USB E0CSR3 | 31:16 | 索引为 USBIE0CSR3 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3110 | USB E1CSR0 | 31:16 | 索引为 USBIE1CSR0 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3114 | USB E1CSR1 | 31:16 | 索引为 USBIE1CSR1 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3118 | USB E1CSR2 | 31:16 | 索引为 USBIE1CSR2 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 311C | USB E1CSR3 | 31:16 | 索引为 USBIE1CSR3 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3120 | USB E2CSR0 | 31:16 | 索引为 USBIE2CSR0 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注**
1： 器件模式。
2： 主机模式。
3： 端点 0 的定义（ENDPOINT<3:0>（USBCSR<19:16>）= 0）。
4： 端点 1-7 的定义（ENDPOINT<3:0>（USBCSR<19:16>）= 1 至 7）。

© 2013 Microchip Technology Inc.

**表 11-1： USB 寄存器映射（续）**

| 虚拟地址（BF8E_#） | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 3124 | USB E2CSR1 | 31:16 | 索引为 USBIE2CSR1 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3128 | USB E2CSR2 | 31:16 | 索引为 USBIE2CSR2 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 312C | USB E2CSR3 | 31:16 | 索引为 USBIE2CSR3 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3130 | USB E3CSR0 | 31:16 | 索引为 USBIE3CSR0 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3134 | USB E3CSR1 | 31:16 | 索引为 USBIE3CSR1 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3138 | USB E3CSR2 | 31:16 | 索引为 USBIE3CSR2 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 313C | USB E3CSR3 | 31:16 | 索引为 USBIE3CSR3 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3140 | USB E4CSR0 | 31:16 | 索引为 USBIE4CSR0 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3144 | USB E4CSR1 | 31:16 | 索引为 USBIE4CSR1 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3148 | USB E4CSR2 | 31:16 | 索引为 USBIE4CSR2 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 314C | USB E4CSR3 | 31:16 | 索引为 USBIE4CSR3 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3150 | USB E5CSR0 | 31:16 | 索引为 USBIE5CSR0 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3154 | USB E5CSR1 | 31:16 | 索引为 USBIE5CSR1 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3158 | USB E5CSR2 | 31:16 | 索引为 USBIE5CSR2 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 315C | USB E5CSR3 | 31:16 | 索引为 USBIE5CSR3 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3160 | USB E6CSR0 | 31:16 | 索引为 USBIE6CSR0 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3164 | USB E6CSR1 | 31:16 | 索引为 USBIE6CSR1 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3168 | USB E6CSR2 | 31:16 | 索引为 USBIE6CSR2 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 器件模式。
**2：** 主机模式。
**3：** 端点 0 的定义（ENDPOINT<3:0>（USBCSR<19:16>）= 0）。
**4：** 端点 1-7 的定义（ENDPOINT<3:0>（USBCSR<19:16>）= 1 至 7）。



© 2013 Microchip Technology Inc.

**表 11-1： USB 寄存器映射（续）**

| 虚拟地址 (BF8E_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 316C | USB E6CSR3 | 31:16 | 索引为 USBIE6CSR3 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3170 | USB E7CSR0 | 31:16 | 索引为 USBIE7CSR0 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3174 | USB E7CSR1 | 31:16 | 索引为 USBIE7CSR1 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3178 | USB E7CSR2 | 31:16 | 索引为 USBIE7CSR2 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 317C | USB E7CSR3 | 31:16 | 索引为 USBIE7CSR3 中的相同位 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 3200 | USB DMAINT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | DMA8IF | DMA7IF | DMA6IF | DMA5IF | DMA4IF | DMA3IF | DMA2IF | DMA1IF | 0000 |
| 3204 | USB DMA1C | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | DMABRSTM<1:0> | | DMAERR | DMAEP<3:0> | | | | DMAIE | DMAMODE | DMADIR | DMAEN | 0000 |
| 3208 | USB DMA1A | 31:16 | DMAADDR<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMAADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 320C | USB DMA1N | 31:16 | DMACOUNT<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMACOUNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3214 | USB DMA2C | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | DMABRSTM<1:0> | | DMAERR | DMAEP<3:0> | | | | DMAIE | DMAMODE | DMADIR | DMAEN | 0000 |
| 3218 | USB DMA2A | 31:16 | DMAADDR<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMAADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 321C | USB DMA2N | 31:16 | DMACOUNT<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMACOUNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3224 | USB DMA3C | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | DMABRSTM<1:0> | | DMAERR | DMAEP<3:0> | | | | DMAIE | DMAMODE | DMADIR | DMAEN | 0000 |
| 3228 | USB DMA3A | 31:16 | DMAADDR<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMAADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 322C | USB DMA3N | 31:16 | DMACOUNT<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMACOUNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3234 | USB DMA4C | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | DMABRSTM<1:0> | | DMAERR | DMAEP<3:0> | | | | DMAIE | DMAMODE | DMADIR | DMAEN | 0000 |
| 3238 | USB DMA4A | 31:16 | DMAADDR<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMAADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 323C | USB DMA4N | 31:16 | DMACOUNT<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMACOUNT<15:0> | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注**
**1：** 器件模式。
**2：** 主机模式。
**3：** 端点 0 的定义（ENDPOINT<3:0>（USBCSR<19:16>）= 0）。
**4：** 端点 1-7 的定义（ENDPOINT<3:0>（USBCSR<19:16>）= 1 至 7）。

© 2013 Microchip Technology Inc.

表 11-1： USB 寄存器映射 （续）

| 虚拟地址 (BF8E_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 3244 | USB DMA5C | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | DMABRSTM<1:0> | | DMAERR | DMAEP<3:0> | | | | DMAIE | DMAMODE | DMADIR | DMAEN | 0000 |
| 3248 | USB DMA5A | 31:16 | DMAADDR<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMAADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 324C | USB DMA5N | 31:16 | DMACOUNT<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMACOUNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3254 | USB DMA6C | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | DMABRSTM<1:0> | | DMAERR | DMAEP<3:0> | | | | DMAIE | DMAMODE | DMADIR | DMAEN | 0000 |
| 3258 | USB DMA6A | 31:16 | DMAADDR<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMAADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 325C | USB DMA6N | 31:16 | DMACOUNT<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMACOUNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3264 | USB DMA7C | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | DMABRSTM<1:0> | | DMAERR | DMAEP<3:0> | | | | DMAIE | DMAMODE | DMADIR | DMAEN | 0000 |
| 3268 | USB DMA7A | 31:16 | DMAADDR<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMAADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 326C | USB DMA7N | 31:16 | DMACOUNT<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMACOUNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3274 | USB DMA8C | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | DMABRSTM<1:0> | | DMAERR | DMAEP<3:0> | | | | DMAIE | DMAMODE | DMADIR | DMAEN | 0000 |
| 3278 | USB DMA8A | 31:16 | DMAADDR<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMAADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| 327C | USB DMA8N | 31:16 | DMACOUNT<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | DMACOUNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3304 | USB E1RPC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RQPKTCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3308 | USB E2RPC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RQPKTCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 330C | USB E3RPC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RQPKTCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3310 | USB E4RPC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RQPKTCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3314 | USB E5RPC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RQPKTCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3318 | USB E6RPC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RQPKTCNT<15:0> | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 器件模式。

**2：** 主机模式。

**3：** 端点 0 的定义 （ENDPOINT<3:0> （USBCSR<19:16>）= 0）。

**4：** 端点 1-7 的定义 （ENDPOINT<3:0> （USBCSR<19:16>）= 1 至 7）。





© 2013 Microchip Technology Inc.

**表 11-1： USB 寄存器映射（续）**

| 虚拟地址（BF8E_#） | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 331C | USB E7RPC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RQPKTCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 3340 | USB DPBFD | 31:16 | — | — | — | — | — | — | — | — | EP7TXD | EP6TXD | EP5TXD | EP4TXD | EP3TXD | EP2TXD | EP1TXD | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | EP7RXD | EP6RXD | EP5RXD | EP4RXD | EP3RXD | EP2RXD | EP1RXD | — | 0000 |
| 3344 | USB TMCON1 | 31:16 | THHSRTN<15:0> | | | | | | | | | | | | | | | | 05E6 |
| | | 15:0 | TUCH<15:0> | | | | | | | | | | | | | | | | 4074 |
| 3348 | USB TMCON2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | THSBT<3:0> | | | | 0000 |
| 3360 | USB LPMR1 | 31:16 | — | — | LPM ERRIE | LPM RESIE | LPMACKIE | LPMNYIE | LPMSTIE | LPMTOIE | — | — | — | LPMNAK(1) | LPMEN<1:0> | | LPMRES | LPMXMT | 0000 |
| | | | | | | | | | | | | | | —(2) | —(2) | —(2) | | | 0000 |
| | | 15:0 | ENDPOINT<3:0> | | | | — | — | — | RMTWAK | HIRD<3:0> | | | | LNKSTATE<3:0> | | | | 0000 |
| 3364 | USB LMPR2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | LPMFADDR<6:0> | | | | | | | — | — | LPMERR(1) | LPMRES | LPMNC | LPMACK | LPMNY | LPMST | 0000 |
| | | | | | | | | | | | | | —(2) | | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注**
1： 器件模式。
2： 主机模式。
3： 端点 0 的定义（ENDPOINT<3:0>（USBCSR<19:16>）= 0）。
4： 端点 1-7 的定义（ENDPOINT<3:0>（USBCSR<19:16>）= 1 至 7）。

© 2013 Microchip Technology Inc.

**寄存器 11-1： USBCSR0：USB 控制状态寄存器 0**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS |
| | EP7TXIF | EP6TXIF | EP5TXIF | EP4TXIF | EP3TXIF | EP2TXIF | EP1TXIF | EP0IF |
| 15:8 | R/W-0 | R/W-0 | R/W-1 | R-0, HS | R-0 | R/W-0 | R-0, HC | R/W-0 |
| | ISOUPD | SOFTCONN | HSEN | HSMODE | RESET | RESUME | SUSPMODE | SUSPEN |
| | — | — | | | | | | |
| 7:0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | FUNC<6:0> | | | | | | |
| | | — | — | — | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **未实现：**读为 0

bit 23-17 **EP7TXIF:EP1TXIF：**端点 n 发送中断标志位
1 = 端点有发送中断要处理
0 = 无中断事件

bit 16 **EP0IF：**端点 0 中断位
1 = 端点 0 有中断要处理
0 = 无中断事件

当读取该字节时，所有的 EPxTX 和 EP0 位清零。因此，这些位必须与寄存器中的其他位分开读取，避免意外清零。

bit 15 **ISOUPD：**ISO 更新位 （*仅器件模式；在主机模式下未实现*）
1 = USB 模块在发送数据包前从 TXPKTRDY 置 1 开始将等待 SOF 令牌
0 = 行为不改变

该位仅影响在*器件模式*下执行同步传输的端点。该位在*主机模式*下未实现。

bit 14 **SOFTCONN：**软连接 / 断开连接特性选择位
1 = USB D+/D- 线路使能且处于活动状态
0 = USB D+/D- 线路禁止且为三态

该位仅在*器件模式*下可用。

bit 13 **HSEN：**高速使能位
1 = 当器件通过集线器复位时， USB 模块将协商高速模式
0 = 模块仅工作在全速模式下

bit 12 **HSMODE：**高速模式状态位
1 = 在 USB 复位期间成功协商高速模式
0 = 模块不在高速模式下

在*器件模式*下，当完成 USB 复位时，该位变为有效。在*主机模式*下，当 RESET 位清零时，该位变为有效。

bit 11 **RESET：**模块复位状态位
1 = 总线上存在复位信号
0 = 模块正常工作

在*器件模式*下，该位是只读位。在*主机模式*下，该位是可读 / 写位。


© 2013 Microchip Technology Inc.

**寄存器 11-1： USBCSR0：USB 控制状态寄存器 0 （续）**

bit 10 **RESUME**：从暂停恢复控制位
1 = 当器件在暂停模式下时产生恢复信号
0 = 停止恢复信号

在*器件模式*下，软件应该在 10 ms（最长 15 ms）后清零该位来结束恢复信号。在*主机模式*下，软件应该在 20 ms 后清零该位。

bit 9 **SUSPMODE**：暂停模式状态位
1 = USB 模块在暂停模式下
0 = USB 模块正常工作

该位在器件模式下为只读位。在主机模式下，该位可通过软件置 1 且通过硬件清零。

bit 8 **SUSPEN**：暂停模式使能位
1 = 使能暂停模式
0 = 禁止暂停模式

bit 7 **未实现**：读为 0

bit 6-0 **FUNC<6:0>**：器件功能地址位

这些位仅在*器件模式*下可用。该域将写入通过 SET_ADDRESS 命令接收到的地址，然后被用于解码后续令牌数据包中的功能地址。

**寄存器 11-2： USBCSR1：USB 控制状态寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-0 |
| | EP7TXIE | EP6TXIE | EP5TXIE | EP4TXIE | EP3TXIE | EP2TXIE | EP1TXIE | EP0IE |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS | U-0 |
| | EP7RXIF | EP6RXIF | EP5RXIF | EP4RXIF | EP3RXIF | EP2RXIF | EP1RXIF | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **未实现：**读为 0

bit 23-17 **EP7TXIE:EP1TXIE：**端点 n 发送中断允许位
1 = 允许端点发送中断事件
0 = 禁止端点发送中断事件

bit 16 **EP0IE：**端点 0 中断允许位
1 = 允许端点 0 中断事件
0 = 禁止端点 0 中断事件

bit 15-8 **未实现：**读为 0

bit 7-1 **EP7RXIF:EP1RXIF：**端点 n 接收中断位
1 = 端点有接收事件要处理
0 = 无中断事件

bit 0 **未实现：**读为 0


© 2013 Microchip Technology Inc.

**寄存器 11-3： USBCSR2：USB 控制状态寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-1 | R/W-1 | R/W-0 |
| | VBUSIE | SESSRQIE | DISCONIE | CONNIE | SOFIE | RESETIE | RESUMEIE | SUSPIE |
| 23:16 | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS |
| | VBUSIF | SESSRQIF | DISCONIF | CONNIF | SOFIF | RESETIF | RESUMEIF | SUSPIF |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | U-0 |
| | EP7RXIE | EP6RXIE | EP5RXIE | EP4RXIE | EP3RXIE | EP2RXIE | EP1RXIE | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

HS = 可由硬件置 1

bit 31 **VBUSIE**：VBUS 错误中断允许位
1 = 允许 VBUS 错误中断
0 = 禁止 VBUS 错误中断

bit 30 **SESSRQIE**：会话请求中断允许位
1 = 允许会话请求中断
0 = 禁止会话请求中断

bit 29 **DISCONIE**：器件断开连接中断允许位
1 = 允许器件断开连接中断
0 = 禁止器件断开连接中断

bit 28 **CONNIE**：器件连接中断允许位
1 = 允许器件连接中断
0 = 禁止器件连接中断

bit 27 **SOFIE**：帧起始中断允许位
1 = 允许帧起始事件中断
0 = 禁止帧起始事件中断

bit 26 **RESETIE**：复位 / 干扰中断允许位
1 = 允许发生复位 （*器件模式*）或干扰 （*主机模式*）时中断
0 = 禁止复位 / 干扰中断

bit 25 **RESUMEIE**：恢复中断允许位
1 = 允许恢复信号中断
0 = 禁止恢复信号中断

bit 24 **SUSPIE**：暂停中断允许位
1 = 允许暂停信号中断
0 = 禁止暂停信号中断

bit 23 **VBUSIF**：VBUS 错误中断位
1 = VBUS 在会话期间降至低于 VBUS 有效阈值
0 = 无中断

bit 22 **SESSRQIF**：会话请求中断位
1 = 检测到会话请求信号
0 = 未检测到会话请求

bit 21 **DISCONIF**：器件断开连接中断位
1 = 在*主机模式*下，指示检测到器件断开连接。在*器件模式*下，指示会话结束。
0 = 未检测到器件断开连接

bit 20 **CONNIF**：器件连接中断位
1 = 在*主机模式*下，指示检测到器件连接
0 = 未检测到器件连接

**寄存器 11-3： USBCSR2：USB 控制状态寄存器 2 （续）**

bit 19 **SOFIF**：帧起始中断位
1 = 已开始新的帧
0 = 未检测到帧起始

bit 18 **RESETIF**：复位 / 干扰中断位
1 = 在*主机模式*下，指示检测到干扰。在*器件模式*下，指示总线上检测到复位信号。
0 = 未检测到复位 / 干扰

bit 17 **RESUMEIF**：恢复中断位
1 = 当 USB 模块在暂停模式下时，总线上检测到恢复信号
0 = 未检测到恢复信号

bit 16 **SUSPIF**：暂停中断位
1 = 总线上检测到暂停信号 （*器件模式*）
0 = 未检测到暂停信号

bit 15-8 **未实现**：读为 0

bit 7-1 **EP7RXIE:EP1RXIE**：端点 n 接收中断允许位
1 = 允许该端点的接收中断
0 = 禁止接收中断

bit 0 **未实现**：读为 0


© 2013 Microchip Technology Inc.

**寄存器 11-4： USBCSR3：USB 控制状态寄存器 3**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0, HC | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FORCEHST | FIFOACC | FORCEFS | FORCEHS | PACKET | TESTK | TESTJ | NAK |
| 23:16 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | ENDPOINT<3:0> | | | |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | R-0 | R-0 | R-0 |
| | — | — | — | — | — | RFRMUM<10:8> | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RFRMNUM<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **FORCEHST**：测试模式强制主机选择位
1 = 强制 USB 模块进入*主机模式*，无论其是否连接任何外设
0 = 正常工作

bit 30 **FIFOACC**：测试模式端点 0 FIFO 传输强制位
1 = 将端点 0 发送 FIFO 中的数据包传输至端点 0 接收 FIFO
0 = 无传输

bit 29 **FORCEFS**：测试模式强制全速模式选择位
该位仅在 FORCEHST = 1 时有效。
1 = 强制 USB 模块进入全速模式。当 FORCEHS = 1 时，未知行为。
0 = 如果 FORCEHS = 0，将 USB 模块置于低速模式。

bit 28 **FORCEHS**：测试模式强制高速模式选择位
该位仅在 FORCEHST = 1 时有效。
1 = 强制 USB 模块进入高速模式。当 FORCEFS = 1 时，未知行为。
0 = 如果 FORCEFS = 0，将 USB 模块置于低速模式。

bit 27 **PACKET**：Test_Packet 测试模式选择位
该位仅在模块处于高速模式时有效。
1 = USB模块在总线上重复发送53字节测试数据包。进入测试模式前，必须将测试数据包装入端点0 FIFO。
0 = 正常工作

bit 26 **TESTK**：Test_K 测试模式选择位
1 = 进入 Test_K 测试模式。 USB 模块在总线上连续发送 K。
0 = 正常工作
该位仅在 USB 模块处于高速模式时有效。

bit 25 **TESTJ**：Test_J 测试模式选择位
1 = 进入 Test_J 测试模式。 USB 模块在总线上连续发送 J。
0 = 正常工作
该位仅在 USB 模块处于高速模式时有效。

bit 24 **NAK**：Test_SE0_NAK 测试模式选择位
1 = 进入 Test_SE0_NAK 测试模式。 USB 模块保持高速模式，但是以 NAK 响应任何有效的 IN 令牌
0 = 正常工作
该模式仅在模块处于高速模式时有效。

bit 23-20 **未实现**：读为 0

**寄存器 11-4： USBCSR3：USB 控制状态寄存器 3 （续）**

bit 19-16 **ENDPOINT<3:0>**：端点寄存器选择位
1111 = 保留
•
•
•
1000 = 保留
0111 = 端点 7
•
•
•
0000 = 端点 0
这些位选择通过地址 3010-301F 访问的端点寄存器。

bit 15-11 **未实现**：读为 0

bit 10-0 **RFRMNUM<10:0>**：上一次接收到的帧编号位


© 2013 Microchip Technology Inc.

**寄存器 11-5： USBIE0CSR0：USB 索引端点控制状态寄存器 0 （端点 0）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0, HC | R/W-0 | R/W-0, HC |
| | — | — | — | — | — | — | — | FLSHFIFO |
| | | | | | DISPING | DTWREN | DATATGGL | |
| 23:16 | R/W-0, HC | R/W-0, HC | R/W-0, HC | R/C-0, HS | R/W-0, HS | R-0, HS | R-0 | R-0 |
| | SVCSETEND | SVCRPR | SENDSTALL | SETUPEND | DATAEND | SENTSTALL | TXPKTRDY | RXPKTRDY |
| | NAKTMOUT | STATPKT | REQPKT | ERROR | SETUPPKT | RXSTALL | | |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| 图注： | HC = 可由硬件清零 | HS = 可由软件清零 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-28 **未实现：**读为 0

bit 27 **DISPING：**禁止 Ping 令牌控制位 （*主机模式*）
1 = USB 模块在高速控制传输的数据和状态阶段不会发出 PING 令牌
0 = 发出 Ping 令牌

bit 26 **DTWREN：**数据翻转写使能位 （*主机模式*）
1 = 使能写入端点 0 数据翻转的当前状态。自动清零。
0 = 禁止数据翻转写操作

bit 25 **DATATGGL：**数据翻转位 （*主机模式*）
当读取时，该位指示端点 0 数据翻转的当前状态。如果 DTWREN = 1，可根据所需的设置写该位。当 DTWREN = 0 时，该位为只读位。

bit 24 **FLSHFIFO：**清除 FIFO 控制位
1 = 清除下一个要从端点 0 FIFO 发送 / 读取的数据包。FIFO 指针复位，且 TXPKTRDY/RXPKTRDY 位清零。操作完成时自动清零。仅当 TXPKTRDY/RXPKTRDY = 1 时才应使用。
0 = 无清除操作

bit 23 **SVCSETEND：**清零 SETUPEND 控制位 （*器件模式*）
1 = 清零该寄存器中的 SETUPEND 位。该位自动清零。
0 = 不清零

**NAKTMOUT：**NAK 超时控制位 （*主机模式*）
1 = 接收到长于 NAKLIM<4:0> 位 （USBICSR<28:24>）设置的时间的 NAK 响应后，端点 0 暂停
0 = 允许端点继续

bit 22 **SVCRPR：**处理 RXPKTRDY 清零控制位 （*器件模式*）
1 = 清零该寄存器中的 RXPKTRDY 位。该位自动清零。
0 = 不清零

**STATPKT：**状态阶段事务控制位 （*主机模式*）
1 = 在将 TXPKTRDY 或 REQPKT 位置 1 的同时置 1 该位时，执行状态阶段事务
0 = 不执行状态阶段事务

**寄存器 11-5： USBIE0CSR0：USB 索引端点控制状态寄存器 0 （端点 0）（续）**

bit 21 **SENDSTALL：**发送停止控制位 （*器件模式*）
1 = 终止当前事务并发送 STALL 握手。该位自动清零。
0 = 不发送 STALL 握手。

**REQPKT：**IN 事务请求控制位 （*主机模式*）
1 = 请求 IN 事务。该位在 RXPKTRDY 位置 1 时清零。
0 = 不请求 IN 事务

bit 20 **SETUPEND：**提前控制事务结束状态位 （*器件模式*）
1 = 控制事务在 DATAEND 位置 1 之前结束。将产生中断，且同时清除 FIFO。
0 = 正常工作
通过向该寄存器中的 SVCSETEND 位写入 1 来清零该位。

**ERROR：**无响应错误状态位 （*主机模式*）
1 = 已尝试执行事务 3 次，但外设无任何响应。将产生中断。
0 = 清零该标志位。软件必须向该位写入 0 以清零。

bit 19 **DATAEND：**数据结束控制位 （*器件器件模式*）
发生以下情况时，软件将该位置 1：
- 为上一个数据包将 TXPKTRDY 置 1
- 卸载上一个数据包后清零 RXPKTRDY
- 为零长度数据包将 TXPKTRDY 置 1

硬件清零该位。

**SETUPPKT：**发送 SETUP 令牌控制位 （*主机模式*）
1 = 在将 TXPKTRDY 位置 1 的同时置 1 该位，模块为事务发送 SETUP 令牌而非 OUT 令牌
0 = 正常的 OUT 令牌操作
置 1 该位还将清零数据翻转。

bit 18 **SENTSTALL：**STALL 发送状态位 （*器件模式*）
1 = 已发送 STALL 握手
0 = 软件清零该位

**RXSTALL：**STALL 握手接收状态位 （*主机模式*）
1 = 已接收到 STALL 握手
0 = 软件清零该位

bit 17 **TXPKTRDY：**发送数据包就绪控制位
1 = 数据包已装入 FIFO。该位自动清零。
0 = 没有数据包准备发送

bit 16 **RXPKTRDY：**接收数据包就绪状态位
1 = 已接收到数据包。当该位置 1 时产生中断 （允许时）。
0 = 未接收到数据包
通过将 SVCRPR 位置 1 来清零该位。

bit 15-0 **未实现：**读为 0

 © 2013 Microchip Technology Inc.

**寄存器 11-6： USBIE0CSR2：USB 索引端点控制状态寄存器 2 （端点 0）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | NAKLIM<4:0> | | | | |
| 23:16 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | SPEED<1:0> | | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | — | RXCNT<6:0> | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **未实现：**读为 0

bit 28-24 **NAKLIM<4:0>：**端点 0 NAK 限制位

端点 0 在接收到一连串 NAK 响应时经过多少帧 / 微帧 （高速传输）后应超时。

bit 23-22 **SPEED<1:0>：**工作速度控制位

11 = 低速
10 = 全速
01 = 高速
00 = 保留

bit 21-7 **未实现：**读为 0

bit 6-0 **RXCNT<6:0>：**接收计数位

端点0 FIFO中接收到的数据字节数。返回的值随着FIFO内容的更改而更改，且仅在RXPKTRDY置1时有效。

**寄存器 11-7： USBIE0CSR3：USB 索引端点控制状态寄存器 3 （端点 0）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-x | R-x | R-0 | R-x | R-x | R-x | R-1 | R-0 |
| | MPRXEN | MPTXEN | BIGEND | HBRXEN | HBTEN | DYNFIFOS | SOFTCONE | UTMIDWID |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **MPRXEN**：自动重组选项位
1 = 完成批量数据包的自动重组
0 = 不进行自动重组

bit 30 **MPTXEN**：自动拆分选项位
1 = 完成批量数据包的自动拆分
0 = 不进行自动拆分

bit 29 **BIGEND**：字节顺序选项位
1 = 大端顺序
0 = 小端顺序

bit 28 **HBRXEN**：高带宽接收 ISO 选项位
1 = 选择高带宽接收 ISO 端点支持
0 = 无高带宽接收 ISO 支持

bit 27 **HBTXEN**：高带宽发送 ISO 选项位
1 = 选择高带宽发送 ISO 端点支持
0 = 无高带宽发送 ISO 支持

bit 26 **DYNFIFOS**：动态 FIFO 大小选项位
1 = 支持动态 FIFO 大小
0 = 不支持动态 FIFO 大小

bit 25 **SOFTCONE**：软连接 / 断开连接选项位
1 = 支持软连接 / 断开连接
0 = 不支持软连接 / 断开连接

bit 24 **UTMIDWID**：UTMI+ 数据宽度选项位
始终为 0，指示 8 位 UTMI+ 数据宽度

bit 23-0 **未实现**：读为 0


© 2013 Microchip Technology Inc.

**寄存器 11-8： USBIENCSR0：USB 索引端点控制状态寄存器 0 （端点 1-7）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | AUTOSET | ISO | MODE | DMAREQEN | FRCDATTG | DMAREQMD | — | — |
| | | — | | | | | DATAWEN | DATATGGL |
| 23:16 | R/W-0, HS | R/W-0, HC | R/W-0, HS | R/W-0 | R/W-0 | R/W-0, HS | R/W-0 | R/W-0, HC |
| | INCOMPTX | CLRDT | SENTSTALL | SENDSTALL | FLUSH | UNDERRUN | FIFONE | TXPKTRDY |
| | NAKTMOUT | | RXSTALL | SETUPPKT | | ERROR | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MULT<4:0> | | | | | TXMAXP<10:8> | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXMAXP<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **AUTOSET**：自动置 1 控制位

1 = 当最大数据包大小 （TXMAXP 的值）的数据装入发送 FIFO 时， TXPKTRDY 将自动置 1。如果装入的数据包小于最大数据包大小，那么 TXPKTRDY 将必须手动置 1。

0 = 对于所有数据包大小， TXPKTRDY 必须手动置 1。

bit 30 **ISO**：同步发送端点使能位 （器件器件模式）

1 = 使能端点同步传输

0 = 禁止端点同步传输并使能端点批量或中断传输。

该位仅在器件模式下有效。在主机模式下，始终返回零。

bit 29 **模式**：端点方向控制位

1= 端点传输方向为发送

0 = 端点传输方向为接收

该位仅在使用同一个端点 FIFO 进行发送和接收事务时有效。

bit 28 **DMAREQEN**：端点 DMA 请求允许位

1 = 允许该端点的 DMA 请求

0 = 禁止该端点的 DMA 请求

bit 27 **FRCDATTG**：强制端点数据翻转控制位

1 = 强制端点数据翻转切换和从 FIFO 清零数据包，无论是否接收到 ACK。

0 = 无强制行为

bit 26 **DMAREQMD**：端点 DMA 请求模式控制位

1 = DMA 请求模式 1

0 = DMA 请求模式 0

不得在清零上述的 DMAREQEN 位之前或同一周期内清零该位。

bit 25 **DATAWEN**：数据翻转写使能位 （主机模式）

1 = 使能写入发送端点数据翻转 （DATATGGL）的当前状态

0 = 禁止写入 DATATGGL 位

bit 24 **DATATGGL**：数据翻转控制位 （主机模式）

当读取时，该位指示发送端点数据翻转的当前状态。如果 DATAWEN = 1，该位可以写入所需的数据翻转设置。如果 DATAWEN = 0，忽略写入该位的任何值。

**寄存器 11-8： USBIENCSR0：USB 索引端点控制状态寄存器 0 （端点 1-7）（续）**

bit 23 **INCOMPTX**：不完整发送状态位 （器件模式）

1 = 对于高带宽同步端点，一个大数据包已被拆分为 2 或 3 个数据包进行发送，但是未接收到足够的 IN 令牌来发送所有数据包

0 = 正常工作

除了同步传输之外，该位将始终返回 0。

**NAKTMOUT**：NAK 超时状态位 （主机模式）

1 = 接收到长于 NAKLIM 设置的 NAK 响应后，发送端点暂停

0 = 通过软件写入清零该位

bit 22 **CLRDT**：清零数据翻转控制位

1 = 将端点数据翻转复位为 0

0 = 不清零数据翻转

bit 21 **SENTSTALL**：STALL 握手发送状态位 （器件模式）

1 = 发送 STALL 握手。清除 FIFO，且清零 TXPKTRDY 位。

0 = 通过软件写入清零该位

**RXSTALL**：STALL 接收位 （主机模式）

1 = 接收 STALL 握手。停止任何正在进行的 DMA 请求，完全清除 FIFO，且清零 TXPKTRDY 位。

0 = 通过软件写入清零该位

bit 20 **SENDSTALL**：STALL 握手发送控制位 （器件模式）

1 = 向 IN 令牌发出 STALL 握手

0 = 终止停止状态

当端点用于同步传输时，该位无效。

**SETUPPKT**：定义位 （主机模式）

1 = 在将 TXPKTRDY 位置 1 的同时置 1 该位时，模块为事务发送 SETUP 令牌而非 OUT 令牌。这还清零数据翻转。

0 = 事务的正常 OUT 令牌

bit 19 **FLUSH**：FIFO 清除控制位

1 = 从端点发送 FIFO 清除最新数据包。复位 FIFO 指针，清零 TXPKTRDY，并产生中断。

0 = 不清除 FIFO

bit 18 **UNDERRUN**：不足状态位 （器件模式）

1 = TXPKTRDY 未置 1 时，已接收到 IN 令牌。

0 = 通过软件写入清零该位。

**ERROR**：握手故障状态位 （主机模式）

1 = 已尝试发送数据包 3 次，但未接收到握手数据包

0 = 通过软件写入清零该位。

bit 17 **FIFONE**：FIFO 非空状态位

1 = 发送 FIFO 中至少有 1 个数据包

0 = 发送 FIFO 为空

bit 16 **TXPKTRDY**：发送数据包就绪控制位

在将数据包装入 FIFO 后，软件将该位置 1。当数据包已发送时，该位自动清零。在将第二个数据包装入双重缓冲 FIFO 之前，该位也自动清零。

 © 2013 Microchip Technology Inc.

**寄存器 11-8： USBIENCSR0：USB 索引端点控制状态寄存器 0 （端点 1-7）（续）**

bit 15-11 **MULT<4:0>：**乘数控制位

对于同步 / 中断端点或具有拆分数据包的批量端点，有效负载大小为 TXMAXP 乘以 MULT+1。

对于批量端点，MULT 最高可达 32，并定义置于 FIFO 中的单个数据包在传输之前应拆分成的指定有效负载的“USB”数据包数量。要求数据包是 TXMAXP 所指定的有效负载的整数倍。

对于工作在高速模式下的同步 / 中断端点， MULT 可以是 2 或 3，并指定在单微帧中可执行的此类事务的最大数量。

bit 10-0 **TXMAXP<10:0>：**每个事务的最大发送有效负载控制位

该域设置单个事务中可发送的最大有效负载 （字节）。该值受 USB 规范对全速和高速工作模式下批量、中断和同步传输的数据包大小的规定的限制。

TXMAXP 必须设置为偶数个字节以在 DMA 模式 1 中产生正确中断。

**寄存器 11-9： USBIENCSR1：USB 索引端点控制状态寄存器 1 （端点 1-7）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0, HC | R-0 | R/W-0 |
| | AUTOCLR | ISO | DMAREQEN | DISNYET | DMAREQMD | — | — | INCOMPRX |
| | | AUTORQ | | PIDERR | | DATATWEN | DATATGGL | |
| 23:16 | R/W-0, HC | R/W-0, HS | R/W-0 | R/W-0, HC | R-0, HS | R/W-0, HS | R-0, HSC | R/W-0, HS |
| | CLRDT | SENTSTALL | SENDSTALL | FLUSH | DATAERR | OVERRUN | FIFOFULL | RXPKTRDY |
| | | RXSTALL | REQPKT | | DERRNAKT | ERROR | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MULT<4:0> | | | | | RXMAXP<10:8> | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXMAXP<7:0> | | | | | | | |

| 图注： | HC = 可由硬件清零 | HS = 可由硬件置 1 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **AUTOCLR**：RXPKTRDY 自动清零控制位

1 = 当 RXMAXP 字节的数据包已从接收 FIFO 上卸载时，RXPKTRDY 将自动清零。当小于最大数据包大小的数据包卸载时，RXPKTRDY 将必须手动清零。当使用 DMA 卸载接收 FIFO 时，从接收 FIFO 以 4 字节块形式读取数据，与 RXMAXP 无关。

0 = 不自动清零 RXPKTRDY

对于高带宽同步端点，该位不应置 1。

bit 30 **ISO**：同步端点控制位 （*器件模式*）

1 = 使能接收端点进行同步传输

0 = 使能接收端点进行批量 / 中断传输

**AUTORQ**：自动数据包请求控制位 （*主机模式*）

1 = 当清零 RXPKTRDY 位时， REQPKT 将自动置 1。

0 = 无自动数据包请求

当接收到短数据包时，该位自动清零。

bit 29 **DMAREQEN**：DMA 请求允许控制位

1 = 允许接收端点 DMA 请求。

0 = 禁止接收端点 DMA 请求。

bit 28 **DISNYET**：禁止 NYET 握手控制 /PID 错误状态位 （*器件模式*）

1 = 在批量 / 中断事务中，禁止发送 NYET 握手。所有成功接收到的接收数据包均得到 ACK，包括 FIFO 变满时接收到的数据包。

0 = 正常工作。

在批量 / 中断事务中，该位仅影响高速模式，在该模式下，应为所有中断端点置 1 该位。

**PIDERR**：PID 错误状态位 （*主机模式*）

1 = 在 ISO 事务中，这指示接收数据包中存在 PID 错误。

0 = 无错误

bit 27 **DMAREQMD**：DMA 请求模式选择位

1 = DMA 请求模式 1

0 = DMA 请求模式 0


© 2013 Microchip Technology Inc.

**寄存器 11-9： USBIENCSR1：USB 索引端点控制状态寄存器 1 （端点 1-7）（续）**

bit 26 **DATATWEN**：数据翻转写使能控制位 （*主机模式*）

1 = DATATGGL 可写
0 = DATATGGL 不可写

bit 25 **DATATGGL**：数据翻转位 （*主机模式*）

当读取时，该位指示端点数据翻转的当前状态。如果 DATATWEN = 1，该位可以写入所需的数据翻转设置。如果 DATATWEN = 0，忽略写入该位的任何值。

bit 24 **INCOMPRX**：不完整数据包状态位

1 = 在高带宽同步 / 中断传输期间，接收 FIFO 中的数据包不完整，原因是一部分数据未接收到。
0 = 通过软件写入清零该位

除了同步传输之外，该位始终返回 0。

bit 23 **CLRDT**：清零数据翻转控制位

1 = 将端点数据翻转复位为 0
0 = 不改变端点数据翻转

bit 22 **SENTSTALL**：STALL 握手状态位 （*器件模式*）

1 = 发送 STALL 握手
0 = 通过软件写入清零该位

**RXSTALL**：STALL 握手接收状态位 （*主机模式*）

1 = 已接收到 STALL 握手。产生中断。
0 = 通过软件写入清零该位

bit 21 **SENDSTALL**：STALL 握手控制位 （*器件模式*）

1 = 发出 STALL 握手
0 = 终止停止状态

**REQPKT**：IN 事务请求控制位 （*主机模式*）

1 = 请求 IN 事务。
0 = 无请求

当 RXPKTRDY 置 1 时该位清零。

bit 20 **FLUSH**：清除 FIFO 控制位

1 = 清除下一个要从端点接收FIFO读取的数据包。FIFO指针复位，且RXPKTRDY位清零。应仅在RXPKTRDY置 1 时使用。如果 FIFO 是双重缓冲，可能需要将 FLUSH 置 1 两次以完全清除 FIFO。
0 = 正常 FIFO 操作

该位自动清零。

bit 19 **DATAERR**：数据包错误状态位 （*器件模式*）

1 = 数据包有 CRC 或位填充错误。
0 = 无数据错误

当 RXPKTRDY 清零时该位清零。该位仅在端点工作在 ISO 模式下时有效。在批量模式下，该位始终返回零。

**DERRNAKT**：数据错误 /NAK 超时状态位 （*主机模式*）

1 = 数据包有 CRC 或位填充错误。在批量模式下，接收到长于 NAK 限制所设置的时间的 NAK 响应后接收端点暂停。
0 = 无数据或 NAK 超时错误

**寄存器 11-9： USBIENCSR1：USB 索引端点控制状态寄存器 1 （端点 1-7）（续）**

bit 18 **OVERRUN**：数据溢出状态位 （*器件模式*）

1 = OUT 数据包无法装入接收 FIFO。

0 = 通过软件写入清零该位

该位仅在端点工作在 ISO 模式下时有效。在批量模式下，该位始终返回零。

**ERROR**：未接收到数据包状态位 （*主机模式*）

1 = 已尝试接收数据包 3 次，但未接收到任何数据包。产生中断。

0 = 通过软件写入清零该位。

仅当接收端点工作在批量或中断模式下时，该位有效。在 ISO 模式下，该位始终返回零。

bit 17 **FIFOFULL**：FIFO 满状态位

1 = 接收 FIFO 不能装入更多的数据包

0 = 接收 FIFO 中至少有一个空余空间

bit 16 **RXPKTRDY**：数据包接收状态位

1 = 已接收到数据包。产生中断。

0 = 当数据包从接收 FIFO 卸载时，通过软件写入清零该位。

bit 15-11 **MULT<4:0>**：乘数控制位

对于同步 / 中断端点或具有拆分数据包的批量端点，有效负载大小为 TXMAXP 乘以 MULT+1。

对于批量端点，MULT 最高可达 32，并定义置于 FIFO 中的单个数据包在传输之前应拆分成的指定有效负载的“USB”数据包数量。要求数据包是 TXMAXP 所指定的有效负载的整数倍。

对于工作在高速模式下的同步/中断端点，MULT可以是2或3，并指定可在单微帧中执行此类事务的最大数量。

bit 10-0 **RXMAXP<10:0>**：每个事务的最大接收有效负载控制位

该域设置单个事务中可发送的最大有效负载 （字节）。该值受 USB 规范对全速和高速工作模式下批量、中断和同步传输的数据包大小的规定的限制。

RXMAXP 必须设置为偶数个字节以在 DMA 模式 1 中产生正确中断。

 © 2013 Microchip Technology Inc.

**寄存器 11-10： USBIENCSR2：USB 索引端点控制状态寄存器 2 （端点 1-7）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXINTERV<7:0> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SPEED<1:0> | | PROTOCOL<1:0> | | TEP<3:0> | | | |
| 15:8 | U-0 | U-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | — | — | RXCNT<13:8> | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RXCNT<7:0> | | | | | | | |

| 图注： | HC = 可由硬件清零 | HS = 可由硬件置 1 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **TXINTERV<7:0>：**端点发送查询间隔 /NAK 限制位 （*主机模式*）

对于中断和同步传输，该域定义端点的查询间隔。对于批量端点，该域设置端点在接收到一连串 NAK 响应时经过多少帧 / 微帧后应超时。

下表描述了这些位的有效值和说明：

| 传输类型 | 速度 | 有效值 （m） | 说明 |
|---|---|---|---|
| 中断 | 低 / 全 | 0x01 至 0xFF | 查询间隔是 m 帧。 |
| | 高 | 0x01 至 0x10 | 查询间隔是 $2^{(m-1)}$ 帧。 |
| 同步 | 全或高 | 0x01 至 0x10 | 查询间隔是 $2^{(m-1)}$ 帧 / 微帧。 |
| 批量 | 全或高 | 0x02 至 0x10 | NAK 限制是 $2^{(m-1)}$ 帧 / 微帧。值为 0 或 1 禁止 NAK 超时功能。 |

bit 23-22 **SPEED<1:0>：**发送端点工作速度控制位 （*主机模式*）
11 = 低速
10 = 全速
01 = 高速
00 = 保留

bit 21-20 **PROTOCOL<1:0>：**发送端点协议控制位
11 = 中断
10 = 批量
01 = 同步
00 = 控制

bit 19-16 **TEP<3:0>：**发送目标端点编号位

该值是器件枚举期间包含在返回至 USB 模块的发送端点描述符中的端点编号。

bit 15-14 **未实现：**读为 0

bit 13-0 **RXCNT<13:0>：**接收计数位

端点接收 FIFO 中接收到的数据字节数。返回的值随着 FIFO 内容的更改而更改，且仅在 RXPKTRDY 置 1 时有效。

**寄存器 11-11： USBIENCSR3：USB 索引端点控制状态寄存器 3 （端点 1-7）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-x | R-x | R-x | R-x | R-x | R-x | R-x | R-x |
| | RXFIFOSZ<3:0> | | | | TXFIFOSZ<3:0> | | | |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXINTERV<7:0> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SPEED<1:0> | | PROTOCOL<1:0> | | TEP<3:0> | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-28 **RXFIFOSZ<3:0>：**接收 FIFO 大小位
1111 = 保留
1110 = 保留
1101 = 8192 字节
1100 = 4096 字节
•
•
•
0011 = 8 字节
0010 = 保留
0001 = 保留
0000 = 保留或尚未配置端点
该寄存器仅在未选择动态大小时有此说明。在使用动态 FIFO 大小时无效。

bit 27-24 **TXFIFOSZ<3:0>：**发送 FIFO 大小位
1111 = 保留
1110 = 保留
1101 = 8192 字节
1100 = 4096 字节
•
•
•
0011 = 8 字节
0010 = 保留
0001 = 保留
0000 = 保留或尚未配置端点
该寄存器仅在未选择动态大小时有此说明。在使用动态 FIFO 大小时无效。

bit 23-16 **未实现：**读为 0


© 2013 Microchip Technology Inc.

**寄存器 11-11： USBIENCSR3：USB 索引端点控制状态寄存器 3 （端点 1-7）（续）**

bit 15-8 **RXINTERV<7:0>**：端点接收查询间隔 /NAK 限制位

对于中断和同步传输，该域定义端点的查询间隔。对于批量端点，该域设置端点在接收到一连串 NAK 响应时经过多少帧 / 微帧后应超时。

下表描述了该域的有效值和含义：

| 传输类型 | 速度 | 有效值 （m） | 说明 |
|---|---|---|---|
| 中断 | 低 / 全 | 0x01 至 0xFF | 查询间隔是 m 帧。 |
| | 高 | 0x01 至 0x10 | 查询间隔是 $2^{(m-1)}$ 帧。 |
| 同步 | 全或高 | 0x01 至 0x10 | 查询间隔是 $2^{(m-1)}$ 帧 / 微帧。 |
| 批量 | 全或高 | 0x02 至 0x10 | NAK 限制是 $2^{(m-1)}$ 帧 / 微帧。值为 0 或 1 禁止 NAK 超时功能。 |

bit 7-6 **SPEED<1:0>**：接收端点工作速度控制位
11 = 低速
10 = 全速
01 = 高速
00 = 保留

bit 5-4 **PROTOCOL<1:0>**：接收端点协议控制位
11 = 中断
10 = 批量
01 = 同步
00 = 控制

bit 3-0 **TEP<3:0>**：接收目标端点编号位

该值是器件枚举期间包含在返回至 USB 模块的发送端点描述符中的端点编号。

**寄存器 11-12： USBFIFOx：USB FIFO 数据寄存器 x （x = 0-7)**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DATA<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DATA<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DATA<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DATA<7:0> | | | | | | | |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **DATA<31:0>**：USB 发送 / 接收 FIFO 数据位

写入该寄存器会将数据装入相应端点的 TxFIFO。读取该寄存器会从相应端点的 RxFIFO 卸载数据。

根据需要传输可以是 8 位、16 位或 32 位，允许任何组合的访问，前提是连续访问数据。但是，与一个数据包相关的所有传输必须具有相同的宽度，这样数据才能始终字节、字或双字对齐。为了完成奇数字节或奇数字传输，上一次传输可能包含比前一次传输更少的字节，

 © 2013 Microchip Technology Inc.

**寄存器 11-13： USBOTG：USB OTG 控制 / 状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | RXDPB | RXFIFOSZ<3:0> | | | |
| 23:16 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TXDPB | TXFIFOSZ<3:0> | | | |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | — | TXEDMA | RXEDMA |
| 7:0 | R-1 | R-0 | R-0 | R-0 | R-0 | R-0 | R/W-0, HC | R/W-0 |
| | BDEV | FSDEV | LSDEV | VBUS<1:0> | | HOSTMODE | HOSTREQ | SESSION |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **未实现：**读为 0

bit 28 **RXDPB：**接收端点双数据包缓冲控制位
1 = 支持双数据包缓冲区。这会使 RXFIFOSZ 设置的大小加倍。
0 = 不支持双数据包缓冲区。

bit 27-24 **RXFIFOSZ<3:0>：**接收端点 FIFO 数据包大小位

支持的最大数据包大小 （在对具有批量 / 高带宽数据包的 FIFO 进行任何拆分传输之前）

1111 = 保留
•
•
•
1010 = 保留
1001 = 4096 字节
1000 = 2048 字节
0111 = 1024 字节
0110 = 512 字节
0101 = 256 字节
0100 = 128 字节
0011 = 64 字节
0010 = 32 字节
0001 = 16 字节
0000 = 8 字节

bit 23-21 **未实现：**读为 0

bit 20 **TXDPB：**发送端点双数据包缓冲控制位
1 = 支持双数据包缓冲区。这会使 TXFIFOSZ 设置的大小加倍。
0 = 不支持双数据包缓冲区。

**寄存器 11-13： USBOTG：USB OTG 控制 / 状态寄存器 （续）**

bit 19-16 **TXFIFOSZ<3:0>：**发送端点 FIFO 数据包大小位

支持的最大数据包大小 （在对具有批量 / 高带宽数据包的 FIFO 进行任何拆分传输之前）

1111 = 保留
•
•
•
1010 = 保留
1001 = 4096 字节
1000 = 2048 字节
0111 = 1024 字节
0110 = 512 字节
0101 = 256 字节
0100 = 128 字节
0011 = 64 字节
0010 = 32 字节
0001 = 16 字节
0000 = 8 字节

bit 15-10 **未实现：**读为 0

bit 9 **TXEDMA：**发送端点 DMA 有效控制位
1 = 当 MAXP-8 字节已写入一个端点时，所有 IN 端点的 DMA_REQ 信号将无效。这是提前模式。
0 = 当 MAXP 字节已写入一个端点时，所有 IN 端点的 DMA_REQ 信号将无效。这是推迟模式。

bit 8 **RXEDMA：**接收端点 DMA 有效控制位
1 = 当 MAXP-8 字节已写入一个端点时，所有 OUT 端点的 DMA_REQ 信号将无效。这是提前模式。
0 = 当 MAXP 字节已写入一个端点时，所有 OUT 端点的 DMA_REQ 信号将无效。这是推迟模式。

bit 7 **BDEV：**USB 器件类型位
1 = USB 作为 B 器件工作
0 = USB 作为 A 器件工作

bit 6 **FSDEV：**全速 / 高速器件检测位 （*主机模式*）
1 = 已检测到一个全速或高速器件连接到端口
0 = 未检测到全速或高速器件

bit 5 **LSDEV：**低速器件检测位 （*主机模式*）
1 = 已检测到一个低速器件连接到端口
0 = 未检测到低速器件

bit 4-3 **VBUS<1:0>：**VBUS 电平检测位
11 = 高于 VBUS 时有效
10 = 高于 AValid 且低于 VBUS 时有效
11 = 高于会话结束电压且低于 AValid
00 = 低于会话结束电压

bit 2 **HOSTMODE：**主机模式位
1 = USB 模块用作主机
0 = USB 模块不用作主机

bit 1 **HOSTREQ：**主机请求控制位
仅 B 器件：
1 = 当进入暂停模式时， USB 模块启动主机协商。当主机协商完成后该位清零。
0 = 主机协商并不发生

 © 2013 Microchip Technology Inc.

**寄存器 11-13： USBOTG：USB OTG 控制 / 状态寄存器 （续）**

bit 0 **SESSION**：有效会话控制 / 状态位

A 器件：

1 = 开始会话

0 = 结束会话

B 器件：

1 = （读）会话已开始或正在进行，（写）启动会话请求协议

0 = 当 USB 模块在暂停模式下，清零该位会导致软件断开连接

当 USB 模块未暂停时清零该位会导致未知行为。

**寄存器 11-14： USBFIFOA：USB FIFO 地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | RXFIFOAD<12:8> | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXFIFOAD<7:0> | | | | | | | |
| 15:8 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TXFIFOAD<12:8> | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXFIFOAD<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **未实现：**读为 0

bit 28-16 **RXFIFOAD<12:0>：**接收端点 FIFO 地址位

以 8 字节为单位的端点 FIFO 起始地址如下：

1111111111111 = 0xFFF8

•

•

•

0000000000010 = 0x0010

0000000000001 = 0x0008

0000000000000 = 0x0000

bit 15-13 **未实现：**读为 0

bit 12-0 **TXFIFOAD<12:0>：**发送端点 FIFO 地址位

以 8 字节为单位的端点 FIFO 起始地址如下：

1111111111111 = 0xFFF8

•

•

•

0000000000010 = 0x0010

0000000000001 = 0x0008

0000000000000 = 0x0000


© 2013 Microchip Technology Inc.

**寄存器 11-15： USBHWVER：USB 硬件版本寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-1 | R-0 | R-0 | R-0 |
| | RC | VERMAJOR<4:0> | | | | | VERMINOR<9:8> | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | VERMINOR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **RC：**候选版本位
1 = 使用候选版本创建 USB 模块
0 = 使用完整发布版创建 USB 模块

bit 14-10 **VERMAJOR<4:0>：**USB 模块主版本号位
该只读编号是 USB 模块的主版本号。

bit 9-0 **VERMINOR<7:0>：**USB 模块子版本号位
该只读编号是 USB 模块的子版本号。

**寄存器 11-16： USBINFO：USB 信息寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-0 | R/W-0 |
| | VPLEN<7:0> | | | | | | | |
| 23:16 | R/W-0 | R/W-1 | R/W-0 | R/W-1 | R/W-1 | R/W-1 | R/W-0 | R/W-0 |
| | WTCON<3:0> | | | | WTID<3:0> | | | |
| 15:8 | R-1 | R-0 | R-0 | R-0 | R-1 | R-1 | R-0 | R-0 |
| | DMACHANS<3:0> | | | | RAMBITS<3:0> | | | |
| 7:0 | R-0 | R-1 | R-1 | R-1 | R-0 | R-1 | R-1 | R-1 |
| | RXENDPTS<3:0> | | | | TXENDPTS<3:0> | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **VPLEN<7:0>：**VBUS 脉冲充电长度位
设置 VBUS 脉冲充电持续时间 （以 546.1 µs 为单位）。（默认设置对应 32.77 ms。）

bit 23-20 **WTCON<3:0>：**连接 / 断开连接过滤器控制位
设置应用于允许连接 / 断开连接过滤器的等待时间 （以 533.3 ns 为单位）。（默认设置对应 2.667 µs。）

bit 19-6 **WTID<3:0>：**ID 延时有效控制位
设置在 DPULLUP 有效到 IDDIG 视为有效之间应用的延时（以 4.369 ms 为单位）。（默认设置对应 52.43 ms。）

bit 15-12 **DMACHANS<3:0>：**DMA 通道位
这些只读位提供 USB 模块中 DMA 通道数量。对于 PIC32MZ EC 系列，该数量为 8。

bit 11-8 **RAMBITS<3:0>：**RAM 地址总线宽度位
这些只读位提供 RAM 地址总线的宽度。对于 PIC32MZ EC 系列，该数量为 12。

bit 7-4 **RXENDPTS<3:0>：**包含的接收端点位
该只读寄存器给出了设计中接收端点的数量。对于 PIC32MZ EC 系列，该数量为 7。

bit 3-0 **TXENDPTS<3:0>：**包含的发送端点位
这些只读位提供了设计中发送端点的数量。对于 PIC32MZ EC 系列，该数量为 7。


© 2013 Microchip Technology Inc.

**寄存器 11-17： USBEOFRST：USB 帧结束 / 软复位控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | — | NRSTX | NRST |
| 23:16 | R/W-0 | R/W-1 | R/W-1 | R/W-1 | R/W-0 | R.W-0 | R/W-1 | R/W-0 |
| | LSEOF<7:0> | | | | | | | |
| 15:8 | R/W-0 | R/W-1 | R/W-1 | R/W-1 | R/W-0 | R.W-1 | R/W-1 | R/W-1 |
| | FSEOF<7:0> | | | | | | | |
| 7:0 | R/W-1 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R.W-0 | R/W-0 | R/W-0 |
| | HSEOF<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-26 **未实现：**读为 0

bit 25 **NRSTX：**复位 XCLK 域位
1 = 复位 XCLK 域，通过 PHY 从接收的数据恢复时钟
0 = 正常工作

bit 24 **NRST：**复位 CLK 域位
1 = 复位 CLK 域，从外设总线恢复时钟
0 = 正常工作

bit 23-16 **LSEOF<7:0>：**低速 EOF 位
这些位以 1.067 µs 为单位设置 EOF 之前的低速事务 （默认设置为 121.6 µs）以阻止开始新的事务。

bit 15-8 **FSEOF<7:0>：**全速 EOF 位
这些位以 533.3 µs 为单位设置 EOF 之前的全速事务 （默认设置为 63.46 µs）以阻止开始新的事务。

bit 7-0 **HSEOF<7:0>：**高速 EOF 位
这些位以 133.3 µs 为单位设置 EOF 之前的高速事务 （默认设置为 17.07 µs）以阻止开始新的事务。

**寄存器 11-18： USBExTXA：USB 端点 x 发送地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | TXHUBPRT<6:0> | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MULTTRAN | TXHUBADD<6:0> | | | | | | |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | TXFADDR<6:0> | | | | | | |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **未实现：**读为 0

bit 30-24 **TXHUBPRT<6:0>：**发送集线器端口位 （*主机模式*）
当一个低速或全速器件通过一个高速 USB 2.0 集线器连接到该端点时，该域记录 USB 2.0 集线器的端口数。

bit 23 **MULTTRAN：**发送集线器多个转换器位 （*主机模式*）
1 = USB 2.0 集线器有多个事务转换器
0 = USB 2.0 集线器有单个事务转换器

bit 22-16 **TXHUBADD<6:0>：**发送集线器地址位 （*主机模式*）
当一个低速或全速器件通过一个高速 USB 2.0 集线器连接到该端点时，这些位记录 USB 2.0 集线器的地址。

bit 15-7 **未实现：**读为 0

bit 6-0 **TXFADDR<6:0>：**发送功能地址位 （*主机模式*）
指定通过相关端点访问的目标功能的地址。需要为每个使用的发送端点定义该位。


© 2013 Microchip Technology Inc.

**寄存器 11-19： USBExRXA：USB 端点 x 接收地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | | RXHUBPRT<6:0> | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MULTTRAN | RXHUBADD<6:0> | | | | | | |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | | | | | | | | |
| 7:0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | | RXFADDR<6:0> | | | | | | |

| 图注： | HC = 可由硬件清零 | HS = 可由硬件置 1 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **未实现：**读为 0

bit 30-24 **RXHUBPRT<6:0>：**接收集线器端口位 （*主机模式*）
当一个低速或全速器件通过一个高速 USB 2.0 集线器连接到该端点时，该域记录 USB 2.0 集线器的端口数。

bit 23 **MULTTRAN：**接收集线器多个转换器位 （*主机模式*）
1 = USB 2.0 集线器有多个事务转换器
0 = USB 2.0 集线器有单个事务转换器

bit 22-16 **TXHUBADD<6:0>：**接收集线器地址位 （*主机模式*）
当一个低速或全速器件通过一个高速 USB 2.0 集线器连接到该端点时，这些位记录 USB 2.0 集线器的地址。

bit 15-7 **未实现：**读为 0

bit 6-0 **RXFADDR<6:0>：**接收功能地址位 （*主机模式*）
指定通过相关端点访问的目标功能的地址。需要为每个使用的接收端点定义该位。

**寄存器 11-20： USBDMAINT：USB DMA 中断寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R/W-0, HS | R/W-0, HS | R/W-0, HS | R/W-0, HS | R/W-0, HS | R/W-0, HS | R/W-0, HS | R/W-0, HS |
| | DMA8IF | DMA7IF | DMA6IF | DMA5IF | DMA4IF | DMA3IF | DMA2IF | DMA1IF |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-8 **未实现：**读为 0

bit 7-0 **DMAxIF：**DMA 通道 x 中断位
1 = DMA 通道有一个中断事件
0 = 无中断事件
读取该寄存器时所有位清零。


© 2013 Microchip Technology Inc.

**寄存器 11-21： USBDMAxC：USB DMA 通道 x 控制寄存器 （x = 1-8）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | DMABRSTM<1:0> | | DMAERR |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DMAEP<3:0> | | | | DMAIE | DMAMODE | DMADIR | DMAEN |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-11 **未实现：**读为 0

bit 10-9 **DMABRSTM<1:0>：**DMA 突发模式选择位
11 = 突发模式 3：INCR16、 INCR8、 INCR4 或未指定长度
10 = 突发模式 2：INCR8、 INCR4 或未指定长度
01 = 突发模式 1：INCR4 或未指定长度
00 = 突发模式 0：未指定长度的突发

bit 8 **DMAERR：**总线错误位
1 = 输入上观察到总线错误
0 = 软件写入 0 清除错误

bit 7-4 **DMAEP<3:0>：**DMA 端点分配位
这些位保存 DMA 通道所分配到的端点。有效值为 0-7。

bit 3 **DMAIE：**DMA 中断允许位
1 = 允许该通道中断
0 = 禁止该通道中断

bit 2 **DMAMODE：**DMA 传输模式位
1 = DMA 模式 1 传输
0 = DMA 模式 0 传输

bit 1 **DMADIR：**DMA 传输方向位
1= DMA 读操作 （发送端点）
0 = DMA 写操作 （接收端点）

bit 0 **DMAEN：**DMA 使能位
1 = 使能 DMA 传输，并开始传输
0 = 禁止 DMA 传输

**寄存器 11-22： USBDMAxA：USB DMA 通道 x 存储器地址寄存器 （x = 1-8）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DMAADDR<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DMAADDR<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DMAADDR<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R-0 | R-0 |
| | DMAADDR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **DMAADDR<31:0>**：DMA 存储器地址位

该寄存器指示相应的 DMA 通道的当前存储器地址。初始化期间写入该寄存器的初始存储器地址的值取 4 的模后必须等于 0。该寄存器的低两位为只读位并且不能由软件置 1。在进行 DMA 传输时，存储器地址将随着传输的字节递增。

**寄存器 11-23： USBDMAxN：USB DMA 通道 x 计数寄存器 （X = 1-8）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DMACOUNT<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DMACOUNT<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DMACOUNT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DMACOUNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **DMACOUNT<31:0>**：DMA 传输计数位

该寄存器指示传输的当前 DMA 计数。软件将设置传输的初始计数，即整个传输长度。在计数进行时，该计数随着传输的字节递减。


© 2013 Microchip Technology Inc.

**寄存器 11-24： USBExRPC：USB 端点 x 请求数据包计数寄存器 （仅主机模式）（x = 1-7）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RQPKTCNT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RQPKTCNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **RQPKTCNT：**请求数据包计数位
设置要在块传输中传输的 MAXP 大小的数据包数量。当 AUTOREQ 置 1 时，该寄存器仅在*主机模式*下可用。

**寄存器 11-25： USBDPBFD：USB 双数据包缓冲区禁止寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 |
| | EP7TXD | EP6TXD | EP5TXD | EP4TXD | EP3TXD | EP2TXD | EP1TXD | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 |
| | EP7RXD | EP6RXD | EP5RXD | EP4RXD | EP3RXD | EP2RXD | EP1RXD | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-17 **EP7TXD:EP1TXD：**发送端点 x 双数据包缓冲区禁止位
1 = 禁止端点 x 的发送双数据包缓冲
0 = 使能端点 x 的发送双数据包缓冲

bit 16 **未实现：**读为 0

bit 15-1 **EP7RXD:EP1RXD：**接收端点 x 双数据包缓冲区禁止位
1 = 禁止端点 x 的接收双数据包缓冲
0 = 使能端点 x 的接收双数据包缓冲

bit 0 **未实现：**读为 0

**寄存器 11-26： USBTMCON1：USB 时序控制寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-1 | R/W-0 | R/W-1 |
| | THHSRTN<15:8> | | | | | | | |
| 23:16 | R/W-1 | R/W-1 | R/W-1 | R/W-0 | R/W-0 | R/W-1 | R/W-1 | R/W-0 |
| | THHSRTN<7:0> | | | | | | | |
| 15:8 | R/W-0 | R/W-1 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TUCH<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-1 | R/W-1 | R/W-1 | R/W-0 | R/W-1 | R/W-0 | R/W-0 |
| | TUCH<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **THHSRTN:<15:0>**：高速恢复信号延时位
这些位设置从高速恢复信号结束 （用作主机）到使能 UTM 正常工作模式的延时。

bit 15-0 **TUCH<15:0>**：啁啾超时位
这些位设置啁啾超时。该数乘以 4 得出的值为超时发生前 USB 模块时钟周期的数量。

**注：** 使用该寄存器将允许高速超时设置为大于 USB 2.0 规范中指定的最大值，使 USB 模块不遵从该规范。

**寄存器 11-27： USBTMCON2：USB 时序控制寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | THBST<3:0> | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-4 **未实现**：读为 0

bit 3-0 **THBST<3:0>**：高速超时加法器位
这些位表示要加到 736 位时间最小高速超时周期的值。超时周期可以 64 高速位时间（133 ns）的增量递增。

**注：** 使用该寄存器将允许高速超时设置为大于 USB 2.0 规范中指定的最大值，使 USB 模块不遵从该规范。


© 2013 Microchip Technology Inc.

**寄存器 11-28： USBLPMR1：USB 链路电源管理控制寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | LPMERRIE | LPMRESIE | LPMACKIE | LPMNYIE | LPMSTIE | LPMTOIE |
| 23:16 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0, HC | R/W-0, HC |
| | — | — | — | LPMNAK | LPMEN<1:0> | | LPMRES | LPMXMT |
| 15:8 | R-0 | R-0 | R-0 | R-0 | U-0 | U-0 | U-0 | R-0 |
| | ENDPOINT<3:0> | | | | — | — | — | RMTWAK |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | HIRD<3:0> | | | | LNKSTATE<3:0> | | | |

| 图注： | HC = 可由硬件清零 | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-30 **未实现：**读为 0

bit 29 **LPMERRIE：**LPM 错误中断允许位
1 = 允许 LPMERR 中断
0 = 禁止 LPMERR 中断

bit 28 **LPMRESIE：**LPM 恢复中断允许位
1 = 允许 LPMRES 中断
0 = 禁止 LPMRES 中断

bit 27 **LPMACKIE：**LPM 应答中断允许位
1 = 允许 LPMACK 中断
0 = 禁止 LPMACK 中断

bit 26 **LPMNYIE：**LPM NYET 中断允许位
1 = 允许 LPMNYET 中断
0 = 禁止 LPMNYET 中断

bit 25 **LPMSTIE：**LPM STALL 中断允许位
1 = 允许 LPMST 中断
0 = 禁止 LPMST 中断

bit 24 **LPMTOIE：**LPM 超时中断允许位
1 = 允许 LPMTO 中断
0 = 禁止 LPMTO 中断

bit 23-21 **未实现：**读为 0

bit 20 **LPMNAK：**仅 LPM 事务设置位
1 = 所有端点将以 NAK 响应除了 LPM 事务之外的所有事务
0 = 正常事务工作
将该位设置为 1 将仅在 USB 模块已因 LPM 暂停后有效。

bit 19-18 **LPMEN<1:0>：**LPM 使能位 （*器件模式*）
11 = 支持 LPM 扩展事务
10 = 不支持 LPM 和扩展事务
01 = 不支持 LPM 模式但支持扩展事务
00 = 支持 LPM 扩展事务

bit 17 **LPMRES：**LPM 恢复位
1 = 启动恢复 （远程唤醒）。恢复信号保持有效 50 µs。
0 = 无恢复操作
该位自清零。

**寄存器 11-28： USBLPMR1：USB 链路电源管理控制寄存器 1 （续）**

bit 16 **LPMXMT**：LPM 变化至 L1 状态位

当在*器件模式*下：

1 = USB 模块在接收到下一个 LPM 事务时将变化至 L1 状态。 LPMEN 必须设置为 ‘0b11。 LPMXMT 和 LPMEN 必须在同一周期内置 1。

0 = 保持当前状态

当 LPMXMT 和 LPMEN 均置 1 时， USB 模块可能通过以下方式响应：

- 如果没有数据待处理 （所有发送 FIFO 为空）， USB 模块将以 ACK 响应。该位将自清零，并且将产生软件中断。
- 如果有数据待处理 （至少一个发送 FIFO 中有数据）， USB 模块将以 NYET 响应。在该情况下，该位不会自清零，但会产生软件中断。

当在*主机模式*下：

1 = USB 模块将发送 LPM 事务。该位自清零，并且会在接收到任何令牌或发生三次超时时立即清零。

0 = 保持当前状态

bit 15-12 **ENDPOINT<3:0>**：LPM 令牌数据包端点位

这是 LPM 事务令牌数据包中的端点。

bit 11-9 **未实现**：读为 0

bit 8 **RMTWAK**：远程唤醒使能位

仅临时应用该位，且仅应用于当前暂停状态。

1 = 使能远程唤醒

0 = 禁止远程唤醒

bit 7-4 **HIRD<3:0>**：主机启动恢复持续时间位

主机将在总线上驱动恢复的最小时间。该寄存器中的值对应实际恢复时间：

恢复时间 = 50 µs + HIRD * 75 µs。由此得出的范围是 50 µs 至 1200 µs。

bit 3-0 **LNKSTATE<3:0>**：链路状态位

该值由主机提供给外设，指示外设在接收到并接受 LPM 事务后必须变换至哪个状态。该寄存器的唯一有效值为 1 （休眠状态 （L1））。所有其他值均保留。

 © 2013 Microchip Technology Inc.

**寄存器 11-29： USBLPMR2：USB 链路电源管理控制寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | LPMFADDR<6:0> | | | | | | |
| 7:0 | U-0 | U-0 | R-0 | R-0, HS | R-0, HS | R-0, HS | R-0, HS | R-0, HS |
| | — | — | LPMERRIF | LPMRESIF | LPMNCIF | LPMACKIF | LPMNYIF | LPMSTIF |

| 图注： | HS = 可由硬件置 1 | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-15 **未实现：**读为 0

bit 14-8 **LPMFADDR<6:0>：**LPM 有效负载功能地址位
这些位包含 LPM 有效负载功能地址。

bit 7-6 **未实现：**读为 0

bit 5 **LPMERRIF：**LPM 错误中断标志位 （*器件模式*）
1 = 接收到具有不受支持的 LINKSTATE 域的 LPM 事务。响应将为 STALL。
0 = 无错误条件

bit 4 **LPMRESIF：**LPM 恢复中断标志位
1 = USB 模块已恢复 （任何原因）
0 = 无恢复条件

bit 3 **LPMNCIF：**LPM NC 中断标志位
当在*器件模式*下：
1 = USB 模块接收到 LPM 事务并以 NYET 响应 （由于接收 FIFO 有待处理数据）。
0 = 无 NC 中断条件

当在*主机模式*下：
1 = 发送 LPM 事务，器件以 ACK 响应
0 = 无 NC 中断条件

bit 2 **LPMACKIF：**LPM ACK 中断标志位
当在*器件模式*下：
1 = 接收到 LPM 事务， USB 模块以 ACK 响应
0 = 无 ACK 中断条件

当在*主机模式*下：
1 = 发送 LPM 事务，器件以 ACK 响应
0 = 无 ACK 中断条件

bit 1 **LPMNYIF：**LPM NYET 中断标志位
当在*器件模式*下：
1 = 接收到 LPM 事务， USB 模块以 NYET 响应
0 = 无 NYET 中断标志

当在*主机模式*下：
1 = 发送 LPM 事务，器件以 NYET 响应
0 = 无 NYET 中断标志

**寄存器 11-29： USBLPMR2：USB 链路电源管理控制寄存器 2 （续）**

bit 0 **LPMSTIF**：LPM STALL 中断标志位

当在*器件模式*下：

1 = 接收到 LPM 事务， USB 模块以 STALL 响应

0 = 无 STALL 条件

当在*主机模式*下：

1 = 发送 LPM 事务，器件以 STALL 响应

0 = 无 STALL 条件


© 2013 Microchip Technology Inc.

## 12.0 I/O 端口

本数据手册总结了 PIC32MZ 嵌入式连接性 （EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 12 章 “I/O 端口”**（DS61120）。

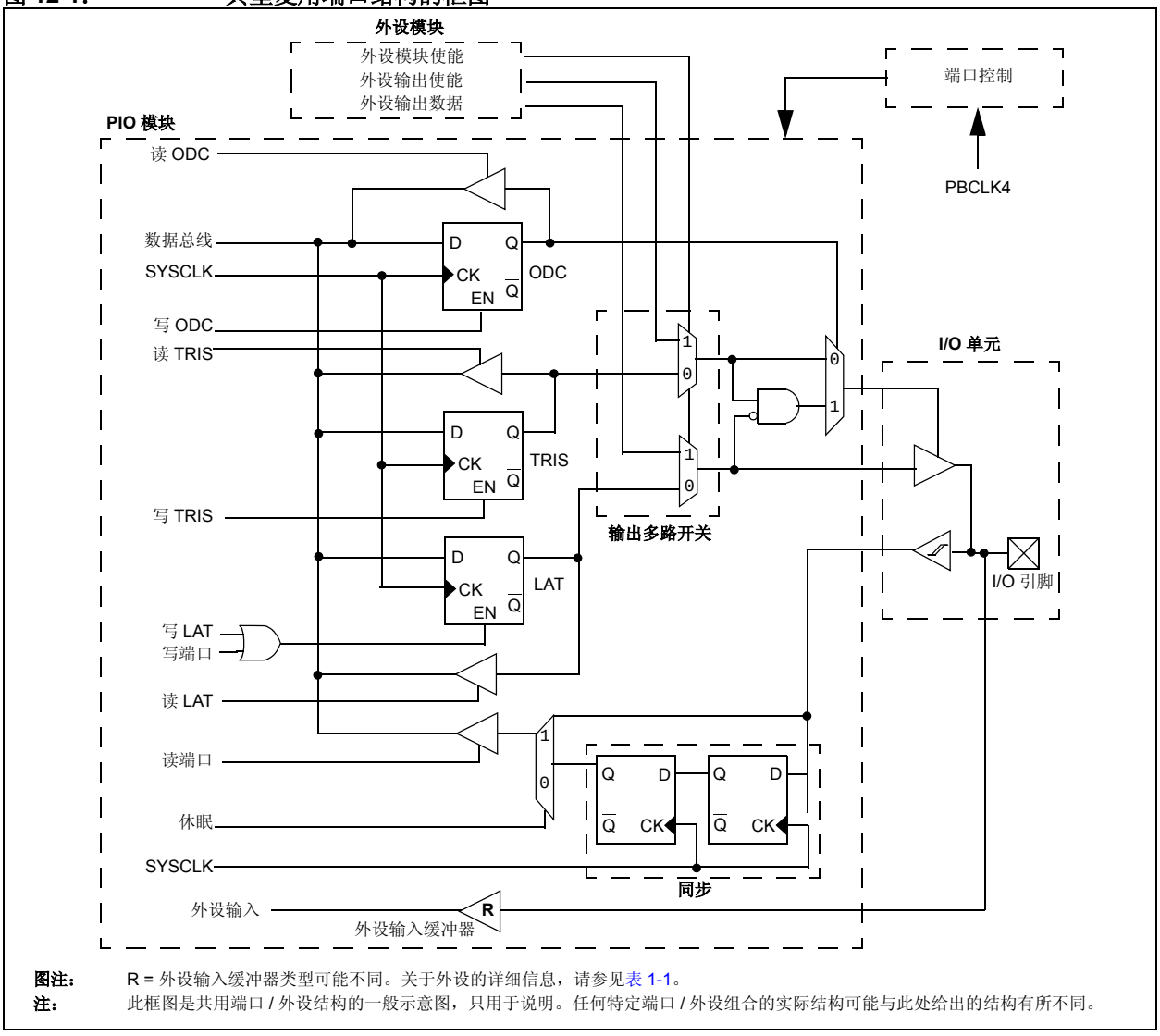
通用 I/O 引脚是最简单的外设。它们使 PIC32MZ EC 系列器件能够监视和控制其他器件。为了增加灵活性和功能性，一些引脚需要与备用功能复用。这些功能取决于器件上的外设功能部件。通常情况下，外设工作时，其相应的引脚就无法用作通用 I/O 引脚。

以下是 I/O 端口的一些主要特性：

- 可单独使能 / 禁止输出引脚的漏极开路
- 可单独使能 / 禁止输入引脚的弱上拉和下拉
- 监视选择性输入并在检测到引脚电平状态发生变化时产生中断
- 可在休眠和空闲模式下继续工作
- 可使用 CLR、 SET 和 INV 寄存器进行快速位操作

图 12-1 给出了典型复用 I/O 端口的框图。

**图 12-1： 典型复用端口结构的框图**




**图注：** R = 外设输入缓冲器类型可能不同。关于外设的详细信息，请参见表 1-1。

**注：** 此框图是共用端口 / 外设结构的一般示意图，只用于说明。任何特定端口 / 外设组合的实际结构可能与此处给出的结构有所不同。

## 12.1 并行 I/O （PIO）端口

作为数字 I/O，所有端口引脚都有十个与其操作直接关联的寄存器。数据方向寄存器 （TRISx）决定引脚是输入引脚还是输出引脚。如果数据方向位为 1，则引脚为输入引脚。复位后，所有端口引脚被定义为输入引脚。读取锁存器 （LATx）时，读到的是锁存器中的值。写锁存器时，写入的是锁存器。但读取端口 （PORTx）时，读到的是端口引脚的值；而写入端口引脚时，写入的是相应的锁存器。

### 12.1.1 漏极开路配置

除 PORTx、LATx 和 TRISx 寄存器用于数据控制外，每个端口引脚也可被单独地配置为数字输出或漏极开路输出。这是由与每个端口相对应的漏极开路控制寄存器 ODCx 控制的。将其中的任何位置 1 即可将相应的引脚配置为漏极开路输出。

这种开漏特性允许通过使用外部上拉电阻在任何所需的可承受 5V 电压的引脚上产生高于 VDD （如 5V）的输出电平。允许的最大开漏电压与最大 VIH 规范相同。

有关可用引脚及其功能的信息，请参见引脚名称表（表 3 至表 6）。

### 12.1.2 配置模拟和数字端口引脚

ANSELx 寄存器控制模拟端口引脚的操作。要充当模拟输入的端口引脚必须将其对应的 ANSEL 和 TRIS 位置 1。要将端口引脚用于数字模块（如定时器、UART 等）的 I/O 功能，必须清零对应的 ANSELx 位。

ANSELx 寄存器的默认值为 0xFFFF，因此，共用模拟功能的所有引脚在默认情况下都是模拟（而非数字）引脚。

如果在 ANSELx 位置 1 时清零 TRIS 位 （输出），则会通过一个模拟外设 （如 ADC 模块或比较器模块）转换数字输出电平 （VOH 或 VOL）。

当读取 PORT 寄存器时，所有配置为模拟输入通道的引脚均读为零 （低电平）。

配置为数字输入的引脚将不会对模拟输入进行转换。任何定义为数字输入的引脚 （包括 ANx 引脚）上的模拟电压可能导致输入缓冲器消耗的电流超过器件规范限定值。

### 12.1.3 I/O 端口写 / 读时序

在改变端口方向或对端口执行写操作，与对同一端口执行读操作之间需要间隔一个指令周期。通常此指令将是一条 NOP 指令。

### 12.1.4 输入电平变化通知

I/O 端口的输入电平变化通知功能使 PIC32MZ EC 器件能够向处理器发出中断请求，以响应选定输入引脚的电平状态变化。禁止时钟时，即使在休眠模式下该特性也可检测到输入电平状态变化。可以选择（使能）每个 I/O 端口引脚，用于在电平状态变化时发出中断请求。

5 个控制寄存器与每个 I/O 端口的 CN 功能相关。CNENx 寄存器包含每个输入引脚的 CN 中断允许控制位。将其中任一位置 1 将允许相应引脚的 CN 中断。

CNSTATx 寄存器指示自上次读取 PORTx 位以来对应引脚上的电平是否发生了变化。

每个 I/O 引脚都还有一个与之相连的弱上拉和弱下拉电路。上拉电路充当连接到引脚的电流灌拉源，在连接按钮或键盘器件时，不再需要使用外部电阻。上拉和下拉电路分别使用 CNPUx 和 CNPDx 寄存器使能，这两个寄存器包括每个引脚的控制位。将任一控制位置 1 可使能其对应引脚的弱上拉和 / 或弱下拉。

| | |
|---|---|
| **注：** | 只要端口引脚被配置为数字输出引脚，电平变化通知引脚上的弱上拉和下拉电路将始终被禁止。 |

寄存器 12-3 给出了额外的控制寄存器 （CNCONx）。

## 12.2 CLR、 SET 和 INV 寄存器

每个 I/O 模块寄存器都有相应的 CLR （清零）、 SET （置 1）和 INV （翻转）寄存器，专为快速原子级位操作而设计。正如寄存器名称所示，向某个 SET、CLR 或 INV 寄存器写入值会有效地执行其名称所示的操作，但只会修改相应的基址寄存器和指定为 1 的位。不会修改指定为 0 的位。

读 SET、 CLR 和 INV 寄存器会返回未知的值。要查看对某个 SET、CLR 或 INV 寄存器执行写操作后的结果，必须读取基址寄存器。


© 2013 Microchip Technology Inc.

## 12.3 外设引脚选择 （PPS）

通用器件的一个主要挑战是提供尽可能多的外设功能并同时最大限度地减小 I/O 引脚的功能冲突。低引脚数器件上这种挑战更加巨大。在需要为单个引脚分配多个外设的应用中，对应用代码进行繁琐的更改或完全重新设计可能是唯一的选择。

PPS 配置则提供了这些选择以外的另一种方法，可使用户进行外设集选择并将其置于多个 I/O 引脚上。用户可以通过增加特定器件上的引脚配置选项，使器件更好地适应整个应用的需要，而不是调整应用来满足器件。

PPS 配置功能通过固定数量的数字 I/O 引脚进行操作。用户可以将大多数数字外设的输入和 / 或输出单独映射到这些 I/O 引脚。PPS 通过软件执行，通常不需要对器件进行重新编程。外设映射一旦建立，硬件就会对其进行保护以免其意外或误改变。

### 12.3.1 可用引脚

可用引脚的数量取决于特定器件及其引脚数。支持 PPS 功能的引脚在其完整引脚名称中包含 “RPn” ，其中 “RP” 指的是可重映射的外设，而 “n” 指的是可重映射的端口号。

### 12.3.2 可用外设

PPS 管理的外设都是仅数字外设。包括通用串行通信（UART、SPI 和 CAN）、通用定时器时钟输入、定时器相关外设 （输入捕捉和输出比较）、电平变化中断输入以及参考时钟 （输入和输出）。

相比较而言，一些仅数字外设模块从未包含在 PPS 功能中。这是因为外设功能需要在特定端口上具有特殊的 I/O 电路，无法简单地连接到多个引脚。这些模块包括 $I^2C$ 等。类似的要求不适用于所有带有模拟输入的模块，如模数转换器 （Analog-to-Digital Converter， ADC）。

可重映射和不可重映射外设之间的主要区别在于，可重映射外设不与默认 I/O 引脚关联。必须总是在使用外设前将其分配给指定的 I/O 引脚。相反，假设不可重映射外设处于活动状态且未与其他外设发生冲突，则此外设可始终通过默认引脚使用。

可重映射外设在指定 I/O 引脚上处于活动状态时，优先于所有其他数字 I/O 和与该引脚相关的数字通信外设。此优先权与所映射的外设类型无关。可重映射外设从不会优先于与引脚相关的任何模拟功能。

### 12.3.3 控制 PPS

PPS 功能通过以下两组 SFR 控制：一组用于映射外设输入，另一组用于映射输出。由于输入和输出是单独控制的，因此特定外设的输入和输出（若该外设都有）均可施加到任何可选的功能引脚上，而没有限制。

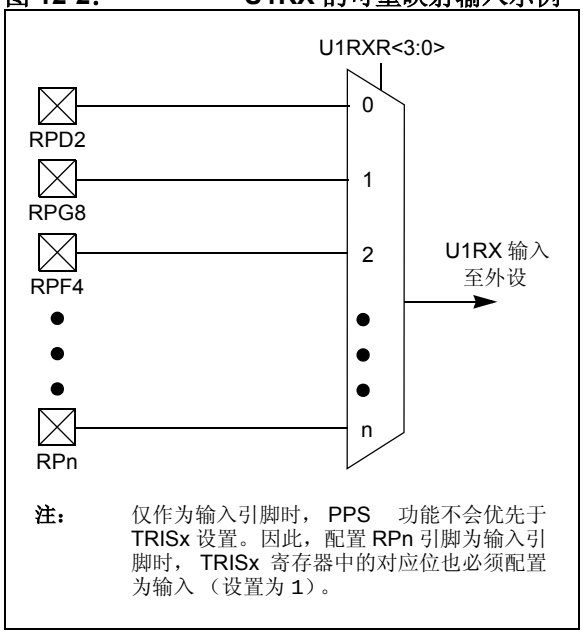
根据映射的是输入还是输出，有两种不同的方法可处理外设与外设可选引脚之间的关联。

### 12.3.4 输入映射

PPS 选项的输入根据外设进行映射。即与外设相关的控制寄存器指示其将映射到的引脚。[ *引脚名称* ]R 寄存器（其中 [ *引脚名称* ] 是指表 12-1 中列出的外设引脚）用来配置外设输入映射 （见寄存器 12-1）。每个寄存器包含几组 4 位位域。使用适当的值对这些位域进行编程会将具有对应值的 RPn 引脚映射到该外设。表 12-1 给出了任意指定器件的任意位域的有效值范围。

例如，图 12-2 给出了 U1RX 输入的可重映射引脚选择。

**图 12-2： U1RX 的可重映射输入示例**




**注：** 仅作为输入引脚时， PPS 功能不会优先于 TRISx 设置。因此，配置 RPn 引脚为输入引脚时， TRISx 寄存器中的对应位也必须配置为输入 （设置为 1）。

**表 12-1： 输入引脚选择**

| 外设引脚 | [ *引脚名称*]R SFR | [ *引脚名称*]R 位 | [ *引脚名称*]R 值与 RPn 引脚选择 |
|---|---|---|---|
| INT3 | INT3R | INT3R<3:0> | 0000 = RPD2<br>0001 = RPG8<br>0010 = RPF4<br>0011 = RPD10<br>0100 = RPF1<br>0101 = RPB9<br>0110 = RPB10<br>0111 = RPC14<br>1000 = RPB5<br>1001 = 保留<br>1010 = RPC1(1)<br>1011 = RPD14(1)<br>1100 = RPG1(1)<br>1101 = RPA14(1)<br>1110 = RPD6(2)<br>1111 = 保留 |
| T2CK | T2CKR | T2CKR<3:0> | |
| T6CK | T6CKR | T6CKR<3:0> | |
| IC3 | IC3R | IC3R<3:0> | |
| IC7 | IC7R | IC7R<3:0> | |
| U1RX | U1RXR | U1RXR<3:0> | |
| $\overline{\text{U2CTS}}$ | U2CTSR | U2CTSR<3:0> | |
| U5RX | U5RXR | U5RXR<3:0> | |
| $\overline{\text{U6CTS}}$ | U6CTSR | U6CTSR<3:0> | |
| SDI1 | SDI1R | SDI1R<3:0> | |
| SDI3 | SDI3R | SDI3R<3:0> | |
| SDI5(1) | SDI5R(1) | SDI5R<3:0>(1) | |
| SS6(1) | SS6R(1) | SS6R<3:0>(1) | |
| REFCLKI1 | REFCLKI1R | REFCLKI1R<3:0> | |
| INT4 | INT4R | INT4R<3:0> | 0000 = RPD3<br>0001 = RPG7<br>0010 = RPF5<br>0011 = RPD11<br>0100 = RPF0<br>0101 = RPB1<br>0110 = RPE5<br>0111 = RPC13<br>1000 = RPB3<br>1001 = 保留<br>1010 = RPC4(1)<br>1011 = RPD15(1)<br>1100 = RPG0(1)<br>1101 = RPA15(1)<br>1110 = RPD7(2)<br>1111 = 保留 |
| T5CK | T5CKR | T5CKR<3:0> | |
| T7CK | T7CKR | T7CKR<3:0> | |
| IC4 | IC4R | IC4R<3:0> | |
| IC8 | IC8R | IC8R<3:0> | |
| U3RX | U3RXR | U3RXR<3:0> | |
| $\overline{\text{U4CTS}}$ | U4CTSR | U4CTSR<3:0> | |
| SDI2 | SDI2R | SDI2R<3:0> | |
| SDI4 | SDI4R | SDI4R<3:0> | |
| C1RX(3) | C1RXR(3) | C1RXR<3:0>(3) | |
| REFCLKI4 | REFCLKI4R | REFCLKI4R<3:0> | |
| INT2 | INT2R | INT2R<3:0> | 0000 = RPD9<br>0001 = RPG6<br>0010 = RPB8<br>0011 = RPB15<br>0100 = RPD4<br>0101 = RPB0<br>0110 = RPE3<br>0111 = RPB7<br>1000 = 保留<br>1001 = RPF12(1)<br>1010 = RPD12(1)<br>1011 = RPF8(1)<br>1100 = RPC3(1)<br>1101 = RPE9(1)<br>1110 = 保留<br>1111 = 保留 |
| T3CK | T3CKR | T3CKR<3:0> | |
| T8CK | T8CKR | T8CKR<3:0> | |
| IC2 | IC2R | IC2R<3:0> | |
| IC5 | IC5R | IC5R<3:0> | |
| IC9 | IC9R | IC9R<3:0> | |
| U1CTS | U1CTSR | U1CTSR<3:0> | |
| U2RX | U2RXR | U2RXR<3:0> | |
| U5CTS | U5CTSR | U5CTSR<3:0> | |
| $\overline{\text{SS1}}$ | SS1R | SS1R<3:0> | |
| $\overline{\text{SS3}}$ | SS3R | SS3R<3:0> | |
| $\overline{\text{SS4}}$ | SS4R | SS4R<3:0> | |
| $\overline{\text{SS5}}$(1) | SS5R(1) | SS5R<3:0>(1) | |
| C2RX(3) | C2RXR(3) | C2RXR<3:0>(3) | |

**注 1：** 此选择在 64 引脚器件上不可用。

**2：** 此选择在 64 引脚或 100 引脚器件上不可用。

**3：** 此选择在不带 CAN 模块的器件上不可用。


© 2013 Microchip Technology Inc.

**表 12-1： 输入引脚选择 （续）**

| 外设引脚 | [ *引脚名称*]R SFR | [ *引脚名称*]R 位 | [ *引脚名称*]R 值与 RPn 引脚选择 |
|---|---|---|---|
| INT1 | INT1R | INT1R<3:0> | 0000 = RPD1<br>0001 = RPG9<br>0010 = RPB14<br>0011 = RPD0<br>0100 = 保留<br>0101 = RPB6<br>0110 = RPD5<br>0111 = RPB2<br>1000 = RPF3<br>1001 = RPF13(1)<br>1010 = 无连接<br>1011 = RPF2(1)<br>1100 = RPC2(1)<br>1101 = RPE8(1)<br>1110 = 保留<br>1111 = 保留 |
| T4CK | T4CKR | T4CKR<3:0> | |
| T9CK | T9CKR | T9CKR<3:0> | |
| IC1 | IC1R | IC1R<3:0> | |
| IC6 | IC6R | IC6R<3:0> | |
| $\overline{U3CTS}$ | U3CTSR | U3CTSR<3:0> | |
| U4RX | U4RXR | U4RXR<3:0> | |
| U6RX | U6RXR | U6RXR<3:0> | |
| $\overline{SS2}$ | SS2R | SS2R<3:0> | |
| SDI6(1) | SDI6R(1) | SDI6R<3:0>(1) | |
| OCFA | OCFAR | OCFAR<3:0> | |
| REFCLKI3 | REFCLKI3R | REFCLKI3R<3:0> | |

**注 1：** 此选择在 64 引脚器件上不可用。

**2：** 此选择在 64 引脚或 100 引脚器件上不可用。

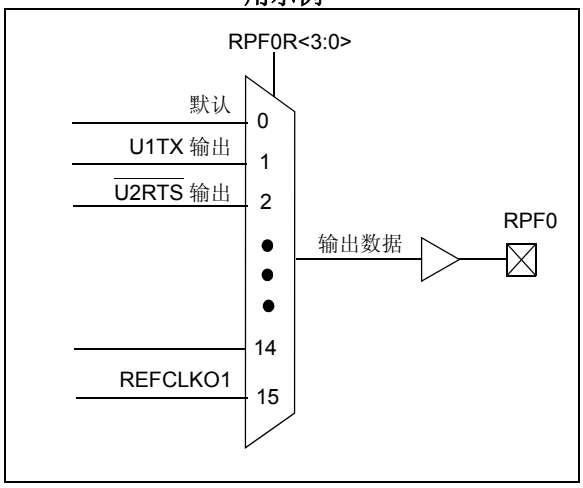
**3：** 此选择在不带 CAN 模块的器件上不可用。

### 12.3.5 输出映射

与输入不同，PPS 选项的输出根据引脚进行映射。这种情况下，与特定引脚相关的控制寄存器指示要映射的外设输出。RPnR 寄存器（寄存器 12-2）用于控制输出映射。与 [ *引脚名称* ]R 寄存器相同，每个寄存器包含几组 4 位位域。位域值对应一个外设，该外设的输出映射到引脚（见表 12-2 和图 12-3）。

空输出与输出寄存器复位值 0 关联。这样是为了确保可重映射输出默认情况下保持与所有输出引脚断开连接。

**图 12-3： RPF0 的可重映射输出的复用示例**




### 12.3.6 控制配置更改

由于可在运行时改变外设重映射，因此需要对外设重映射加以某些限制来阻止意外更改配置。PIC32MZ EC 器件有以下两种用于阻止更改外设映射的功能：

- 控制寄存器锁定序列
- 配置位选择锁定

#### 12.3.6.1 控制寄存器锁定

正常工作状态下，不允许写 RPnR 和 [ *引脚名称* ]R 寄存器。尝试的写操作看似正常执行，但寄存器的内容并没有发生变化。要更改这些寄存器的内容，寄存器必须用硬件解锁。寄存器锁定由 IOLOCK 配置位（CFGCON<13>）控制。将 IOLOCK 置 1 将阻止写入控制寄存器；而将 IOLOCK 清零则允许写入。

要置 1 或清零 IOLOCK 位，必须执行一个解锁序列。详情请参见《PIC32 系列参考手册》的**第 42 章 “带有增强型 PLL 的振荡器”**。

#### 12.3.6.2 配置位选择锁定

作为又一层保护，可配置器件以阻止对 RPnR 和 [ *引脚名称* ]R 寄存器执行多次写会话。IOL1WAY 配置位（DEVCFG3<29>）会阻止 IOLOCK 位在置 1 后再被清零。若 IOLOCK 保持置 1 状态，寄存器解锁过程将不会执行，且不能写入 PPS 控制寄存器。清零该位并重新使能外设重映射的唯一方法是执行器件复位。

默认（未编程）状态下，IOL1WAY 置 1，限制用户只能进行一次写会话。


© 2013 Microchip Technology Inc.

表 12-2： 输出引脚选择

| RPn 端口引脚 | RPnR SFR | RPnR 位 | RPnR 值与外设选择 |
|---|---|---|---|
| RPD2 | RPD2R | RPD2R<3:0> | 0000 = 无连接<br>0001 = U3TX<br>0010 = U4RTS<br>0011 = 保留<br>0100 = 保留<br>0101 = SDO1<br>0110 = SDO2<br>0111 = SDO3<br>1000 = 保留<br>1001 = SDO5(1)<br>1010 = SS6(1)<br>1011 = OC3<br>1100 = OC6<br>1101 = REFCLKO4<br>1110 = C2OUT<br>1111 = C1TX(3) |
| RPG8 | RPG8R | RPG8R<3:0> | |
| RPF4 | RPF4R | RPF4R<3:0> | |
| RPD10 | RPD10R | RPD10R<3:0> | |
| RPF1 | RPF1R | RPF1R<3:0> | |
| RPB9 | RPB9R | RPB9R<3:0> | |
| RPB10 | RPB10R | RPB10R<3:0> | |
| RPC14 | RPC14R | RPC14R<3:0> | |
| RPB5 | RPB5R | RPB5R<3:0> | |
| RPC1(1) | RPC1R(1) | RPC1R<3:0>(1) | |
| RPD14(1) | RPD14R(1) | RPD14R<3:0>(1) | |
| RPG1(1) | RPG1R(1) | RPG1R<3:0>(1) | |
| RPA14(1) | RPA14R(1) | RPA14R<3:0>(1) | |
| RPD6(2) | RPD6R(2) | RPD6R<3:0>(2) | |
| RPD3 | RPD3R | RPD3R<3:0> | 0000 = 无连接<br>0001 = U1TX<br>0010 = U2RTS<br>0011 = U5TX<br>0100 = U6RTS<br>0101 = SDO1<br>0110 = SDO2<br>0111 = SDO3<br>1000 = SDO4<br>1001 = SDO5(1)<br>1010 = 保留<br>1011 = OC4<br>1100 = OC7<br>1101 = 保留<br>1110 = 保留<br>1111 = REFCLKO1 |
| RPG7 | RPG7R | RPG7R<3:0> | |
| RPF5 | RPF5R | RPF5R<3:0> | |
| RPD11 | RPD11R | RPD11R<3:0> | |
| RPF0 | RPF0R | RPF0R<3:0> | |
| RPB1 | RPB1R | RPB1R<3:0> | |
| RPE5 | RPE5R | RPE5R<3:0> | |
| RPC13 | RPC13R | RPC13R<3:0> | |
| RPB3 | RPB3R | RPB3R<3:0> | |
| RPC4(1) | RPC4R(1) | RPC4R<3:0>(1) | |
| RPD15(1) | RPD15R(1) | RPD15R<3:0>(1) | |
| RPG0(1) | RPG0R(1) | RPG0R<3:0>(1) | |
| RPA15(1) | RPA15R(1) | RPA15R<3:0>(1) | |
| RPD7(2) | RPD7R(2) | RPD7R<3:0>(2) | |
| RPD9 | RPD9R | RPD9R<3:0> | 0000 = 无连接<br>0001 = U3RTS<br>0010 = U4TX<br>0011 = 保留<br>0100 = U6TX<br>0101 = SS1<br>0110 = 保留<br>0111 = SS3<br>1000 = SS4<br>1001 = SS5(1)<br>1010 = SDO6(1)<br>1011 = OC5<br>1100 = OC8<br>1101 = 保留<br>1110 = C1OUT<br>1111 = REFCLKO3 |
| RPG6 | RPG6R | RPG6R<3:0> | |
| RPB8 | RPB8R | RPB8R<3:0> | |
| RPB15 | RPB15R | RPB15R<3:0> | |
| RPD4 | RPD4R | RPD4R<3:0> | |
| RPB0 | RPB0R | RPB0R<3:0> | |
| RPE3 | RPE3R | RPE3R<3:0> | |
| RPB7 | RPB7R | RPB7R<3:0> | |
| RPF12(1) | RPF12R(1) | RPF12R<3:0>(1) | |
| RPD12(1) | RPD12R(1) | RPD12R<3:0>(1) | |
| RPF8(1) | RPF8R(1) | RPF8R<3:0>(1) | |
| RPC3(1) | RPC3R(1) | RPC3R<3:0>(1) | |
| RPE9(1) | RPE9R(1) | RPE9R<3:0>(1) | |

注 1： 此选择在 64 引脚器件上不可用。

2： 此选择在 64 引脚或 100 引脚器件上不可用。

3： 此选择在不带 CAN 模块的器件上不可用。

表 12-2： 输出引脚选择 （续）

| RPn 端口引脚 | RPnR SFR | RPnR 位 | RPnR 值与外设选择 |
|---|---|---|---|
| RPD1 | RPD1R | RPD1R<3:0> | 0000 = 无连接<br>0001 = U1RTS<br>0010 = U2TX<br>0011 = U5RTS<br>0100 = U6TX<br>0101 = 保留<br>0110 = SS2<br>0111 = 保留<br>1000 = SDO4<br>1001 = 保留<br>1010 = SDO6(1)<br>1011 = OC2<br>1100 = OC1<br>1101 = OC9<br>1110 = 保留<br>1111 = C2TX(3) |
| RPG9 | RPG9R | RPG9R<3:0> | |
| RPB14 | RPB14R | RPB14R<3:0> | |
| RPD0 | RPD0R | RPD0R<3:0> | |
| RPB6 | RPB6R | RPB6R<3:0> | |
| RPD5 | RPD5R | RPD5R<3:0> | |
| RPB2 | RPB2R | RPB2R<3:0> | |
| RPF3 | RPF3R | RPF3R<3:0> | |
| RPF13(1) | RPF13R(1) | RPF13R<3:0>(1) | |
| RPC2(1) | RPC2R(1) | RPC2R<3:0>(1) | |
| RPE8(1) | RPE8R(1) | RPE8R<3:0>(1) | |
| RPF2(1) | RPF2R(1) | RPF2R<3:0>(1) | |

注 1： 此选择在 64 引脚器件上不可用。

2： 此选择在 64 引脚或 100 引脚器件上不可用。

3： 此选择在不带 CAN 模块的器件上不可用。


© 2013 Microchip Technology Inc.

## 12.4 I/O 端口控制寄存器

表 12-3： 仅 100 引脚、 124 引脚和 144 引脚器件的 PORTA 寄存器映射

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0000 | ANSELA | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | ANSA10 | ANSA9 | — | — | — | ANSA5 | — | — | — | ANSA1 | ANSA0 | 0623 |
| 0010 | TRISA | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TRISA15 | TRISA14 | — | — | — | TRISA10 | TRISA9 | — | TRISA7 | TRISA6 | TRISA5 | TRISA4 | TRISA3 | TRISA2 | TRISA1 | TRISA0 | C6FF |
| 0020 | PORTA | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RA15 | RA14 | — | — | — | RA10 | RA9 | — | RA7 | RA6 | RA5 | RA4 | RA3 | RA2 | RA1 | RA0 | xxxx |
| 0030 | LATA | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | LATA15 | LATA14 | — | — | — | LATA10 | LATA9 | — | LATA7 | LATA6 | LATA5 | LATA4 | LATA3 | LATA2 | LATA1 | LATA0 | xxxx |
| 0040 | ODCA | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ODCA15 | ODCA14 | — | — | — | ODCA10 | ODCA9 | — | ODCA7 | ODCA6 | — | ODCA4 | ODCA3 | ODCA2 | ODCA1 | ODCA0 | 0000 |
| 0050 | CNPUA | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPUA15 | CNPUA14 | — | — | — | CNPUA10 | CNPUA9 | — | CNPUA7 | CNPUA6 | CNPUA5 | CNPUA4 | CNPUA3 | CNPUA2 | CNPUA1 | CNPUA0 | 0000 |
| 0060 | CNPDA | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPDA15 | CNPDA14 | — | — | — | CNPDA10 | CNPDA9 | — | CNPDA7 | CNPDA6 | CNPDA5 | CNPDA4 | CNPDA3 | CNPDA2 | CNPDA1 | CNPDA0 | 0000 |
| 0070 | CNCONA | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0080 | CNENA | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNIEA15 | CNIEA14 | — | — | — | CNIEA10 | CNIEA9 | — | CNIEA7 | CNIEA6 | CNIEA5 | CNIEA4 | CNIEA3 | CNIEA2 | CNIEA1 | CNIEA0 | 0000 |
| 0090 | CNSTATA | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CN STATA15 | CN STATA14 | — | — | — | CN STATA10 | CN STATA9 | — | CN STATA7 | CN STATA6 | CN STATA5 | CN STATA4 | CN STATA3 | CN STATA2 | CN STATA1 | CN STATA0 | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

**表 12-4：　PORTB 寄存器映射**

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0100 | ANSELB | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ANSB15 | ANSB14 | ANSB13 | ANSB12 | ANSB11 | ANSB10 | ANSB9 | ANSB8 | ANSB7 | ANSB6 | ANSB5 | ANSB41 | ANSB3 | ANSB2 | ANSB1 | ANSB0 | FFFF |
| 0110 | TRISB | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TRISB15 | TRISB14 | TRISB13 | TRISB12 | TRISB11 | TRISB10 | TRISB9 | TRISB8 | TRISB7 | TRISB6 | TRISB5 | TRISB4 | TRISB3 | TRISB2 | TRISB1 | TRISB0 | FFFF |
| 0120 | PORTB | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RB15 | RB14 | RB13 | RB12 | RB11 | RB10 | RB9 | RB8 | RB7 | RB6 | RB5 | RB4 | RB3 | RB2 | RB1 | RB0 | xxxx |
| 0130 | LATB | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | LATB15 | LATB14 | LATB13 | LATB12 | LATB11 | LATB10 | LATB9 | LATB8 | LATB7 | LATB6 | LATB5 | LATB4 | LATB3 | LATB2 | LATB1 | LATB0 | xxxx |
| 0140 | ODCB | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ODCB15 | ODCB14 | ODCB13 | ODCB12 | ODCB11 | ODCB10 | ODCB9 | ODCB8 | ODCB7 | ODCB6 | ODCB5 | ODCB4 | ODCB3 | ODCB2 | ODCB1 | ODCB0 | 0000 |
| 0150 | CNPUB | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPUB15 | CNPUB14 | CNPUB13 | CNPUB12 | CNPUB11 | CNPUB10 | CNPUB9 | CNPUB8 | CNPUB7 | CNPUB6 | CNPUB5 | CNPUB4 | CNPUB3 | CNPUB2 | CNPUB1 | CNPUB0 | 0000 |
| 0160 | CNPDB | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPDB15 | CNPDB14 | CNPDB13 | CNPDB12 | CNPDB11 | CNPDB10 | CNPDB9 | CNPDB8 | CNPDB7 | CNPDB6 | CNPDB5 | CNPDB4 | CNPDB3 | CNPDB2 | CNPDB1 | CNPDB0 | 0000 |
| 0170 | CNCONB | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0180 | CNENB | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNIEB15 | CNIEB14 | CNIEB13 | CNIEB12 | CNIEB11 | CNIEB10 | CNIEB9 | CNIEB8 | CNIEB7 | CNIEB6 | CNIEB5 | CNIEB4 | CNIEB3 | CNIEB2 | CNIEB1 | CNIEB0 | 0000 |
| 0190 | CNSTATB | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CN STATB15 | CN STATB14 | CN STATB13 | CN STATB12 | CN STATB11 | CN STATB10 | CN STATB9 | CN STATB8 | CN STATB7 | CN STATB6 | CN STATB5 | CN STATB4 | CN STATB3 | CN STATB2 | CN STATB1 | CN STATB0 | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

表 12-5： 仅 100 引脚、 124 引脚和 144 引脚器件的 PORTC 寄存器映射

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0200 | ANSELC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | ANSC4 | ANSC3 | ANSC2 | ANSC1 | — | F01E |
| 0210 | TRISC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TRISC15 | TRISC14 | TRISC13 | TRISC12 | — | — | — | — | — | — | — | TRISC4 | TRISC3 | TRISC2 | TRISC1 | — | F01E |
| 0220 | PORTC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RC15 | RC14 | RC13 | RC12 | — | — | — | — | — | — | — | RC4 | RC3 | RC2 | RC1 | — | xxxx |
| 0230 | LATC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | LATC15 | LATC14 | LATC13 | LATC12 | — | — | — | — | — | — | — | LATC4 | LATC3 | LATC2 | LATC1 | — | xxxx |
| 0240 | ODCC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ODCC15 | ODCC14 | ODCC13 | ODCC12 | — | — | — | — | — | — | — | ODCC4 | ODCC3 | ODCC2 | ODCC1 | — | 0000 |
| 0250 | CNPUC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPUC15 | CNPUC14 | CNPUC13 | CNPUC12 | — | — | — | — | — | — | — | CNPUC4 | CNPUC3 | CNPUC2 | CNPUC1 | — | 0000 |
| 0260 | CNPDC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPDC15 | CNPDC14 | CNPDC13 | CNPDC12 | — | — | — | — | — | — | — | CNPDC4 | CNPDC3 | CNPDC2 | CNPDC1 | — | 0000 |
| 0270 | CNCONC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0280 | CNENC | 31:16 | — | — | | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNIEC15 | CNIEC14 | CNIEC13 | CNIEC12 | — | — | — | — | — | — | — | CNIEC4 | CNIEC3 | CNIEC2 | CNIEC1 | — | 0000 |
| 0290 | CNSTATC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNSTATC15 | CNSTATC14 | CNSTATC13 | CNSTATC12 | — | — | — | — | — | — | — | CNSTATC4 | CNSTATC3 | CNSTATC2 | CNSTATC1 | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

**表 12-6：　仅 64 引脚器件的 PORTC 寄存器映射**

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0210 | TRISC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TRISC15 | TRISC14 | TRISC13 | TRISC12 | — | — | — | — | — | — | — | — | — | — | — | — | F000 |
| 0220 | PORTC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RC15 | RC14 | RC13 | RC12 | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| 0230 | LATC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | LATC15 | LATC14 | LATC13 | LATC12 | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| 0240 | ODCC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ODCC15 | ODCC14 | ODCC13 | ODCC12 | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| 0250 | CNPUC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPUC15 | CNPUC14 | CNPUC13 | CNPUC12 | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0260 | CNPDC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPDC15 | CNPDC14 | CNPDC13 | CNPDC12 | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0270 | CNCONC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0280 | CNENC | 31:16 | — | — | | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNIEC15 | CNIEC14 | CNIEC13 | CNIEC12 | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0290 | CNSTATC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNSTATC15 | CNSTATC14 | CNSTATC13 | CNSTATC12 | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

表 12-7： 仅 124 引脚和 144 引脚器件的 PORTD 寄存器映射

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 复位时所有位 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0300 | ANSELD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ANSD14 | ANSD13 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | C000 |
| 0310 | TRISD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TRISD15 | TRISD14 | TRISD13 | TRISD12 | TRISD11 | TRISD10 | TRISD9 | — | TRISD7 | TRISD6 | TRISD5 | TRISD4 | TRISD3 | TRISD2 | TRISD1 | TRISD0 | FEFF |
| 0320 | PORTD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RD15 | RD14 | RD13 | RD12 | RD11 | RD10 | RD9 | — | RD7 | RD6 | RD5 | RD4 | RD3 | RD2 | RD1 | RD0 | xxxx |
| 0330 | LATD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | LATD15 | LATD14 | LATD13 | LATD12 | LATD11 | LATD10 | LATD9 | — | LATD7 | LATD6 | LATD5 | LATD4 | LATD3 | LATD2 | LATD1 | LATD0 | xxxx |
| 0340 | ODCD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ODCD15 | ODCD14 | ODCD13 | ODCD12 | ODCD11 | ODCD10 | ODCD9 | — | ODCD7 | ODCD6 | ODCD5 | ODCD4 | ODCD3 | ODCD2 | ODCD1 | ODCD0 | 0000 |
| 0350 | CNPUD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPUD15 | CNPUD14 | CNPUD13 | CNPUD12 | CNPUD11 | CNPUD10 | CNPUD9 | — | CNPUD7 | CNPUD6 | CNPUD5 | CNPUD4 | CNPUD3 | CNPUD2 | CNPUD1 | CNPUD0 | 0000 |
| 0360 | CNPDD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPDD15 | CNPDD14 | CNPDD13 | CNPDD12 | CNPDD11 | CNPDD10 | CNPDD9 | — | CNPDD7 | CNPDD6 | CNPDD5 | CNPDD4 | CNPDD3 | CNPDD2 | CNPDD1 | CNPDD0 | 0000 |
| 0370 | CNCOND | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0380 | CNEND | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNIED15 | CNIED14 | CNIED13 | CNIED12 | CNIED11 | CNIED10 | CNIED9 | — | CNIED7 | CNIED6 | CNIED5 | CNIED4 | CNIED3 | CNIED2 | CNIED1 | CNIED0 | 0000 |
| 0390 | CNSTATD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNS TATD15 | CN STATD14 | CN STATD13 | CN STATD12 | CN STATD11 | CN STATD10 | CN STATD9 | — | CN STATD7 | CN STATD6 | CN STATD5 | CN STATD4 | CN STATD3 | CN STATD2 | CN STATD1 | CN STATD0 | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

**表 12-8：　仅 100 引脚器件的 PORTD 寄存器映射**

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0300 | ANSELD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ANSD15 | ANSD14 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | C000 |
| 0310 | TRISD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TRISD15 | TRISD14 | TRISD13 | TRISD12 | TRISD11 | TRISD10 | TRISD9 | — | — | — | TRISD5 | TRISD4 | TRISD3 | TRISD2 | TRISD1 | TRISD0 | FE3F |
| 0320 | PORTD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RD15 | RD14 | RD13 | RD12 | RD11 | RD10 | RD9 | — | — | — | RD5 | RD4 | RD3 | RD2 | RD1 | RD0 | xxxx |
| 0330 | LATD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | LATD15 | LATD14 | LATD13 | LATD12 | LATD11 | LATD10 | LATD9 | — | — | — | LATD5 | LATD4 | LATD3 | LATD2 | LATD1 | LATD0 | xxxx |
| 0340 | ODCD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ODCD15 | ODCD14 | ODCD13 | ODCD12 | ODCD11 | ODCD10 | ODCD9 | — | — | — | ODCD5 | ODCD4 | ODCD3 | ODCD2 | ODCD1 | ODCD0 | 0000 |
| 0350 | CNPUD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPUD15 | CNPUD14 | CNPUD13 | CNPUD12 | CNPUD11 | CNPUD10 | CNPUD9 | — | — | — | CNPUD5 | CNPUD4 | CNPUD3 | CNPUD2 | CNPUD1 | CNPUD0 | 0000 |
| 0360 | CNPDD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPDD15 | CNPDD14 | CNPDD13 | CNPDD12 | CNPDD11 | CNPDD10 | CNPDD9 | — | — | — | CNPDD5 | CNPDD4 | CNPDD3 | CNPDD2 | CNPDD1 | CNPDD0 | 0000 |
| 0370 | CNCOND | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0380 | CNEND | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNIED15 | CNIED14 | CNIED13 | CNIED12 | CNIED11 | CNIED10 | CNIED9 | — | — | — | CNIED5 | CNIED4 | CNIED3 | CNIED2 | CNIED1 | CNIED0 | 0000 |
| 0390 | CNSTATD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNS TATD15 | CN STATD14 | CN STATD13 | CN STATD12 | CN STATD11 | CN STATD10 | CN STATD9 | — | — | — | CN STATD5 | CN STATD4 | CN STATD3 | CN STATD2 | CN STATD1 | CN STATD0 | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

表 12-9：　仅 64 引脚器件的 PORTD 寄存器映射

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0310 | TRISD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | TRISD11 | TRISD10 | TRISD9 | — | — | — | TRISD5 | TRISD4 | TRISD3 | TRISD2 | TRISD1 | TRISD0 | 0E3F |
| 0320 | PORTD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | RD11 | RD10 | RD9 | — | — | — | RD5 | RD4 | RD3 | RD2 | RD1 | RD0 | xxxx |
| 0330 | LATD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | LATD11 | LATD10 | LATD9 | — | — | — | LATD5 | LATD4 | LATD3 | LATD2 | LATD1 | LATD0 | xxxx |
| 0340 | ODCD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | ODCD11 | ODCD10 | ODCD9 | — | — | — | ODCD5 | ODCD4 | ODCD3 | ODCD2 | ODCD1 | ODCD0 | 0000 |
| 0350 | CNPUD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | CNPUD11 | CNPUD10 | CNPUD9 | — | — | — | CNPUD5 | CNPUD4 | CNPUD3 | CNPUD2 | CNPUD1 | CNPUD0 | 0000 |
| 0360 | CNPDD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | CNPDD11 | CNPDD10 | CNPDD9 | — | — | — | CNPDD5 | CNPDD4 | CNPDD3 | CNPDD2 | CNPDD1 | CNPDD0 | 0000 |
| 0370 | CNCOND | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0380 | CNEND | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | CNIED11 | CNIED10 | CNIED9 | — | — | — | CNIED5 | CNIED4 | CNIED3 | CNIED2 | CNIED1 | CNIED0 | 0000 |
| 0390 | CNSTATD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | CN STATD11 | CN STATD10 | CN STATD9 | — | — | — | CN STATD5 | CN STATD4 | CN STATD3 | CN STATD2 | CN STATD1 | CN STATD0 | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

表 12-10： 仅 100 引脚、 124 引脚和 144 引脚器件的 PORTE 寄存器映射

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0400 | ANSELE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | ANSE9 | ANSE8 | ANSE7 | ANSE6 | ANSE5 | ANSE4 | — | — | — | — | 03F0 |
| 0410 | TRISE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | TRISE9 | TRISE8 | TRISE7 | TRISE6 | TRISE5 | TRISE4 | TRISE3 | TRISE2 | TRISE1 | TRISE0 | 03FF |
| 0420 | PORTE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | RE9 | RE8 | RE7 | RE6 | RE5 | RE4 | RE3 | RE2 | RE1 | RE0 | xxxx |
| 0440 | LATE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | LATE9 | LATE8 | LATE7 | LATE6 | LATE5 | LATE4 | LATE3 | LATE2 | LATE1 | LATE0 | xxxx |
| 0440 | ODCE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | ODCE9 | ODCE8 | ODCE7 | ODCE6 | ODCE5 | ODCE4 | ODCE3 | ODCE2 | ODCE1 | ODCE0 | 0000 |
| 0450 | CNPUE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | CNPUE9 | CNPUE8 | CNPUE7 | CNPUE6 | CNPUE5 | CNPUE4 | CNPUE3 | CNPUE2 | CNPUE1 | CNPUE0 | 0000 |
| 0460 | CNPDE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | CNPEE9 | CNPEE8 | CNPEE7 | CNPEE6 | CNPEE5 | CNPEE4 | CNPEE3 | CNPEE2 | CNPEE1 | CNPEE0 | 0000 |
| 0470 | CNCONE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0480 | CNENE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | CNIEE9 | CNIEE8 | CNIEE7 | CNIEE6 | CNIEE5 | CNIEE4 | CNIEE3 | CNIEE2 | CNIEE1 | CNIEE0 | 0000 |
| 0490 | CNSTATE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | CN STATE9 | CN STATE8 | CN STATE7 | CN STATE6 | CN STATE5 | CN STATE4 | CN STATE3 | CN STATE2 | CN STATE1 | CN STATE0 | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

表 12-11： 仅 64 引脚器件的 PORTE 寄存器映射

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0400 | ANSELE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | ANSE7 | ANSE6 | ANSE5 | ANSE4 | — | — | — | — | 00F0 |
| 0410 | TRISE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | TRISE7 | TRISE6 | TRISE5 | TRISE4 | TRISE3 | TRISE2 | TRISE1 | TRISE0 | 00FF |
| 0420 | PORTE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | RE7 | RE6 | RE5 | RE4 | RE3 | RE2 | RE1 | RE0 | xxxx |
| 0440 | LATE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | LATE7 | LATE6 | LATE5 | LATE4 | LATE3 | LATE2 | LATE1 | LATE0 | xxxx |
| 0440 | ODCE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | ODCE7 | ODCE6 | ODCE5 | ODCE4 | ODCE3 | ODCE2 | ODCE1 | ODCE0 | 0000 |
| 0450 | CNPUE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CNPUE7 | CNPUE6 | CNPUE5 | CNPUE4 | CNPUE3 | CNPUE2 | CNPUE1 | CNPUE0 | 0000 |
| 0460 | CNPDE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CNPEE7 | CNPEE6 | CNPEE5 | CNPEE4 | CNPEE3 | CNPEE2 | CNPEE1 | CNPEE0 | 0000 |
| 0470 | CNCONE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0480 | CNENE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CNIEE7 | CNIEE6 | CNIEE5 | CNIEE4 | CNIEE3 | CNIEE2 | CNIEE1 | CNIEE0 | 0000 |
| 0490 | CNSTATE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CN STATE7 | CN STATE6 | CN STATE5 | CN STATE4 | CN STATE3 | CN STATE2 | CN STATE1 | CN STATE0 | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

**表 12-12：　仅 100 引脚、 124 引脚和 144 引脚器件的 PORTF 寄存器映射**

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0500 | ANSELF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | ANSF13 | ANSF12 | — | — | — | — | — | — | — | — | — | — | — | — | 3000 |
| 0510 | TRISF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | TRISF13 | TRISF12 | — | — | — | TRISF8 | — | — | TRISF5 | TRISF4 | TRISF3 | TRISF2 | TRISF1 | TRISF0 | 313F |
| 0520 | PORTF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | RF13 | RF12 | — | — | — | RF8 | — | — | RF5 | RF4 | RF3 | RF2 | RF1 | RF0 | xxxx |
| 0530 | LATF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | LATF13 | LATF12 | — | — | — | LATF8 | — | — | LATF5 | LATF4 | LATF3 | LATF2 | LATF1 | LATF0 | xxxx |
| 0540 | ODCF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | ODCF13 | ODCF12 | — | — | — | ODCF8 | — | — | ODCF5 | ODCF4 | ODCF3 | ODCF2 | ODCF1 | ODCF0 | 0000 |
| 0550 | CNPUF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | CNPUF13 | CNPUF12 | — | — | — | CNPUF8 | — | — | CNPUF5 | CNPUF4 | CNPUF3 | CNPUF2 | CNPUF1 | CNPUF0 | 0000 |
| 0560 | CNPDF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | CNPFF13 | CNPFF12 | — | — | — | CNPFF8 | — | — | CNPFF5 | CNPFF4 | CNPFF3 | CNPFF2 | CNPFF1 | CNPFF0 | 0000 |
| 0570 | CNCONF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0580 | CNENF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | CNIEF13 | CNIEF12 | — | — | — | CNIEF8 | — | — | CNIEF5 | CNIEF4 | CNIEF3 | CNIEF2 | CNIEF1 | CNIEF0 | 0000 |
| 0590 | CNSTATF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | CN STATF13 | CN STATF12 | — | — | — | CN STATF8 | — | — | CN STATF5 | CN STATF4 | CN STATF3 | CN STATF2 | CN STATF1 | CN STATF0 | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注　1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

**表 12-13：　仅 64 引脚器件的 PORTF 寄存器映射**

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0510 | TRISF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | TRISF5 | TRISF4 | TRISF3 | — | TRISF1 | TRISF0 | 003B |
| 0520 | PORTF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | RF5 | RF4 | RF3 | — | RF1 | RF0 | xxxx |
| 0530 | LATF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | LATF5 | LATF4 | LATF3 | — | LATF1 | LATF0 | xxxx |
| 0540 | ODCF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | ODCF5 | ODCF4 | ODCF3 | — | ODCF1 | ODCF0 | 0000 |
| 0550 | CNPUF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | CNPUF5 | CNPUF4 | CNPUF3 | — | CNPUF1 | CNPUF0 | 0000 |
| 0560 | CNPDF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | CNPFF5 | CNPFF4 | CNPFF3 | — | CNPFF1 | CNPFF0 | 0000 |
| 0570 | CNCONF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0580 | CNENF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | CNIEF5 | CNIEF4 | CNIEF3 | — | CNIEF1 | CNIEF0 | 0000 |
| 0590 | CNSTATF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | CN STATF5 | CN STATF4 | CN STATF3 | — | CN STATF1 | CN STATF0 | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

**表 12-14：　仅 100 引脚、 124 引脚和 144 引脚器件的 PORTG 寄存器映射**

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0600 | ANSELG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ANSG15 | — | — | — | — | — | ANSG9 | ANSG8 | ANSG7 | ANSG6 | — | — | — | — | — | — | 83C0 |
| 0610 | TRISG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TRISG15 | TRISG14 | TRISG13 | TRISG12 | — | — | TRISG9 | TRISG8 | TRISG7 | TRISG6 | — | — | — | — | TRISG1 | TRISG0 | F3C3 |
| 0620 | PORTG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RG15 | RG14 | RG13 | RG12 | — | — | RG9 | RG8 | RG7 | RG6 | — | — | — | — | RG1 | RG0 | xxxx |
| 0630 | LATG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | LATG15 | LATG14 | LATG13 | LATG12 | — | — | LATG9 | LATG8 | LATG7 | LATG6 | — | — | — | — | LATG1 | LATG0 | xxxx |
| 0640 | ODCG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ODCG15 | ODCG14 | ODCG13 | ODCG12 | — | — | ODCG9 | ODCG8 | ODCG7 | ODCG6 | — | — | — | — | ODCG1 | ODCG0 | 0000 |
| 0650 | CNPUG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPUG15 | CNPUG14 | CNPUG13 | CNPUG12 | — | — | CNPUG9 | CNPUG8 | CNPUG7 | CNPUG6 | — | — | — | — | CNPUG1 | CNPUG0 | 0000 |
| 0660 | CNPDG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPDG15 | CNPDG14 | CNPDG13 | CNPDG12 | — | — | CNPDG9 | CNPDG8 | CNPDG7 | CNPDG6 | — | — | — | — | CNPDG1 | CNPDG0 | 0000 |
| 0670 | CNCONG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0680 | CNENG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNIEG15 | CNIEG14 | CNIEG13 | CNIEG12 | — | — | CNIEG9 | CNIEG8 | CNIEG7 | CNIEG6 | — | — | — | — | CNIEG1 | CNIEG0 | 0000 |
| 0690 | CNSTATG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CN STATG15 | CN STATG14 | CN STATG13 | CN STATG12 | — | — | CN STATG9 | CN STATG8 | CN STATG7 | CN STATG6 | — | — | — | — | CN STATG1 | CN STATG0 | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注　1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

表 12-15： 仅 64 引脚器件的 PORTG 寄存器映射

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0600 | ANSELG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | ANSG9 | ANSG8 | ANSG7 | ANSG6 | — | — | — | — | — | — | 03C0 |
| 0610 | TRISG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | TRISG9 | TRISG8 | TRISG7 | TRISG6 | — | — | — | — | — | — | 0000 |
| 0620 | PORTG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | RG9 | RG8 | RG7 | RG6 | — | — | — | — | — | — | xxxx |
| 0630 | LATG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | LATG9 | LATG8 | LATG7 | LATG6 | — | — | — | — | — | — | xxxx |
| 0640 | ODCG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | ODCG9 | ODCG8 | ODCG7 | ODCG6 | — | — | — | — | — | — | 0000 |
| 0650 | CNPUG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | CNPUG9 | CNPUG8 | CNPUG7 | CNPUG6 | — | — | — | — | — | — | 0000 |
| 0660 | CNPDG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | CNPDG9 | CNPDG8 | CNPDG7 | CNPDG6 | — | — | — | — | — | — | 0000 |
| 0670 | CNCONG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0680 | CNENG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | CNIEG9 | CNIEG8 | CNIEG7 | CNIEG6 | — | — | — | — | — | — | 0000 |
| 0690 | CNSTATG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | CN STATG9 | CN STATG8 | CN STATG7 | CN STATG6 | — | — | — | — | — | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

**表 12-16：　仅 124 引脚器件的 PORTH 寄存器映射**

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0700 | ANSELH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | ANSH6 | ANSH5 | ANSH4 | — | — | ANSH1 | ANSH0 | 0073 |
| 0710 | TRISH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | TRISH13 | TRISH12 | — | TRISH10 | TRISH9 | TRISH8 | — | TRISH6 | TRISH5 | TRISH4 | — | — | TRISH1 | TRISH0 | 3773 |
| 0720 | PORTH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | RH13 | RH12 | — | RH10 | RH9 | RH8 | — | RH6 | RH5 | RH4 | — | — | RH1 | RH0 | xxxx |
| 0730 | LATH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | LATH13 | LATH12 | — | LATH10 | LATH9 | LATH8 | — | LATH6 | LATH5 | LATH4 | — | — | LATH1 | LATH0 | xxxx |
| 0740 | ODCH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | ODCH13 | ODCH12 | — | ODCH10 | ODCH9 | ODCH8 | — | ODCH6 | ODCH5 | ODCH4 | — | — | ODCH1 | ODCH0 | 0000 |
| 0750 | CNPUH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | CNPUH13 | CNPUH12 | — | CNPUH10 | CNPUH9 | CNPUH8 | — | CNPUH6 | CNPUH5 | CNPUH4 | — | — | CNPUH1 | CNPUH0 | 0000 |
| 0760 | CNPDH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | CNPDH13 | CNPDH12 | — | CNPDH10 | CNPDH9 | CNPDH8 | — | CNPDH6 | CNPDH5 | CNPDH4 | — | — | CNPDH1 | CNPDH0 | 0000 |
| 0770 | CNCONH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0780 | CNENH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | CNIEH13 | CNIEH12 | — | CNIEH10 | CNIEH9 | CNIEH8 | — | CNIEH6 | CNIEH5 | CNIEH4 | — | — | CNIEH1 | CNIEH0 | 0000 |
| 0790 | CNSTATH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | CN STATH13 | CN STATH12 | — | CN STATH10 | CN STATH9 | CN STATH8 | — | CN STATH6 | CN STATH5 | CN STATH4 | — | — | CN STATH1 | CN STATH0 | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

**表 12-17：　仅 144 引脚器件的 PORTH 寄存器映射**

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0700 | ANSELH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | ANSH6 | ANSH5 | ANSH4 | — | — | ANSH1 | ANSH0 | 0073 |
| 0710 | TRISH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TRISH15 | TRISH14 | TRISH13 | TRISH12 | TRISH11 | TRISH10 | TRISH9 | TRISH8 | TRISH7 | TRISH6 | TRISH5 | TRISH4 | TRISH3 | TRISH2 | TRISH1 | TRISH0 | FFFF |
| 0720 | PORTH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RH15 | RH14 | RH13 | RH12 | RH11 | RH10 | RH9 | RH8 | RH7 | RH6 | RH5 | RH4 | RH3 | RH2 | RH1 | RH0 | xxxx |
| 0730 | LATH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | LATH15 | LATH14 | LATH13 | LATH12 | LATH11 | LATH10 | LATH9 | LATH8 | LATH7 | LATH6 | LATH5 | LATH4 | LATH3 | LATH2 | LATH1 | LATH0 | xxxx |
| 0740 | ODCH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ODCH15 | ODCH14 | ODCH13 | ODCH12 | ODCH11 | ODCH10 | ODCH9 | ODCH8 | ODCH7 | ODCH6 | ODCH5 | ODCH4 | ODCH3 | ODCH2 | ODCH1 | ODCH0 | 0000 |
| 0750 | CNPUH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPUH15 | CNPUH14 | CNPUH13 | CNPUH12 | CNPUH11 | CNPUH10 | CNPUH9 | CNPUH8 | CNPUH7 | CNPUH6 | CNPUH5 | CNPUH4 | CNPUH3 | CNPUH2 | CNPUH1 | CNPUH0 | 0000 |
| 0760 | CNPDH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPDH15 | CNPDH14 | CNPDH13 | CNPDH12 | CNPDH11 | CNPDH10 | CNPDH9 | CNPDH8 | CNPDH7 | CNPDH6 | CNPDH5 | CNPDH4 | CNPDH3 | CNPDH2 | CNPDH1 | CNPDH0 | 0000 |
| 0770 | CNCONH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0780 | CNENH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNIEH15 | CNIEH14 | CNIEH13 | CNIEH12 | CNIEH11 | CNIEH10 | CNIEH9 | CNIEH8 | CNIEH7 | CNIEH6 | CNIEH5 | CNIEH4 | CNIEH3 | CNIEH2 | CNIEH1 | CNIEH0 | 0000 |
| 0790 | CNSTATH | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CN STATH15 | CN STATH14 | CN STATH13 | CN STATH12 | CN STATH11 | CN STATH10 | CN STATH9 | CN STATH8 | CN STATH7 | CN STATH6 | CN STATH5 | CN STATH4 | CN STATH3 | CN STATH2 | CN STATH1 | CN STATH0 | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

**表 12-18：　仅 124 引脚器件的 PORTJ 寄存器映射**

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0800 | ANSELJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | ANSJ11 | — | ANSJ9 | ANSJ8 | — | — | — | — | — | — | — | — | 0B00 |
| 0810 | TRISJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | TRISJ11 | — | TRISJ9 | TRISJ8 | — | — | — | TRISJ4 | — | TRISJ2 | TRISJ1 | TRISJ0 | FFFF |
| 0820 | PORTJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | RJ11 | — | RJ9 | RJ8 | — | — | — | RJ4 | — | RJ2 | RJ1 | RJ0 | xxxx |
| 0830 | LATJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | LATJ11 | — | LATJ9 | LATJ8 | — | — | — | LATJ4 | — | LATJ2 | LATJ1 | LATJ0 | xxxx |
| 0840 | ODCJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | ODCJ11 | — | ODCJ9 | ODCJ8 | — | — | — | ODCJ4 | — | ODCJ2 | ODCJ1 | ODCJ0 | 0000 |
| 0850 | CNPUJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | CNPUJ11 | — | CNPUJ9 | CNPUJ8 | — | — | — | CNPUJ4 | — | CNPUJ2 | CNPUJ1 | CNPUJ0 | 0000 |
| 0860 | CNPDJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | CNPDJ11 | — | CNPDJ9 | CNPDJ8 | — | — | — | CNPDJ4 | — | CNPDJ2 | CNPDJ1 | CNPDJ0 | 0000 |
| 0870 | CNCONJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0880 | CNENJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | CNIEJ11 | — | CNIEJ9 | CNIEJ8 | — | — | — | CNIEJ4 | — | CNIEJ2 | CNIEJ1 | CNIEJ0 | 0000 |
| 0890 | CNSTATJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | CN STATJ11 | — | CN STATJ9 | CN STATJ8 | — | — | — | CN STATJ4 | — | CN STATJ2 | CN STATJ1 | CN STATJ0 | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

表 12-19： 仅 144 引脚器件的 PORTJ 寄存器映射

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0800 | ANSELJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | ANSJ11 | — | ANSJ9 | ANSJ8 | — | — | — | — | — | — | — | — | 0B00 |
| 0810 | TRISJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TRISJ15 | TRISJ14 | TRISJ13 | TRISJ12 | TRISJ11 | TRISJ10 | TRISJ9 | TRISJ8 | TRISJ7 | TRISJ6 | TRISJ5 | TRISJ4 | TRISJ3 | TRISJ2 | TRISJ1 | TRISJ0 | FFFF |
| 0820 | PORTJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RJ15 | RJ14 | RJ13 | RJ12 | RJ11 | RJ10 | RJ9 | RJ8 | RJ7 | RJ6 | RJ5 | RJ4 | RJ3 | RJ2 | RJ1 | RJ0 | xxxx |
| 0830 | LATJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | LATJ15 | LATJ14 | LATJ13 | LATJ12 | LATJ11 | LATJ10 | LATJ9 | LATJ8 | LATJ7 | LATJ6 | LATJ5 | LATJ4 | LATJ3 | LATJ2 | LATJ1 | LATJ0 | xxxx |
| 0840 | ODCJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ODCJ15 | ODCJ14 | ODCJ13 | ODCJ12 | ODCJ11 | ODCJ10 | ODCJ9 | ODCJ18 | ODCJ7 | ODCJ6 | ODCJ5 | ODCJ4 | ODCJ3 | ODCJ2 | ODCJ1 | ODCJ0 | 0000 |
| 0850 | CNPUJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPUJ15 | CNPUJ14 | CNPUJ13 | CNPUJ12 | CNPUJ11 | CNPUJ10 | CNPUJ9 | CNPUJ8 | CNPUJ7 | CNPUJ6 | CNPUJ5 | CNPUJ4 | CNPUJ3 | CNPUJ2 | CNPUJ1 | CNPUJ0 | 0000 |
| 0860 | CNPDJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNPDJ15 | CNPDJ14 | CNPDJ13 | CNPDJ12 | CNPDJ11 | CNPDJ10 | CNPDJ9 | CNPDJ8 | CNPDJ7 | CNPDJ6 | CNPDJ5 | CNPDJ4 | CNPDJ3 | CNPDJ2 | CNPDJ1 | CNPDJ0 | 0000 |
| 0870 | CNCONJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0880 | CNENJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CNIEJ15 | CNIEJ14 | CNIEJ13 | CNIEJ12 | CNIEJ11 | CNIEJ10 | CNIEJ9 | CNIEJ8 | CNIEJ7 | CNIEJ6 | CNIEJ5 | CNIEJ4 | CNIEJ3 | CNIEJ2 | CNIEJ1 | CNIEJ0 | 0000 |
| 0890 | CNSTATJ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CN STATJ15 | CN STATJ14 | CN STATJ13 | CN STATJ12 | CN STATJ11 | CN STATJ10 | CN STATJ9 | CN STATJ8 | CN STATJ7 | CN STATJ6 | CN STATJ5 | CN STATJ4 | CN STATJ3 | CN STATJ2 | CN STATJ1 | CN STATJ0 | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

表 12-20： 仅 144 引脚器件的 PORTK 寄存器映射

| 虚拟地址 (BF86_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0910 | TRISK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | TRISK7 | TRISK6 | TRISK5 | TRISK4 | TRISK3 | TRISK2 | TRISK1 | TRISK0 | 00FF |
| 0920 | PORTK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | RK7 | RK6 | RK5 | RK4 | RK3 | RK2 | RK1 | RK0 | xxxx |
| 0930 | LATK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | LATK7 | LATK6 | LATK5 | LATK4 | LATK3 | LATK2 | LATK1 | LATK0 | xxxx |
| 0940 | ODCK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | ODCK7 | ODCK6 | ODCK5 | ODCK4 | ODCK3 | ODCK2 | ODCK1 | ODCK0 | 0000 |
| 0950 | CNPUK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CNPUK7 | CNPUK6 | CNPUK5 | CNPUK4 | CNPUK3 | CNPUK2 | CNPUK1 | CNPUK0 | 0000 |
| 0960 | CNPDK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CNPDK7 | CNPDK6 | CNPDK5 | CNPDK4 | CNPDK3 | CNPDK2 | CNPDK1 | CNPDK0 | 0000 |
| 0970 | CNCONK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0980 | CNENK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CNIEK7 | CNIEK6 | CNIEK5 | CNIEK4 | CNIEK3 | CNIEK2 | CNIEK1 | CNIEK0 | 0000 |
| 0990 | CNSTATK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | CN STATK7 | CN STATK6 | CN STATK5 | CN STATK4 | CN STATK3 | CN STATK2 | CN STATK1 | CN STATK0 | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

**表 12-21：　外设引脚选择输入寄存器映射**

| 虚拟地址 (BF80_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 1404 | INT1R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | INT1R<3:0> | | | | 0000 |
| 1408 | INT2R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | INT2R<3:0> | | | | 0000 |
| 140C | INT3R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | INT3R<3:0> | | | | 0000 |
| 1410 | INT4R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | INT4R<3:0> | | | | 0000 |
| 1418 | T2CKR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | T2CKR<3:0> | | | | 0000 |
| 141C | T3CKR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | T3CKR<3:0> | | | | 0000 |
| 1420 | T4CKR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | T4CKR<3:0> | | | | 0000 |
| 1424 | T5CKR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | T5CKR<3:0> | | | | 0000 |
| 1428 | T6CKR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | T6CKR<3:0> | | | | 0000 |
| 142C | T7CKR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | T7CKR<3:0> | | | | 0000 |
| 1430 | T8CKR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | T8CKR<3:0> | | | | 0000 |
| 1434 | T9CKR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | T9CKR<3:0> | | | | 0000 |
| 1438 | IC1R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | IC1R<3:0> | | | | 0000 |
| 143C | IC2R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | IC2R<3:0> | | | | 0000 |
| 1440 | IC3R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | IC3R<3:0> | | | | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此寄存器在 64 引脚器件上不可用。

**2：**　此寄存器在不带 CAN 模块的器件上不可用。

© 2013 Microchip Technology Inc.

**表 12-21：　外设引脚选择输入寄存器映射（续）**

| 虚拟地址 (BF80_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 1444 | IC4R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | IC4R<3:0> | | | | 0000 |
| 1448 | IC5R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | IC5R<3:0> | | | | 0000 |
| 144C | IC6R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | IC6R<3:0> | | | | 0000 |
| 1450 | IC7R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | IC7R<3:0> | | | | 0000 |
| 1454 | IC8R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | IC8R<3:0> | | | | 0000 |
| 1458 | IC9R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | IC9R<3:0> | | | | 0000 |
| 1460 | OCFAR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | OCFAR<3:0> | | | | 0000 |
| 1468 | U1RXR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U1RXR<3:0> | | | | 0000 |
| 146C | U1CTSR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U1CTSR<3:0> | | | | 0000 |
| 1470 | U2RXR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U2RXR<3:0> | | | | 0000 |
| 1474 | U2CTSR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U2CTSR<3:0> | | | | 0000 |
| 1478 | U3RXR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U3RXR<3:0> | | | | 0000 |
| 147C | U3CTSR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U3CTSR<3:0> | | | | 0000 |
| 1480 | U4RXR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U4RXR<3:0> | | | | 0000 |
| 1484 | U4CTSR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U4CTSR<3:0> | | | | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此寄存器在 64 引脚器件上不可用。

**2：**　此寄存器在不带 CAN 模块的器件上不可用。





© 2013 Microchip Technology Inc.

**表 12-21：　外设引脚选择输入寄存器映射（续）**

| 虚拟地址 (BF80_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 1488 | U5RXR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U5RXR<3:0> | | | | 0000 |
| 148C | U5CTSR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U5CTSR<3:0> | | | | 0000 |
| 1490 | U6RXR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U6RXR<3:0> | | | | 0000 |
| 1494 | U6CTSR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | U6CTSR<3:0> | | | | 0000 |
| 149C | SDI1R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SDI1R<3:0> | | | | 0000 |
| 14A0 | SS1R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SS1R<3:0> | | | | 0000 |
| 14A8 | SDI2R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SDI2R<3:0> | | | | 0000 |
| 14AC | SS2R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SS2R<3:0> | | | | 0000 |
| 14B4 | SDI3R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SDI3R<3:0> | | | | 0000 |
| 14B8 | SS3R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SS3R<3:0> | | | | 0000 |
| 14C0 | SDI4R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SDI4R<3:0> | | | | 0000 |
| 14C4 | SS4R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SS4R<3:0> | | | | 0000 |
| 14CC | SDI5R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SDI5R<3:0> | | | | 0000 |
| 14D0 | SS5R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SS5R<3:0> | | | | 0000 |
| 14D8 | SDI6R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SDI6R<3:0> | | | | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此寄存器在 64 引脚器件上不可用。

**2：**　此寄存器在不带 CAN 模块的器件上不可用。

© 2013 Microchip Technology Inc.

表 12-21： 外设引脚选择输入寄存器映射（续）

| 虚拟地址 (BF80_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 14DC | SS6R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | SS6R<3:0> | | | | 0000 |
| 14E0 | C1RXR(2) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | C1RXR<3:0> | | | | 0000 |
| 14E4 | C2RXR(2) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | C2RXR<3:0> | | | | 0000 |
| 14E8 | REFCLKI1R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | REFCLKI1R<3:0> | | | | 0000 |
| 14F0 | REFCLKI3R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | REFCLKI3R<3:0> | | | | 0000 |
| 14F4 | REFCLKI4R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | REFCLKI4R<3:0> | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此寄存器在 64 引脚器件上不可用。

**2：** 此寄存器在不带 CAN 模块的器件上不可用。





© 2013 Microchip Technology Inc.

**表 12-22：　外设引脚选择输出寄存器映射**

| 虚拟地址 (BF80_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 1538 | RPA14R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPA14R<3:0> | | | | 0000 |
| 153C | RPA15R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPA15R<3:0> | | | | 0000 |
| 1540 | RPB0R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB0R<3:0> | | | | 0000 |
| 1544 | RPB1R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB1R<3:0> | | | | 0000 |
| 1548 | RPB2R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB2R<3:0> | | | | 0000 |
| 154C | RPB3R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB3R<3:0> | | | | 0000 |
| 1554 | RPB5R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB5R<3:0> | | | | 0000 |
| 1558 | RPB6R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB6R<3:0> | | | | 0000 |
| 155C | RPB7R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB7R<3:0> | | | | 0000 |
| 1560 | RPB8R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB8R<3:0> | | | | 0000 |
| 1564 | RPB9R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB9R<3:0> | | | | 0000 |
| 1568 | RPB10R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB10R<3:0> | | | | 0000 |
| 1578 | RPB14R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB14R<3:0> | | | | 0000 |
| 157C | RPB15R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPB15R<3:0> | | | | 0000 |
| 1584 | RPC1R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPC1R<3:0> | | | | 0000 |
| 1588 | RPC2R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPC2R<3:0> | | | | 0000 |
| 158C | RPC3R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPC3R<3:0> | | | | 0000 |
| 1590 | RPC4R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPC4R<3:0> | | | | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此寄存器在 64 引脚器件上不可用。

**2：**　此寄存器在 64 引脚和 100 引脚器件上不可用。

© 2013 Microchip Technology Inc.

**表 12-22：　外设引脚选择输出寄存器映射（续）**

| 虚拟地址 (BF80_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 15B4 | RPC13R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPC13R<3:0> | | | | 0000 |
| 15B8 | RPC14R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPC14R<3:0> | | | | 0000 |
| 15C0 | RPD0R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD0R<3:0> | | | | 0000 |
| 15C4 | RPD1R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD1R<3:0> | | | | 0000 |
| 15C8 | RPD2R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD2R<3:0> | | | | 0000 |
| 15CC | RPD3R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD3R<3:0> | | | | 0000 |
| 15D0 | RPD4R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD4R<3:0> | | | | 0000 |
| 15D4 | RPD5R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD5R<3:0> | | | | 0000 |
| 15D8 | RPD6R(2) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD6R<3:0> | | | | 0000 |
| 15DC | RPD7R(2) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD7R<3:0> | | | | 0000 |
| 15E4 | RPD9R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD9R<3:0> | | | | 0000 |
| 15E8 | RPD10R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD10R<3:0> | | | | 0000 |
| 15EC | RPD11R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD11R<3:0> | | | | 0000 |
| 15F0 | RPD12R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD12R<3:0> | | | | 0000 |
| 15F8 | RPD14R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD14R<3:0> | | | | 0000 |
| 15FC | RPD15R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPD15R<3:0> | | | | 0000 |
| 160C | RPE3R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPE3R<3:0> | | | | 0000 |
| 1614 | RPE5R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPE5R<3:0> | | | | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　此寄存器在 64 引脚器件上不可用。

**2：**　此寄存器在 64 引脚和 100 引脚器件上不可用。





© 2013 Microchip Technology Inc.

表 12-22： 外设引脚选择输出寄存器映射（续）

| 虚拟地址（BF80_#） | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 1620 | RPE8R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPE8R<3:0> | | | | 0000 |
| 1624 | RPE9R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPE9R<3:0> | | | | 0000 |
| 1640 | RPF0R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPF0R<3:0> | | | | 0000 |
| 1644 | RPF1R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPF1R<3:0> | | | | 0000 |
| 1648 | RPF2R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPF2R<3:0> | | | | 0000 |
| 164C | RPF3R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPF3R<3:0> | | | | 0000 |
| 1650 | RPF4R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPF4R<3:0> | | | | 0000 |
| 1654 | RPF5R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPF5R<3:0> | | | | 0000 |
| 1660 | RPF8R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPF8R<3:0> | | | | 0000 |
| 1670 | RPF12R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPG12R<3:0> | | | | 0000 |
| 1674 | RPF13R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPG0R<3:0> | | | | 0000 |
| 1680 | RPG0R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPG1R<3:0> | | | | 0000 |
| 1684 | RPG1R(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPG1R<3:0> | | | | 0000 |
| 1698 | RPG6R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPG6R<3:0> | | | | 0000 |
| 169C | RPG7R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPG7R<3:0> | | | | 0000 |
| 16A0 | RPG8R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPG8R<3:0> | | | | 0000 |
| 16A4 | RPG9R | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | RPG9R<3:0> | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此寄存器在 64 引脚器件上不可用。

**2：** 此寄存器在 64 引脚和 100 引脚器件上不可用。

© 2013 Microchip Technology Inc.

**寄存器 12-1：　　[ *引脚名称*]R：外设引脚选择输入寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | [ *引脚名称*]R<3:0> | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-4　**未实现：**读为 0

bit 3-0　**[ *引脚名称*]R<3:0>：**外设引脚选择输入位
其中，[ *引脚名称*] 指的是用来配置外设输入映射的引脚。输入引脚选择值请参见表 12-1。

**注：**　仅当 IOLOCK 配置位 （CFGCON<13>）为 0 时，才能更改寄存器值。

**寄存器 12-2：　　RPnR：外设引脚选择输出寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | RPnR<3:0> | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-4　**未实现：**读为 0

bit 3-0　**RPnR<3:0>：**外设引脚选择输出位
输出引脚选择值，请参见表 12-2。

**注：**　仅当 IOLOCK 配置位 （CFGCON<13>）为 0 时，才能更改寄存器值。


© 2013 Microchip Technology Inc.

**寄存器 12-3： CNCONx：PORTx 的电平变化通知控制寄存器 （x = A – G）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | ON | — | SIDL | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**电平变化通知 （Change Notice， CN）控制使能位
1 = 使能 CN
0 = 禁止 CN

bit 14 **未实现：**读为 0

bit 13 **SIDL：**空闲模式停止控制位
1 = CPU 空闲模式停止 CN 操作
0 = CPU 空闲模式不影响 CN 操作

bit 12-0 **未实现：**读为 0

注：

 © 2013 Microchip Technology Inc.

## 13.0 TIMER1

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 14 章 “定时器”**（DS61105）。

PIC32MZ EC 器件采用一个 16 位同步 / 异步定时器，它可作为自由运行的时隙定时器使用，用于各种计时应用并计数外部事件。此定时器也可与低功耗辅助振荡器（Sosc）结合使用，用于实时时钟应用。

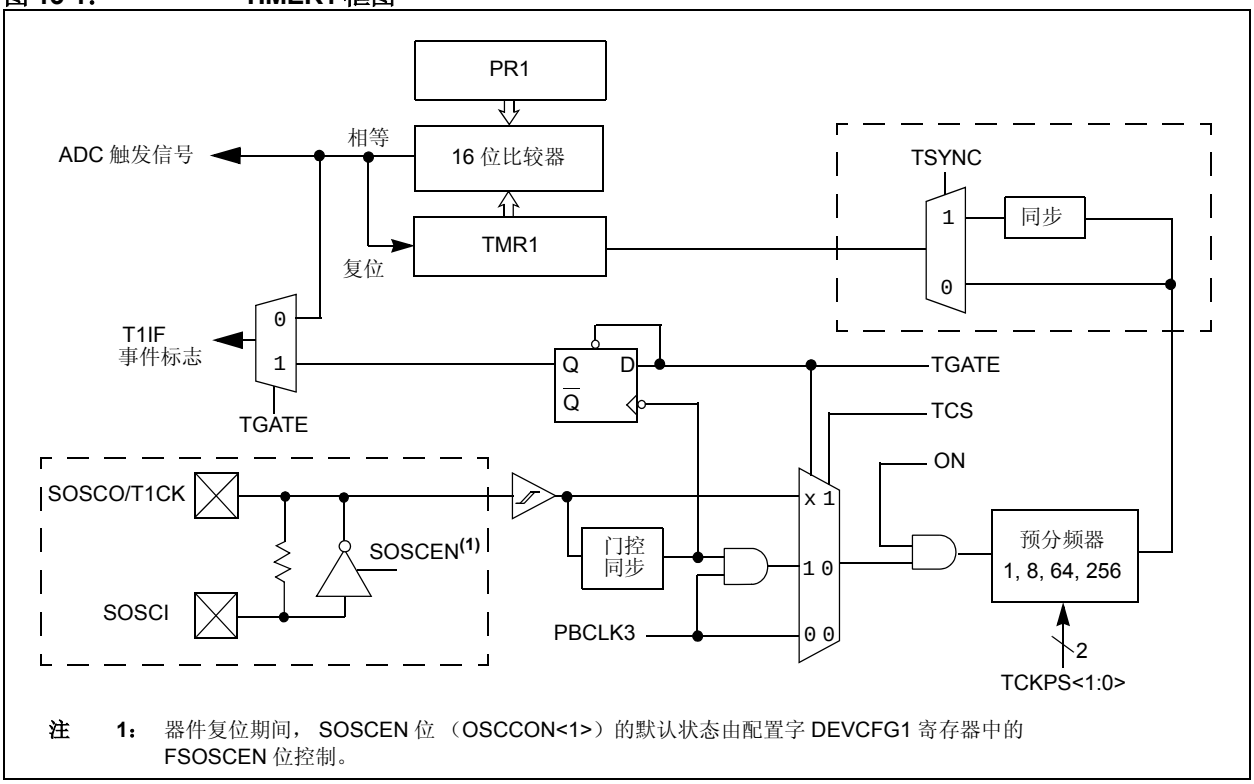
Timer1 支持下列模式：

- 同步内部定时器
- 同步内部门控定时器
- 同步外部定时器
- 异步外部定时器

## 13.1 其他支持的特性

- 可选的时钟预分频比
- 定时器可在休眠和空闲模式下继续工作
- 可使用 CLR、 SET 和 INV 寄存器进行快速位操作
- 异步模式下，可与 Sosc 结合使用以提供实时时钟
- ADC 事件触发信号

**图 13-1： TIMER1 框图**




**注 1：** 器件复位期间， SOSCEN 位 （OSCCON<1>）的默认状态由配置字 DEVCFG1 寄存器中的 FSOSCEN 位控制。

## 13.2 Timer1 控制寄存器

**表 13-1： TIMER1 寄存器映射**

| 虚拟地址 (BF84_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0000 | T1CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | TWDIS | TWIP | — | — | — | TGATE | — | TCKPS<1:0> | | — | TSYNC | TCS | — | 0000 |
| 0010 | TMR1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TMR1<15:0> | | | | | | | | | | | | | | | | 0000 |
| 0020 | PR1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PR1<15:0> | | | | | | | | | | | | | | | | FFFF |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。



超前信息

© 2013 Microchip Technology Inc.

**寄存器 13-1： T1CON：A 类定时器控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | R/W-0 | R/W-0 | R-0 | U-0 | U-0 | U-0 |
| | ON | — | SIDL | TWDIS | TWIP | — | — | — |
| 7:0 | R/W-0 | U-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | U-0 |
| | TGATE | — | TCKPS<1:0> | | — | TSYNC | TCS | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**定时器使能位
1 = 使能定时器
0 = 禁止定时器

bit 14 **未实现：**读为 0

bit 13 **SIDL：**空闲模式停止位
1 = 当器件进入空闲模式时，停止工作
0 = 在空闲模式下继续工作

bit 12 **TWDIS：**异步定时器写禁止位
1 = 在处理中的写操作完成之前，忽略对 TMR1 的写操作
0 = 使能背靠背写操作 （传统异步定时器功能）

bit 11 **TWIP：**异步定时器写进度位
在异步定时器模式下：
1 = 对 TMR1 寄存器的异步写操作正在进行
0 = 对 TMR1 寄存器的异步写操作已完成
在同步定时器模式下：
该位读为 0。

bit 10-8 **未实现：**读为 0

bit 7 **TGATE：**定时器门控时间累加使能位
当 TCS = 1 时：
该位被忽略。
当 TCS = 0 时：
1 = 使能门控时间累加
0 = 禁止门控时间累加

bit 6 **未实现：**读为 0

bit 5-4 **TCKPS<1:0>：**定时器输入时钟预分频比选择位
11 = 1:256 预分频值
10 = 1:64 预分频值
01 = 1:8 预分频值
00 = 1:1 预分频值

bit 3 **未实现：**读为 0

**寄存器 13-1： T1CON：A 类定时器控制寄存器 （续）**

bit 2 **TSYNC**：定时器外部时钟输入同步选择位
当 TCS = 1 时：
1 = 外部时钟输入同步
0 = 外部时钟输入未同步
当 TCS = 0 时：
该位被忽略。

bit 1 **TCS**：定时器时钟源选择位
1 = 来自 T1CKI 引脚的外部时钟
0 = 内部外设时钟

bit 0 **未实现**：读为 0


© 2013 Microchip Technology Inc.

## 14.0 TIMER2/3、TIMER4/5、TIMER6/7 和 TIMER8/9

**注：** 本数据手册总结了 PIC32MZ 嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 14 章“定时器”**（DS61105）。

本系列器件采用了 8 个 16 位同步定时器 （默认），这些定时器可作为自由运行的时隙定时器使用，用于各种计时应用并计数外部事件。

支持下列模式：

- 同步内部 16 位定时器
- 同步内部 16 位门控定时器
- 同步外部 16 位定时器

Timer2 与 Timer3 组合、Timer4 与 Timer5 组合、Timer6 与 Timer7 组合以及 Timer8 与 Timer9 组合可提供 4 个 32 位同步定时器。

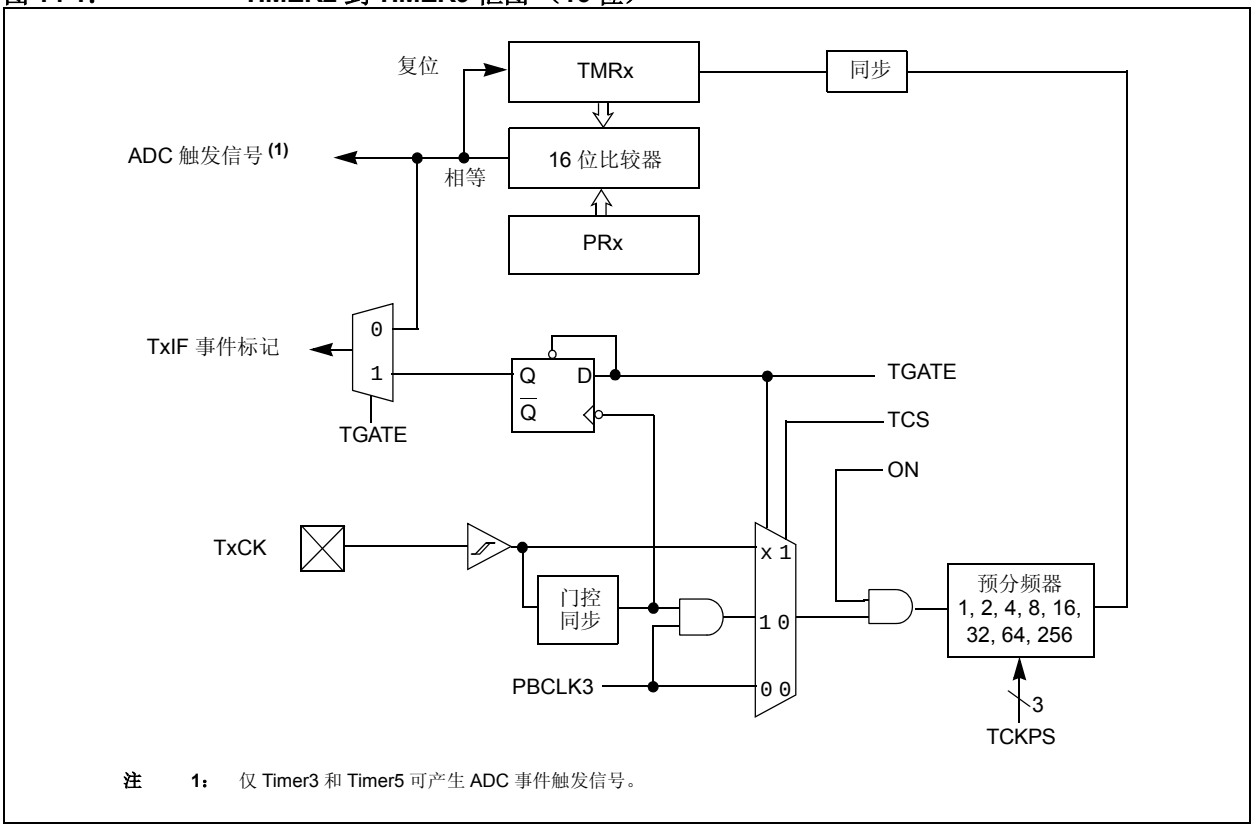
这些 32 位定时器可工作在 3 种模式下：

- 同步内部 32 位定时器
- 同步内部 32 位门控定时器
- 同步外部 32 位定时器

## 14.1 其他特性

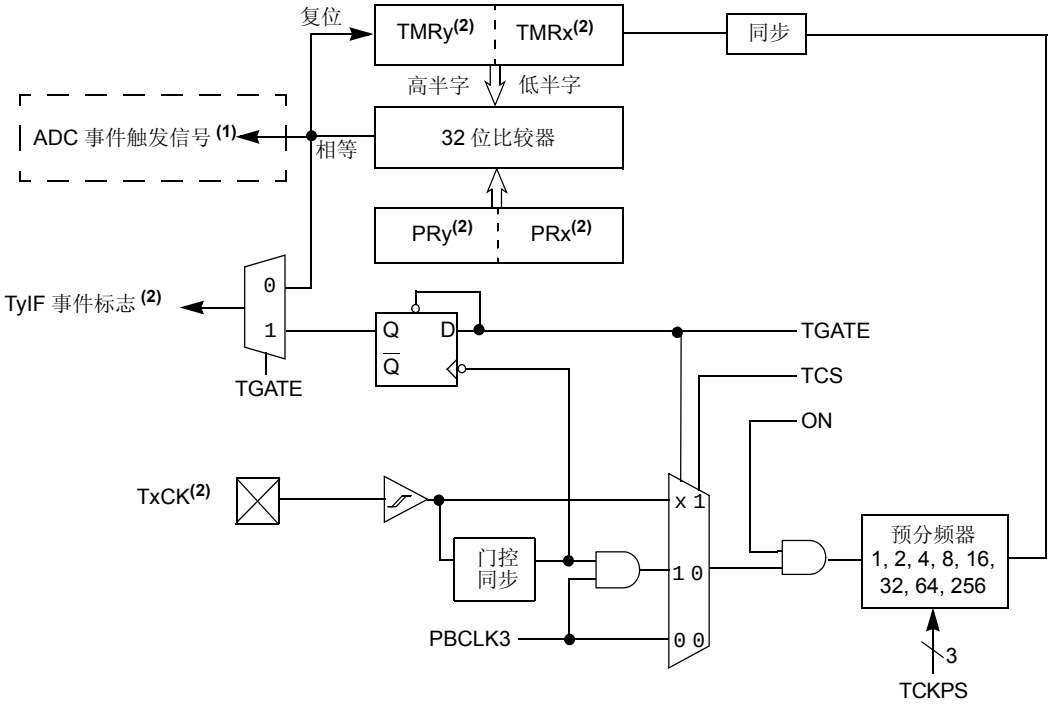
- 可选的时钟预分频比
- 定时器可在 CPU 空闲模式下工作
- 为输入捕捉 / 输出比较模块提供时基 （仅 Timer2 到 Timer7）
- ADC 事件触发信号 （仅 Timer3 和 Timer5）
- 可使用 CLR、 SET 和 INV 寄存器进行快速位操作

**图 14-1： TIMER2 到 TIMER9 框图 （16 位）**




**注 1：** 仅 Timer3 和 Timer5 可产生 ADC 事件触发信号。

**图 14-2： TIMER2/3、 TIMER4/5、 TIMER6/7 和 TIMER8/9 框图 （32 位）**




**注 1：** 仅 Timer2/3 对和 TImer4/5 对可产生 ADC 事件触发信号。
**2：** 在此图中， x 表示 Timer2、 4、 6 或 8， y 表示 Timer3、 5、 7 或 9。


© 2013 Microchip Technology Inc.

## 14.2 Timer2 到 Timer9 控制寄存器

**表 14-1： TIMER2 到 TIMER9 寄存器映射**

| 虚拟地址 (BF84_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0200 | T2CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | TGATE | TCKPS<2:0> | | | T32 | — | TCS | — | 0000 |
| 0210 | TMR2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TMR2<15:0> | | | | | | | | | | | | | | | | 0000 |
| 0220 | PR2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PR2<15:0> | | | | | | | | | | | | | | | | FFFF |
| 0400 | T3CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | TGATE | TCKPS<2:0> | | | — | — | TCS | — | 0000 |
| 0410 | TMR3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TMR3<15:0> | | | | | | | | | | | | | | | | 0000 |
| 0420 | PR3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PR3<15:0> | | | | | | | | | | | | | | | | FFFF |
| 0600 | T4CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | TGATE | TCKPS<2:0> | | | T32 | — | TCS | — | 0000 |
| 0610 | TMR4 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TMR4<15:0> | | | | | | | | | | | | | | | | 0000 |
| 0620 | PR4 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PR4<15:0> | | | | | | | | | | | | | | | | FFFF |
| 0800 | T5CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | TGATE | TCKPS<2:0> | | | — | — | TCS | — | 0000 |
| 0810 | TMR5 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TMR5<15:0> | | | | | | | | | | | | | | | | 0000 |
| 0820 | PR5 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PR5<15:0> | | | | | | | | | | | | | | | | FFFF |
| 0A00 | T6CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | TGATE | TCKPS<2:0> | | | T32 | — | TCS | — | 0000 |
| 0A10 | TMR6 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TMR2<15:0> | | | | | | | | | | | | | | | | 0000 |
| 0A20 | PR6 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PR2<15:0> | | | | | | | | | | | | | | | | FFFF |
| 0C00 | T7CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | TGATE | TCKPS<2:0> | | | — | — | TCS | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

表 14-1： TIMER2 到 TIMER9 寄存器映射 （续）

| 虚拟地址 (BF84_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0C10 | TMR7 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TMR3<15:0> | | | | | | | | | | | | | | | | 0000 |
| 0C20 | PR7 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PR3<15:0> | | | | | | | | | | | | | | | | FFFF |
| 0E00 | T8CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | TGATE | TCKPS<2:0> | | | T32 | — | TCS | — | 0000 |
| 0E10 | TMR8 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TMR4<15:0> | | | | | | | | | | | | | | | | 0000 |
| 0E20 | PR8 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PR4<15:0> | | | | | | | | | | | | | | | | FFFF |
| 1000 | T9CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | TGATE | TCKPS<2:0> | | | — | — | TCS | — | 0000 |
| 1010 | TMR9 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | TMR5<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1020 | PR9 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PR5<15:0> | | | | | | | | | | | | | | | | FFFF |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

**寄存器 14-1： TxCON：B 类定时器控制寄存器 （x = 2-9）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | ON(1) | — | SIDL(2) | — | — | — | — | — |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | U-0 |
| | TGATE(1) | TCKPS<2:0>(1) | | | T32(3) | — | TCS(1) | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**定时器使能位 (1)
1 = 使能模块
0 = 禁止模块

bit 14 **未实现：**读为 0

bit 13 **SIDL：**空闲模式停止位 (2)
1 = 当器件进入空闲模式时，停止工作
0 = 在空闲模式下继续工作

bit 12-8 **未实现：**读为 0

bit 7 **TGATE：**定时器门控时间累加使能位 (1)
当 TCS = 1 时：
该位被忽略且读为 0。
当 TCS = 0 时：
1 = 使能门控时间累加
0 = 禁止门控时间累加

bit 6-4 **TCKPS<2:0>：**定时器输入时钟预分频比选择位 (1)
111 = 1:256 预分频值
110 = 1:64 预分频值
101 = 1:32 预分频值
100 = 1:16 预分频值
011 = 1:8 预分频值
010 = 1:4 预分频值
001 = 1:2 预分频值
000 = 1:1 预分频值

bit 3 **T32：**32 位定时器模式选择位 (3)
1 = 奇 / 偶编号定时器构成一个 32 位定时器
0 = 奇 / 偶编号定时器作为单独的 16 位定时器

**注 1：** 当工作在 32 位模式下时，该位对奇编号定时器 （Timer1、 Timer3、 Timer5、 Timer7 和 Timer9）没有影响。所有定时器功能通过偶编号定时器设置。
**2：** 当工作在 32 位模式下时，奇编号定时器上的该位必须清零，以使 32 位定时器处于空闲模式。
**3：** 该位仅在偶编号定时器 （Timer2、 Timer4、 Timer6 和 Timer8）上可用。

**寄存器 14-1： TxCON：B 类定时器控制寄存器 （x = 2-9）（续）**

| | |
|---|---|
| bit 2 | **未实现：**读为 0 |
| bit 1 | **TCS：**定时器时钟源选择位 (1)<br>1 = 来自 TxCK 引脚的外部时钟<br>0 = 内部外设时钟 |
| bit 0 | **未实现：**读为 0 |

**注 1：** 当工作在 32 位模式下时，该位对奇编号定时器 （Timer1、 Timer3、 Timer5、 Timer7 和 Timer9）没有影响。所有定时器功能通过偶编号定时器设置。

**2：** 当工作在 32 位模式下时，奇编号定时器上的该位必须清零，以使 32 位定时器处于空闲模式。

**3：** 该位仅在偶编号定时器 （Timer2、 Timer4、 Timer6 和 Timer8）上可用。

 © 2013 Microchip Technology Inc.

## 15.0 程序监控定时器 （DMT）

**注：** 本数据手册总结了 PIC32MZ 嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 9 章“看门狗定时器、程序监控定时器和上电延时定时器”**（DS61114）。

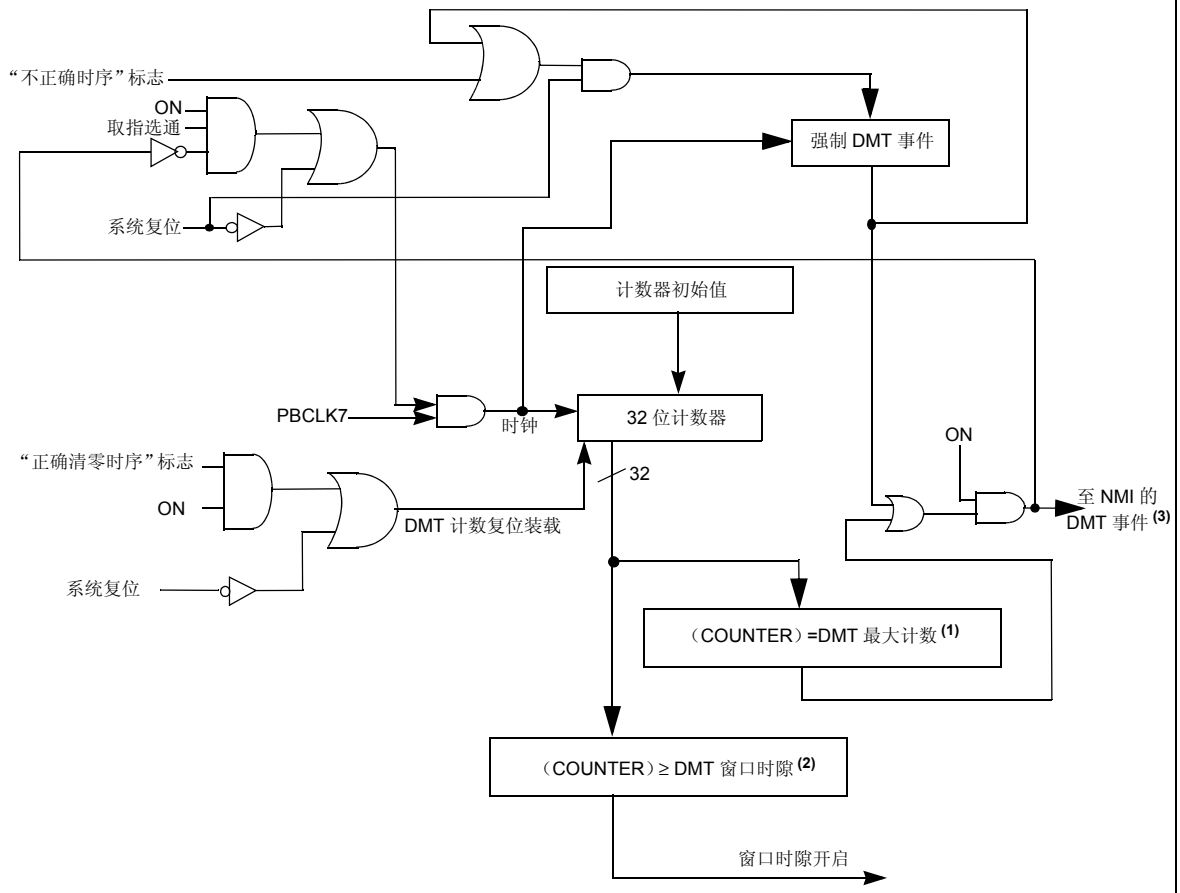
程序监控定时器 （Deadman Timer， DMT）的主要功能是在发生软件故障时复位处理器。DMT 是一个自由运行的指令取指定时器，在与计数匹配前为取指操作提供时钟。当处理器处于休眠模式时，不取指令。

DMT 由一个具有超时计数匹配值的 32 位计数器组成，该值由 DEVCFG1 配置寄存器中的 DMTCNT<3:0> 位指定。

程序监控定时器通常用于关键任务和安全关键型应用，在这类情况下必须检测任意一个软件功能和时序故障。

图 15-1 给出了程序监控定时器模块的框图。

**图 15-1： 程序监控定时器框图**




**注 1：** DMT 最大计数由 DEVCFG1 配置寄存器中的 DMTCNT<3:0> 位控制。
**2：** DMT 窗口时隙由 DEVCFG1 配置寄存器中的 DMTINTV<2:0> 位控制。
**3：** 更多信息，请参见**第 6.0 节 “复位”**。

## 15.1 程序监控定时器控制寄存器

**表 15-1： 程序监控定时器寄存器映射**

| 虚拟地址（BF80_#） | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0A00 | DMTCON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 0A04 | DMTPRECLR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | STEP1<7:0> | | | | | | | | — | — | — | — | — | — | — | — | 0000 |
| 0A08 | DMCLR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | STEP2<7:0> | | | | | | | | 0000 |
| 0A0C | DMTSTAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | BAD1 | BAD2 | DMTEVENT | — | — | — | — | WINOPN | 0000 |
| 0A10 | DMTCNT | 31:16 | COUNTER<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0A18 | DMTPSCNT | 31:16 | PSCNT<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0A1C | DMTPSINTV | 31:16 | PSINTV<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。



超前信息

© 2013 Microchip Technology Inc.

**寄存器 15-1： DMTCON：程序监控定时器控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | ON(1) | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位 |
| -n = POR 时的值 （0， 1， x = 未知） | P = 可编程位 | r = 保留位 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**程序监控定时器模块使能位 (1)
1 = 使能程序监控定时器模块
0 = 禁止程序监控定时器模块

bit 13-0 **未实现：**读为 0

**注 1：** 当 FDMTEN （DEVCFG1<3>） = 0 时，该位起控制作用。

**寄存器 15-2： DMTPRECLR：程序监控定时器预清零寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | STEP1<7:0> | | | | | | | |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位 |
| -n = POR 时的值 （0， 1， x = 未知） | P = 可编程位 | r = 保留位 |

bit 31-16 **未实现：**读为 0

bit 15-8 **STEP1<7:0>：**预清零使能位
01000000 = 使能程序监控定时器预清零 （步骤 1）
所有其它写模式 = BAD1 标志置 1。
当发生 DMT 复位事件时，这些位清零。如果 STEP2<7:0> 位以正确的顺序装载正确的值，STEP1<7:0> 位也清零。

bit 7-0 **未实现：**读为 0

**寄存器 15-3： DMTCLR：程序监控定时器清零寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | STEP2<7:0> | | | | | | | |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位 |
| -n = POR 时的值 （0， 1， x = 未知） | P = 可编程位 | r = 保留位 |

bit 31-8 **未实现：**读为 0

bit 7-0 **STEP2<7:0>：**清零定时器位

00001000 = 当且仅当通过以正确的顺序正确装载 STEP1<7:0> 后，才清零 STEP1<7:0> 位、STEP2<7:0> 位和程序监控定时器。可通过读 DMTCNT 和观察正在复位的计数器来验证对这些位的写操作。

所有其它写模式 = BAD2 位置 1， STEP1<7:0> 位值不变，捕捉正写入 STEP2<7:0> 的新值。当发生 DMT 复位事件时，这些位也清零。

 © 2013 Microchip Technology Inc.

**寄存器 15-4： DMTSTAT：程序监控定时器状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R-0, HC | R-0, HC | R-0, HC | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R-0 |
| | BAD1 | BAD2 | DMTEVENT | | | | | WINOPN |

| **图注：** | HC = 可由硬件清零的位 | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位 | |
| -n = POR 时的值 （0， 1， x = 未知） | | P = 可编程位 | r = 保留位 |

bit 31-8 **未实现：**读为 0

bit 7 **BAD1：**错误 STEP1<7:0> 值检测位
1 = 检测到不正确的 STEP1<7:0> 值
0 = 未检测到不正确的 STEP1<7:0> 值

bit 6 **BAD2：**错误 STEP2<7:0> 值检测位
1 = 检测到不正确的 STEP2<7:0> 值
0 = 未检测到不正确的 STEP2<7:0> 值

bit 5 **DMTEVENT：**程序监控定时器事件位
1 = 检测到程序监控定时器事件（计数器超时或在计数器递增前输入错误的STEP1<7:0>或STEP2<7:0>值）
0 = 未检测到程序监控定时器事件

bit 4-1 **未实现：**读为 0

bit 0 **WINOPN：**程序监控定时器清零窗口位
1 = 打开程序监控定时器清零窗口
0 = 未打开程序监控定时器清零窗口

**寄存器 15-5： DMTCNT：程序监控定时器计数寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | COUNTER<31:24> | | | | | | | |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | COUNTER<23:16> | | | | | | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | COUNTER<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | COUNTER<7:0> | | | | | | | |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位 |
| -n = POR 时的值 （0， 1， x = 未知） | P = 可编程位 | r = 保留位 |

bit 31-8 **COUNTER<31:0>**：读 DMT 计数器的当前值

**寄存器 15-6： DMTPSCNT：状态配置后的 DMT 计数状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | PSCNT<31:24> | | | | | | | |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | PSCNT<23:16> | | | | | | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | PSCNT<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | PSCNT<7:0> | | | | | | | |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位 |
| -n = POR 时的值 （0， 1， x = 未知） | P = 可编程位 | r = 保留位 |

bit 31-8 **PSCNT<31:0>**：DMT 指令计数值配置状态位
该位的值始终为 DEVCFG1 配置寄存器的 DMTCNT<3:0> 位的值。

 © 2013 Microchip Technology Inc.

**寄存器 15-7： DMTPSINTV：状态配置后的 DMT 时隙状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | PSINTV<31:24> | | | | | | | |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | PSINTV<23:16> | | | | | | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | PSINTV<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | PSINTV<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位 | |
| -n = POR 时的值 （0， 1， x = 未知） | | P = 可编程位 | r = 保留位 |

bit 31-8 **PSINTV<31:0>**：DMT 窗口时隙配置状态位
该位的值始终为 DEVCFG1 配置寄存器的 DMTINTV<2:0> 位的值。

注：

 © 2013 Microchip Technology Inc.

## 16.0 看门狗定时器 （WDT）

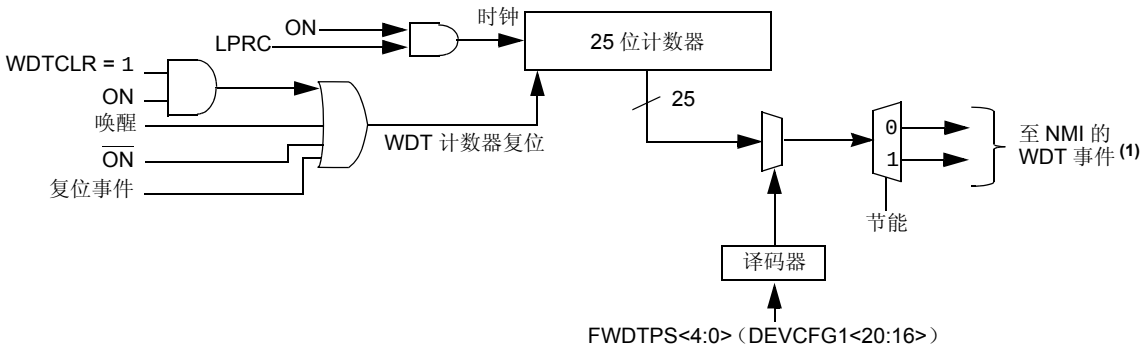
**注：** 本数据手册总结了 PIC32MZ 嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 9 章“看门狗定时器、程序监控定时器和上电延时定时器”**（DS61114）。

看门狗定时器 （Watchdog Timer， WDT）被使能时，使用内部低功耗振荡器 （Low-Power Oscillator，LPRC）时钟源工作。看门狗定时器可用于检测系统软件故障，如果软件未定期清零 WDT 的话，器件将被复位。使用 WDT 后分频器可选择各种 WDT 超时周期。WDT 还可用于将器件从休眠或空闲模式唤醒。

以下是 WDT 模块的一些主要特性：

- 可配置或由软件控制
- 用户可配置的超时周期
- 可将器件从休眠或空闲模式唤醒

**图 16-1： 看门狗定时器框图**




**注 1：** 更多信息，请参见**第 6.0 节 “复位”**。

## 16.1 看门狗定时器控制寄存器

**表 16-1： 看门狗定时器寄存器映射**

| 虚拟地址 (BF80_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0800 | WDTCON | 31:16 | WDTCLRKEY<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ON | — | — | — | — | — | — | — | — | SWDTPS<4:0> | | | | | WDTWINEN | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。





© 2013 Microchip Technology Inc.

**寄存器 16-1： WDTCON：看门狗定时器控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 |
| | WDTCLRKEY<15:8> | | | | | | | |
| 23:16 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 | W-0 |
| | WDTCLRKEY<7:0> | | | | | | | |
| 15:8 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | ON(1) | — | — | — | — | — | — | — |
| 7:0 | U-0 | R-y | R-y | R-y | R-y | R-y | R/W-0 | U-0 |
| | — | SWDTPS<4:0> | | | | | WDTWINEN | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n= POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

y = POR 时通过配置位设置的值

bit 31-16 **WDTCLRKEY**：看门狗定时器清零键位
软件必须用单个 16 位写操作将 0x5743 值写入此位置以清零看门狗定时器，防止超时。

bit 15 **ON**：看门狗定时器使能位 (1)
1 = 使能 WDT
0 = 禁止 WDT

bit 14-7 **未实现**：读为 0

bit 6-2 **SWDTPS<4:0>**：器件配置中看门狗定时器后分频比值的影子副本位
复位时，这些位将设置为 DEVCFG1 中配置位 WDTPS <4:0> 的值。

bit 1 **WDTWINEN**：看门狗定时器窗口使能位
1 = 使能窗式看门狗定时器
0 = 禁止窗式看门狗定时器

bit 0 **未实现**：读为 0

**注 1**： 仅当 FWDTEN (DEVCFG1<23>) = 0 时，此位才具有控制权。

注：

 © 2013 Microchip Technology Inc.

## 17.0 输入捕捉

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 15 章 “输入捕捉”**（DS61122）。

输入捕捉模块用于要求测量频率 （周期）和脉冲的应用。

当 ICx 引脚上发生事件时，输入捕捉模块捕捉所选时基寄存器的 16 位或 32 位值。

以下事件可导致捕捉事件：

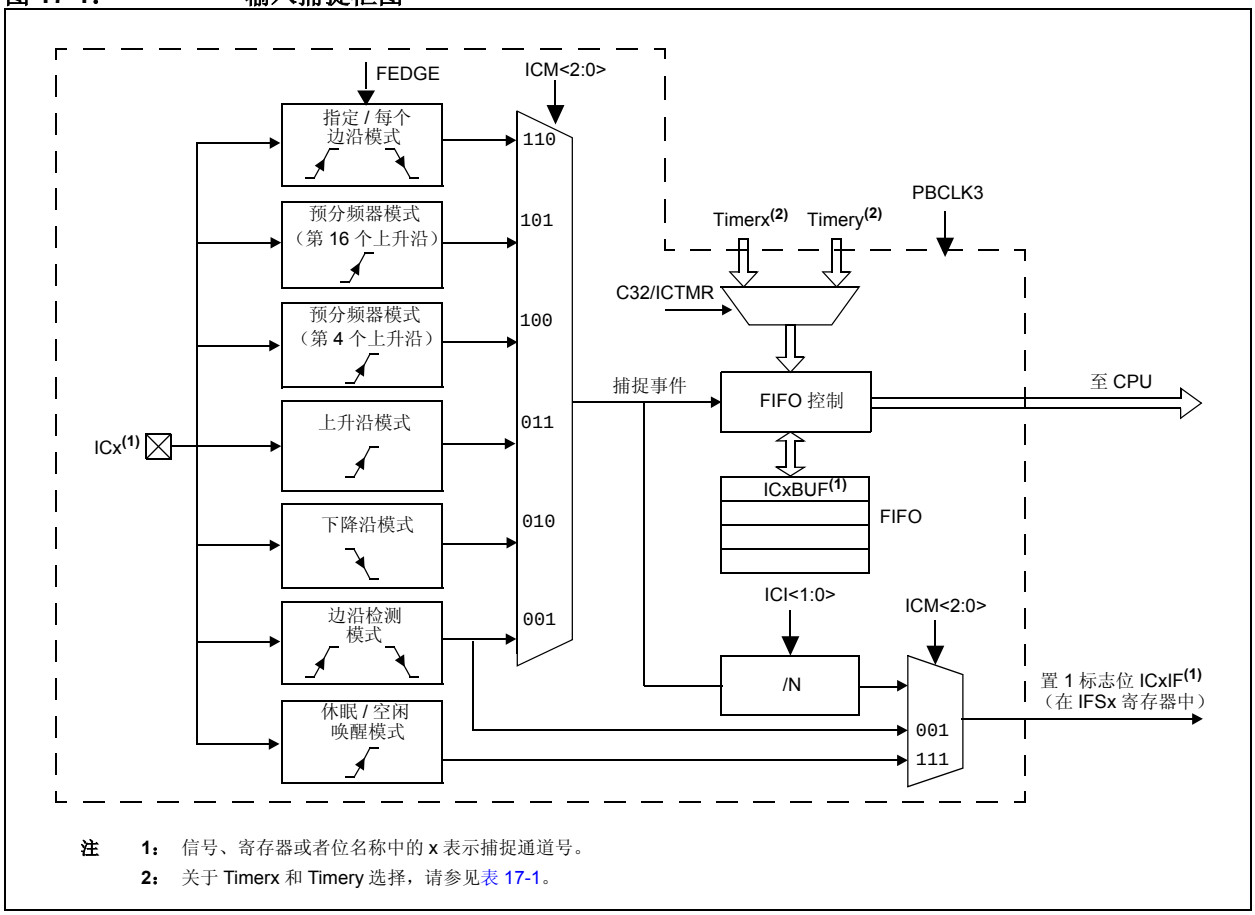
- 在每个边沿 （上升沿和下降沿）捕捉定时器值，首先捕捉指定边沿
- 预分频器捕捉事件模式：
  - 在 ICx 引脚输入信号的每 4 个上升沿捕捉一次定时器值
  - 在 ICx 引脚输入信号的每 16 个上升沿捕捉一次定时器值

每路输入捕捉通道可以选择 6 个 16 位定时器中的任意一个提供时基，或同时选择其中两个 16 位定时器以构成一个 32 位定时器。所选的定时器可以使用内部时钟，也可以使用外部时钟。

其他工作特性包括：

- 休眠和空闲模式期间，器件可由捕捉引脚信号唤醒
- 输入捕捉事件发生时中断
- 为捕捉值提供了 4 字 FIFO 缓冲区；可选择在 1、 2、 3 或 4 个缓冲区地址单元填满后产生中断
- 还可以使用输入捕捉来提供额外的外部中断源

**图 17-1： 输入捕捉框图**




**注** **1：** 信号、寄存器或者位名称中的 x 表示捕捉通道号。

**2：** 关于 Timerx 和 Timery 选择，请参见表 17-1。

每个输入捕捉模块的定时器源取决于 CFGCON 寄存器中 ICACLK 位的设置。表 17-1 给出了可用的配置。

**表 17-1： 定时器源配置**

| 输入捕捉模块 | Timerx | Timery |
|---|---|---|
| ICACLK （CFGCON<17>）= 0 | | |
| IC1<br>·<br>·<br>·<br>IC9 | Timer2<br>·<br>·<br>·<br>Timer 2 | Timer3<br>·<br>·<br>·<br>Timer 3 |
| ICACLK （CFGCON<17>）= 1 | | |
| IC1 | Timer4 | Timer5 |
| IC2 | Timer4 | Timer5 |
| IC3 | Timer4 | Timer5 |
| IC4 | Timer2 | Timer3 |
| IC5 | Timer2 | Timer3 |
| IC6 | Timer2 | Timer3 |
| IC7 | Timer6 | Timer7 |
| IC8 | Timer6 | Timer7 |
| IC9 | Timer6 | Timer7 |


© 2013 Microchip Technology Inc.

## 17.1 输入捕捉控制寄存器

**表 17-2： 输入捕捉 1-9 寄存器映射**

| 虚拟地址 (BF84_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 2000 | IC1CON(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | FEDGE | C32 | ICTMR | ICI<1:0> | | ICOV | ICBNE | ICM<2:0> | | | 0000 |
| 2010 | IC1BUF | 31:16 | IC1BUF<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 2200 | IC2CON(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | FEDGE | C32 | ICTMR | ICI<1:0> | | ICOV | ICBNE | ICM<2:0> | | | 0000 |
| 2210 | IC2BUF | 31:16 | IC2BUF<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 2400 | IC3CON(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | FEDGE | C32 | ICTMR | ICI<1:0> | | ICOV | ICBNE | ICM<2:0> | | | 0000 |
| 2410 | IC3BUF | 31:16 | IC3BUF<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 2600 | IC4CON(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | FEDGE | C32 | ICTMR | ICI<1:0> | | ICOV | ICBNE | ICM<2:0> | | | 0000 |
| 2610 | IC4BUF | 31:16 | IC4BUF<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 2800 | IC5CON(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | FEDGE | C32 | ICTMR | ICI<1:0> | | ICOV | ICBNE | ICM<2:0> | | | 0000 |
| 2810 | IC5BUF | 31:16 | IC5BUF<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 2A00 | IC6CON(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | FEDGE | C32 | ICTMR | ICI<1:0> | | ICOV | ICBNE | ICM<2:0> | | | 0000 |
| 2A10 | IC6BUF | 31:16 | IC6BUF<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 2C00 | IC7CON(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | FEDGE | C32 | ICTMR | ICI<1:0> | | ICOV | ICBNE | ICM<2:0> | | | 0000 |
| 2C10 | IC7BUF | 31:16 | IC7BUF<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 2E00 | IC8CON(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | FEDGE | C32 | ICTMR | ICI<1:0> | | ICOV | ICBNE | ICM<2:0> | | | 0000 |
| 2E10 | IC8BUF | 31:16 | IC8BUF<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 3000 | IC9CON(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | FEDGE | C32 | ICTMR | ICI<1:0> | | ICOV | ICBNE | ICM<2:0> | | | 0000 |
| 3010 | IC9BUF | 31:16 | IC9BUF<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 该寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

**寄存器 17-1： ICxCON：输入捕捉 x 控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | ON | — | SIDL | — | — | — | FEDGE | C32 |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R-0 | R-0 | R/W-0 | R/W-0 | R/W-0 |
| | ICTMR | ICI<1:0> | | ICOV | ICBNE | ICM<2:0> | | |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位 |
| -n = POR 时的值 （0， 1， x = 未知值） | P = 可编程位 | r = 保留位 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**输入捕捉模块使能位
1 = 使能模块
0 = 禁止并复位模块、禁止时钟、禁止中断产生并允许进行 SFR 修改

bit 14 **未实现：**读为 0

bit 13 **SIDL：**空闲模式停止控制位
1 = 在 CPU 空闲模式下停止工作
0 = 在 CPU 空闲模式下继续工作

bit 12-10 **未实现：**读为 0

bit 9 **FEDGE：**先捕捉边沿选择位 （仅在模式 6，即 ICM<2:0> = 110 时使用）
1 = 先捕捉上升沿
0 = 先捕捉下降沿

bit 8 **C32：**32 位捕捉选择位
1 = 32 位定时器资源捕捉
0 = 16 位定时器资源捕捉

bit 7 **ICTMR：**定时器选择位 （当 C32 （ICxCON<8>）为 1 时，不会影响定时器选择）(1)
0 = Timery 作为捕捉的计数器源
1 = Timerx 作为捕捉的计数器源

bit 6-5 **ICI<1:0>：**中断控制位
11 = 每 4 个捕捉事件中断一次
10 = 每 3 个捕捉事件中断一次
01 = 每 2 个捕捉事件中断一次
00 = 每个捕捉事件中断一次

bit 4 **ICOV：**输入捕捉溢出状态标志位 （只读）
1 = 发生了输入捕捉溢出
0 = 未发生输入捕捉溢出

bit 3 **ICBNE：**输入捕捉缓冲区非空状态位 （只读）
1 = 输入捕捉缓冲区非空；至少可以再读取一个捕捉值
0 = 输入捕捉缓冲区为空

bit 2-0 **ICM<2:0>：**输入捕捉模式选择位
111 = 仅中断模式 （仅在处于休眠模式或空闲模式时支持）
110 = 简单捕捉事件模式——每个边沿，先捕捉指定边沿，再捕捉每个边沿
101 = 预分频器捕捉事件模式——每 16 个上升沿
100 = 预分频器捕捉事件模式——每 4 个上升沿
011 = 简单捕捉事件模式——每个上升沿
010 = 简单捕捉事件模式——每个下降沿
001 = 边沿检测模式——每个边沿 （上升沿和下降沿）
000 = 禁止输入捕捉模块

**注 1：** 关于 Timerx 和 Timery 选择，请参见表 17-1。


© 2013 Microchip Technology Inc.

## 18.0 输出比较

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 16 章 “输出比较”**（DS61111）。

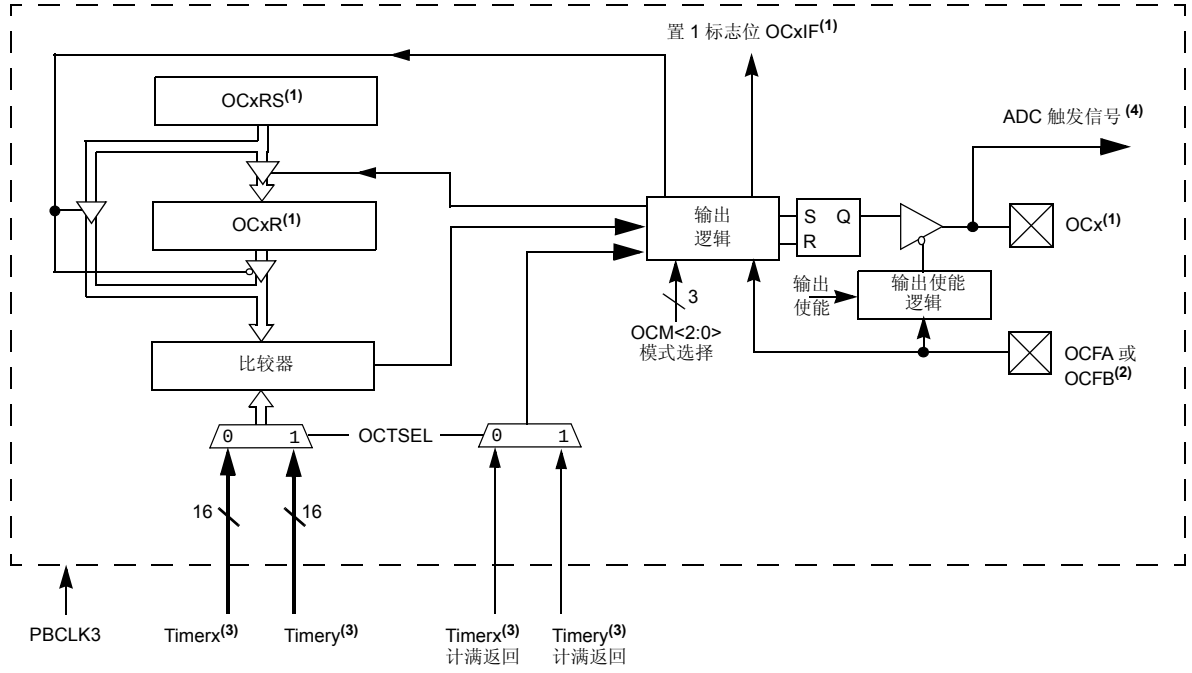
输出比较模块用于在响应所选时基事件时产生单脉冲信号或一连串脉冲信号。

在所有工作模式下，输出比较模块将存储在 OCxR 和 / 或 OCxRS 寄存器中的值与所选定时器中的值进行比较。当这两个值匹配时，输出比较模块基于所选的工作模式产生事件。

以下是一些主要特性：

- 一个器件中可以有多个输出比较模块
- 在发生比较事件时产生可编程中断
- 单比较模式和双比较模式
- 产生单脉冲和连续脉冲输出
- 脉宽调制 （Pulse-Width Modulation， PWM） 模式
- 基于硬件的 PWM 故障检测和自动输出禁止
- 可通过编程选择 16 位或 32 位时基
- 可通过两个可用 16 位时基中的任意一个工作，也可通过一个 32 位时基工作
- ADC 事件触发信号

**图 18-1： 输出比较模块框图**




**注** **1：** 图中带 x 的寄存器指的是与相应输出比较通道 1 至 9 相关的寄存器。
**2：** OCFA 引脚控制 OC1、 OC3 和 OC7 到 OC9 通道。OCFB 引脚控制 OC4 到 OC6 通道。
**3：** 关于 Timerx 和 Timery 选择，请参见表 18-1。
**4：** 仅 OC1、 OC3 和 OC5 可产生 ADC 事件触发信号。

每个输出比较模块的定时器源取决于 CFGCON 寄存器中 OCACLK 位的设置。表 18-1 给出了可用的配置。

**表 18-1： 定时器源配置**

| 输出比较模块 | Timerx | Timery |
|---|---|---|
| OCACLK （CFGCON<16>） = 0 | | |
| OC1<br>·<br>·<br>·<br>OC9 | Timer2<br>·<br>·<br>·<br>Timer 2 | Timer3<br>·<br>·<br>·<br>Timer 3 |
| OCACLK （CFGCON<16>） = 1 | | |
| OC1 | Timer4 | Timer5 |
| OC2 | Timer4 | Timer5 |
| OC3 | Timer4 | Timer5 |
| OC4 | Timer2 | Timer3 |
| OC5 | Timer2 | Timer3 |
| OC6 | Timer2 | Timer3 |
| OC7 | Timer6 | Timer7 |
| OC8 | Timer6 | Timer7 |
| OC9 | Timer6 | Timer7 |


© 2013 Microchip Technology Inc.

## 18.1 输出比较控制寄存器

表 18-2： 输出比较 1-9 寄存器映射

| 虚拟地址 (BF84_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 4000 | OC1CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | OC32 | OCFLT | OCTSEL | OCM<2:0> | | | 0000 |
| 4010 | OC1R | 31:16 | OC1R<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4020 | OC1RS | 31:16 | OC1RS<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4200 | OC2CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | OC32 | OCFLT | OCTSEL | OCM<2:0> | | | 0000 |
| 4210 | OC2R | 31:16 | OC2R<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4220 | OC2RS | 31:16 | OC2RS<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4400 | OC3CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | OC32 | OCFLT | OCTSEL | OCM<2:0> | | | 0000 |
| 4410 | OC3R | 31:16 | OC3R<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4420 | OC3RS | 31:16 | OC3RS<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4600 | OC4CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | OC32 | OCFLT | OCTSEL | OCM<2:0> | | | 0000 |
| 4610 | OC4R | 31:16 | OC4R<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4620 | OC4RS | 31:16 | OC4RS<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4800 | OC5CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | OC32 | OCFLT | OCTSEL | OCM<2:0> | | | 0000 |
| 4810 | OC5R | 31:16 | OC5R<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4820 | OC5RS | 31:16 | OC5RS<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见 **第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

表 18-2： 输出比较 1-9 寄存器映射 （续）

| 虚拟地址 (BF84_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 4A00 | OC6CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | OC32 | OCFLT | OCTSEL | OCM<2:0> | | | 0000 |
| 4A10 | OC6R | 31:16 | OC6R<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4A20 | OC6RS | 31:16 | OC6RS<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4C00 | OC7CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | OC32 | OCFLT | OCTSEL | OCM<2:0> | | | 0000 |
| 4C10 | OC7R | 31:16 | OC7R<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4C20 | OC7RS | 31:16 | OC7RS<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4E00 | OC8CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | OC32 | OCFLT | OCTSEL | OCM<2:0> | | | 0000 |
| 4E10 | OC8R | 31:16 | OC8R<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 4E20 | OC8RS | 31:16 | OC8RS<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 5000 | OC9CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | — | — | — | — | OC32 | OCFLT | OCTSEL | OCM<2:0> | | | 0000 |
| 5010 | OC9R | 31:16 | OC9R<31:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | | | | | | | | | | | | | | | | | xxxx |
| 5020 | OC9RS | 31:16 15:0 | OC9RS<31:0> | | | | | | | | | | | | | | | | xxxx |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见 **第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

**寄存器 18-1： OCxCON：输出比较 x 控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | ON | — | SIDL | — | — | — | — | — |
| 7:0 | U-0 | U-0 | R/W-0 | R-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | OC32 | OCFLT(1) | OCTSEL(2) | OCM<2:0> | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**输出比较外设使能位
1 = 使能输出比较外设
0 = 禁止输出比较外设

bit 14 **未实现：**读为 0

bit 13 **SIDL：**空闲模式停止位
1 = 当 CPU 进入空闲模式时，模块停止工作
0 = 在空闲模式下继续工作

bit 12-6 **未实现：**读为 0

bit 5 **OC32：**32 位比较模式位
1 = OCxR<31:0> 和 / 或 OCxRS<31:0> 用于与 32 位定时器源比较
0 = OCxR<15:0> 和 OCxRS<15:0> 用于与 16 位定时器源比较

bit 4 **OCFLT：**PWM 故障条件状态位 (1)
1 = 已产生 PWM 故障条件 （仅由硬件清零）
0 = 未产生 PWM 故障条件

bit 3 **OCTSEL：**输出比较定时器选择位 (2)
1 = Timery 是输出比较模块的时钟源
0 = Timerx 是输出比较模块的时钟源

bit 2-0 **OCM<2:0>：**输出比较模式选择位
111 = OCx 处于 PWM 模式；使能故障引脚
110 = OCx 处于 PWM 模式；禁止故障引脚
101 = 初始化 OCx 引脚为低电平；在 OCx 引脚上生成连续脉冲输出
100 = 初始化 OCx 引脚为低电平；在 OCx 引脚上生成单脉冲输出
011 = 比较事件使 OCx 引脚电平翻转
010 = 初始化 OCx 引脚为高电平；比较事件强制 OCx 引脚为低电平
001 = 初始化 OCx 引脚为低电平；比较事件强制 OCx 引脚为高电平
000 = 输出比较外设被禁止但是会继续消耗电流

**注 1：** 仅在 OCM<2:0> = 111 时该位才可用。在所有其它模式下均读为 0。
**2：** 关于 Timerx 和 Timery 选择，请参见表 18-1。

注：

 © 2013 Microchip Technology Inc.

## 19.0 串行外设接口 （SPI）和 I²S

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 23 章“串行外设接口（SPI）”**（DS61106）。

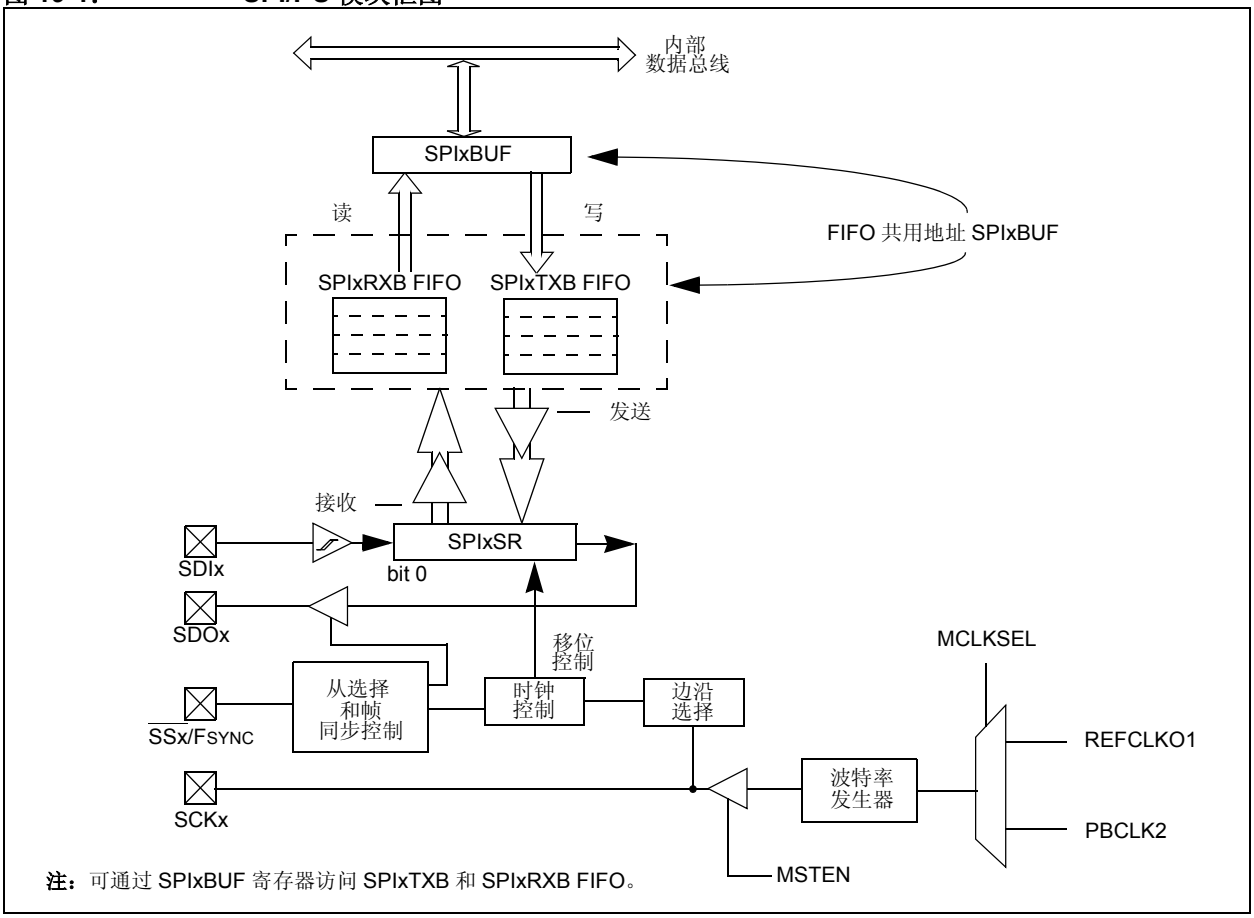
SPI/I²S 模块是用于与外设、其它单片机器件和数字音频器件通信的同步串行接口。这些外设可以是串行EEPROM、移位寄存器、显示驱动器、模数转换器（Analog-to-Digital Converter， ADC）等。

SPI/I²S 模块与 Motorola® 的 SPI 和 SIOP 接口兼容。

以下是 SPI 模块的一些主要特性：

- 支持主 / 从模式
- 4 种不同的时钟格式
- 支持增强型帧 SPI 协议
- 用户可配置的 8 位、 16 位和 32 位数据宽度
- 用于收发数据的独立 SPI FIFO 缓冲区
  - FIFO 缓冲区用作 4/8/16 级深 FIFO （基于 32/16/8 位数据宽度）
- 针对每个 8 位、 16 位和 32 位数据传送对中断事件编程
- 可在休眠和空闲模式下继续工作
- 支持音频编解码器：
  - I²S 协议
  - 左对齐
  - 右对齐
  - PCM

**图 19-1： SPI/I²S 模块框图**




**注：** 可通过 SPIxBUF 寄存器访问 SPIxTXB 和 SPIxRXB FIFO。

## 19.1 SPI 控制寄存器

表 19-1： SPI1 到 SPI6 寄存器映射

| 虚拟地址 (BF82_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 1000 | SPI1CON | 31:16 | FRMEN | FRMSYNC | FRMPOL | MSSEN | FRMSYPW | FRMCNT<2:0> | | | MCLKSEL | — | — | — | — | — | SPIFE | ENHBUF | 0000 |
| | | 15:0 | ON | — | SIDL | DISSDO | MODE32 | MODE16 | SMP | CKE | SSEN | CKP | MSTEN | DISSDI | STXISEL<1:0> | | SRXISEL<1:0> | | 0000 |
| 1010 | SPI1STAT | 31:16 | — | — | — | RXBUFELM<4:0> | | | | | — | — | — | TXBUFELM<4:0> | | | | | 0000 |
| | | 15:0 | — | — | — | FRMERR | SPIBUSY | — | — | SPITUR | SRMT | SPIROV | SPIRBE | — | SPITBE | — | SPITBF | SPIRBF | 0008 |
| 1020 | SPI1BUF | 31:16 | DATA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1030 | SPI1BRG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | BRG<12:0> | | | | | | | | | | | | | 0000 |
| 1040 | SPI1CON2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | SPI SGNEXT | — | — | FRM ERREN | SPI ROVEN | SPI TUREN | IGNROV | IGNTUR | AUDEN | — | — | — | AUD MONO | — | AUDMOD<1:0> | | 0000 |
| 1200 | SPI2CON | 31:16 | FRMEN | FRMSYNC | FRMPOL | MSSEN | FRMSYPW | FRMCNT<2:0> | | | MCLKSEL | — | — | — | — | — | SPIFE | ENHBUF | 0000 |
| | | 15:0 | ON | — | SIDL | DISSDO | MODE32 | MODE16 | SMP | CKE | SSEN | CKP | MSTEN | DISSDI | STXISEL<1:0> | | SRXISEL<1:0> | | 0000 |
| 1210 | SPI2STAT | 31:16 | — | — | — | RXBUFELM<4:0> | | | | | — | — | — | TXBUFELM<4:0> | | | | | 0000 |
| | | 15:0 | — | — | — | FRMERR | SPIBUSY | — | — | SPITUR | SRMT | SPIROV | SPIRBE | — | SPITBE | — | SPITBF | SPIRBF | 0008 |
| 1220 | SPI2BUF | 31:16 | DATA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1230 | SPI2BRG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | BRG<8:0> | | | | | | | | | 0000 |
| 1240 | SPI2CON2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | SPI SGNEXT | — | — | FRM ERREN | SPI ROVEN | SPI TUREN | IGNROV | IGNTUR | AUDEN | — | — | — | AUD MONO | — | AUDMOD<1:0> | | 0000 |
| 1400 | SPI3CON | 31:16 | FRMEN | FRMSYNC | FRMPOL | MSSEN | FRMSYPW | FRMCNT<2:0> | | | MCLKSEL | — | — | — | — | — | SPIFE | ENHBUF | 0000 |
| | | 15:0 | ON | — | SIDL | DISSDO | MODE32 | MODE16 | SMP | CKE | SSEN | CKP | MSTEN | DISSDI | STXISEL<1:0> | | SRXISEL<1:0> | | 0000 |
| 1410 | SPI3STAT | 31:16 | — | — | — | RXBUFELM<4:0> | | | | | — | — | — | TXBUFELM<4:0> | | | | | 0000 |
| | | 15:0 | — | — | — | FRMERR | SPIBUSY | — | — | SPITUR | SRMT | SPIROV | SPIRBE | — | SPITBE | — | SPITBF | SPIRBF | 0008 |
| 1420 | SPI3BUF | 31:16 | DATA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1430 | SPI3BRG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | BRG<8:0> | | | | | | | | | 0000 |
| 1440 | SPI3CON2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | SPI SGNEXT | — | — | FRM ERREN | SPI ROVEN | SPI TUREN | IGNROV | IGNTUR | AUDEN | — | — | — | AUD MONO | — | AUDMOD<1:0> | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器（SPIxBUF 除外）在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、SET 和 INV 寄存器”**。



© 2013 Microchip Technology Inc.

表 19-1： SPI1 到 SPI6 寄存器映射 （续）

| 虚拟地址 (BF82_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 1600 | SPI4CON | 31:16 | FRMEN | FRMSYNC | FRMPOL | MSSEN | FRMSYPW | FRMCNT<2:0> | | | MCLKSEL | — | — | — | — | — | SPIFE | ENHBUF | 0000 |
| | | 15:0 | ON | — | SIDL | DISSDO | MODE32 | MODE16 | SMP | CKE | SSEN | CKP | MSTEN | DISSDI | STXISEL<1:0> | | SRXISEL<1:0> | | 0000 |
| 1610 | SPI4STAT | 31:16 | — | — | — | RXBUFELM<4:0> | | | | | — | — | — | TXBUFELM<4:0> | | | | | 0000 |
| | | 15:0 | — | — | — | FRMERR | SPIBUSY | — | — | SPITUR | SRMT | SPIROV | SPIRBE | — | SPITBE | — | SPITBF | SPIRBF | 0008 |
| 1620 | SPI4BUF | 31:16 | DATA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1630 | SPI4BRG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | BRG<8:0> | | | | | | | | | 0000 |
| 1640 | SPI4CON2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | SPI SGNEXT | — | — | FRM ERREN | SPI ROVEN | SPI TUREN | IGNROV | IGNTUR | AUDEN | — | — | — | AUD MONO | — | AUDMOD<1:0> | | 0000 |
| 1800 | SPI5CON | 31:16 | FRMEN | FRMSYNC | FRMPOL | MSSEN | FRMSYPW | FRMCNT<2:0> | | | MCLKSEL | — | — | — | — | — | SPIFE | ENHBUF | 0000 |
| | | 15:0 | ON | — | SIDL | DISSDO | MODE32 | MODE16 | SMP | CKE | SSEN | CKP | MSTEN | DISSDI | STXISEL<1:0> | | SRXISEL<1:0> | | 0000 |
| 1810 | SPI5STAT | 31:16 | — | — | — | RXBUFELM<4:0> | | | | | — | — | — | TXBUFELM<4:0> | | | | | 0000 |
| | | 15:0 | — | — | — | FRMERR | SPIBUSY | — | — | SPITUR | SRMT | SPIROV | SPIRBE | — | SPITBE | — | SPITBF | SPIRBF | 0008 |
| 1820 | SPI5BUF | 31:16 | DATA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1830 | SPI5BRG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | BRG<8:0> | | | | | | | | | 0000 |
| 1840 | SPI5CON2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | SPI SGNEXT | — | — | FRM ERREN | SPI ROVEN | SPI TUREN | IGNROV | IGNTUR | AUDEN | — | — | — | AUD MONO | — | AUDMOD<1:0> | | 0000 |
| 1A00 | SPI6CON | 31:16 | FRMEN | FRMSYNC | FRMPOL | MSSEN | FRMSYPW | FRMCNT<2:0> | | | MCLKSEL | — | — | — | — | — | SPIFE | ENHBUF | 0000 |
| | | 15:0 | ON | — | SIDL | DISSDO | MODE32 | MODE16 | SMP | CKE | SSEN | CKP | MSTEN | DISSDI | STXISEL<1:0> | | SRXISEL<1:0> | | 0000 |
| 1A10 | SPI6STAT | 31:16 | — | — | — | RXBUFELM<4:0> | | | | | — | — | — | TXBUFELM<4:0> | | | | | 0000 |
| | | 15:0 | — | — | — | FRMERR | SPIBUSY | — | — | SPITUR | SRMT | SPIROV | SPIRBE | — | SPITBE | — | SPITBF | SPIRBF | 0008 |
| 1A20 | SPI6BUF | 31:16 | DATA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1A30 | SPI6BRG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | BRG<8:0> | | | | | | | | | 0000 |
| 1A40 | SPI6CON2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | SPI SGNEXT | — | — | FRM ERREN | SPI ROVEN | SPI TUREN | IGNROV | IGNTUR | AUDEN | — | — | — | AUD MONO | — | AUDMOD<1:0> | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器 （SPIxBUF 除外）在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

**寄存器 19-1： SPIxCON：SPI 控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FRMEN | FRMSYNC | FRMPOL | MSSEN | FRMSYPW | FRMCNT<2:0> | | |
| 23:16 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | MCLKSEL(1) | — | — | — | — | — | SPIFE | ENHBUF(1) |
| 15:8 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ON | — | SIDL | DISSDO(4) | MODE32 | MODE16 | SMP | CKE(2) |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SSEN | CKP(3) | MSTEN | DISSDI(4) | STXISEL<1:0> | | SRXISEL<1:0> | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **FRMEN：**帧 SPI 支持位
1 = 使能帧 SPI 支持 （$\overline{SSx}$ 引脚用作 FSYNC 输入 / 输出）
0 = 禁止帧 SPI 支持

bit 30 **FRMSYNC：**$\overline{SSx}$ 引脚上的帧同步脉冲方向控制位 （仅适用于帧 SPI 模式）
1 = 帧同步脉冲输入 （从模式）
0 = 帧同步脉冲输出 （主模式）

bit 29 **FRMPOL：**帧同步极性位 （仅适用于帧 SPI 模式）
1 = 帧脉冲高电平有效
0 = 帧脉冲低电平有效

bit 28 **MSSEN：**主模式从选择使能位
1 = 使能从选择 SPI 支持。在主模式下，发送期间会自动驱动 $\overline{SS}$ 引脚。极性由 FRMPOL 位确定。
0 = 禁止从选择 SPI 支持

bit 27 **FRMSYPW：**帧同步脉冲宽度位
1 = 帧同步脉冲为一个字符宽
0 = 帧同步脉冲为一个时钟宽

bit 26-24 **FRMCNT<2:0>：**帧同步脉冲计数器位。控制每个脉冲发送的数据字符数。此位仅在帧模式下有效。
111 = 保留
110 = 保留
101 = 每 32 个数据字符产生一个帧同步脉冲
100 = 每 16 个数据字符产生一个帧同步脉冲
011 = 每 8 个数据字符产生一个帧同步脉冲
010 = 每 4 个数据字符产生一个帧同步脉冲
001 = 每 2 个数据字符产生一个帧同步脉冲
000 = 每个数据字符产生一个帧同步脉冲

bit 23 **MCLKSEL：**主时钟使能位 (1)
1 = 波特率发生器使用 REFCLKO1
0 = 波特率发生器使用 PBCLK2

bit 22-18 **未实现：**读为 0

**注 1：** 仅当 ON 位 = 0 时才能写此位。关于最大时钟频率要求，请参见**第 36.0 节 “电气特性”**。
**2：** 在帧 SPI 模式下不使用此位。在帧 SPI 模式 （FRMEN = 1）下，用户应将该位编程为 0。
**3：** 当 AUDEN = 1 时， SPI/$I^2S$ 模块按照 CKP 位等于 1 的情况运行，而不管 CKP 位的实际值为何。
**4：** 这些位是为传统兼容性保留的，在 PIC32MZ EC 系列器件上已经被 PPS 功能取代 （更多信息，请参见**第 12.3 节 “外设引脚选择 （PPS）”**）。


© 2013 Microchip Technology Inc.

**寄存器 19-1： SPIxCON：SPI 控制寄存器 （续）**

bit 17 **SPIFE**：帧同步脉冲边沿选择位 （仅适用于帧 SPI 模式）
1 = 帧同步脉冲与第一个位时钟一致
0 = 帧同步脉冲比第一个位时钟超前

bit 16 **ENHBUF**：增强型缓冲区使能位 (1)
1 = 使能增强型缓冲区模式
0 = 禁止增强型缓冲区模式

bit 15 **ON**：SPI/I2S 模块使能位
1 = 使能 SPI/I2S 模块
0 = 禁止SPI/I2S 模块

bit 14 **未实现**：读为 0

bit 13 **SIDL**：空闲模式停止位
1 = 当 CPU 进入空闲模式时，停止工作
0 = 在空闲模式下继续工作

bit 12 **DISSDO**：SDOx 引脚禁止位 (4)
1 = SDOx 引脚不由模块使用。该引脚由相关 PORT 寄存器控制
0 = SDOx 引脚由模块控制

bit 11-10 **MODE<32,16>**：32/16 位通信选择位
当 AUDEN = 1 时：

| MODE32 | MODE16 | 通信 |
|---|---|---|
| 1 | 1 | 24 位数据、 32 位 FIFO、 32 位通道 /64 位帧 |
| 1 | 0 | 32 位数据、 32 位 FIFO、 32 位通道 /64 位帧 |
| 0 | 1 | 16 位数据、 16 位 FIFO、 32 位通道 /64 位帧 |
| 0 | 0 | 16 位数据、 16 位 FIFO、 16 位通道 /32 位帧 |

当 AUDEN = 0 时：

| MODE32 | MODE16 | 通信 |
|---|---|---|
| 1 | x | 32 位 |
| 0 | 1 | 16 位 |
| 0 | 0 | 8 位 |

bit 9 **SMP**：SPI 数据输入采样阶段位
主模式 （MSTEN = 1）：
1 = 在数据输出时间末端采样输入数据
0 = 在数据输出时间中间采样输入数据
从模式 （MSTEN = 0）：
当 SPI 工作在从模式时，将忽略 SMP 值。该模块总是使用 SMP = 0。

bit 8 **CKE**：SPI 时钟边沿选择位 (2)
1 = 串行输出数据在时钟由有效状态变为空闲状态时改变 （见 CKP 位）
0 = 串行输出数据在时钟由空闲状态变为有效状态时改变 （见 CKP 位）

bit 7 **SSEN**：从选择使能 （从模式）位
1 = SSx 引脚用于从模式
0 = SSx 引脚不用于从模式，引脚由端口功能控制。

bit 6 **CKP**：时钟极性选择位 (3)
1 = 时钟信号空闲状态为高电平；有效状态为低电平
0 = 时钟信号空闲状态为低电平；有效状态为高电平

**注 1**： 仅当 ON 位 = 0 时才能写此位。关于最大时钟频率要求，请参见**第 36.0 节 “电气特性”**。
**2**： 在帧 SPI 模式下不使用此位。在帧 SPI 模式 （FRMEN = 1）下，用户应将该位编程为 0。
**3**： 当 AUDEN = 1 时， SPI/I2S 模块按照 CKP 位等于 1 的情况运行，而不管 CKP 位的实际值为何。
**4**： 这些位是为传统兼容性保留的，在 PIC32MZ EC 系列器件上已经被 PPS 功能取代 （更多信息，请参见**第 12.3 节 “外设引脚选择 （PPS）”**）。

**寄存器 19-1： SPIxCON：SPI 控制寄存器 （续）**

bit 5 **MSTEN**：主模式使能位
1 = 主模式
0 = 从模式

bit 4 **DISSDI**：禁止 SDI 位 (4)
1 = SDI 引脚不由 SPI 模块使用 （引脚由端口功能控制）
0 = SDI 引脚由 SPI 模块控制

bit 3-2 **STXISEL<1:0>**：SPI 发送缓冲区空中断模式位
11 = 缓冲区未满 （有一个或多个空数据空间）时产生中断
10 = 缓冲区有一半或更多数据空间为空时产生中断
01 = 缓冲区完全空时产生中断
00 = 最后一个传输数据移出 SPISR 且发送操作完成时产生中断

bit 1-0 **SRXISEL<1:0>**：SPI 接收缓冲区满中断模式位
11 = 缓冲区满时产生中断
10 = 缓冲区有一半或更多数据空间满时产生中断
01 = 缓冲区非空时产生中断
00 = 读取接收缓冲区中最后一个字 （即，缓冲区为空）时产生中断

**注 1：** 仅当 ON 位 = 0 时才能写此位。关于最大时钟频率要求，请参见**第 36.0 节 “电气特性”**。

**2：** 在帧 SPI 模式下不使用此位。在帧 SPI 模式 （FRMEN = 1）下，用户应将该位编程为 0。

**3：** 当 AUDEN = 1 时， SPI/$I^2S$ 模块按照 CKP 位等于 1 的情况运行，而不管 CKP 位的实际值为何。

**4：** 这些位是为传统兼容性保留的，在 PIC32MZ EC 系列器件上已经被 PPS 功能取代 （更多信息，请参见**第 12.3 节 “外设引脚选择 （PPS）”**）。


© 2013 Microchip Technology Inc.

**寄存器 19-2： SPIxCON2：SPI 控制寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SPISGNEXT | — | — | FRMERREN | SPIROVEN | SPITUREN | IGNROV | IGNTUR |
| 7:0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | U-0 | R/W-0 | R/W-0 |
| | AUDEN(1) | — | — | — | AUDMONO(1,2) | — | AUDMOD<1:0>(1,2) | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **SPISGNEXT：**对从接收 FIFO 中读到的数据进行符号扩展位
1 = 对接收 FIFO 中的数据进行符号扩展
0 = 不对接收 FIFO 中的数据进行符号扩展

bit 14-13 **未实现：**读为 0

bit 12 **FRMERREN：**允许通过 FRMERR 产生中断事件位
1 = 帧错误溢出产生错误事件
0 = 帧错误不产生错误事件

bit 11 **SPIROVEN：**允许通过 SPIROV 产生中断事件位
1 = 接收溢出产生错误事件
0 = 接收溢出不产生错误事件

bit 10 **SPITUREN：**允许通过 SPITUR 产生中断事件位
1 = 发送数据不足产生错误事件
0 = 发送数据不足不产生错误事件

bit 9 **IGNROV：**忽略接收溢出位 （仅针对音频数据发送）
1 = ROV 不是关键错误；在 ROV 期间， FIFO 中的数据不会被接收数据覆盖
0 = ROV 是关键错误，会停止 SPI 操作

bit 8 **IGNTUR：**忽略发送数据不足位 （仅针对音频数据发送）
1 = TUR 不是关键错误，在 SPIxTXB 不为空之前将一直发送零
0 = TUR 是关键错误，会停止 SPI 操作

bit 7 **AUDEN：**使能音频编解码器支持位 (1)
1 = 使能音频协议
0 = 禁止音频协议

bit 6-5 **未实现：**读为 0

bit 3 **AUDMONO：**发送音频数据格式位 (1,2)
1 = 音频数据为单声道 （每个数据字在左右声道同时发送）
0 = 音频数据为立体声

bit 2 **未实现：**读为 0

bit 1-0 **AUDMOD<1:0>：**音频协议模式位 (1,2)
11 = PCM/DSP 模式
10 = 右对齐模式
10 = 左对齐模式
00 = $I^2S$ 模式

**注 1：** 仅当 ON 位 = 0 时才能写此位。
**2：** 此位仅在 AUDEN = 1 时有效。

**寄存器 19-3： SPIxSTAT：SPI 状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | — | — | — | RXBUFELM<4:0> | | | | |
| 23:16 | U-0 | U-0 | U-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | — | — | — | TXBUFELM<4:0> | | | | |
| 15:8 | U-0 | U-0 | U-0 | R/C-0, HS | R-0 | U-0 | U-0 | R-0 |
| | — | — | — | FRMERR | SPIBUSY | — | — | SPITUR |
| 7:0 | R-0 | R/W-0 | R-0 | U-0 | R-1 | U-0 | R-0 | R-0 |
| | SRMT | SPIROV | SPIRBE | — | SPITBE | — | SPITBF | SPIRBF |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **未实现：**读为 0

bit 28-24 **RXBUFELM<4:0>：**接收缓冲区元素计数位 （仅当 ENHBUF = 1 时有效）

bit 23-21 **未实现：**读为 0

bit 20-16 **TXBUFELM<4:0>：**发送缓冲区元素计数位 （仅当 ENHBUF = 1 时有效）

bit 15-13 **未实现：**读为 0

bit 12 **FRMERR：**SPI 帧错误状态位
1 = 检测到帧错误
0 = 未检测到帧错误
仅当 FRMEN = 1 时此位才有效。

bit 11 **SPIBUSY：**SPI 活动状态位
1 = SPI 外设当前正忙于处理一些事务
0 = SPI 外设当前空闲

bit 10-9 **未实现：**读为 0

bit 8 **SPITUR：**发送数据不足位
1 = 发送缓冲区遇到数据不足条件
0 = 发送缓冲区未遇到数据不足条件
此位仅在帧同步模式下有效；数据不足条件必须通过禁止 / 重新使能该模块来清除。

bit 7 **SRMT：**移位寄存器空位 （仅当 ENHBUF = 1 时有效）
1 = SPI 模块移位寄存器为空时
0 = SPI 模块移位寄存器非空时

bit 6 **SPIROV：**接收溢出标志位
1 = 一个新数据已被完全接收并丢弃。用户软件尚未读取 SPIxBUF 寄存器中先前接收到的数据。
0 = 未发生溢出
此位用硬件置 1；只能用软件清零 （= 0）。

bit 5 **SPIRBE：**接收 FIFO 空位 （仅当 ENHBUF = 1 时有效）
1 = 接收 FIFO 为空 （CRPTR = SWPTR）
0 = 接收 FIFO 非空 （CRPTR ≠ SWPTR）

bit 4 **未实现：**读为 0


© 2013 Microchip Technology Inc.

**寄存器 19-3： SPIxSTAT：SPI 状态寄存器**

bit 3 **SPITBE**：SPI 发送缓冲区空状态位

1 = 发送缓冲区 SPIxTXB 为空
0 = 发送缓冲区 SPIxTXB 非空

当 SPI 将数据从 SPIxTXB 传输到 SPIxSR 时，该位由硬件自动置 1。

当写 SPIxBUF 来装载 SPIxTXB 时，该位由硬件自动清零。

bit 2 **未实现**：读为 0

bit 1 **SPITBF**：SPI 发送缓冲区满状态位

1 = 尚未开始发送， SPIxTXB 已满
0 = 发送缓冲区未满

标准缓冲模式：

当内核通过写 SPIxBUF 地址单元装载 SPIxTXB 时，该位由硬件自动置 1。
当 SPI 模块将数据从 SPIxTXB 传输到 SPIxSR 时，该位由硬件自动清零。

增强型缓冲模式：

当 CWPTR + 1 = SRPTR 时置 1；否则清零

bit 0 **SPIRBF**：SPI 接收缓冲区满状态位

1 = 接收缓冲区 SPIxRXB 已满
0 = 接收缓冲区 SPIxRXB 未满

标准缓冲模式：

当 SPI 模块将数据从 SPIxSR 传输到 SPIxRXB 时，该位由硬件自动置 1。
当读 SPIxBUF 来读 SPIxRXB 时，该位由硬件自动清零。

增强型缓冲模式：

当 SWPTR + 1 = CRPTR 时置 1；否则清零

注：

 © 2013 Microchip Technology Inc.

## 20.0 串行四通道接口 （SQI）

**注：** 本数据手册总结了 PIC32MZ 嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 46 章 “串行四通道接口 （SQI）”**。

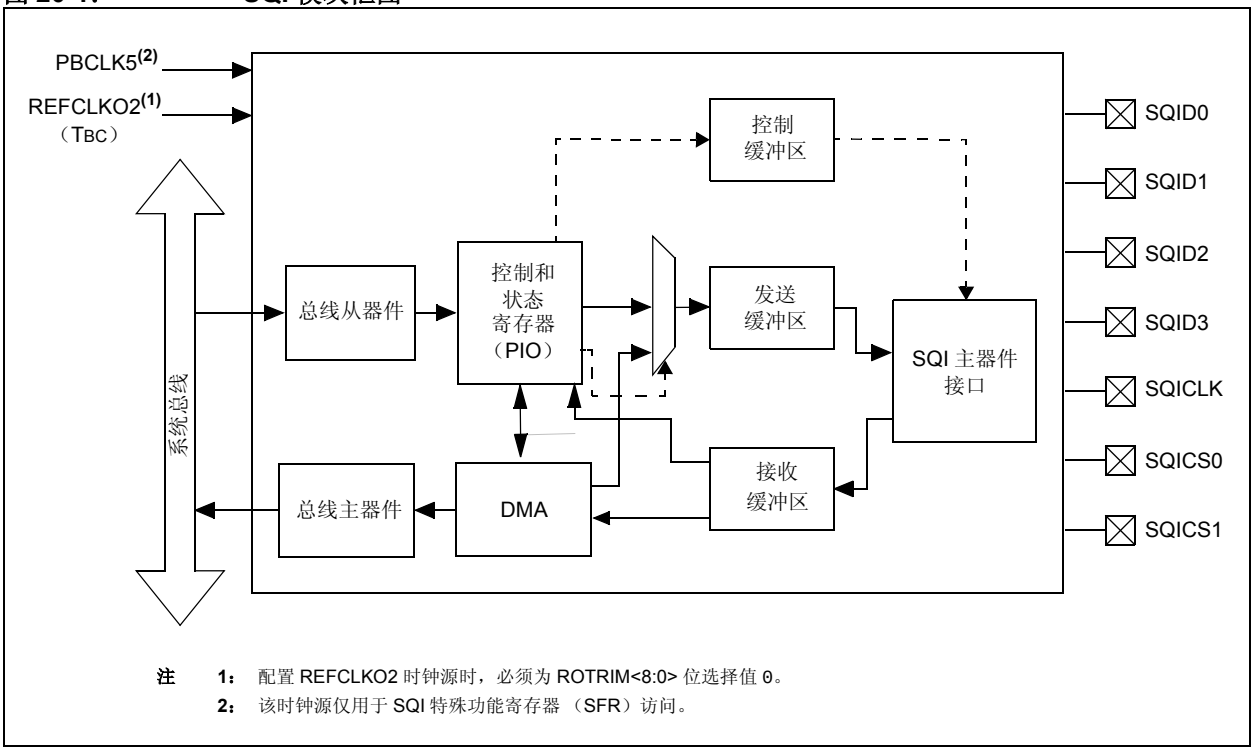
SQI 模块是一个同步串行接口，可提供对串行闪存和其他串行器件的访问。 SQI 模块支持单通道 （与 SPI 相同）、双通道和四通道模式。

SQI 模块具有以下主要特性：

- 支持单通道、双通道和四通道模式
- 可编程命令序列
- 直接执行 （eXecute-In-Place， XIP）
- 数据传输：
  - 可编程 I/O （Programmed I/O， PIO）模式
  - 缓冲区描述符 DMA
- 支持高速串行闪存模式及 SPI 模式 0 和模式 3
- 可编程时钟极性 （CPOL）和时钟相位 （CPHA）位
- 最多支持两个片选
- 最多支持 4 字节的闪存地址
- 可编程中断阈值
- 32 字节发送数据缓冲区
- 32 字节接收数据缓冲区
- 4 字控制器缓冲区

**注：** 一旦配置了 SQI 模块，外部器件将成为映射到 KSEG2 的存储器 （请参见**第 4.0 节 “存储器构成”**中的图 4-1 至图 4-5 获取更多信息）。必须使能 MMU 和设置 TLB 才能访问该存储器 （请参见《PIC32 系列参考手册》的**第 50 章 “采用 microAptiv™ 内核的器件的 CPU”**。

**图 20-1： SQI 模块框图**




**注 1：** 配置 REFCLKO2 时钟源时，必须为 ROTRIM<8:0> 位选择值 0。
**2：** 该时钟源仅用于 SQI 特殊功能寄存器 （SFR）访问。

## 20.1 SQI 控制寄存器

**表 20-1： 串行四通道接口（SQI）寄存器映射**

| 虚拟地址 (BF8E_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 2000 | SQI1 XCON1 | 31:16 | — | — | — | — | — | — | — | — | DUMMYBYTES<2:0> | | | ADDRBYTES<2:0> | | | READOPCODE<7:6> | | 0000 |
| | | 15:0 | READOPCODE<5:0> | | | | | | TYPEDATA<1:0> | | TYPEDUMMY<1:0> | | TYPEMODE<1:0> | | TYPEADDR<1:0> | | TYPECMD<1:0> | | 0C00 |
| 2004 | SQI1 XCON2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | DEVSEL<1:0> | | MODEBYTES<1:0> | | MODECODE<7:0> | | | | | | | | 0000 |
| 2008 | SQI1CFG | 31:16 | SQIEN | — | — | — | — | — | CSEN<1:0> | | — | — | DATAEN<1:0> | | — | — | — | RESET | 0000 |
| | | 15:0 | CSCON | — | — | BURSTEN | — | HOLD | WP | SERMODE | RXLATCH | SIZE | LSBF | CPOL | CPHA | MODE<2:0> | | | 0000 |
| 200C | SQI1CON | 31:16 | — | — | — | — | — | — | — | — | — | DASSERT | DEVSEL<1:0> | | LANEMODE<1:0> | | CMDINIT<1:0> | | 0000 |
| | | 15:0 | TXRXCOUNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 2010 | SQI1 CLKCON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CLKDIV<7:0> | | | | | | | | — | — | — | — | — | — | STABLE | EN | 0000 |
| 2014 | SQI1 CMDTHR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | TXCMDTHR<6:0> | | | | | | | — | RXCMDTHR<6:0> | | | | | | | 0000 |
| 2018 | SQI1 INTTHR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | TXINTTHR<6:0> | | | | | | | — | RXINTTHR<6:0> | | | | | | | 0000 |
| 201C | SQI1 INTEN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | PKT COMPIE | BD DONEIE | CON THRIE | CON EMPTYIE | CON FULLIE | RX THRIE | RX FULLIE | RX EMPTYIE | TX THRIE | TX FULLIE | TX EMPTYIE | 0000 |
| 2020 | SQI1 INTSTAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | PKT COMPIF | BD DONEIF | CON THRIF | CON EMPTYIF | CON FULLIF | RX THRIF | RX FULLIF | RX EMPTYIF | TX THRIF | TX FULLIF | TX EMPTYIF | 0000 |
| 2024 | SQI1 TXBUF | 31:16 | TXDATA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 2028 | SQI1 RXBUF | 31:16 | RXDATA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 202C | SQI1 STAT1 | 31:16 | — | — | — | — | — | — | — | — | TXFIFOFREE<7:0> | | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | RXFIFOCNT<7:0> | | | | | | | | 0000 |
| 2030 | SQI1 STAT2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | SDID3 | SDID2 | SDID1 | SDID0 | — | RXUN | TXOV | 00x0 |
| 2034 | SQI1 BDCON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | START | POLLEN | DMAEN | 0000 |
| 2038 | SQI1BD CURADD | 31:16 | BDCURRADDR<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 2040 | SQI1BD BASEADD | 31:16 | BDADDR<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 2044 | SQI1BD STAT | 31:16 | — | — | — | — | — | — | — | — | — | — | BDSTATE<3:0> | | | | DMASTART | DMAACTV | 0000 |
| | | 15:0 | BDCON<15:0> | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。



超前信息

© 2013 Microchip Technology Inc.

**表 20-1：　串行四通道接口（SQI）寄存器映射（续）**

| 虚拟地址 (BF8E_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 2048 | SQI1BD POLLCON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | POLLCON<15:0> | | | | | | | | | | | | | | | | 0000 |
| 204C | SQI1BD TXDSTAT | 31:16 | — | — | — | TXSTATE<3:0> | | | | — | — | — | TXLBUFCNT<5:0> | | | | | | 0000 |
| | | 15:0 | TXCURBUFLEN<15:0> | | | | | | | | | | | | | | | | 0000 |
| 2050 | SQI1BD RXDSTAT | 31:16 | — | — | — | RXSTATE<3:0> | | | | — | — | — | RXLBUFCNT<5:0> | | | | | | 0000 |
| | | 15:0 | RXCURBUFLEN<15:0> | | | | | | | | | | | | | | | | 0000 |
| 2054 | SQI1 SPITHR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | THRES<6:0> | | | | | | | 0000 |
| 2058 | SQI1INT SIGEN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | PKT DONEISE | BD DONEISE | CON THRISE | CON EMPTYISE | CON FULLISE | RX THRISE | RX FULLISE | RX EMPTYISE | TX THRISE | TX FULLISE | TX EMPTYISE | 0000 |

**图注：**　x = 复位时的未知值；— = 未实现，读为 0。复位值用十六进制显示。

© 2013 Microchip Technology Inc.

**寄存器 20-1： SQI1XCON1：SQI XIP 控制寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | DUMMYBYTES<2:0> | | | ADDRBYTES<2:0> | | | READOPCODE<7:6> | |
| 15:8 | | | | | | | R/W-0 | R/W-0 |
| | READOPCODE<5:0> | | | | | | TYPEDATA<1:0> | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TYPEDUMMY<1:0> | | TYPEMODE<1:0> | | TYPEADDR<1:0> | | TYPECMD<1:0> | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **未实现：**读为 0

bit 23-21 **DUMMYBYTES<2:0>：**发送空字节位
111 = 在地址字节后发送 7 个空字节
•
•
•
011 = 在地址字节后发送 3 个空字节
010 = 在地址字节后发送 2 个空字节
001 = 在地址字节后发送 1 个空字节
000 = 在地址字节后发送 0 个空字节

bit 20-18 **ADDRBYTES<2:0>：**地址周期位
111 = 保留
•
•
•
101 = 保留
100 = 4 个地址字节
011 = 3 个地址字节
010 = 2 个地址字节
001 = 1 个地址字节
000 = 0 个地址字节

bit 17-10 **READOPCODE<7:0>：**读操作的操作码值位
这些位包含读操作的 8 位操作码值。

bit 9-8 **TYPEDATA<1:0>：**SQI 类型数据使能位
引导控制器将以单通道、双通道或四通道接收数据。
11 = 保留
10 = 使能四通道模式数据
01 = 使能双通道模式数据
00 = 使能单通道模式数据

bit 7-6 **TYPEDUMMY<1:0>：**SQI 类型空字节使能位
引导控制器将以单通道、双通道或四通道发送空字节。
11 = 保留
10 = 使能四通道模式空字节
01 = 使能双通道模式空字节
00 = 使能单通道模式空字节

 © 2013 Microchip Technology Inc.

**寄存器 20-1： SQI1XCON1：SQI XIP 控制寄存器 1 （续）**

bit 5-4 **TYPEMODE<1:0>**：SQI 类型模式使能位
引导控制器将以单通道、双通道或四通道发送模式。
11 = 保留
10 = 使能四通道模式
01 = 使能双通道模式
00 = 使能单通道模式

bit 3-2 **TYPEADDR<1:0>**：SQI 类型地址使能位
引导控制器将以单通道、双通道或四通道发送地址。
11 = 保留
10 = 使能四通道模式地址
01 = 使能双通道模式地址
00 = 使能单通道模式地址

bit 1-0 **TYPECMD<1:0>**：SQI 类型命令使能位
引导控制器将以单通道、双通道或四通道发送命令。
11 = 保留
10 = 使能四通道模式命令
01 = 使能双通道模式命令
00 = 使能单通道模式命令

**寄存器 20-2： SQI1XCON2：SQI XIP 控制寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | DEVSEL<1:0> | | MODEBYTES<1:0> | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MODECODE<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-12 **未实现：**读为 0

bit 11-10 **DEVSEL<1:0>：**器件选择位
11 = 保留
10 = 保留
01 = 选择器件 1
00 = 选择器件 0

bit 9-8 **MODEBYTES<1:0>：**模式字节周期使能位
11 = 3 个周期
10 = 2 个周期
01 = 1 个周期
00 = 0 个周期

bit 7-0 **MODECODE<7:0>：**模式代码值位
这些位包含模式位的 8 位代码值。


© 2013 Microchip Technology Inc.

**寄存器 20-3： SQI1CFG：SQI 配置寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | SQIEN | — | — | — | — | — | CSEN<1:0> | |
| 23:16 | U-0 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0, HC |
| | — | — | DATAEN<1:0> | | — | — | — | RESET |
| 15:8 | R/W-0 | r-0 | r-0 | R/W-0 | r-0 | R/W-0 | R/W-0 | R/W-0 |
| | CSCON | — | — | BURSTEN(1) | — | HOLD | WP | SERMODE |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXLATCH | SIZE | LSBF | CPOL | CPHA | MODE<2:0> | | |

| 图注： | HC = 可由硬件清零 | r = 保留 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **SQIEN**：SQI 使能位
1 = 使能 SQI 模块
0 = 禁止 SQI 模块

bit 30-26 **未实现**：读为 0

bit 25-24 **CSEN**：片选输出使能位
11 = 使用片选 0 和片选 1
10 = 使用片选 1 （片选 0 未使用）
01 = 使用片选 0 （片选 1 未使用）
00 = 片选 0 和片选 1 均不使用

bit 23-22 **未实现**：读为 0

bit 21-20 **DATAEN**：数据输出使能位
11 = 保留
10 = 使能 SQID3-SQID0 输出
01 = 使能 SQID1 和 SQID0 数据输出
00 = 使能 SQID0 数据输出

bit 19-17 **未实现**：读为 0

bit 16 **RESET**：软件复位选择位
该位由 SQI 模块自动清零。所有内部状态机和 FIFO 指针均由该复位脉冲复位。
1 = 生成复位脉冲
0 = 不生成复位脉冲

bit 15 **CSCON**：片选控制位
1 = 硬件控制片选
0 = 软件控制片选

bit 14-13 **保留**：必须设定为 0

bit 12 **BURSTEN**：突发配置位 (1)
1 = 使能突发
0 = 禁止突发

bit 11 **保留**：必须设定为 0

bit 10 **HOLD**：保持位
在单通道或双通道模式下，该位用于驱动 SQID3 引脚，该引脚可用于具有 HOLD 输入引脚的器件。该位值的含义取决于 SQID3 所连接到的器件。

**注 1**： 该位必须设定为 1。

**寄存器 20-3： SQI1CFG：SQI 配置寄存器 （续）**

bit 9 **WP**：写保护位
在单通道或双通道模式下，该位用于驱动 SQID2 引脚，该引脚可用于具有写保护引脚的器件。该位值的含义取决于 SQID2 所连接到的器件。

bit 8 **SERMODE**：串行闪存模式选择位
1 = 硬件忽略 CPHA 和 CPOL 位设置并发送和锁存 SQI CLK 的下降沿
0 = 时钟相位和极性通过 CPHA 和 CPOL 位设置控制

bit 7 **RXLATCH**：发送期间接收锁存控制模式位
1 = 当 CMDINIT<1:0> （SQICON<17:16>）设置为发送时，接收数据发送到接收 FIFO
0 = 当 CMDINIT （SQICON<17:16>）设置为发送时，丢弃接收数据

bit 6 **SIZE**：字长选择位
1 = 字长为 16 位
0 = 字长为 8 位

bit 5 **LSBF**：数据格式选择位
1 = 先发送或接收 LSB
0 = 先发送或接收 MSB

bit 4 **CPOL**：时钟极性选择位
1 = SQICLK 低电平有效 （SQICLK 高电平为空闲状态）
0 = SQICLK 高电平有效 （SQICLK 低电平为空闲状态）

bit 3 **CPHA**：时钟相位选择位
1 = SQICLK 在第一个数据位开始时翻转
0 = SQICLK 在第一个数据位的中间开始翻转

bit 2-0 **MODE<2:0>**：模式选择位
111 = 保留
•
•
•
100 = 保留
011 = 选择 XIP 模式（进入该模式时， SQI 模块的行为类似于直接执行 （XIP），但使用寄存器数据来控制时序）
010 = 选择 DMA 模式
001 = 选择 CPU 模式 （在 PIO 模式下，该模块由 CPU 控制。退出引导或 XIP 模式时进入该模式）
000 = 保留

**注 1：** 该位必须设定为 1。

 © 2013 Microchip Technology Inc.

**寄存器 20-4： SQI1CON：SQI 控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | DASSERT | DEVSEL<1:0> | | LANEMODE<1:0> | | CMDINIT<1:0> | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXRXCOUNT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXRXCOUNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-23 **未实现：**读为 0

bit 22 **DASSERT：**片选有效位

1 = 在发送或接收指定数量的字节后，片选设置为无效
0 = 在发送或接收指定数量的字节后，片选设置仍有效

bit 21-20 **DEVSEL<1:0>：**SQI 器件选择位

11 = 保留
10 = 保留
01 = 选择器件 1
00 = 选择器件 0

bit 19-18 **LANEMODE<1:0>：**SQI 通道模式选择位

11 = 保留
10 = 四通道模式
01 = 双通道模式
00 = 单通道模式

bit 17-16 **CMDINIT<1:0>：**命令启动模式选择位

如果 CMDINIT 是发送，将根据写发送寄存器或发送 FIFO 的内容来启动命令。如果 CMDINIT 是接收，将根据对读寄存器的读操作或接收 FIFO 的可用性来启动命令。

11 = 保留
10 = 接收
01 = 发送
00 = 空闲

bit 15-0 **TXRXCOUNT<15:0>：**发送 / 接收计数位

这些位指定发送或接收 （根据 CMDINIT 的设置）的字节总数。

**寄存器 20-5： SQI1CLKCON：SQI 时钟控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CLKDIV<7:0>(1) | | | | | | | |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R-0 | R/W-0 |
| | — | — | — | — | — | — | STABLE | EN |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：** 读为 0

bit 15-8 **CLKDIV<7:0>：** SQI 时钟 TSQI 频率选择位 (1)

10000000 = 基本时钟 TBC 的 512 分频
01000000 = 基本时钟 TBC 的 256 分频
00100000 = 基本时钟 TBC 的 128 分频
00010000 = 基本时钟 TBC 的 64 分频
00001000 = 基本时钟 TBC 的 32 分频
00000100 = 基本时钟 TBC 的 16 分频
00000010 = 基本时钟 TBC 的 8 分频
00000001 = 基本时钟 TBC 的 4 分频
00000000 = 基本时钟 TBC 的 2 分频

将这些位设置为 00000000 可指定最高频率的 SQI 时钟。

bit 7-2 **未实现：** 读为 0

bit 1 **STABLE：** TSQI 时钟稳定选择位

将 1 写入 EN 位后， SQI 时钟 TSQI 稳定时，该位将设置为 1。
1 = TSQI 时钟稳定
0 = TSQI 时钟不稳定

bit 0 **EN：** TSQI 时钟使能选择位

当时钟振荡器稳定时， SQI 模块将 STABLE 位设置为 1。
1 = 使能 SQI 时钟 （TSQI）（当时钟振荡器稳定时， SQI 模块将 STABLE 位设置为 1）
0 = 禁止 SQI 时钟 （TSQI）（SQI 模块应停止其时钟以进入低功耗状态）； 仍可访问 SFR，因为它们使用 PBCLK5

**注 1：** 关于最大时钟频率规范，请参见**第 36.0 节 “电气特性”**中的表36-31。


© 2013 Microchip Technology Inc.

**寄存器 20-6： SQI1CMDTHR：SQI 命令阈值寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| | — | TXCMDTHR<6:0> | | | | | | |
| 7:0 | U-0 | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| | — | RXCMDTHR<6:0>(1) | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-15 **未实现：**读为 0

bit 14-8 **TXCMDTHR<6:0>：**发送命令阈值位

在发送启动模式下，当发送 FIFO 中存在发送命令阈值字节时， SQI 模块执行发送操作。通常，这些位设置为 1 以执行正常闪存命令，而设置为更高的值以执行页编程。对于 16 位模式，该值应是 2 的倍数。

bit 7 **未实现：**读为 0

bit 6-0 **RXCMDTHR<6:0>：**接收命令阈值位 (1)

在接收启动模式下， SQI 模块尝试执行接收操作来取接收缓冲区中接收命令阈值数量字节。如果 FIFO 中没有存放这些字节的空间， SQI 将不会启动传输。对于 16 位模式，该值应是 2 的倍数。

如果软件执行任何读操作，从而降低 FIFO 计数，硬件将启动接收传输以使 FIFO 计数等于这些位的值。如果软件不希望将任何更多字锁存到 FIFO 中，在软件读任何 FIFO 之前需要更改命令启动模式。

对于引导 /XIP 模式， SQI 模块将使用系统总线突变大小，而不是接收命令阈值。

**注 1：** 应仅在接收未处于有效状态时 （即，空闲模式或发送期间）设定这些位。

**寄存器 20-7： SQI1INTTHR：SQI 中断阈值寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | TXINTTHR<6:0> | | | | | | |
| 7:0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | RXINTTHR<6:0> | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-15 **未实现：**读为 0

bit 14-8 **TXINTTHR<6:0>：**发送中断阈值位

当发送 FIFO 具有比发送中断阈值字节更多的空间时，设置发送中断。对于 16 位模式，该值应是 2 的倍数。

bit 7 **未实现：**读为 0

bit 6-0 **RXINTTHR<6:0>：**接收中断阈值位

当接收 FIFO 计数大于或等于接收中断阈值时，设置接收中断。RXINTTHR 为接收 FIFO 中的字节数。对于 16 位模式，该值应是 2 的倍数。


© 2013 Microchip Technology Inc.

**寄存器 20-8： SQI1INTEN：SQI 中断允许寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | PKTCOMPIE | BDDONEIE | CONTHRIE |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CONEMPTYIE | CONFULLIE | RXTHRIE | RXFULLIE | RXEMPTYIE | TXTHRIE | TXFULLIE | TXEMPTYIE |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-11 **未实现：**读为 0

bit 10 **PKTCOMPIE：**DMA 缓冲区描述符数据包完成中断允许位
1 = 允许中断
0 = 禁止中断

bit 9 **BDDONEIE：**DMA 缓冲区描述符完成中断允许位
1 = 允许中断
0 = 禁止中断

bit 8 **CONTHRIE：**控制缓冲区阈值中断允许位
1 = 允许中断
0 = 禁止中断

bit 7 **CONEMPTYIE：**控制缓冲区空中断位
1 = 允许中断
0 = 禁止中断

bit 6 **CONFULLIE：**控制缓冲区满中断允许位
当接收 FIFO 缓冲区已满时，该位允许中断。
1 = 允许中断
0 = 禁止中断

bit 5 **RXTHRIE：**接收缓冲区阈值中断允许位
1 = 允许中断
0 = 禁止中断

bit 4 **RXFULLIE：**接收缓冲区满中断允许位
1 = 允许中断
0 = 禁止中断

bit 3 **RXEMPTYIE：**接收缓冲区空中断允许位
1 = 允许中断
0 = 禁止中断

bit 2 **TXTHRIE：**发送阈值中断允许位
1 = 允许中断
0 = 禁止中断

bit 1 **TXFULLIE：**发送缓冲区满中断允许位
1 = 允许中断
0 = 禁止中断

bit 0 **TXEMPTYIE：**发送缓冲区空中断允许位
1 = 允许中断
0 = 禁止中断

**寄存器 20-9： SQI1INTSTAT：SQI 中断状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | HS, R/W-0 | HS, R/W-0 | HS, R/W-0 |
| | — | — | — | — | — | PKT COMPIF | BD DONEIF | CON THRIF |
| 7:0 | HS, R/W-1 | HS, R/W-0 | HS, R/W-1 | HS, R/W-0 | HS, R/W-1 | HS, R/W-1 | HS, R/W-0 | HS, R/W-1 |
| | CON EMPTYIF | CON FULLIF | RXTHRIF(1) | RXFULLIF | RX EMPTYIF | TXTHRIF | TXFULLIF | TX EMPTYIF |

| 图注： | HS = 可由硬件置 1 | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-11 **未实现：**读为 0

bit 10 **PKTCOMPIF：**DMA 缓冲区描述符处理器数据包完成中断状态位
1 = DMA BD 数据包已完成
0 = DMA BD 数据包在进行中

bit 9 **BDDONEIF：**DMA 缓冲区描述符完成中断状态位
1 = DMA BD 过程已完成
0 = DMA BD 过程在进行中

bit 8 **CONTHRIF：**控制缓冲区阈值中断状态位
1 = 控制缓冲区具有多于 THRES 字的可用空间
0 = 控制缓冲区具有少于 THRES 字的可用空间

bit 7 **CONEMPTYIF：**控制缓冲区空中断状态位
1 = 控制缓冲区为空
0 = 控制缓冲区不为空

bit 6 **CONFULLIF：**控制缓冲区满中断状态位
1 = 控制缓冲区已满
0 = 控制缓冲区未满

bit 5 **RXTHRIF：**接收缓冲区阈值中断状态位 (1)
1 = 接收缓冲区具有多于 RXINTTHR 字的可用空间
0 = 接收缓冲区具有少于 RXINTTHR 字的可用空间

bit 4 **RXFULLIF：**接收缓冲区满中断状态位
1 = 接收缓冲区已满
0 = 接收缓冲区未满

bit 3 **RXEMPTYIF：**接收缓冲区空中断状态位
1 = 接收缓冲区为空
0 = 接收缓冲区不为空

bit 2 **TXTHRIF：**发送缓冲区中断状态位
1 = 发送缓冲区具有多于 TXINTTHR 字的可用空间
0 = 发送缓冲区具有少于 TXINTTHR 字的可用空间

**注 1：** 对于引导 /XIP 模式，接收缓冲区阈值的 POR 值为 0。因此，该位将在 POR 之后立即置 1，直到在系统总线上接收到读请求。

**注：** 寄存器中的这些位通过将 1 写入相应的位单元来清零。


© 2013 Microchip Technology Inc.

**寄存器 20-9： SQI1INTSTAT：SQI 中断状态寄存器 （续）**

bit 1 **TXFULLIF**：发送缓冲区满中断状态位
1 = 发送缓冲区已满
0 = 发送缓冲区未满

bit 0 **TXEMPTYIF**：发送缓冲区空中断状态位
1 = 发送缓冲区为空
0 = 发送缓冲区有内容

**注 1**： 对于引导 /XIP 模式，接收缓冲区阈值的 POR 值为 0。因此，该位将在 POR 之后立即置 1，直到在系统总线上接收到读请求。

| **注：** 寄存器中的这些位通过将 1 写入相应的位单元来清零。 |
|---|

**寄存器 20-10： SQI1TXDATA：SQI 发送数据缓冲区寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXDATA<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXDATA<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXDATA<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXDATA<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **TXDATA<31:0>：**发送命令数据位

数据在发送前装入该寄存器。在刚开始进行数据传输之前，将 TXDATA 中的数据装入移位寄存器 （Shift Register， SFDR）。

即使传输已在进行中，也可对 TXDATA 执行多次写操作。最多可以有 8 个命令在排队。

**寄存器 20-11： SQI1RXDATA：SQI 接收数据缓冲区寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RXDATA<31:24> | | | | | | | |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RXDATA<23:16> | | | | | | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RXDATA<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RXDATA<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **RXDATA<31:0>：**接收数据缓冲区位

数据传输结束时，移位寄存器中的数据将装入 RXDATA 寄存器。该寄存器的工作方式类似于 FIFO。接收缓冲区为 8 字深。这些位指示擦除操作的起始写存储区地址。

 © 2013 Microchip Technology Inc.

**寄存器 20-12： SQI1STAT1：SQI 状态寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | TXFIFOFREE<7:0> | | | | | | | |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RXFIFOCNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **未实现：**读为 0

bit 23-16 **TXFIFOFREE<7:0>：**发送 FIFO 可用字空间位

bit 15-8 **未实现：**读为 0

bit 7-0 **RXFIFOCNT<7:0>：**FIFO 中读数据的字数

**寄存器 20-13： SQI1STAT2：SQI 状态寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | R-0 | R-0 | R-0 | R-0 | U-0 | R-0 | R-0 |
| | — | SQID3 | SQID2 | SQID1 | SQID0 | — | RXUN | TXOV |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-7 **未实现：**读为 0

bit 6 **SQID3：**SQID3 状态位
1 = SQID3 上有数据
0 = SQID3 上无数据

bit 5 **SQID2：**SQID2 状态位
1 = SQID2 上有数据
0 = SQID2 上无数据

bit 4 **SQID1：**SQID1 状态位
1 = SQID1 上有数据
0 = SQID1 上无数据

bit 3 **SQID0：**SQID0 状态位
1 = SQID0 上有数据
0 = SQID0 上无数据

bit 2 **未实现：**读为 0

bit 1 **RXUN：**接收 FIFO 下溢状态位
1 = 已发生接收 FIFO 下溢
0 = 未发生接收 FIFO 下溢

bit 0 **TXOV：**发送 FIFO 上溢状态位
1 = 已发生发送 FIFO 上溢
0 = 未发生发送 FIFO 上溢

 © 2013 Microchip Technology Inc.

**寄存器 20-14： SQI1BDCON：SQI 缓冲区描述符控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | START | POLLEN | DMAEN |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-3 **未实现：**读为 0

bit 2 **START：**缓冲区描述符处理器启动位
1 = 启动缓冲区描述符处理器
0 = 禁止缓冲区描述符处理器

bit 1 **POLLEN：**缓冲区描述符轮询使能位
1 = 使能 BDP 轮询
0 = 禁止 BDP 轮询

bit 0 **DMAEN：**DMA 使能位
1 = 使能 DMA
0 = 禁止 DMA

**寄存器 20-15： SQI1BDCURADD：SQI 缓冲区描述符当前地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | BDCURRADDR<31:24> | | | | | | | |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | BDCURRADDR<23:16> | | | | | | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | BDCURRADDR<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | BDCURRADDR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **BDCURRADDR：**当前缓冲区描述符地址位
这些位包含缓冲区描述符处理器正在处理的当前描述符的地址。

**寄存器 20-16： SQI1BDBASEADD：SQI 缓冲区描述符基址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BDADDR<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BDADDR<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BDADDR<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BDADDR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **BDADDR**：DMA 基址位
这些位包含 DMA 的基址。仅应在 DMA 空闲时更新该寄存器。

**寄存器 20-17： SQI1BDSTAT：SQI 缓冲区描述符状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | R-x | R-x | R-x | R-x | R-x | R-x |
| | — | — | BDSTATE<3:0> | | | | DMASTART | DMAACTV |
| 15:8 | R-x | R-x | R-x | R-x | R-x | R-x | R-x | R-x |
| | BDCON<15:8> | | | | | | | |
| 7:0 | R-x | R-x | R-x | R-x | R-x | R-x | R-x | R-x |
| | BDCON<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-22 **未实现**：读为 0

bit 21-18 **BDSTATE<3:0>**：DMA 缓冲区描述符处理器状态的状态位
这些位返回缓冲区描述符处理器的当前状态。
5 = 禁止预取的缓冲区描述符
4 = 描述符已完成
3 = 数据阶段
2 = 缓冲区描述符正在装入
1 = 描述符预取请求正在等待
0 = 空闲

bit 17 **DMASTART**：DMA 缓冲区描述符处理器启动状态位
1 = DMA 已启动
0 = DMA 尚未启动

bit 16 **DMAACTV**：DMA 缓冲区描述符处理器活动状态位
1 = 缓冲区描述符处理器处于活动状态
0 = 缓冲区描述符处理器处于空闲状态

bit 15-0 **BDCON<15:0>**：DMA 缓冲区描述符控制字位
这些位包含当前缓冲区描述符控制字。


© 2013 Microchip Technology Inc.

**寄存器 20-18： SQI1BDPOLLCON：SQI 缓冲区描述符轮询控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | POLLCON<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | POLLCON<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **POLLCON<15:0>：**缓冲区描述符处理器轮询状态位
这些位指示在禁止预取的前一个描述符的情况下 BDP 块需等待多少个周期才能重取描述符控制字。

**寄存器 20-19： SQI1BDTXDSTAT：SQI 缓冲区描述符 DMA 发送状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | R-x | R-x | R-x | R-x | U-0 |
| | — | — | — | TXSTATE<3:0> | | | | — |
| 23:16 | U-0 | U-0 | R-x | R-x | R-x | R-x | R-x | R-x |
| | — | — | TXLBUFCNT<5:0> | | | | | |
| 15:8 | R-x | R-x | R-x | R-x | R-x | R-x | R-x | R-x |
| | TXCURBUFLEN<15:8> | | | | | | | |
| 7:0 | R-x | R-x | R-x | R-x | R-x | R-x | R-x | R-x |
| | TXCURBUFLEN<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **未实现：**读为 0

bit 28-25 **TXSTATE<3:0>：**当前 DMA 发送状态的状态位
这些位提供有关当前 DMA 发送状态的信息。

bit 24-22 **未实现：**读为 0

bit 21-16 **TXBUFCNT<5:0>：**DMA 缓冲区字节计数状态位
这些位提供内部 FIFO 空间的相关信息。

bit 15-0 **TXCURBUFLEN<15:0>：**当前 DMA 发送缓冲区长度状态位
这些位提供当前 DMA 发送缓冲区的长度。

**寄存器 20-20： SQI1BDRXDSTAT：SQI 缓冲区描述符 DMA 接收状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | R-x | R-x | R-x | R-x | U-0 |
| | — | — | — | RXSTATE<3:0> | | | | — |
| 23:16 | U-0 | U-0 | R-x | R-x | R-x | R-x | R-x | R-x |
| | — | — | RXLBUFCNT<5:0> | | | | | |
| 15:8 | R-x | R-x | R-x | R-x | R-x | R-x | R-x | R-x |
| | RXCURBUFLEN<15:8> | | | | | | | |
| 7:0 | R-x | R-x | R-x | R-x | R-x | R-x | R-x | R-x |
| | RXCURBUFLEN<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **未实现：**读为 0

bit 28-25 **RXSTATE<3:0>：**当前 DMA 接收状态的状态位
这些位提供有关当前 DMA 接收状态的信息。

bit 24-22 **未实现：**读为 0

bit 21-16 **RXLBUFCNT<5:0>：**DMA 缓冲区字节计数状态位
这些位提供内部 FIFO 空间的相关信息。

bit 15-0 **RXCURBUFLEN<15:0>：**当前 DMA 接收缓冲区长度状态位
这些位提供当前 DMA 接收缓冲区的长度。


© 2013 Microchip Technology Inc.

**寄存器 20-21： SQI1THR：SQI 阈值控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | THRES<6:0> | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-7 **未实现：**读为 0

bit 6-0 **THRES<6:0>：**SQI 控制阈值位

当 SQI 控制缓冲区中具有 THRES<6:0> 所指示的空间量时，产生 SQI 控制阈值中断。

**寄存器 20-22： SQI1INTSIGEN：SQI 中断信号使能寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | PKT DONEISE | BD DONEISE | CON THRISE |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CON EMPTYISE | CON FULLISE | RX THRISE | RX FULLISE | RX EMPTYISE | TX THRISE | TX FULLISE | TX EMPTYISE |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-11 **未实现：**读为 0

bit 10 **PKTDONEISE：**接收错误中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 9 **BDDONEISE：**发送错误中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 8 **CONTHRISE：**控制缓冲区阈值中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 7 **CONEMPTYISE：**控制缓冲区空中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 6 **CONFULLISE：**控制缓冲区满中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 5 **RXTHRISE：**接收缓冲区阈值中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 4 **RXFULLISE：**接收缓冲区满中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 3 **RXEMPTYISE：**接收缓冲区空中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 2 **TXTHRISE：**发送缓冲区阈值中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 1 **TXFULLISE：**发送缓冲区满中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 0 **TXEMPTYISE：**发送缓冲区空中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号


© 2013 Microchip Technology Inc.

## 21.0 I²C™

**注：** 本数据手册总结了 PIC32MZ 嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 24 章 “I²C™”**（DS61116）。

I²C 模块为 I²C 串行通信标准下的从模式和多主模式提供了完整的硬件支持。

每个 I²C 模块都具有双引脚接口：

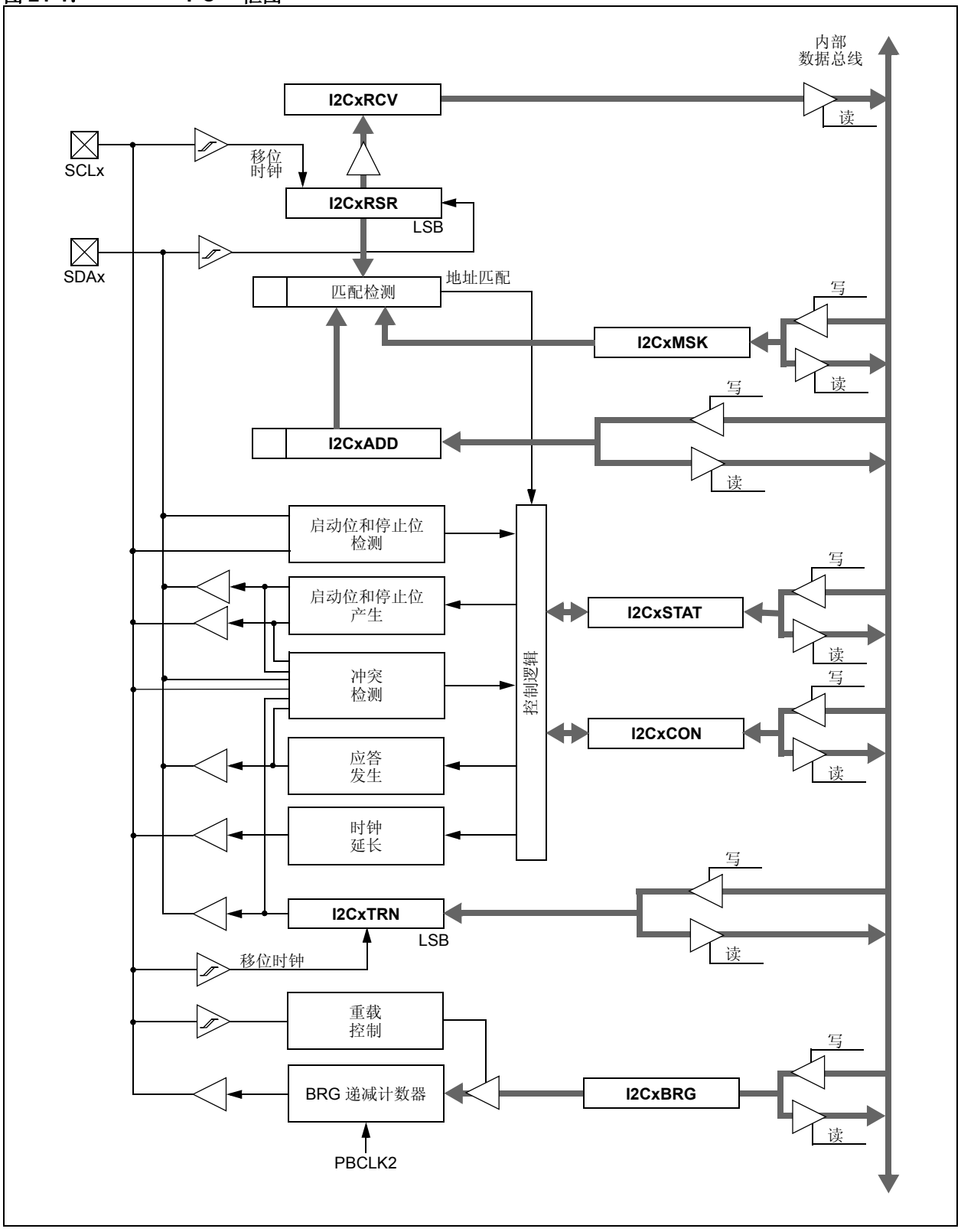
- SCLx 引脚为时钟引脚
- SDAx 引脚为数据引脚

每个 I²C 模块都提供以下主要特性：

- I²C 接口支持主、从工作模式
- I²C 从模式支持 7 位和 10 位寻址
- I²C 主模式支持 7 位和 10 位寻址
- I²C 端口允许主器件和从器件之间的双向传输
- I²C 端口的串行时钟同步可以用作握手机制来暂停和继续串行传输（SCLREL 控制）
- I²C 支持多主器件工作；检测总线冲突并相应地进行仲裁
- 提供对地址位掩码的支持
- SMBus 支持

图 21-1 给出了 I²C 模块的框图。

**图 21-1： I²C™ 框图**




 © 2013 Microchip Technology Inc.

## 21.1 I²C™ 控制寄存器

表 21-1： I2C1 至 I2C5 寄存器映射

| 虚拟地址 (BF82_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0000 | I2C1CON | 31:16 | — | — | — | — | — | — | — | — | — | PCIE | SCIE | BOEN | SDAHT | SBCDE | AHEN | DHEN | 0000 |
| | | 15:0 | ON | — | SIDL | SCLREL | STRICT | A10M | DISSLW | SMEN | GCEN | STREN | ACKDT | ACKEN | RCEN | PEN | RSEN | SEN | 1000 |
| 0010 | I2C1STAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ACKSTAT | TRSTAT | ACKTIM | — | — | BCL | GCSTAT | ADD10 | IWCOL | I2COV | D/A | P | S | R/W | RBF | TBF | 0000 |
| 0020 | I2C1ADD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | 地址寄存器 | | | | | | | | | | 0000 |
| 0030 | I2C1MSK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | 地址掩码寄存器 | | | | | | | | | | 0000 |
| 0040 | I2C1BRG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | 波特率发生器寄存器 | | | | | | | | | | | | | | | | 0000 |
| 0050 | I2C1TRN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | 发送寄存器 | | | | | | | | 0000 |
| 0060 | I2C1RCV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | 接收寄存器 | | | | | | | | 0000 |
| 0200 | I2C2CON | 31:16 | — | — | — | — | — | — | — | — | — | PCIE | SCIE | BOEN | SDAHT | SBCDE | AHEN | DHEN | 0000 |
| | | 15:0 | ON | — | SIDL | SCLREL | STRICT | A10M | DISSLW | SMEN | GCEN | STREN | ACKDT | ACKEN | RCEN | PEN | RSEN | SEN | 1000 |
| 0210 | I2C2STAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ACKSTAT | TRSTAT | ACKTIM | — | — | BCL | GCSTAT | ADD10 | IWCOL | I2COV | D/A | P | S | R/W | RBF | TBF | 0000 |
| 0220 | I2C2ADD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | 地址寄存器 | | | | | | | | | | 0000 |
| 0230 | I2C2MSK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | 地址掩码寄存器 | | | | | | | | | | 0000 |
| 0240 | I2C2BRG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | 波特率发生器寄存器 | | | | | | | | | | | | | | | | 0000 |
| 0250 | I2C2TRN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | 发送寄存器 | | | | | | | | 0000 |
| 0260 | I2C2RCV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | 接收寄存器 | | | | | | | | 0000 |
| 0400 | I2C3CON | 31:16 | — | — | — | — | — | — | — | — | — | PCIE | SCIE | BOEN | SDAHT | SBCDE | AHEN | DHEN | 0000 |
| | | 15:0 | ON | — | SIDL | SCLREL | STRICT | A10M | DISSLW | SMEN | GCEN | STREN | ACKDT | ACKEN | RCEN | PEN | RSEN | SEN | 1000 |
| 0410 | I2C3STAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ACKSTAT | TRSTAT | ACKTIM | — | — | BCL | GCSTAT | ADD10 | IWCOL | I2COV | D/A | P | S | R/W | RBF | TBF | 0000 |
| 0420 | I2C3ADD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | 地址寄存器 | | | | | | | | | | 0000 |

**图注：** x= 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器（I2CxRCV 除外）在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 “CLR、SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

表 21-1： I2C1 至 I2C5 寄存器映射（续）

| 虚拟地址 (BF82_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0430 | I2C3MSK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | 地址掩码寄存器 | | | | | | | | | | 0000 |
| 0440 | I2C3BRG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | 波特率发生器寄存器 | | | | | | | | | | | | | | | | 0000 |
| 0450 | I2C3TRN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | 发送寄存器 | | | | | | | | 0000 |
| 0460 | I2C3RCV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | 接收寄存器 | | | | | | | | 0000 |
| 0600 | I2C4CON | 31:16 | — | — | — | — | — | — | — | — | — | PCIE | SCIE | BOEN | SDAHT | SBCDE | AHEN | DHEN | 0000 |
| | | 15:0 | ON | — | SIDL | SCLREL | STRICT | A10M | DISSLW | SMEN | GCEN | STREN | ACKDT | ACKEN | RCEN | PEN | RSEN | SEN | 1000 |
| 0610 | I2C4STAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ACKSTAT | TRSTAT | ACKTIM | — | — | BCL | GCSTAT | ADD10 | IWCOL | I2COV | D/A | P | S | R/W | RBF | TBF | 0000 |
| 0620 | I2C4ADD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | 地址寄存器 | | | | | | | | | | 0000 |
| 0630 | I2C4MSK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | 地址掩码寄存器 | | | | | | | | | | 0000 |
| 0640 | I2C4BRG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | 波特率发生器寄存器 | | | | | | | | | | | | | | | | 0000 |
| 0650 | I2C4TRN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | 发送寄存器 | | | | | | | | 0000 |
| 0660 | I2C4RCV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | 接收寄存器 | | | | | | | | 0000 |
| 0800 | I2C5CON | 31:16 | — | — | — | — | — | — | — | — | — | PCIE | SCIE | BOEN | SDAHT | SBCDE | AHEN | DHEN | 0000 |
| | | 15:0 | ON | — | SIDL | SCLREL | STRICT | A10M | DISSLW | SMEN | GCEN | STREN | ACKDT | ACKEN | RCEN | PEN | RSEN | SEN | 1000 |
| 0810 | I2C5STAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ACKSTAT | TRSTAT | ACKTIM | — | — | BCL | GCSTAT | ADD10 | IWCOL | I2COV | D/A | P | S | R/W | RBF | TBF | 0000 |
| 0820 | I2C5ADD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | 地址寄存器 | | | | | | | | | | 0000 |
| 0830 | I2C5MSK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | 地址掩码寄存器 | | | | | | | | | | 0000 |
| 0840 | I2C5BRG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | 波特率发生器寄存器 | | | | | | | | | | | | | | | | 0000 |
| 0850 | I2C5TRN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | 发送寄存器 | | | | | | | | 0000 |
| 0860 | I2C4RCV | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | 接收寄存器 | | | | | | | | 0000 |

**图注：** x= 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器（I2CxRCV 除外）在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 “CLR、SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

**寄存器 21-1： I2CxCON：I²C™ 控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | PCIE | SCIE | BOEN | SDAHT | SBCDE | AHEN | DHEN |
| 15:8 | R/W-0 | U-0 | R/W-0 | R/W-1, HC | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ON | — | SIDL | SCKREL | STRICT | A10M | DISSLW | SMEN |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0, HC | R/W-0, HC | R/W-0, HC | R/W-0, HC | R/W-0, HC |
| | GCEN | STREN | ACKDT | ACKEN | RCEN | PEN | RSEN | SEN |

| **图注：** | HC = 可由硬件清零的位 | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-23 **未实现：**读为 0

bit 22 **PCIE：**停止条件中断允许位 （仅适用于 I²C 从模式）
1 = 检测到停止条件时允许中断
0 = 禁止停止检测中断

bit 21 **SCIE：**启动条件中断允许位 （仅适用于 I²C 从模式）
1 = 检测到启动或重复启动条件时允许中断
0 = 禁止启动检测中断

bit 20 **BOEN：**缓冲区改写使能位 （仅适用于 I²C 从模式）
1 = 更新 I2CxRCV，接收到地址 / 数据字节时生成 $\overline{\text{ACK}}$，仅当 RBF 位 （I2CxSTAT<2>） =0 时忽略 I2COV 位 （I2CxSTAT<6>）的状态
0 = 仅当 I2COV 位 （I2CxSTAT<6>）清零时，更新 I2CxRCV

bit 19 **SDAHT：**SDA 保持时间选择位
1 = SCL 下降沿之后 SDA 上的最短保持时间为 300 ns
0 = SCL 下降沿之后 SDA 上的最短保持时间为 100 ns

bit 18 **SBCDE：**从模式总线冲突检测允许位 （仅适用于 I²C 从模式）
1 = 允许从模式总线冲突中断
0 = 禁止从模式总线冲突中断

bit 17 **AHEN：**地址保持使能位 （仅适用于从模式）
1 = 在接收匹配地址字节的 SCL 的第 8 个下降沿后， SCKREL 位清零， SCL 保持低电平
0 = 禁止地址保持

bit 16 **DHEN：**数据保持使能位 （仅适用于 I²C 从模式）
1 = 在接收匹配数据字节的 SCL 的第 8 个下降沿后，从硬件清零 SCKREL 位， SCL 保持低电平
0 = 禁止数据保持

bit 15 **ON：**I²C 使能位
1 = 使能 I²C 模块，并将 SDA 和 SCL 引脚配置为串行端口引脚
0 = 禁止 I²C 模块；所有的 I²C 引脚都由端口功能控制

bit 14 **未实现：**读为 0

bit 13 **SIDL：**空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 模块在空闲模式下继续工作

**寄存器 21-1： I2CxCON：I²C™ 控制寄存器 （续）**

bit 12 **SCLREL**：SCLx 释放控制位 （作为 I²C 从器件工作时）
1 = 释放 SCLx 时钟
0 = 保持 SCLx 时钟为低电平 （时钟延长）
如果 STREN = 1：
该位为可读写位 （即软件可写入 0 来启动时钟延长或写入 1 来释放时钟）。在从器件发送开始时由硬件清零。在从器件接收结束时由硬件清零。
如果 STREN = 0：
该位可读且可被置 1 （即软件只能写入 1 来释放时钟）。在从器件发送开始时由硬件清零。

bit 11 **STRICT**：严格 I²C 保留地址规则使能位
1 = 强制执行严格保留寻址规则。器件不响应保留地址空间或生成位于保留地址空间中的地址。
0 = 禁止严格 I²C 保留地址规则

bit 10 **A10M**：10 位从器件地址位
1 = I2CxADD 为 10 位从器件地址
0 = I2CxADD 为 7 位从器件地址

bit 9 **DISSLW**：禁止压摆率控制位
1 = 禁止压摆率控制
0 = 使能压摆率控制

bit 8 **SMEN**：SMBus 输入电平位
1 = 使能符合 SMBus 规范的 I/O 引脚阈值
0 = 禁止 SMBus 输入阈值

bit 7 **GCEN**：广播呼叫使能位 （作为 I²C 从器件工作时）
1 = 允许在 I2CxRSR 接收到广播呼叫地址时产生中断 （使能模块接收数据）
0 = 禁止广播呼叫地址

bit 6 **STREN**：SCLx 时钟延长使能位 （作为 I²C 从器件工作时）
与 SCLREL 位配合使用。
1 = 使能软件或接收时钟延长
0 = 禁止软件或接收时钟延长

bit 5 **ACKDT**：应答数据位 （作为 I²C 主器件工作时，适用于主器件接收操作）
在软件启动应答序列时发送的值。
1 = 在应答时发送 NACK
0 = 在应答时发送 ACK

bit 4 **ACKEN**：应答序列使能位 （作为 I²C 主器件工作时，适用于主器件接收操作）
1 = 在 SDAx 和 SCLx 引脚上启动应答序列，并发送 ACKDT 数据位。在主器件应答序列结束时由硬件清零。
0 = 应答序列不在进行中

bit 3 **RCEN**：接收使能位 （作为 I²C 主器件工作时）
1 = 使能 I²C 接收模式。在主器件接收到数据字节的第 8 位后由硬件清零。
0 = 接收序列不在进行中

bit 2 **PEN**：停止条件使能位 （作为 I²C 主器件工作时）
1 = 在 SDAx 和 SCLx 引脚上产生停止条件。在主器件停止序列结束时由硬件清零。
0 = 停止条件不在进行中

bit 1 **RSEN**：重复启动条件使能位 （作为 I²C 主器件工作时）
1 = 在 SDAx 和 SCLx 引脚上产生重复启动条件。在主器件重复启动序列结束时硬件清零。
0 = 重复启动条件不在进行中

bit 0 **SEN**：启动条件使能位 （作为 I²C 主器件工作时）
1 = 在 SDAx 和 SCLx 引脚上产生启动条件。在主器件启动序列结束时由硬件清零。
0 = 启动条件不在进行中


© 2013 Microchip Technology Inc.

**寄存器 21-2： I2CxSTAT：I²C™ 状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R-0, HSC | R-0, HSC | R/C-0, HSC | U-0 | U-0 | R/C-0, HS | R-0, HSC | R-0, HSC |
| | ACKSTAT | TRSTAT | ACKTIM | — | — | BCL | GCSTAT | ADD10 |
| 7:0 | R/C-0, HS | R/C-0, HS | R-0, HSC | R/C-0, HSC | R/C-0, HSC | R-0, HSC | R-0, HSC | R-0, HSC |
| | IWCOL | I2COV | D_A | P | S | R_W | RBF | TBF |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | C = 可清零位 |
| HS = 可由硬件置 1 的位 | HSC = 可由硬件置 1/ 清零的位 | | |

bit 31-16 **未实现：**读为 0

bit 15 **ACKSTAT：**应答状态位 （作为 I²C™ 主器件工作时，适用于主器件发送操作）
1 = 收到来自从器件的 NACK
0 = 收到来自从器件的 ACK
在从器件应答结束时由硬件置 1 或清零。

bit 14 **TRSTAT：**发送状态位 （作为 I²C 主器件工作时，适用于主器件发送操作）
1 = 主器件正在进行发送 （8 位 + ACK）
0 = 主器件不在进行发送
在主器件发送开始时由硬件置 1。在从器件应答结束时由硬件清零。

bit 13 **ACKTIM：**应答时间状态位 （仅在 I²C 从模式下有效）
1 = I²C 总线处于应答序列，在 SCL 时钟的第 8 个下降沿置 1
0 = 非应答序列，在 SCL 时钟的第 9 个上升沿清零

bit 12-11 **未实现：**读为 0

bit 10 **BCL：**主器件总线冲突检测位
1 = 主器件工作期间检测到了总线冲突
0 = 未发生冲突
检测到总线冲突时由硬件置 1。

bit 9 **GCSTAT：**广播呼叫状态位
1 = 接收到广播呼叫地址
0 = 未接收到广播呼叫地址
当地址与广播呼叫地址匹配时由硬件置 1。当检测到停止条件时由硬件清零。

bit 8 **ADD10：**10 位地址状态位
1 = 10 位地址匹配
0 = 10 位地址不匹配
在匹配的 10 位地址的第 2 个字节匹配时由硬件置 1。当检测到停止条件时由硬件清零。

bit 7 **IWCOL：**写冲突检测位
1 = 因为 I²C 模块忙，尝试写 I2CxTRN 寄存器的操作失败。
0 = 未发生冲突
当总线忙时写 I2CxTRN 会使硬件将该位置 1 （由软件清零）。

bit 6 **I2COV：**接收溢出标志位
1 = 当 I2CxRCV 寄存器仍存有前一字节时接收到了新字节
0 = 无溢出
尝试将数据从 I2CxRSR 传输到 I2CxRCV 时由硬件置 1 （由软件清零）。

**寄存器 21-2： I2CxSTAT：I²C™ 状态寄存器 （续）**

bit 5 **D_A**：数据 / 地址位 （作为 I²C 从器件工作时）
1 = 表示上次接收的字节为数据
0 = 表示上次接收的字节为器件地址
器件地址匹配时由硬件清零。接收从器件字节时由硬件置 1。

bit 4 **P**：停止位
1 = 表示上次检测到停止位
0 = 表示上次未检测到停止位
当检测到启动、重复启动或停止条件时由硬件置 1 或清零。

bit 3 **S**：启动位
1 = 表示上次检测到启动位 （或重复启动位）
0 = 表示上次未检测到启动位
当检测到启动、重复启动或停止条件时由硬件置 1 或清零。

bit 2 **R_W**：读 / 写信息位 （作为 I²C 从器件工作时）
1 = 读——表示数据传输自从器件输出
0 = 写——表示数据传输输入到从器件
接收到 I²C 器件地址字节后由硬件置 1 或清零。

bit 1 **RBF**：接收缓冲区满状态位
1 = 接收完成， I2CxRCV 已满
0 = 接收未完成， I2CxRCV 为空
用接收到的字节写 I2CxRCV 时由硬件置 1。当软件读 I2CxRCV 时硬件清零。

bit 0 **TBF**：发送缓冲区满状态位
1 = 发送正在进行， I2CxTRN 已满
0 = 发送完成， I2CxTRN 为空
用软件写 I2CxTRN 时由硬件置 1。数据发送完成时由硬件清零。


© 2013 Microchip Technology Inc.

## 22.0 通用异步收发器 （UART）

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 21 章 “通用异步收发器 （UART）”**（DS61107）。

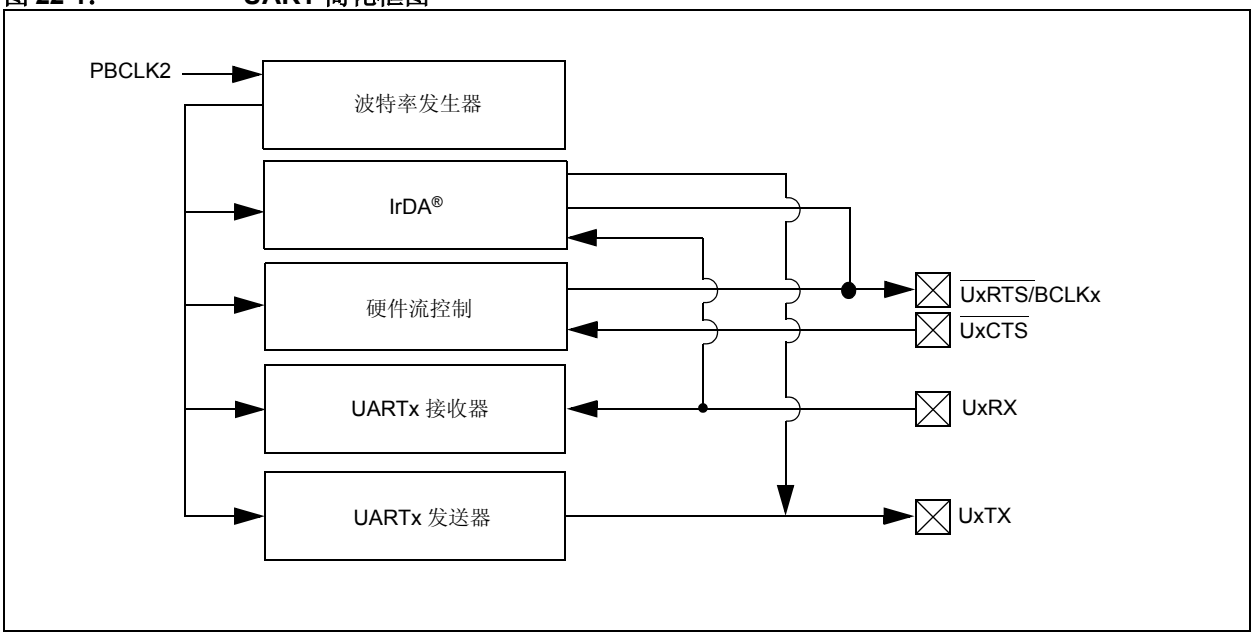
UART 模块是 PIC32MZ EC 系列器件提供的串行 I/O 模块之一。 UART 是全双工异步通信通道，可通过协议（例如 RS-232、RS-485、LIN 和 IrDA®）与外设和个人电脑通信。该模块还通过 UxCTS 和 UxRTS 引脚支持硬件流控制选项，其中还包括 IrDA 编码器和解码器。

UART 模块的主要特性有：

- 全双工 8 位或 9 位数据发送
- 偶校验、奇校验或无奇偶校验选项 （对于 8 位数据）
- 一个或两个停止位
- 硬件自动波特率特性
- 硬件流控制选项
- 完全集成的具有 16 位预分频器的波特率发生器（Baud Rate Generator， BRG）
- 在 100 MHz 时 （PBCLK2），波特率范围为 76 bps 至 25 Mbps
- 8 级深先进先出 （First-In-First-Out， FIFO）发送数据缓冲区
- 8 级深 FIFO 接收数据缓冲区
- 奇偶、帧和缓冲区溢出错误检测
- 支持仅在地址检测 （第 9 位 = 1）时中断
- 独立的发送和接收中断
- 支持诊断的环回模式
- LIN 协议支持
- IrDA 编码器和解码器，具有用于支持外部 IrDA 编码器 / 解码器的 16 倍频波特率时钟输出

图 22-1 给出了 UART 模块的简化框图。

**图 22-1： UART 简化框图**



## 22.1 UART 控制寄存器

**表 22-1： UART1 到 UART6 寄存器映射**

| 虚拟地址 (BF82_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 2000 | U1MODE(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | IREN | RTSMD | — | UEN<1:0> | | WAKE | LPBACK | ABAUD | RXINV | BRGH | PDSEL<1:0> | | STSEL | 0000 |
| 2010 | U1STA(1) | 31:16 | — | — | — | — | — | — | — | ADM_EN | ADDR<7:0> | | | | | | | | 0000 |
| | | 15:0 | UTXISEL<1:0> | | UTXINV | URXEN | UTXBRK | UTXEN | UTXBF | TRMT | URXISEL<1:0> | | ADDEN | RIDLE | PERR | FERR | OERR | URXDA | 0110 |
| 2020 | U1TXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | TX8 | 发送寄存器 | | | | | | | | 0000 |
| 2030 | U1RXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | RX8 | 接收寄存器 | | | | | | | | 0000 |
| 2040 | U1BRG(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | 波特率发生器预分频器 | | | | | | | | | | | | | | | | 0000 |
| 2200 | U2MODE(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | IREN | RTSMD | — | UEN<1:0> | | WAKE | LPBACK | ABAUD | RXINV | BRGH | PDSEL<1:0> | | STSEL | 0000 |
| 2210 | U2STA(1) | 31:16 | — | — | — | — | — | — | — | ADM_EN | ADDR<7:0> | | | | | | | | 0000 |
| | | 15:0 | UTXISEL<1:0> | | UTXINV | URXEN | UTXBRK | UTXEN | UTXBF | TRMT | URXISEL<1:0> | | ADDEN | RIDLE | PERR | FERR | OERR | URXDA | 0110 |
| 2220 | U2TXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | TX8 | 发送寄存器 | | | | | | | | 0000 |
| 2230 | U2RXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | RX8 | 接收寄存器 | | | | | | | | 0000 |
| 2240 | U2BRG(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | 波特率发生器预分频器 | | | | | | | | | | | | | | | | 0000 |
| 2400 | U3MODE(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | IREN | RTSMD | — | UEN<1:0> | | WAKE | LPBACK | ABAUD | RXINV | BRGH | PDSEL<1:0> | | STSEL | 0000 |
| 2410 | U3STA(1) | 31:16 | — | — | — | — | — | — | — | ADM_EN | ADDR<7:0> | | | | | | | | 0000 |
| | | 15:0 | UTXISEL<1:0> | | UTXINV | URXEN | UTXBRK | UTXEN | UTXBF | TRMT | URXISEL<1:0> | | ADDEN | RIDLE | PERR | FERR | OERR | URXDA | 0110 |
| 2420 | U3TXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | TX8 | 发送寄存器 | | | | | | | | 0000 |
| 2430 | U3RXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | RX8 | 接收寄存器 | | | | | | | | 0000 |
| 2440 | U3BRG(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | 波特率发生器预分频器 | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 该寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、SET 和 INV 寄存器”**。



© 2013 Microchip Technology Inc.

**表 22-1： UART1 到 UART6 寄存器映射 （续）**

| 虚拟地址 (BF82_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 2600 | U4MODE(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | IREN | RTSMD | — | UEN<1:0> | | WAKE | LPBACK | ABAUD | RXINV | BRGH | PDSEL<1:0> | | STSEL | 0000 |
| 2610 | U4STA(1) | 31:16 | — | — | — | — | — | — | — | ADM_EN | ADDR<7:0> | | | | | | | | 0000 |
| | | 15:0 | UTXISEL<1:0> | | UTXINV | URXEN | UTXBRK | UTXEN | UTXBF | TRMT | URXISEL<1:0> | | ADDEN | RIDLE | PERR | FERR | OERR | URXDA | 0110 |
| 2620 | U4TXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | TX8 | 发送寄存器 | | | | | | | | 0000 |
| 2630 | U4RXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | RX8 | 接收寄存器 | | | | | | | | 0000 |
| 2640 | U4BRG(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | 波特率发生器预分频器 | | | | | | | | | | | | | | | | 0000 |
| 2800 | U5MODE(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | IREN | RTSMD | — | UEN<1:0> | | WAKE | LPBACK | ABAUD | RXINV | BRGH | PDSEL<1:0> | | STSEL | 0000 |
| 2810 | U5STA(1) | 31:16 | — | — | — | — | — | — | — | ADM_EN | ADDR<7:0> | | | | | | | | 0000 |
| | | 15:0 | UTXISEL<1:0> | | UTXINV | URXEN | UTXBRK | UTXEN | UTXBF | TRMT | URXISEL<1:0> | | ADDEN | RIDLE | PERR | FERR | OERR | URXDA | 0110 |
| 2820 | U5TXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | TX8 | 发送寄存器 | | | | | | | | 0000 |
| 2830 | U5RXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | RX8 | 接收寄存器 | | | | | | | | 0000 |
| 2840 | U5BRG(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | 波特率发生器预分频器 | | | | | | | | | | | | | | | | 0000 |
| 2A00 | U6MODE(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | IREN | RTSMD | — | UEN<1:0> | | WAKE | LPBACK | ABAUD | RXINV | BRGH | PDSEL<1:0> | | STSEL | 0000 |
| 2A10 | U6STA(1) | 31:16 | — | — | — | — | — | — | — | ADM_EN | ADDR<7:0> | | | | | | | | 0000 |
| | | 15:0 | UTXISEL<1:0> | | UTXINV | URXEN | UTXBRK | UTXEN | UTXBF | TRMT | URXISEL<1:0> | | ADDEN | RIDLE | PERR | FERR | OERR | URXDA | 0110 |
| 2A20 | U6TXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | TX8 | 发送寄存器 | | | | | | | | 0000 |
| 2A30 | U6RXREG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | RX8 | 接收寄存器 | | | | | | | | 0000 |
| 2A40 | U6BRG(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | 波特率发生器预分频器 | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 该寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

© 2013 Microchip Technology Inc.

**寄存器 22-1： UxMODE：UARTx 模式寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 |
| | ON | — | SIDL | IREN | RTSMD | — | UEN<1:0>(1) | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | WAKE | LPBACK | ABAUD | RXINV | BRGH | PDSEL<1:0> | | STSEL |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**UARTx 使能位
1 = 使能 UARTx。 UARTx 根据 UEN<1:0> 和 UTXEN 控制位的定义控制 UARTx 引脚
0 = 禁止 UARTx。由 PORTx、 TRISx 和 LATx 寄存器中的相应位控制所有 UARTx 引脚；UARTx 的功耗最小

bit 14 **未实现：**读为 0

bit 13 **SIDL：**空闲模式停止位
1 = 当器件进入空闲模式时，停止工作
0 = 在空闲模式下继续工作

bit 12 **IREN：**IrDA 编码器和解码器使能位
1 = 使能 IrDA
0 = 禁止 IrDA

bit 11 **RTSMD：**$\overline{\text{UxRTS}}$ 引脚模式选择位
1 = $\overline{\text{UxRTS}}$ 引脚处于单工模式
0 = UxRTS 引脚处于流控制模式

bit 10 **未实现：**读为 0

bit 9-8 **UEN<1:0>：**UARTx 使能位 (1)
11 = 使能并使用 UxTX、 UxRX 和 $\overline{\text{UxBCLK}}$ 引脚； $\overline{\text{UxCTS}}$ 引脚由 PORTx 寄存器中的相应位控制
10 = 使能并使用 UxTX、 UxRX、 $\overline{\text{UxCTS}}$ 和 $\overline{\text{UxRTS}}$ 引脚
01 = 使能并使用 UxTX、 UxRX 和 $\overline{\text{UxRTS}}$ 引脚； $\overline{\text{UxCTS}}$ 引脚由 PORTx 寄存器中的相应位控制
00 = 使能并使用 UxTX 和 UxRX 引脚； UxCTS 和 UxRTS/UxBCLK 引脚由 PORTx 寄存器中的相应位控制

bit 7 **WAKE：**在休眠模式下检测到启动位唤醒使能位
1 = 使能唤醒
0 = 禁止唤醒

bit 6 **LPBACK：**UARTx 环回模式选择位
1 = 使能环回模式
0 = 禁止环回模式

**注 1：** 这些位是为传统兼容性保留的，在 PIC32MZ EC 系列器件上已经被 PPS 功能取代 （更多信息，请参见 **第 12.3 节 “外设引脚选择 （PPS）”**）。


© 2013 Microchip Technology Inc.

**寄存器 22-1： UxMODE：UARTx 模式寄存器 （续）**

bit 5 **ABAUD**：自动波特率使能位
1 = 使能对下一个字符的波特率测量——需要接收同步字符 （0x55）；完成时由硬件清零
0 = 禁止波特率测量或测量已完成

bit 4 **RXINV**：接收极性翻转位
1 = UxRX 的空闲状态为 0
0 = UxRX 的空闲状态为 1

bit 3 **BRGH**：高波特率使能位
1 = 高速模式——使能 4x 波特率时钟
0 = 标准速度模式——使能 16x 波特率时钟

bit 2-1 **PDSEL<1:0>**：奇偶校验和数据选择位
11 = 9 位数据，无奇偶校验
10 = 8 位数据，奇校验
01 = 8 位数据，偶校验
00 = 8 位数据，无奇偶校验

bit 0 **STSEL**：停止选择位
1 = 2 个停止位
0 = 1 个停止位

**注 1**： 这些位是为传统兼容性保留的，在 PIC32MZ EC 系列器件上已经被 PPS 功能取代 （更多信息，请参见 **第 12.3 节 “外设引脚选择 （PPS）”**）。

**寄存器 22-2： UxSTA：UARTx 状态和控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| | — | — | — | — | — | — | — | ADM_EN |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ADDR<7:0> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R-0 | R-1 |
| | UTXISEL<1:0> | | UTXINV | URXEN | UTXBRK | UTXEN | UTXBF | TRMT |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R-1 | R-0 | R-0 | R/W-0 | R-0 |
| | URXISEL<1:0> | | ADDEN | RIDLE | PERR | FERR | OERR | URXDA |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-25 **未实现：**读为 0

bit 24 **ADM_EN：**自动地址检测模式使能位
1 = 使能自动地址检测模式
0 = 禁止自动地址检测模式

bit 23-16 **ADDR<7:0>：**自动地址掩码位
当 ADM_EN 位为 1 时，该值定义用于自动地址检测的地址字符。

bit 15-14 **UTXISEL<1:0>：**发送中断模式选择位
11 = 保留；不要使用
10 = 当发送缓冲区为空时，产生中断并将相应的中断标志位置 1。
01 = 当发送完所有字符时，产生中断并将相应的中断标志位置 1。
00 = 当发送缓存区中至少有一个数据空间为空时，产生中断并将相应的中断标志位置 1。

bit 13 **UTXINV：**发送极性翻转位
如果禁止 IrDA 模式 （即， IREN （UxMODE<12>）为 0）：
1 = UxTX 的空闲状态为 0
0 = UxTX 的空闲状态为 1

如果使能 IrDA 模式 （即， IREN （UxMODE<12>）为 1）：
1 = IrDA 编码的 UxTX 空闲状态为 1
0 = IrDA 编码的 UxTX 空闲状态为 0

bit 12 **URXEN：**接收器使能位
1 = 使能 UARTx 接收器。 UxRX 引脚由 UARTx 控制 （如果 ON = 1）
0 = 禁止 UARTx 接收器。 UARTx 模块忽略 UxRX 引脚

bit 11 **UTXBRK：**发送间隔字符位
1 = 在下一次发送时发送间隔字符。启动位后跟 12 个 0 位，随后是停止位；完成时由硬件清零
0 = 禁止或已完成间隔字符的发送

bit 10 **UTXEN：**发送使能位
1 = 使能 UARTx 发送器。 UxTX 引脚由 UARTx 控制 （如果 ON = 1）
0 = 禁止 UARTx 发送器。中止所有等待的发送，缓冲区复位

bit 9 **UTXBF：**发送缓冲区满状态位 （只读）
1 = 发送缓冲区已满
0 = 发送缓冲区未满，至少还可再写入一个字符

bit 8 **TRMT：**发送移位寄存器空位 （只读）
1 = 发送移位寄存器为空，发送缓冲区为空 （上一次发送已完成）
0 = 发送移位寄存器非空，发送正在进行或在发送缓冲区中排队


© 2013 Microchip Technology Inc.

**寄存器 22-2： UxSTA：UARTx 状态和控制寄存器 （续）**

bit 7-6 **URXISEL<1:0>**：接收中断模式选择位
11 = 保留
10 = 当接收缓冲区为 3/4 或更满时，中断标志位置 1
10 = 当接收缓冲区为 1/2 或更满时，中断标志位置 1
00 = 当接收缓冲区非空 （即，有至少一个数据字符）时，中断标志位置 1

bit 5 **ADDEN**：地址字符检测位 （接收数据的第 8 位 = 1）
1 = 使能地址检测模式。如果没有选择 9 位模式，这个控制位将不起作用
0 = 禁止地址检测模式

bit 4 **RIDLE**：接收器空闲位 （只读）
1 = 接收器空闲
0 = 正在接收数据

bit 3 **PERR**：奇偶校验错误状态位 （只读）
1 = 检测到当前字符的奇偶校验错误
0 = 未检测到奇偶校验错误

bit 2 **FERR**：帧错误状态位 （只读）
1 = 检测到当前字符的帧错误
0 = 未检测到帧错误

bit 1 **OERR**：接收缓冲区溢出错误状态位
该位由硬件置 1 且只能由软件清零（= 0）。清零先前置 1 的 OERR 位以将接收缓冲区和 RSR 复位为空状态。
1 = 接收缓冲区已溢出
0 = 接收缓冲区未溢出

bit 0 **URXDA**：接收缓冲区数据存在位 （只读）
1 = 接收缓冲区中有数据，至少还有一个字符可被读取
0 = 接收缓冲区为空

图 22-2 和图 22-3 描述了 UART 模块的典型接收和发送时序。

**图 22-2： UART 接收**

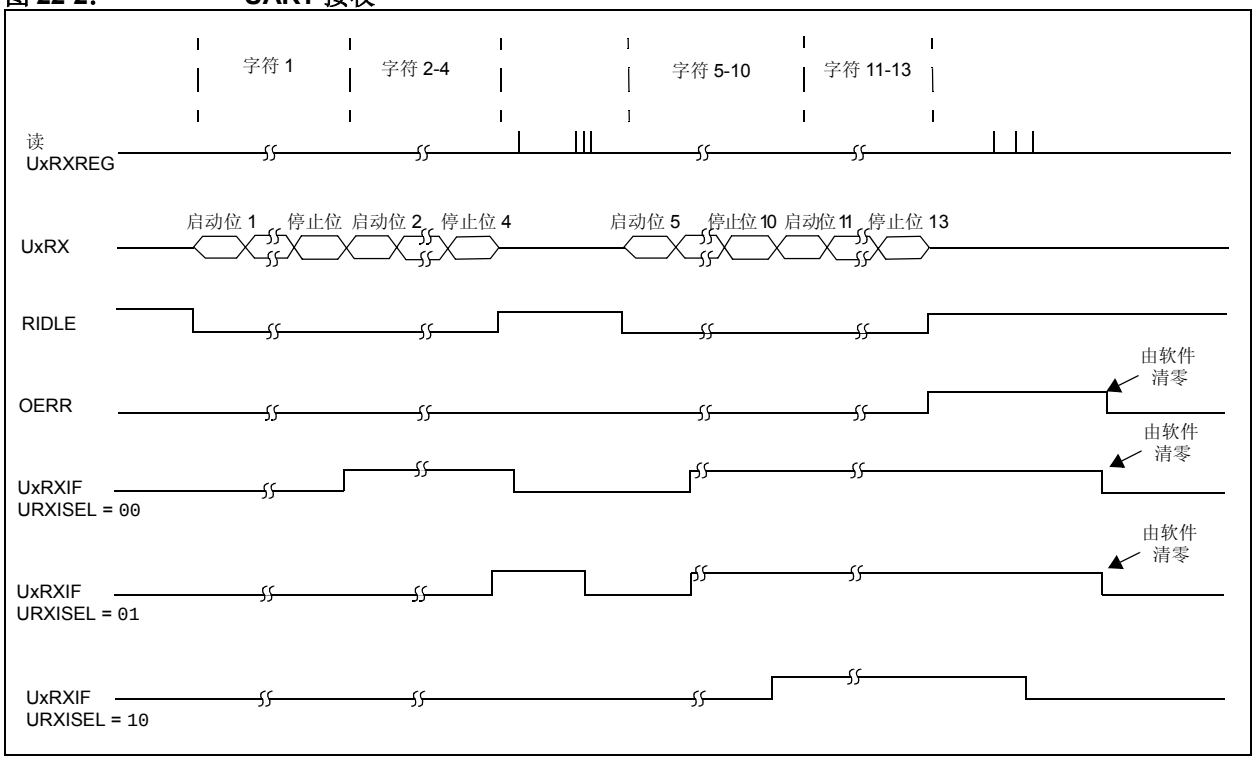
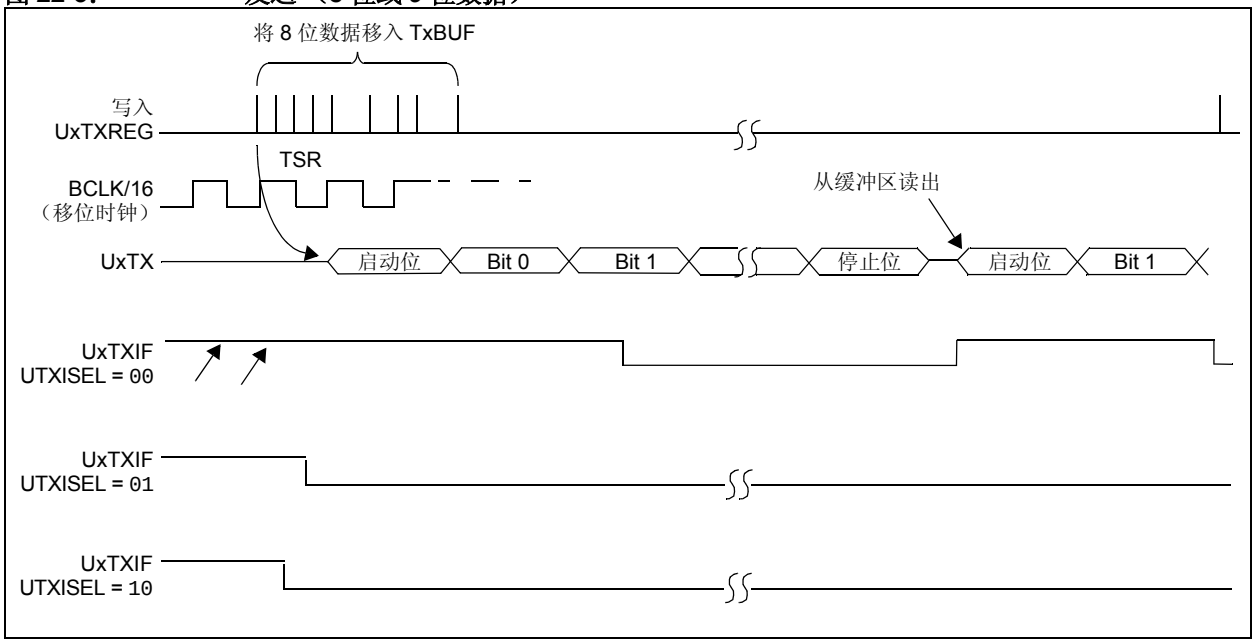



**图 22-3： 发送 （8 位或 9 位数据）**




 © 2013 Microchip Technology Inc.

## 23.0 并行主端口 （PMP）

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 13 章“并行主端口 （PMP）”**（DS61128）。

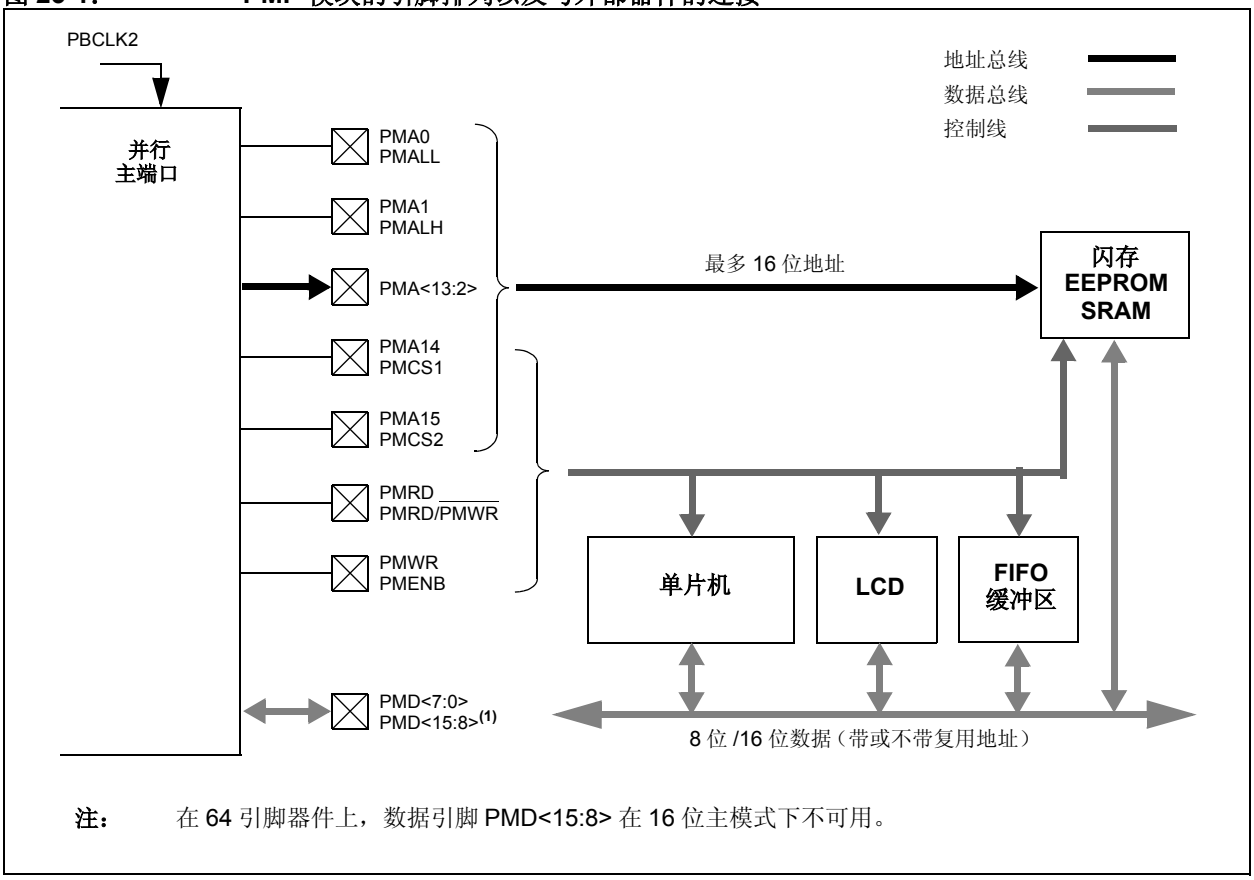
PMP 是专为与各种并行器件 （例如通信外设、 LCD、外部存储器件和单片机）通信而设计的并行 8 位 /16 位输入 / 输出模块。由于并行外设的接口差异很大，因此 PMP 模块具有很强的可配置性。

PMP 模块的主要特性包括：

- 8 位 /16 位接口
- 最多 16 条可编程地址线
- 最多 2 条片选线
- 可编程选通选项：
  - 独立的读 / 写选通，或
  - 带使能选通的读 / $\overline{\text{写}}$选通
- 地址自动递增 / 自动递减
- 可编程的地址 / 数据复用
- 可编程的控制信号极性
- 并行从端口支持：
  - 传统可寻址
  - 地址支持
  - 4 字节深自动递增缓冲区
- 可编程的等待状态
- 可在休眠和空闲模式下继续工作
- 可使用 CLR、 SET 和 INV 寄存器进行快速位操作

**注：** 在 64 引脚器件上，数据引脚 PMD<15:8> 在 16 位主模式下不可用。

**图 23-1： PMP 模块的引脚排列以及与外部器件的连接**




**注：** 在 64 引脚器件上，数据引脚 PMD<15:8> 在 16 位主模式下不可用。

## 23.1 PMP 控制寄存器

表 23-1： 并行主端口寄存器映射

| 虚拟地址 (BF82_#) | 寄存器名称 (1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| E000 | PMCON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | SIDL | ADRMUX<1:0> | | PMPTTL | PTWREN | PTRDEN | CSF<1:0> | | ALP | CS2P | CS1P | — | WRSP | RDSP | 0000 |
| E010 | PMMODE | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | BUSY | IRQM<1:0> | | INCM<1:0> | | MODE16 | MODE<1:0> | | WAITB<1:0> | | WAITM<3:0> | | | | WAITE<1:0> | | 0000 |
| E020 | PMADDR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | CS2 | CS1 | ADDR<13:0> | | | | | | | | | | | | | | 0000 |
| E030 | PMDOUT | 31:16 | DATAOUT<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| E040 | PMDIN | 31:16 | DATAIN<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| E050 | PMAEN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PTEN<15:0> | | | | | | | | | | | | | | | | 0000 |
| E060 | PMSTAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | IBF | IBOV | — | — | IB3F | IB2F | IB1F | IB0F | OBE | OBUF | — | — | OB3E | OB2E | OB1E | OB0E | 008F |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见 **第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

**寄存器 23-1： PMCON：并行端口控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ON | — | SIDL | ADRMUX<1:0> | | PMPTTL | PTWREN | PTRDEN |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 |
| | CSF<1:0>(1) | | ALP(1) | CS2P(1) | CS1P(1) | — | WRSP | RDSP |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**并行主端口使能位
1 = 使能 PMP
0 = 禁止 PMP，不执行片外访问

bit 14 **未实现：**读为 0

bit 13 **SIDL：**空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 模块在空闲模式下继续工作

bit 12-11 **ADRMUX<1:0>：**地址 / 数据复用选择位
11 = 地址的低 8 位与 PMD<15:0> 引脚复用，高 8 位未使用
10 = 地址的所有 16 位与 PMD<15:0> 引脚复用
01 = 地址的低 8 位与 PMD<7:0> 引脚复用，高位与 PMA<15:8> 引脚复用
00 = 地址和数据使用独立的引脚

bit 10 **PMPTTL：**PMP 模块 TTL 输入缓冲器选择位
1 = PMP 模块使用 TTL 输入缓冲器
0 = PMP 模块使用施密特触发器输入缓冲器

bit 9 **PTWREN：**写使能选通端口使能位
1 = 使能 PMWR/PMENB 端口
0 = 禁止 PMWR/PMENB 端口

bit 8 **PTRDEN：**读 / 写选通端口使能位
1 = 使能 PMRD/PMWR 端口
0 = 禁止 PMRD/PMWR 端口

bit 7-6 **CSF<1:0>：**片选功能位 (1)
11 = 保留
10 = PMCS1 和 PMCS2 用作片选功能
01 = PMCS2 用作片选功能， PMCS1 用作地址位 14
00 = PMCS1 和 PMCS2 分别用作地址位 14 和地址位 15

bit 5 **ALP：**地址锁存信号极性位 (1)
1 = 高电平有效 （PMALL 和 PMALH）
0 = 低电平有效 （$\overline{\text{PMALL}}$ 和 $\overline{\text{PMALH}}$）

bit 4 **CS2P：**片选 2 极性位 (1)
1 = 高电平有效 （PMCS2）
0 = 低电平有效 （$\overline{\text{PMCS2}}$）

**注 1：**这些位在相应引脚用作地址线时无效。

**寄存器 23-1： PMCON：并行端口控制寄存器 （续）**

bit 3 **CS1P**：片选 1 极性位 (1)
1 = 高电平有效 （PMCS1）
0 = 低电平有效 （PMCS1）

bit 2 **未实现**：读为 0

bit 1 **WRSP**：写选通极性位
对于从模式和主模式 2 （PMMODE<9:8> = 00,01,10）：
1 = 写选通高电平有效 （PMWR）
0 = 写选通低电平有效 （PMWR）
对于主模式 1 （PMMODE<9:8> = 11）：
1 = 使能选通高电平有效 （PMENB）
0 = 使能选通低电平有效 （PMENB）

bit 0 **RDSP**：读选通极性位
对于从模式和主模式 2 （PMMODE<9:8> = 00,01,10）：
1 = 读选通高电平有效 （PMRD）
0 = 读选通低电平有效 （PMRD）
对于主模式 1 （PMMODE<9:8> = 11）：
1 = 读 / 写选通高电平有效 （PMRD/PMWR）
0 = 读 / 写选通低电平有效 （PMRD/PMWR）

**注 1**：这些位在相应引脚用作地址线时无效。


© 2013 Microchip Technology Inc.

**寄存器 23-2： PMMODE：并行端口模式寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BUSY | IRQM<1:0> | | INCM<1:0> | | MODE16 | MODE<1:0> | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | WAITB<1:0>(1) | | WAITM<3:0>(1) | | | | WAITE<1:0>(1) | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **BUSY：**忙位 （仅用于主模式）
1 = 端口忙
0 = 端口不忙

bit 14-13 **IRQM<1:0>：**中断请求模式位
11 = 保留；不要使用
10 = 当读取读缓冲区 3 或写入写缓冲区 3 时产生中断 （缓冲 PSP 模式）或在 PMA<1:0> = 11 时执行读或写操作时产生中断 （仅适用于可寻址从模式）
01 = 在读 / 写周期结束时产生中断
00 = 不产生中断

bit 12-11 **INCM<1:0>：**递增模式位
11 = 从模式读和写缓冲区自动递增 （仅 PMMODE<1:0> = 00 时）
10 = 每个读 / 写周期 ADDR<15:0> 和 ADDR<14> 递减 1(2)
15 = 每个读 / 写周期 ADDR<10:2> 和 ADDR<14> 递增 1(2)
00 = 地址不发生递增 / 递减

bit 10 **MODE16：**8/16 位模式位
1 = 16 位模式：读或写数据寄存器将调用单个 16 位传输
0 = 8 位模式：读或写数据寄存器将调用单个 8 位传输

bit 9-8 **MODE<1:0>：**并行端口模式选择位
11 = 主模式 1 （PMCSx、 PMRD/PMWR、 PMENB、 PMA<x:0> 和 PMD<15:0>） (3)
10 = 主模式 2 （PMCSx、 PMRD、 PMWR、 PMA<x:0> 和 PMD<15:0>） (3)
01 = 增强型从模式，控制信号 （PMRD、 PMWR、 PMCSx、 PMD<7:0> 和 PMA<1:0>）
00 = 传统并行从端口，控制信号 （PMRD、 PMWR、 PMCSx 和 PMD<7:0>）

bit 7-6 **WAITB<1:0>：**从数据建立到读 / 写选通的等待状态位 (1)
11 = 数据等待 4 个 TPBCLK2； 复用地址阶段等待 4 个 TPBCLK2
10 = 数据等待 3 个 TPBCLK2； 复用地址阶段等待 3 个 TPBCLK2
01 = 数据等待 2 个 TPBCLK2； 复用地址阶段等待 2 个 TPBCLK2
00 = 数据等待 1 个 TPBCLK2； 复用地址阶段等待 1 个 TPBCLK2 （默认）

**注 1：**只要 WAITM<3:0> = 0000， WAITB 和 WAITE 位就会被忽略，并将写操作强制设为一个 TPBCLK2 周期；对于读操作， WAITB = 1 个 TPBCLK2 周期， WAITE = 0 个 TPBCLK2 周期。

**2：**如果地址位 14 和 15 配置为片选的话，则不会自动递增 / 递减。

**3：**当 MODE16 位 = 1 时， PMD<15:8> 位无效。

**寄存器 23-2： PMMODE：并行端口模式寄存器 （续）**

bit 5-2 **WAITM<3:0>：**数据读 / 写选通等待状态位 **(1)**

1111 =等待 16 个 TPBCLK2

•

•

•

0001 =等待 2 个 TPBCLK2

0000 = 等待 1 个 TPBCLK2 （默认）

bit 1-0 **WAITE<1:0>：**读 / 写选通后数据保持的等待状态位 **(1)**

11 = 等待 4 个 TPBCLK2

10 = 等待 3 个 TPBCLK2

01 = 等待 2 个 TPBCLK2

00 = 等待 1 个 TPBCLK2 （默认）

对于读操作：

11 = 等待 3 个 TPBCLK2

10 = 等待 2 个 TPBCLK2

01 = 等待 1 个 TPBCLK2

00 = 等待 0 个 TPBCLK2 （默认）

**注 1：**只要 WAITM<3:0> = 0000， WAITB 和 WAITE 位就会被忽略，并将写操作强制设为一个 TPBCLK2 周期；对于读操作， WAITB = 1 个 TPBCLK2 周期， WAITE = 0 个 TPBCLK2 周期。

**2：**如果地址位 14 和 15 配置为片选的话，则不会自动递增 / 递减。

**3：**当 MODE16 位 = 1 时， PMD<15:8> 位无效。


© 2013 Microchip Technology Inc.

**寄存器 23-3： PMADDR：并行端口地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CS2 | CS1 | ADDR<13:8> | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ADDR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **CS2：**片选 2 位
1 = 片选 2 有效
0 = 片选 2 无效 （当引脚作为 PMA15 时）

bit 14 **CS1：**片选 1 位
1 = 片选 1 有效
0 = 片选 1 无效 （当引脚作为 PMA14 时）

bit 13-0 **ADDR<13:0>：**目标地址位

**寄存器 23-4： PMAEN：并行端口引脚使能寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PTEN<15:14> | | PTEN<13:8> | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PTEN<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-15 **未实现：**读为 0

bit 15-14 **PTEN<15:**14>：PMCS1 选通使能位
1 = PMA15 和 PMA14 用作 PMA<15:14> 或 PMCS1 和 PMCS2(1)
0 = PMA15 和 PMA14 用作端口 I/O

bit 13-2 **PTEN**<13:2>：PMP 地址端口使能位
1 = PMA<13:2> 用作 PMP 地址线
0 = PMA<13:2> 用作端口 I/O

bit 1-0 **PTEN**<1:0>：PMALH/PMALL 选通使能位
1 = PMA1 和 PMA0 用作 PMA<1:0> 或 PMALH 和 PMALL(2)
0 = PMA1 和 PMA0 引脚用作端口 I/O

**注 1：**这些引脚用作 PMA15 和 PMA14 还是用作 CS1 和 CS2，需要通过 PMCON 寄存器中的 CSF<1:0> 位进行选择。

**2：**这些引脚用作 PMA1/PMA0 还是 PMALH/PMALL，取决于 PMCON 寄存器中的 ADRMUX<1:0> 位选择的地址 / 数据复用模式。


© 2013 Microchip Technology Inc.

**寄存器 23-5： PMSTAT：并行端口状态寄存器 （仅限从模式）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R-0 | R/W-0, HSC | U-0 | U-0 | R-0 | R-0 | R-0 | R-0 |
| | IBF | IBOV | — | — | IB3F | IB2F | IB1F | IB0F |
| 7:0 | R-1 | R/W-0, HSC | U-0 | U-0 | R-1 | R-1 | R-1 | R-1 |
| | OBE | OBUF | — | — | OB3E | OB2E | OB1E | OB0E |

| **图注：** | HSC = 由硬件置 1 ； 由软件清零 | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **IBF：**输入缓冲区满状态位
1 = 所有可写的输入缓冲寄存器均已满
0 = 部分或所有可写的输入缓冲寄存器为空

bit 14 **IBOV：**输入缓冲区溢出状态位
1 = 尝试对已满的输入字节缓冲区执行写操作 （必须由软件清零）
0 = 未发生溢出

bit 13-12 **未实现：**读为 0

bit 11-8 **IBxF：**输入缓冲区 x 满状态位
1 = 输入缓冲区包含尚未读取的数据 （读缓冲区将清零此位）
0 = 输入缓冲区不包含任何未读取的数据

bit 7 **OBE：**输出缓冲区空状态位
1 = 所有可读的输出缓冲寄存器均为空
0 = 部分或所有可读的输出缓冲寄存器已满

bit 6 **OBUF：**输出缓冲区下溢状态位
1 = 对空的输出字节缓冲区执行了读操作 （必须由软件清零）
0 = 未发生下溢

bit 5-4 **未实现：**读为 0

bit 3-0 **OBxE：**输出缓冲区 x 空状态位
1 = 输出缓冲区为空 （向缓冲区写入数据会将该位清零）
0 = 输出缓冲区中包含尚未发送的数据

注：

 © 2013 Microchip Technology Inc.

## 24.0 外部总线接口 （EBI）

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 47 章“外部总线接口 （EBI）”**。

外部总线接口（EBI）模块为 PIC32MZ EC 系列器件提供了一个高速便捷的方式来连接外部并行存储器件。

通过 EBI 模块，可以连接异步的 SRAM 和 NOR 闪存器件，还可以连接非存储器件 （如相机传感器和 LCD）。

EBI 模块的特性取决于 PIC32MZ EC 器件的引脚数，如表 24-1 所示。

**表 24-1： EBI 模块特性**

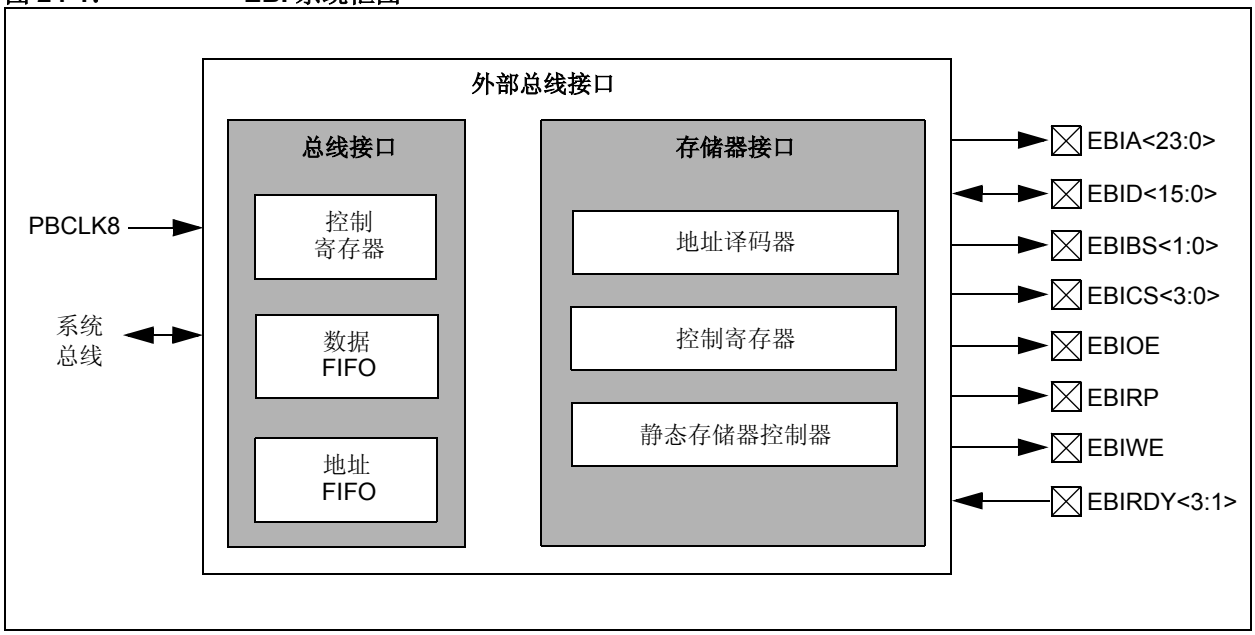
| 特性 | 器件引脚数 | | |
|---|---|---|---|
| | 100 | 124 | 144 |
| 异步 SRAM | 有 | 有 | 有 |
| 异步 NOR 闪存 | 有 (1) | 有 (1) | 有 (1) |
| 可用地址线 | 20 | 20 | 24 |
| 8 位数据总线支持 | 有 | 有 | 有 |
| 16 位数据总线支持 | 有 | 有 | 有 |
| 可用片选 | 1 | 1 | 4 |
| 时序模式设置 | 3 | 3 | 3 |
| 通过 16 位总线进行 8 位 R/W | 无 | 无 | 有 |
| 非存储器件 | 有 | 有 | 有 |
| LCD | 有 | 有 | 有 |

**注 1：** SST 多用途闪存。

**2：** 内部 RAM 必须用于图形缓冲区。

**注：** 一旦配置EBI模块，外部器件由存储器映射，可从 KSEG2 存储空间访问 （更多消息，请参见**第 4.0 节 “存储器构成”**中的图 4-1 至图 4-5）。使能 MMU，且 TLB 必须设置为访问该存储器 （请参见 《PIC32 系列参考手册》的**第 50 章 “采用 microAptiv™ 内核的器件的 CPU”** 以获取更多消息）。

**图 24-1： EBI 系统框图**



## 24.1 EBI 控制寄存器

**表 24-2： EBI 寄存器映射**

| 虚拟地址 (BF8E_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 1014 | EBICS0(1) | 31:16 | CSADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 1018 | EBICS1(2) | 31:16 | CSADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 101C | EBICS2(2) | 31:16 | CSADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 1020 | EBICS3(2) | 31:16 | CSADDR<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| 1054 | EBIMSK0(1) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | REGSEL<2:0> | | | MEMTYPE<2:0> | | | MEMSIZE<4:0> | | | | | 0020 |
| 1058 | EBIMSK1(2) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | REGSEL<2:0> | | | MEMTYPE<2:0> | | | MEMSIZE<4:0> | | | | | 0020 |
| 105C | EBIMSK2(2) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | REGSEL<2:0> | | | MEMTYPE<2:0> | | | MEMSIZE<4:0> | | | | | 0020 |
| 1060 | EBIMSK3(2) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | REGSEL<2:0> | | | MEMTYPE<2:0> | | | MEMSIZE<4:0> | | | | | 0020 |
| 1094 | EBISMT0 | 31:16 | — | — | — | — | — | RDYMODE | PAGESIZE<1:0> | | PAGEMODE | TPRC<3:0> | | | | TBTA<2:0> | | | 0024 |
| | | 15:0 | TWP<5:0> | | | | | | TWR<1:0> | | TAS<1:0> | TRC<5:0> | | | | | | | 314C |
| 1098 | EBISMT1 | 31:16 | — | — | — | — | — | RDYMODE | PAGESIZE<1:0> | | PAGEMODE | TPRC<3:0> | | | | TBTA<2:0> | | | 0024 |
| | | 15:0 | TWP<5:0> | | | | | | TWR<1:0> | | TAS<1:0> | TRC<5:0> | | | | | | | 314C |
| 109C | EBISMT2 | 31:16 | — | — | — | — | — | RDYMODE | PAGESIZE<1:0> | | PAGEMODE | TPRC<3:0> | | | | TBTA<2:0> | | | 0024 |
| | | 15:0 | TWP<5:0> | | | | | | TWR<1:0> | | TAS<1:0> | TRC<5:0> | | | | | | | 314C |
| 10A0 | EBIFTRPD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | TRPD<11:0> | | | | | | | | | | | | 0000 |
| 10A4 | EBISMCON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | SMDWIDTH2<2:0> | | | SMDWIDTH1<2:0> | | | SMDWIDTH0<2:0> | | | — | — | — | — | — | — | SMRP | 0201 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此寄存器在 64 引脚器件上不可用。

**2：** 该寄存器仅在 144 引脚器件上可用。



超前信息

© 2013 Microchip Technology Inc.

**寄存器 24-1： EBICSx：外部总线接口片选寄存器 （x = 0-3）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CSADDR<15:8> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CSADDR<7:0> | | | | | | | |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **CSADDR<15:0>：**器件基址位
物理存储器的地址，将选择外部器件。

bit 15-0 **未实现：**读为 0

**寄存器 24-2： EBIMSKx：外部总线接口地址掩码寄存器 （x = 0-3）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | REGSEL<2:0> | | |
| 7:0 | R/W-0 | R/W-0 | R/W-1 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MEMTYPE<2:0> | | | MEMSIZE<4:0>(1) | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-11 **未实现：** 读为 0

bit 10-8 **REGSEL<2:0>：** 片选的时序寄存器集 x 位

111 = 保留
•
•
•
011 = 保留
010 = 使用 EBISMT2
001 = 使用 EBISMT1
000 = 使用 EBISMT0

bit 7-5 **MEMTYPE<2:0>：** 片选的选择存储器类型 x 位

111 = 保留
•
•
•
011 = 保留
010 = NOR 闪存
001 = SRAM
000 = 保留

bit 4-0 **MEMSIZE<4:0>：** 片选的选择存储器大小 x 位 (1)

11111 = 保留
•
•
•
01010 = 保留
01001 = 16 MB
01000 = 8 MB
00111 = 4 MB
00110 = 2 MB
00101 = 1 MB
00100 = 512 KB
00011 = 256 KB
00010 = 128 KB
00001 = 64 KB （较小的存储器别名位于该范围内）
00000 = 未使用片选

**注 1：** 这些位的指定值取决于可用地址线的数量。请参见具体器件引脚表 （表 3 至表 6）获取可用的地址线。


© 2013 Microchip Technology Inc.

**寄存器 24-3： EBISMTx：外部总线接口静态存储器时序寄存器 （x = 0-2）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | RDYMODE | PAGESIZE<1:0> | |
| 23:16 | R/W-0 | R/W-0 | R/W-1 | R/W-0 | R/W-0 | R/W-1 | R/W-0 | R/W-0 |
| | PAGEMODE | TPRC<3:0>(1) | | | | TBTA<2:0>(1) | | |
| 15:8 | R/W-0 | R/W-0 | R/W-1 | R/W-1 | R/W-0 | R/W-0 | R/W-0 | R/W-1 |
| | TWP<5:0>(1) | | | | | | TWR<1:0>(1) | |
| 7:0 | R/W-0 | R/W-1 | R/W-0 | R/W-0 | R/W-1 | R/W-1 | R/W-0 | R/W-0 |
| | TAS<1:0>(1) | | TRC<5:0>(1) | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-27 **未实现：**读为 0

bit 26 **RDYMODE：**数据就绪器件选择位
与寄存器集 x 相关的器件是数据就绪器件，将使用 EBIRDYx 引脚。
1 = 使用 EBIRDYx 输入
0 = 不使用 EBIRDYx 输入

bit 25-24 **PAGESIZE<1:0>：**页模式器件的页大小位
11 = 32 字页
10 = 16 字页
01 = 8 字页
00 = 4 字页

bit 23 **PAGEMODE：**存储器件页模式支持位
1 = 器件支持页模式
0 = 器件不支持页模式

bit 22-19 **TPRC<3:0>：**页模式读周期位 (1)
读周期为 TPRC + 1 个时钟周期。

bit 18-16 **TBTA<2:0>：**数据总线周转时间位 (1)
当片选改变时，静态存储器的读至写、写至读和读至读之间的时钟周期 （0-7）。

bit 15-10 **TWP<5:0>：**写脉冲宽度位 (1)
写脉冲宽度为 TWP+1 个时钟周期。

bit 9-8 **TWR<1:0>：**写地址 / 数据保持时间位 (1)
保持总线上的地址或数据的时钟周期数。

bit 7-6 **TAS<1:0>：**写地址建立时间位 (1)
地址建立时间的时钟周期。0 值仅在使用 SSRAM 时有效。

bit 5-0 **TRC<5:0>：**读周期位 (1)
读周期为 TRC + 1 个时钟周期。

**注 1：** 请参见 《PIC32 系列参考手册》的**第 47 章 “外部总线接口 （EBI）”**获取 EBI 时序图和更多信息。

**寄存器 24-4： EBIFTRPD：外部总线接口闪存时序寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | TRPD<11:8> | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TRPD<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-12 **未实现：**读为 0

bit 11-0 **TRPD<11:0>：**闪存时序位
这些位定义保持外部闪存复位的时钟周期数。


© 2013 Microchip Technology Inc.

**寄存器 24-5： EBISMCON：外部总线接口静态存储器控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-1 | R/W-0 |
| | SMDWIDTH2<2:0> | | | SMDWIDTH1<2:0> | | | SMDWIDTH0<2:1> | |
| 7:0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-1 |
| | SMDWIDTH0<0> | — | — | — | — | — | — | SMRP |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-13 **SMDWIDTH2<2:0>：**寄存器 EBISMT2 的静态存储器宽度位
111 = 保留
110 = 保留
101 = 保留
100 = 8 位
011 = 保留
010 = 保留
001 = 保留
000 = 16 位

bit 12-10 **SMDWIDTH1<2:0>：**寄存器 EBISMT1 的静态存储器宽度位
111 = 保留
110 = 保留
101 = 保留
100 = 8 位
011 = 保留
010 = 保留
001 = 保留
000 =16 位

bit 9-7 **SMDWIDTH0<2:0>：**寄存器 EBISMT0 的静态存储器宽度位
111 = 保留
110 = 保留
101 = 保留
100 = 8 位
011 = 保留
010 = 保留
001 = 保留
000 = 16 位

bit 6-1 **未实现：**读为 0

bit 0 **SMRP：**闪存复位 / 掉电模式选择位
复位后，控制器内部对闪存执行掉电操作，然后将该位置 1。
1 = 闪存退出掉电模式
0 = 强制闪存进入掉电模式

注：

 © 2013 Microchip Technology Inc.

## 25.0 实时时钟和日历 （RTCC）

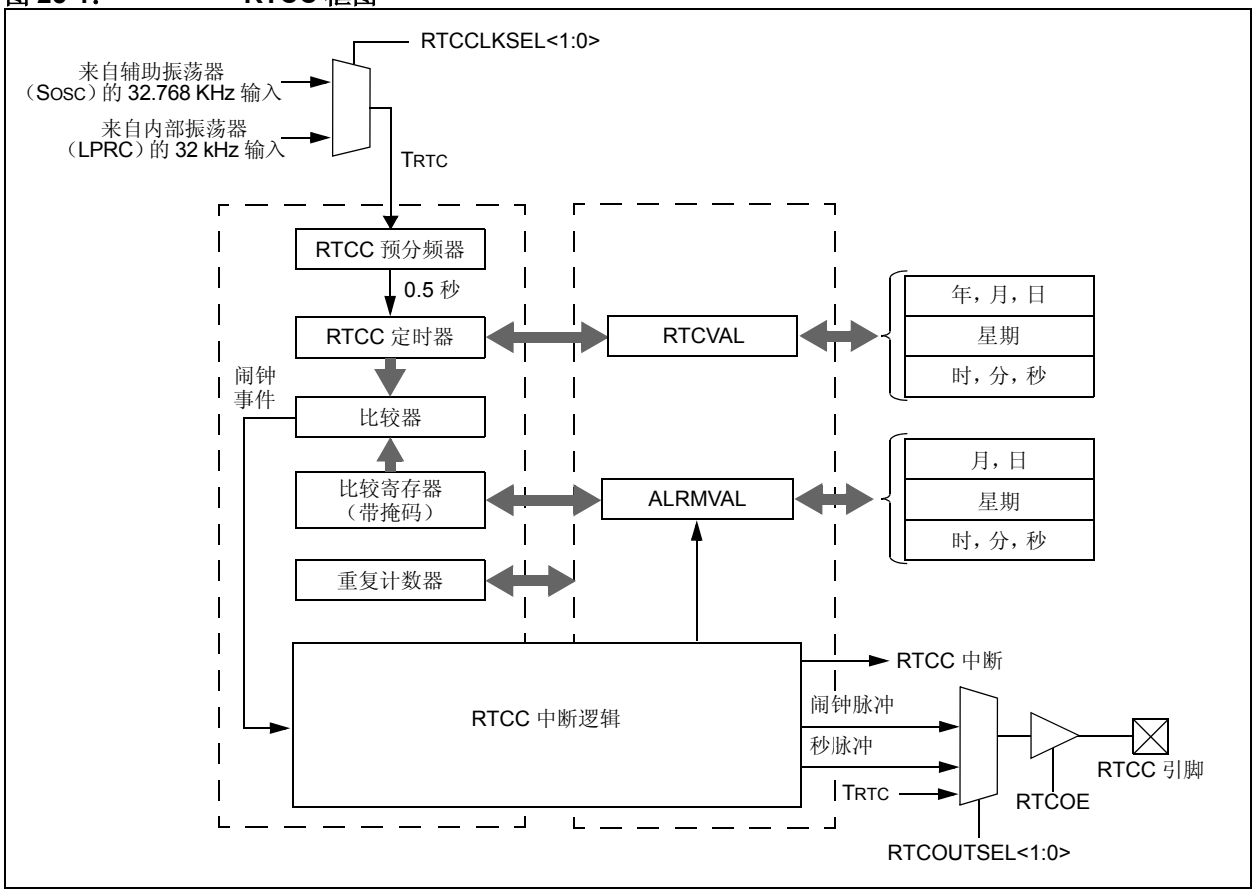
**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 29 章 “实时时钟和日历 （RTCC）”**（DS61125）。

RTCC 模块是为需要长时间维持精确时间的应用设计的，无需或很少需要 CPU 干预。该模块为低功耗使用进行了优化，以便在跟踪时间的同时延长电池的使用寿命。

RTCC 模块的主要特性包括：

- 时间：时、分和秒
- 24 小时格式 （军用时间）
- 可分辨半秒的时长
- 提供日历：星期、日、月和年
- 闹钟间隔可配置为 0.5 秒、 1 秒、 10 秒、 1 分、 10 分、 1 小时、 1 天、 1 周、 1 个月和 1 年
- 闹钟使用递减计数器进行重复
- 可无限重复的闹钟：响铃
- 年份范围：2000 至 2099
- 闰年修正
- BCD 格式以减小固件开销
- 为长期电池工作进行了优化
- 小数秒同步
- 用户可使用自动调节功能校准时钟晶振频率
- 校准范围：每月 ±0.66 秒误差
- 校准最高 260 ppm 的晶振误差
- 使用外部 32.768 kHz 晶振或 32 kHz 内部振荡器
- RTCC 引脚上的闹钟脉冲、秒时钟或内部时钟输出

**图 25-1： RTCC 框图**



## 25.1 RTCC 控制寄存器

**表 25-1： RTCC 寄存器映射**

| 虚拟地址 (BF80_#) | 寄存器名称 (1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0C00 | RTCCON | 31:16 | — | — | — | — | — | — | CAL<9:0> | | | | | | | | | | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | RTCCLKSEL<1:0> | | RTCOUTSEL<1:0> | | RTCCLKON | — | RTCWREN | RTCSYNC | HALFSEC | RTCOE | 0000 |
| 0C10 | RTCALRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ALRMEN | CHIME | PIV | ALRMSYNC | AMASK<3:0> | | | | ARPT<7:0> | | | | | | | | 0000 |
| 0C20 | RTCTIME | 31:16 | HR10<3:0> | | | | HR01<3:0> | | | | MIN10<3:0> | | | | MIN01<3:0> | | | | xxxx |
| | | 15:0 | SEC10<3:0> | | | | SEC01<3:0> | | | | — | — | — | — | — | — | — | — | xx00 |
| 0C30 | RTCDATE | 31:16 | YEAR10<3:0> | | | | YEAR01<3:0> | | | | MONTH10<3:0> | | | | MONTH01<3:0> | | | | xxxx |
| | | 15:0 | DAY10<3:0> | | | | DAY01<3:0> | | | | — | — | — | — | WDAY01<3:0> | | | | xx00 |
| 0C40 | ALRMTIME | 31:16 | HR10<3:0> | | | | HR01<3:0> | | | | MIN10<3:0> | | | | MIN01<3:0> | | | | xxxx |
| | | 15:0 | SEC10<3:0> | | | | SEC01<3:0> | | | | — | — | — | — | — | — | — | — | xx00 |
| 0C50 | ALRMDATE | 31:16 | — | — | — | — | — | — | — | — | MONTH10<3:0> | | | | MONTH01<3:0> | | | | 00xx |
| | | 15:0 | DAY10<3:0> | | | | DAY01<3:0> | | | | — | — | — | — | WDAY01<3:0> | | | | xx0x |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。





© 2013 Microchip Technology Inc.

**寄存器 25-1： RTCCON：实时时钟和日历控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | — | CAL<9:8> | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CAL<7:0> | | | | | | | |
| 15:8 | R/W-0 | U-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | ON(1) | — | SIDL | — | — | RTCCLKSEL<1:0> | | RTC OUTSEL<1>(2) |
| 7:0 | R/W-0 | R-0 | U-0 | U-0 | R/W-0 | R-0 | R-0 | R/W-0 |
| | RTC OUTSEL<0>(2) | RTC CLKON | — | — | RTC WREN(3) | RTC SYNC | HALFSEC(4) | RTCOE |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-26 **未实现：**读为 0

bit 25-16 **CAL<9:0>：**实时时钟漂移校准位，包含一个有符号 10 位整数值
0111111111 = 最大正向调整，每分钟增加 511 个实时时钟脉冲
.
.
.
0000000001 = 最小正向调整，每分钟增加 1 个实时时钟脉冲
0000000000 = 无调整
1111111111 = 最小负向调整，每分钟减少 1 个实时时钟脉冲
.
.
.
1000000000 = 最大负向调整，每分钟减少 512 个实时时钟脉冲

bit 15 **ON：**RTCC 使能位 (1)
1 = 使能 RTCC 模块
0 = 禁止 RTCC 模块

bit 14 **未实现：**读为 0

bit 13 **SIDL：**空闲模式停止位
1 = 当 CPU 进入空闲模式时，禁止 RTCC 模块工作
0 = 当 CPU 进入空闲模式时，模块继续正常工作

bit 12-11 **未实现：**读为 0

**注 1：** 仅当 RTCWREN = 1 时， ON 位才可写。
**2：** 需要 RTCOE （RTCCON<0>） = 1 才能使输出有效。
**3：** 仅当使能写序列时，才能将 RTCWREN 位置 1。
**4：** 该位是只读位。写入秒位域 （RTCTIME<14:8>）时将该位清为 0。

**注：** 此寄存器仅在上电复位 （POR）时复位。

**寄存器 25-1： RTCCON：实时时钟和日历控制寄存器 （续）**

bit 10-9 **RTCCLKSEL<1:0>**：RTCC 时钟选择位
当这些位写入一个新值时，应该向秒值寄存器写入正确的值以复位 RTCC 中的时钟预分频器。
11 = 保留
10 = 保留
01 = RTCC 使用 32.768 kHz 外部辅助振荡器 （SOSC）
00 = RTCC 使用 32 kHz 内部振荡器 （LPRC）

bit 8-7 **RTCOUTSEL<1:0>**：RTCC 输出数据选择位 **(2)**
11 = 保留
10 = RTCC 引脚输出 RTCC 时钟
01 = RTCC 引脚输出秒时钟
00 = 当触发闹钟中断时， RTCC 引脚输出闹钟脉冲

bit 6 **RTCCLKON**：RTCC 时钟使能状态位
1 = RTCC 时钟正在有效运行
0 = RTCC 时钟未运行

bit 5-4 **未实现**：读为 0

bit 3 **RTCWREN**：实时时钟值寄存器写使能位 **(3)**
1 = 实时时钟值寄存器可被用户写入
0 = 实时时钟值寄存器被锁定不允许用户写入

bit 2 **RTCSYNC**：实时时钟值寄存器读同步位
1 = 实时时钟值寄存器可能会在读取期间变化（由于计满返回从而导致读到的数据无效）。如果两次读取寄存器得到的数据相同，则认为数据有效。
0 = 可以无需考虑计满返回而读取实时时钟值寄存器

bit 1 **HALFSEC**：半秒状态位 **(4)**
1 = 一秒的后半秒
0 = 一秒的前半秒

bit 0 **RTCOE**：RTCC 输出使能位
1 = 使能 RTCC 输出
0 = 禁止 RTCC 输出

**注 1**： 仅当 RTCWREN = 1 时， ON 位才可写。
**2**： 需要 RTCOE （RTCCON<0>） = 1 才能使输出有效。
**3**： 仅当使能写序列时，才能将 RTCWREN 位置 1。
**4**： 该位是只读位。写入秒位域 （RTCTIME<14:8>）时将该位清为 0。

| **注：** 此寄存器仅在上电复位 （POR）时复位。 |
|---|

 © 2013 Microchip Technology Inc.

**寄存器 25-2： RTCALRM：实时时钟闹钟控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ALRMEN(1,2) | CHIME(2) | PIV(2) | ALRMSYNC | AMASK<3:0>(2) | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ARPT<7:0>(2) | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **ALRMEN：**闹钟使能位 (1,2)
1 = 使能闹钟
0 = 禁止闹钟

bit 14 **CHIME：**响铃使能位 (2)
1 = 使能响铃——ARPT<7:0> 位允许从 0x00 计满返回到 0xFF
0 = 禁止响铃——ARPT<7:0> 位到达 0x00 时停止

bit 13 **PIV：**闹钟脉冲初始值位 (2)
当 ALRMEN = 0 时， PIV 可写并决定闹钟脉冲的初始值。
当 ALRMEN = 1 时， PIV 只读并返回闹钟脉冲的状态。

bit 12 **ALRMSYNC：**闹钟同步位
1 = ARPT<7:0> 和 ALRMEN 可能因为读取期间发生半秒计满返回而改变。
必须重复读 ARPT，直到两次读到相同值为止。由于可能会有多个位变化，所以必须执行此操作。
0 = 由于预分频器输出与半秒计满返回相距的时间大于 32 个实时时钟，所以可以无需考虑计满返回而读取 ARPT<7:0> 和 ALRMEN

bit 11-8 **AMASK<3:0>：**闹钟掩码配置位 (2)
0000 = 每半秒
0001 = 每秒
0010 = 每 10 秒
0011 = 每分钟
0100 = 每 10 分钟
0101 = 每小时
0110 = 一天一次
0111 = 一周一次
1000 = 一月一次
1001 = 一年一次 （配置为 2 月 29 日除外，这种情况每 4 年一次）
1010 = 保留
1011 = 保留
11xx = 保留

**注 1：** ARPT<7:0> = 00 且 CHIME = 0 时，只要发生闹钟事件，硬件都会清零 ALRMEN 位。
**2：** RTCC ON 位 （RTCCON<15>）= 1 且 ALRMSYNC = 1 时，不应写入此位域。

**注：** 此寄存器仅在上电复位 （POR）时复位。

**寄存器 25-2： RTCALRM：实时时钟闹钟控制寄存器 （续）**

bit 7-0 **ARPT<7:0>：**闹钟重复计数器值位 **(2)**

11111111 = 闹钟将触发 256 次

·

·

·

00000000 = 闹钟将触发一次

每发生一次闹钟事件，计数器就减 1。仅当 CHIME = 1 时，计数器才会从 0x00 计满返回到 0xFF。

**注 1：** ARPT<7:0> = 00 且 CHIME = 0 时，只要发生闹钟事件，硬件都会清零 ALRMEN 位。

**2：** RTCC ON 位 （RTCCON<15>）= 1 且 ALRMSYNC = 1 时，不应写入此位域。

| **注：** 此寄存器仅在上电复位 （POR）时复位。 |
|---|


© 2013 Microchip Technology Inc.

**寄存器 25-3： RTCTIME：实时时钟时间值寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | HR10<3:0> | | | | HR01<3:0> | | | |
| 23:16 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | MIN10<3:0> | | | | MIN01<3:0> | | | |
| 15:8 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | SEC10<3:0> | | | | SEC01<3:0> | | | |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-28 **HR10<3:0>：**小时的十位数的二 - 十进制码值位；包括从 0 到 2 的值

bit 27-24 **HR01<3:0>：**小时的个位数的二 - 十进制码值位；包括从 0 到 9 的值

bit 23-20 **MIN10<3:0>：**分钟的十位数的二 - 十进制码值位；包括从 0 到 5 的值

bit 19-16 **MIN01<3:0>：**分钟的个位数的二 - 十进制码值位；包括从 0 到 9 的值

bit 15-12 **SEC10<3:0>：**秒的十位数的二 - 十进制码值位；包括从 0 到 5 的值

bit 11-8 **SEC01<3:0>：**秒的个位数的二 - 十进制码值位；包括从 0 到 9 的值

bit 7-0 **未实现：**读为 0

**注：** 仅当 RTCWREN（RTCCON<3>）= 1 时，此寄存器才可写。

**寄存器 25-4： RTCDATE：实时时钟日期值寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | YEAR10<3:0> | | | | YEAR01<3:0> | | | |
| 23:16 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | MONTH10<3:0> | | | | MONTH01<3:0> | | | |
| 15:8 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | DAY10<3:0> | | | | DAY01<3:0> | | | |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-x | R/W-x | R/W-x | R/W-x |
| | — | — | — | — | WDAY01<3:0> | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-28 **YEAR10<3:0>：**年份的十位数的二 - 十进制码值位

bit 27-24 **YEAR01<3:0>：**年份的个位数的二 - 十进制码值位

bit 23-20 **MONTH10<3:0>：**月份的十位数的二 - 十进制码值位；包括从 0 到 1 的值

bit 19-16 **MONTH01<3:0>：**月份的个位数的二 - 十进制码值位；包括从 0 到 9 的值

bit 15-12 **DAY10<3:0>：**日的十位数的二 - 十进制码值位；包括从 0 到 3 的值

bit 11-8 **DAY01<3:0>：**日的个位数的二 - 十进制码值位；包括从 0 到 9 的值

bit 7-4 **未实现：**读为 0

bit 3-0 **WDAY01<3:0>：**星期的个位数的二 - 十进制码值位；包括从 0 到 6 的值

**注：** 仅当 RTCWREN（RTCCON<3>） = 1 时，此寄存器才可写。


© 2013 Microchip Technology Inc.

**寄存器 25-5： ALRMTIME：闹钟时间值寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | HR10<3:0> | | | | HR01<3:0> | | | |
| 23:16 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | MIN10<3:0> | | | | MIN01<3:0> | | | |
| 15:8 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | SEC10<3:0> | | | | SEC01<3:0> | | | |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-28 **HR10<3:0>：**小时的十位数的二 - 十进制码值位；包括从 0 到 2 的值

bit 27-24 **HR01<3:0>：**小时的个位数的二 - 十进制码值位；包括从 0 到 9 的值

bit 23-20 **MIN10<3:0>：**分钟的十位数的二 - 十进制码值位；包括从 0 到 5 的值

bit 19-16 **MIN01<3:0>：**分钟的个位数的二 - 十进制码值位；包括从 0 到 9 的值

bit 15-12 **SEC10<3:0>：**秒的十位数的二 - 十进制码值位；包括从 0 到 5 的值

bit 11-8 **SEC01<3:0>：**秒的个位数的二 - 十进制码值位；包括从 0 到 9 的值

bit 7-0 **未实现：**读为 0

**寄存器 25-6： ALRMDATE：闹钟日期值寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | MONTH10<3:0> | | | | MONTH01<3:0> | | | |
| 15:8 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | DAY10<1:0> | | | | DAY01<3:0> | | | |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-x | R/W-x | R/W-x | R/W-x |
| | — | — | — | — | WDAY01<3:0> | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **未实现：**读为 0

bit 23-20 **MONTH10<3:0>：**月份的十位数的二 - 十进制码值位；包括从 0 到 1 的值

bit 19-16 **MONTH01<3:0>：**月份的个位数的二 - 十进制码值位；包括从 0 到 9 的值

bit 15-12 **DAY10<3:0>：**日的十位数的二 - 十进制码值位；包括从 0 到 3 的值

bit 11-8 **DAY01<3:0>：**日的个位数的二 - 十进制码值位；包括从 0 到 9 的值

bit 7-4 **未实现：**读为 0

bit 3-0 **WDAY01<3:0>：**星期的个位数的二 - 十进制码值位；包括从 0 到 6 的值


© 2013 Microchip Technology Inc.

## 26.0 加密引擎

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 49 章“加密引擎（CE）和随机数发生器（RNG）”**。

加密引擎用于加快需要加密功能的应用程序的执行速度。通过在硬件模块上执行这些功能，可减少软件开销，并且可以更快地执行如加密、解密和认证这些操作。

加密引擎使用一个内部基于描述符的DMA，用于有效编程安全相关数据和数据包指针（允许分散 / 收集数据取操作）。智能状态机会基于协议选择和数据包边界调度加密引擎。硬件引擎能够以并行或串行方式执行加密和认证。

加密引擎的主要特性包括：

- 批量密码和散列引擎
- 用于卸载处理的集成 DMA：
  - 基于描述符的缓冲区
  - 各缓冲区描述符的安全关联
- 一些功能可以并行执行

通过加密引擎处理的批量密码包括：

- AES：
  - 128 位、 192 位和 256 位密钥大小
  - CBC、 ECB、 CTR、 CFB 和 OFB 模式
- DES/TDES：
  - CBC、 ECB、 CFB 和 OFB 模式

通过加密引擎提供的认证引擎包括：

- SHA-1
- SHA-256
- MD-5
- AES-GCM
- HMAC 运算 （用于所有认证引擎）

可通过加密引擎处理的数据频率取决于诸多因素，包括：

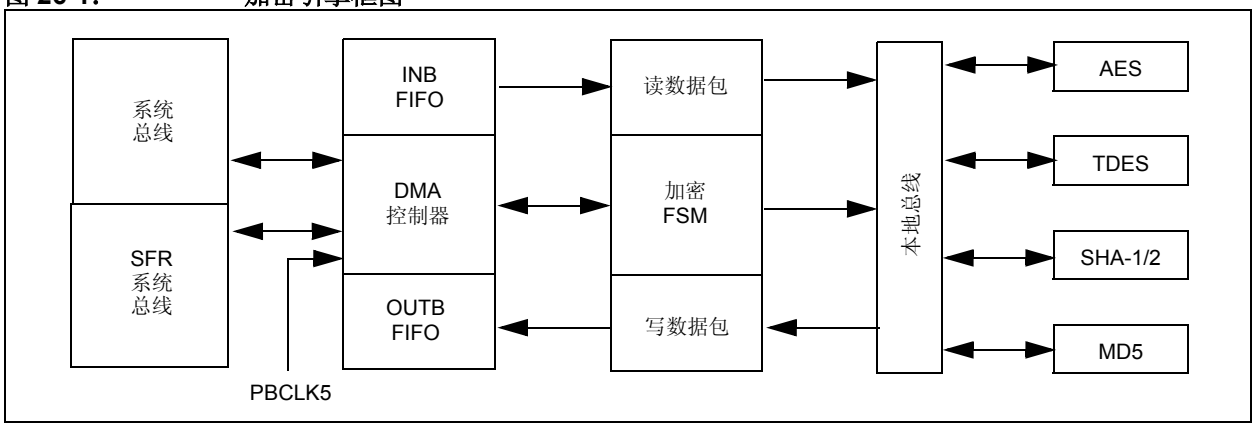
- 使用的引擎
- 引擎是否以并行或串行方式运行
- 系统其它部分对于源和目标存储器的需求 （即 CPU、 DMA 等）
- 驱动加密引擎的 PBCLK5 的速度

表 26-1 显示了各种引擎的典型性能。

**表 26-1： 加密引擎性能**

| 引擎 / 算法 | 性能因素（Mbps/MHz） | 最大 Mbps（PBCLK5 = 100 MHz） |
|---|---|---|
| DES | 14.4 | 1440 |
| TDES | 6.6 | 660 |
| AES-128 | 9.0 | 900 |
| AES-192 | 7.9 | 790 |
| AES-256 | 7.2 | 720 |
| MD5 | 15.6 | 1560 |
| SHA-1 | 13.2 | 1320 |
| SHA-256 | 9.3 | 930 |

**图 26-1： 加密引擎框图**



## 26.1 加密引擎控制寄存器

**表 26-2： 加密引擎寄存器映射**

| 虚拟地址 (BF8E_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 5000 | CEVER | 31:16 | REVISION<7:0> | | | | | | | | VERSION<7:0> | | | | | | | | 0000 |
| | | 15:0 | ID<15:0> | | | | | | | | | | | | | | | | 0000 |
| 5004 | CECON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | SWRST | SWAPEN | — | — | BDPCHST | BDPPLEN | DMAEN | 0000 |
| 5008 | CEBDADDR | 31:16 | BDPADDR<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 500C | CEBDPADDR | 31:16 | BASEADDR<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 5010 | CESTAT | 31:16 | ERRMODE<2:0> | | | ERROP<2:0> | | | ERRPHASE<1:0> | | — | — | BDSTATE<3:0> | | | | START | ACTIVE | 0000 |
| | | 15:0 | BDCTRL<15:0> | | | | | | | | | | | | | | | | 0000 |
| 5014 | CEINTSRC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | AREIF | PKTIF | CBDIF | PENDIF | 0000 |
| 5018 | CEINTEN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | AREIE | PKTIE | CBDIE | PENDIE | 0000 |
| 501C | CEPOLLCON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | BDPPLCON<15:0> | | | | | | | | | | | | | | | | 0000 |
| 5020 | CEHDLEN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | HDRLEN<7:0> | | | | | | | | 0000 |
| 5024 | CETRLLEN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | TRLRLEN<7:0> | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。





© 2013 Microchip Technology Inc.

**寄存器 26-1： CEVER：加密引擎修订版、版本和 ID 寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | REVISION<7:0> | | | | | | | |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | VERSION<7:0> | | | | | | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | ID<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | ID<7:0> | | | | | | | |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **REVISION<7:0>：**加密引擎修订版位

bit 23-16 **VERSION<7:0>：**加密引擎版本位

bit 15-0 **ID：**加密引擎标识位

**寄存器 26-2： CECON：加密引擎控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | R/W-0, HC | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | SWRST | SWAPEN | — | — | BDPCHST | BDPPLEN | DMAEN |

| 图注： | | HC = 可由硬件清零的位 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-7 **未实现：**读为 0

bit 6 **SWRST：**软件复位位
1 = 启动加密引擎的软件复位
0 = 正常操作

bit 5 **SWAPEN：**I/O 交换使能位
1 = TFDMA 输入和 RFDMA 输出交换
0 = TFDMA 输入和 RFDMA 输出没有交换

bit 4-3 **未实现：**读为 0

bit 2 **BDPCHST：**缓冲区描述符处理器取指使能位
此位仅在所有的 DMA 描述符编程完成之后才能被使能。
1 = 使能 DBP 描述符取指
0 = 禁止 DBP 描述符取指

bit 1 **BDPPLEN：**缓冲区描述符处理器查询使能位
此位仅在所有的 DMA 描述符编程完成之后才能被使能。
1 = 查询描述符，直至有效位置 1
0 = 不查询

bit 0 **DMAEN：**DMA 使能位
1 = 使能加密引擎 DMA
0 = 禁止加密引擎 DMA


© 2013 Microchip Technology Inc.

**寄存器 26-3： CEBDADDR：加密引擎缓冲区描述符寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | BDPADDR<31:24> | | | | | | | |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | BDPADDR<23:16> | | | | | | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | BDPADDR<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | BDPADDR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **BDPADDR<31:0>**：当前缓冲区描述符处理地址状态位
这些位包含通过缓冲区描述符处理器 （Buffer Descriptor Processor， BDP）处理的当前描述符地址。

**寄存器 26-4： CEBDPADDR：加密引擎缓冲区描述符处理器寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/w-0 | R/w-0 | R/w-0 | R/w-0 | R/w-0 | R/w-0 | R/w-0 | R/w-0 |
| | BASEADDR<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BASEADDR<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BASEADDR<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BASEADDR<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **BASEADDR<31:0>**：DMA 基址状态位
这些位包含 DMA 控制器基址。复位后，从该地址开始取指。

**寄存器 26-5： CESTAT：加密引擎状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | ERRMODE<2:0> | | | ERROP<3:0> | | | ERRPHASE<1:0> | |
| 23:16 | U-0 | U-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | — | — | BDSTATE | | | | START | ACTIVE |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | BDCTRL<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | BDCTRL<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **ERRMOD<2:0>：**内部错误模式状态位
111 = 保留
110 = 保留
101 = 保留
100 = 保留
011 = CEK 运算
010 = KEK 运算
001 = 预引导认证
000 = 正常操作

bit 28-26 **ERROP<2:0>：**内部错误操作状态位
111 = 保留
110 = 保留
101 = 保留
100 = 认证
011 = 保留
010 = 解密
001 = 加密
000 = 保留

bit 25-24 **ERRPHASE<1:0>：**DMA 状态内部错误阶段位
11 = 目标数据
10 = 源数据
01 = 安全认证 （SA）访问
00 = 缓冲区描述符 （BD）访问

bit 23-22 **未实现：**读为 0

bit 21-18 **BDSTATE<3:0>：**缓冲区描述符处理器状态状态位
这些位包含一个数字，表明 BDP 的当前状态：
1111 = 保留
•
•
•
0111 = 保留
0110 = SA 取指
0101 = 禁止 BDP 取指
0100 = 描述符完成
0011 = 数据阶段
0010 = BDP 正在加载
0001 = 描述符取指请求处于待处理状态
0000 = BDP 空闲

bit 17 **START：**DMA 启动状态位
1 = DMA 已启动
0 = DMA 未启动

 © 2013 Microchip Technology Inc.

**寄存器 26-5： CESTAT：加密引擎状态寄存器 （续）**

bit 16 **ACTIVE：**缓冲区描述符处理器状态位
1 = BDP 处于活动状态
0 = BDP 处于空闲状态

bit 15-0 **BDCTRL<15:0>：**描述符控制字状态位
这些字包含当前描述符控制字。

**寄存器 26-6： CEINTSRC：加密引擎中断源寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R-0 | R-0 | R-0 | R-0 |
| | — | — | — | — | AREIF | PKTIF | CBDIF | PENDIF |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-4 **未实现：** 读为 0

bit 3 **AREIF：** 访问响应错误中断位
1 = 尝试在加密引擎外部访问存储器时发生错误
0 = 未发生错误

bit 2 **PKTIF：** DMA 数据包完成中断状态位
1 = DMA 数据包已完成
0 = DMA 数据包未完成

bit 1 **CBDIF：** BD 发送状态位
1 = 上一 BD 发送已处理
0 = 上一 BD 发送未处理

bit 0 **PENDIF：** 加密引擎中断待处理状态位
1 = 加密引擎中断处于待处理状态 （该值是所有加密引擎中断的或操作结果）
0 = 加密引擎中断不处于待处理状态


© 2013 Microchip Technology Inc.

**寄存器 26-7： CEINTEN：加密引擎中断允许寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | AREIE | PKTIE | BDPIE | PENDIE(1) |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-4 **未实现：**读为 0

bit 3 **AREIE：**访问响应错误中断允许位
1 = 允许访问响应错误中断
0 = 禁止访问响应错误中断

bit 2 **PKTIE：**DMA 数据包完成中断允许位
1 = 允许 DMA 数据包完成中断
0 = 禁止 DMA 数据包完成中断

bit 1 **BDPIE：**DMA 缓冲区描述符处理器中断允许位
1 = 允许 BDP 中断
0 = 禁止 BDP 中断

bit 0 **PENDIE：**主中断允许位 (1)
1 = 允许加密引擎中断
0 = 禁止加密引擎中断

**注 1：** PENDIE 位是全局允许位，而且必须和其它所需中断一起被允许。

**寄存器 26-8： CEPOLLCON：加密引擎查询控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BDPPLCON<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BDPPLCON<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **BDPPLCON<15:0>：**缓冲区描述符处理器查询控制位

这些位决定在前一个描述符取指被禁止时，在重新取指描述符控制字之前，DMA 发送 BDP 需要等待的周期数。


© 2013 Microchip Technology Inc.

**寄存器 26-9： CEHDLEN：加密引擎头部长度寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | HDRLEN<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-8 **未实现：**读为 0

bit 7-0 **HDRLEN<7:0>：**DMA 头部长度位
对于每个数据包，跳过此位置长度开始填充数据。

**寄存器 26-10： CETRLLEN：加密引擎尾部长度寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TRLRLEN<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-8 **未实现：**读为 0

bit 7-0 **TRLRLEN<7:0>：**DMA 尾部长度位
对于每个数据包，在当前数据包结尾跳过此位置长度开始存放下一个数据包。

## 26.2 加密引擎缓冲区描述符

主机软件创建一个缓冲区描述符的链接列表，通过硬件对该缓冲区描述符进行更新。表26-3列出了加密引擎缓冲区描述符，其后为每个缓冲区描述符的格式描述（见图 26-2 至图 26-9）。

**表 26-3： 加密引擎缓冲区描述符 (1)**

| 名称 | | Bit 31/2315/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|---|
| BD_CTRL | 31:24 | DESC_EN | SEC_CODE<7:1> | | | | | | |
| | 23:16 | SEC_CODE<0> | SA_FETCH_EN | UPD_RES | CRDMA_EN | LAST_BD | LIFM | PKT_INT_EN | CBD_INT_EN |
| | 15:8 | BD_BUFLEN<15:8> | | | | | | | |
| | 7:0 | BD_BUFLEN<7:0> | | | | | | | |
| BD_SA_ADDR | 31:24 | BD_SAADDR<31:24> | | | | | | | |
| | 23:16 | BD_SAADDR<23:16> | | | | | | | |
| | 15:8 | BD_SAADDR<15:8> | | | | | | | |
| | 7:0 | BD_SAADR<7:0> | | | | | | | |
| BD_SCRADDR | 31:24 | BD_SRCADDR<31:24> | | | | | | | |
| | 23:16 | BD_SRCADDR<23:16> | | | | | | | |
| | 15:8 | BD_SRCADDR<15:8> | | | | | | | |
| | 7:0 | BD_SRCADDR<7:0> | | | | | | | |
| BD_DSTADDR | 31:24 | BD_DSTADDR<31:24> | | | | | | | |
| | 23:16 | BD_DSTADDR<23:16> | | | | | | | |
| | 15:8 | BD_DSTADDR<15:8> | | | | | | | |
| | 7:0 | BD_DSTADDR<7:0> | | | | | | | |
| BD_NXTPTR | 31:24 | BD_NXTADDR<31:24> | | | | | | | |
| | 23:16 | BD_NXTADDR<23:16> | | | | | | | |
| | 15:8 | BD_NXTADDR<15:8> | | | | | | | |
| | 7:0 | BD_NXTADDR<7:0> | | | | | | | |
| BD_UPDPTR | 31:24 | BD_UPDADDR<31:24> | | | | | | | |
| | 23:16 | BD_UPDADDR<23:16> | | | | | | | |
| | 15:8 | BD_UPDADDR<15:8> | | | | | | | |
| | 7:0 | BD_UPDADDR<7:0> | | | | | | | |
| BD_MSG_LEN | 31:24 | MSG_LENGTH<31:24> | | | | | | | |
| | 23:16 | MSG_LENGTH<23:16> | | | | | | | |
| | 15:8 | MSG_LENGTH<15:8> | | | | | | | |
| | 7:0 | MSG_LENGTH<7:0> | | | | | | | |
| BD_ENC_OFF | 31:24 | ENCR_OFFSET<31:24> | | | | | | | |
| | 23:16 | ENCR_OFFSET<23:16> | | | | | | | |
| | 15:8 | ENCR_OFFSET<15:8> | | | | | | | |
| | 7:0 | ENCR_OFFSET<7:0> | | | | | | | |

**注 1：** 必须在存储器中按 64 位边界对齐方式来分配缓冲区描述符。


© 2013 Microchip Technology Inc.

**图 26-2： BD_CTRL 格式**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31-24 | DESC_EN | SEC_CODE<7:1> | | | | | | |
| 23-16 | SEC_ CODE<0> | SA_ FETCH_EN | UPD_RES | CRDMA_ EN | LAST_BD | LIFM | PKT_ INT_EN | CBD_ INT_EN |
| 15-8 | BD_BUFLEN<15:8> | | | | | | | |
| 7-0 | BD_BUFLEN<7:0> | | | | | | | |

bit 31 **DESC_EN**：使能描述符
1 = 描述符由硬件拥有。处理 BD 后，该位由硬件复位为 0。
0 = 描述符由软件拥有

bit 30-23 **SEC_CODE<7:0>**：加密和解密代码

bit 22 **SA_FETCH_EN**：从外部存储器获取安全关联
1 = 从 SA 指针获取 SA。对于每个新的数据包，此位均需置 1。
0 = 用户当前获取的 SA 或内部 SA

bit 21 **UPD_RES**：处理后更新描述符中的结果

bit 20 **CRDMA_EN**：CRDMA 引擎更新
对于数据包处理，旁路软引擎。

bit 19 **LAST_BD**：上个缓冲区描述符
上次 BD 后， BD_PTR 转入 CSR 的基址。

bit 18 **LIFM**：帧中最后一个
如果接收数据包 （从 H/W-> 主机），该字段被硬件填充用于表明数据包是否跨多个缓冲区描述符。
如果发送数据包 （从主机 -> H/W），该字段表明 BD 是否是该帧中的最后一个。

bit 17 **PKT_INT_EN**：允许数据包中断
如果在数据包末尾，那么处理当前缓冲区描述符之后会产生中断。

bit 16 **CBD_INT_EN**：允许 CBD 中断
处理当前缓冲区描述符后产生中断。

bit 15-0 **BD_BUFLEN<15:0>**：缓冲区描述符长度
该位域包含缓存的长度，且更新为通过接收器填充的实际长度。

**图 26-3： BD_SADDR 格式**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31-24 | BD_SAADDR<31:24> | | | | | | | |
| 23-16 | BD_SAADDR<23:16> | | | | | | | |
| 15-8 | BD_SAADDR<15:8> | | | | | | | |
| 7-0 | BD_SAADDR<7:0> | | | | | | | |

bit 31-0 **BD_SAADDR**：安全关联 IP 会话地址
会话的 SA 指针具有密钥和 IV 值。

**图 26-4： BD_SRCADDR 格式**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31-24 | BD_SCRADDR<31:24> | | | | | | | |
| 23-16 | BD_SCRADDR<23:16> | | | | | | | |
| 15-8 | BD_SCRADDR<15:8> | | | | | | | |
| 7-0 | BD_SCRADDR<7:0> | | | | | | | |

bit 31-0 **BD_SCRADDR：**缓冲区源地址
缓冲区源地址需要通过 PE-CRDMA 来加密或认证。该地址必须按 32 位边界对齐。

**图 26-5： BD_DSTADDR 格式**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31-24 | BD_DSTADDR<31:24> | | | | | | | |
| 23-16 | BD_DSTADDR<23:16> | | | | | | | |
| 15-8 | BD_DSTADDR<15:8> | | | | | | | |
| 7-0 | BD_DSTADDR<7:0> | | | | | | | |

bit 31-0 **BD_DSTADDR：**缓冲区目标地址
缓冲区目标地址需要通过 PE-CRDMA 来加密或认证。该地址必须按 32 位边界对齐。

**图 26-6： BD_NXTADDR 格式**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31-24 | BD_NXTADDR<31:24> | | | | | | | |
| 23-16 | BD_NXTADDR<23:16> | | | | | | | |
| 15-8 | BD_NXTADDR<15:8> | | | | | | | |
| 7-0 | BD_NXTADDR<7:0> | | | | | | | |

bit 31-0 **BD_NXTADDR：**下个 BD 指针地址包含下个缓冲区描述符
下个缓冲区可以是上一缓冲区的下一缓冲段或新数据包。


© 2013 Microchip Technology Inc.

**图 26-7： BD_UPDPTR 格式**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31-24 | BD_UPDADDR<31:24> | | | | | | | |
| 23-16 | BD_UPDADDR<23:16> | | | | | | | |
| 15-8 | BD_UPDADDR<15:8> | | | | | | | |
| 7-0 | BD_UPDADDR<7:0> | | | | | | | |

bit 31-0 **BD_UPDADDR：**UPD 地址位置
更新后的地址是发布 CRDMA 结果的位置。更新后的结果是 ICV 值，根据需要也可以是密钥输出值。

**图 26-8： BD_MSG_LEN 格式**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31-24 | MSG_LENGTH<31:24> | | | | | | | |
| 23-16 | MSG_LENGTH<23:16> | | | | | | | |
| 15-8 | MSG_LENGTH<15:8> | | | | | | | |
| 7-0 | MSG_LENGTH<7:0> | | | | | | | |

bit 31-0 **MSG_LENGTH：**总报文长度
散列和 HMAC 算法的总报文长度 （以字节计）。对于 GCM 算法 （LEN-C），为加密字节总数。

**图 26-9： BD_ENC_OFF 格式**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31-24 | ENCR_OFFSET<31:24> | | | | | | | |
| 23-16 | ENCR_OFFSET<23:16> | | | | | | | |
| 15-8 | ENCR_OFFSET<15:8> | | | | | | | |
| 7-0 | ENCR_OFFSET<7:0> | | | | | | | |

bit 31-0 **ENCR_OFFSET：**加密偏移量
针对多任务测试情况 （加密和认证）的加密偏移量。对于 GCM 算法 （LEN-A），为 AAD 字节数。

## 26.3 安全关联结构

图 26-10 显示了安全关联（Security Association，SA）结构。

加密引擎为不同流获取不同的结构，确保硬件取出处理所需的最少 SA 字数。结构已可用于硬件最优数据取操作。

**图 26-10： 安全关联的结构 (1)**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31-24 | (2) | (2) | 校验模式 (2) | (2) | NO RX 字节 (2) | OR EN(2) | 仅 ICV(2) | IR FLAG(2) |
| 23-16 | LNC(3) | 装载 IV(3) | FB(3) | 标志 (2) | (2) | (2) | (2) | 运算类型 <6> |
| 15-8 | 运算类型 <5:0> | | | | | | 加密类型 | 密钥大小 <(1)> |
| 7-0 | 密钥大小 <(0)> | 多任务 <2:0> | | | 加密运算 <3:0> | | | |

bit 31-30 **保留：** 见**注 2**

bit 29 **校验模式：** 见**注 2**
当一些 NIST 步骤已使用时，该位置 1。

bit 28 **保留：** 见**注 2**

bit 27 **NO RX 字节：** 见**注 2**
对于当仅计算 ICV 并且数据被传送回主机存储区的认证计算，该位才置 1。

bit 26 **OR EN：** 见**注 2**
该位置 1 用于对寄存器位和 CSR 寄存器内部值执行或操作。

bit 25 **仅 ICV：** 见**注 2**
当 HMAC 结果仅有 3 字可用时，该位置 1。这只会影响 SHA-1 算法，而不会影响 AES 算法。

bit 24 **IR 标志：** 见**注 2**
当请求了散列的直接结果时，该位置 1。

bit 23 **LNC：** 见**注 3**
装载 ENCR 和 AUTH 的新密钥组。如果仅在每个数据包使用一次 SA_FETCH，将该信号设为 1。

bit 22 **装载 IV：** 见**注 3**
当 SA 中的 IV 被用于下一次处理时，该位置 1；否则使用下一个 IV。用于从 SA 装载 IV。

bit 21 **FB：** 见**注 3**
该位表明这是第一个输入 IV 值的数据块。

bit 20 **标志：** 见**注 2**
1 = SA 和输出流相关联
0 = SA 和输入流相关联

bit 16-10 **算法类型：**
1000000 = HMAC 1
0100000 = SHA-256
0010000 = SHA1
0010000 = MD5
0000100 = AES
0000010 = TDES
0000001 = DES

**注 1：** 必须在存储器中按 64 位边界对齐方式分配该结构。
**2：** 该位必须写为 0。
**3：** 该位必须写为 1。


© 2013 Microchip Technology Inc.

**图 26-10： 安全认证的结构 （续）**

bit 9 **加密类型：**
1 = 加密
0 = 解密

bit 8-7 **密钥大小 <1:0>：**
11 = 保留
10 = 256 位
01 = 192 位
00 = 128 位

bit 6-4 **多任务 <2:0>：**
111 = 新认证和解密 （并行通过）
110 = 保留
101 = 新认证和加密 （流水通过）
100 = 保留
011 = 保留
010 = 保留
001 = 保留
000 = 加密或认证或解密 （未通过）

bit 3-0 **加密算法：**
1111 = 保留
1110 = AES_GCM
1101 = RCTR
1100 = RCBC_MAC
1011 = ROFB
1010 = RCFB
1001 = RCBC
1000 = REBC
0111 = TOFB
0110 = TCFB
0101 = TCBC
0100 = TECB
0011 = OFB
0010 = CFB
0001 = CBC
0000 = ECB

**注 1：** 必须在存储器中按 64 位边界对齐方式分配该结构。
**2：** 该位必须写为 0。
**3：** 该位必须写为 1。

注：

 © 2013 Microchip Technology Inc.

## 27.0 随机数发生器 （RNG）

**注：** 本数据手册总结了 PIC32MZ 嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）上提供的 《PIC32 系列参考手册》的**第 49 章 “加密引擎（CE）和随机数发生器（RNG）”**。

随机数发生器 （Random Number Generator， RNG）内核实现了基于热噪声的真随机数发生器（True Random Number Generator， TRNG），以及密码安全的伪随机数发生器 （Pseudo-Random Number Generator， PRNG）。

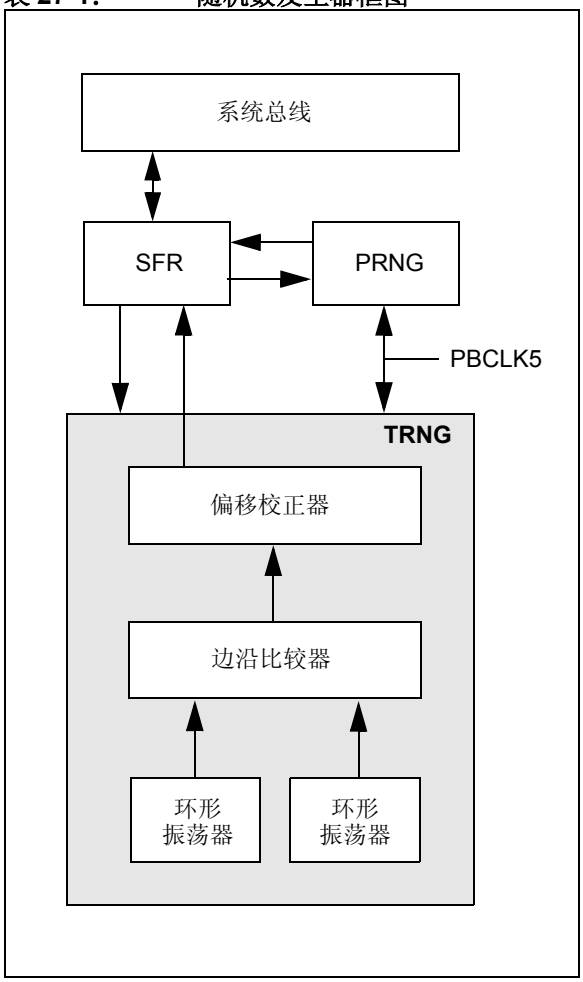
TRNG 使用多个环形振荡器和集成电路的固有热噪声，生成能初始化 PRNG 的真随机数。

PRNG 是灵活的 LSFR，能显现最多 64 位的最大 LFSR 长度。

以下是随机数发生器的一些主要特性：

- TRNG：
  - 最高 25 Mbps 的随机位
  - 基于多环形振荡器的设计
  - 内置偏移校正器
- PRNG：
  - 基于 LSFR
  - 最多 64 位多项式长度
  - 可编程多项式
  - 可设置 TRNG 种子值

**表 27-1： 随机数发生器框图**



## 27.1 RNG 控制寄存器

**表 27-2： 随机数发生器 （RNG）寄存器映射**

| 虚拟地址 (BF8E_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 6000 | RNGVER | 31:16 | ID<15:0> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | VERSION<7:0> | | | | | | | | REVISION<7:0> | | | | | | | | xxxx |
| 6004 | RNGCON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | LOAD | CONT | PRNGEN | TRNGEN | PLEN<7:0> | | | | | | | | 0064 |
| 6008 | RNGPOLY1 | 31:16 | POLY<31:0> | | | | | | | | | | | | | | | | FFFF |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 600C | RNGPOLY2 | 31:16 | POLY<31:0> | | | | | | | | | | | | | | | | FFFF |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 6010 | RNGNUMGEN1 | 31:16 | RNG<31:0> | | | | | | | | | | | | | | | | FFFF |
| | | 15:0 | | | | | | | | | | | | | | | | | FFFF |
| 6014 | RNGNUMGEN2 | 31:16 | RNG<31:0> | | | | | | | | | | | | | | | | FFFF |
| | | 15:0 | | | | | | | | | | | | | | | | | FFFF |
| 6018 | RNGSEED1 | 31:16 | SEED<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 601C | RNGSEED2 | 31:16 | SEED<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 6020 | RNGCNT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | RCNT<6:0> | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。



超前信息

© 2013 Microchip Technology Inc.

**寄存器 27-1： RNGVER：随机数发生器版本寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | ID<15:8> | | | | | | | |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | ID<7:0> | | | | | | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | VERSION<7:0> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | REVISION<7:0> | | | | | | | |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-6 **ID<15:0>**：模块标识位

bit 15-8 **VERSION<7:0>**：模块版本位

bit 7-0 **REVISION<7:0>**：模块修订版位

**寄存器 27-2： RNGCON：随机数发生器控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | LOAD | CONT | PRNGEN | TRNGEN |
| 7:0 | R/W-0 | R/W-1 | R/W-1 | R/W-0 | R/W-0 | R/W-1 | R/W-0 | R/W-0 |
| | PLEN<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-12 **未实现：**读为 0

bit 12 **LOAD：**器件选择位
此位自清零，用于从 TRNG 装载种子 （即随机数值），以作为 PRNG 的种子。

bit 10 **CONT：**PRNG 数移位使能位
1 = PRNG 随机数每个周期都移位
0 = PRNG 随机数在上一个值清除时移位

bit 9 **PRNGEN：**PRNG 操作使能位
1 = PRNG 操作使能
0 = PRNG 操作未使能

bit 8 **TRNGEN：**TRNG 操作使能位
1 = TRNG 操作使能
0 = TRNG 操作未使能

bit 7-0 **PLEN<7:0>：**PRNG 多项式长度位
这些位包含 PRNG 使用的多项式长度。


© 2013 Microchip Technology Inc.

**寄存器 27-3： RNGPOLYx：随机数发生器多项式寄存器 x （x = 1 或 2）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | POLY<31:24> | | | | | | | |
| 23:16 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | POLY<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | POLY<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | POLY<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **POLY<31:0>**：PRNG LFSR 多项式 MSb/LSb 位 （RNGPOLY1 = LSb， RNGPOLY2 = MSb）

**寄存器 27-4： RNGNUMGENx：随机数发生器寄存器 x （x = 1 或 2）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | RNG<31:24> | | | | | | | |
| 23:16 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | RNG<23:16> | | | | | | | |
| 15:8 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | RNG<15:8> | | | | | | | |
| 7:0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | RNG<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **RNG<31:0>**：当前 PRNG MSb/LSb 值位 （RNGNUMGEN1 = LSb， RNGNUMGEN2 = MSb）

**寄存器 27-5： RNGSEEDx：真随机数发生器种子寄存器 x （x = 1 或 2）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | SEED<31:24> | | | | | | | |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | SEED<23:16> | | | | | | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | SEED<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | SEED<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **SEED<31:0>**：TRNG MSb/LSb 值位 （RNGSEED1 = LSb， RNGSEED2 = MSb）

**寄存器 27-6： RNGCNT：真随机数发生器计数寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | RCNT<6:0> | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-7 **未实现**：读为 0

bit 6-0 **RCNT<6:0>**：有效 TRNG MSB 32 位数


© 2013 Microchip Technology Inc.

## 28.0 12 位流水线型模数转换器（ADC）

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 18 章 “12 位流水线型模数转换器（ADC）”**。

PIC32MZ EC 12 位流水线型模数转换器 （ADC）模块包括以下特性：

- 12 位分辨率
- 6 级转换流水线
- 最短 358 ns 的转换延时
- 最高 28 Msps 的吞吐率
- 外部参考电压输入引脚
- 6 个采样保持 （S&H）电路 SH0 至 SH5：
  - 5 个专用 S&H 电路，具有单独的输入选择和单独的转换触发源选择，可实现高速转换
  - 1 个共享 S&H 电路，具有自动输入扫描模式和公共转换触发源选择
- 除内部参考电压和内部温度传感器外，最多还有 48 个模拟输入源
- 32 位带专用中断的转换结果寄存器
  - 转换结果的格式可以为无符号或有符号小数或整数数据
- 6 个带专用中断的数字比较器：
  - 多个比较选项
  - 可分配给特定模拟输入
- 6 个带专用中断的过采样滤波器：
  - 提供较高的分辨率
  - 可分配给特定模拟输入
- 可在休眠和空闲模式下工作

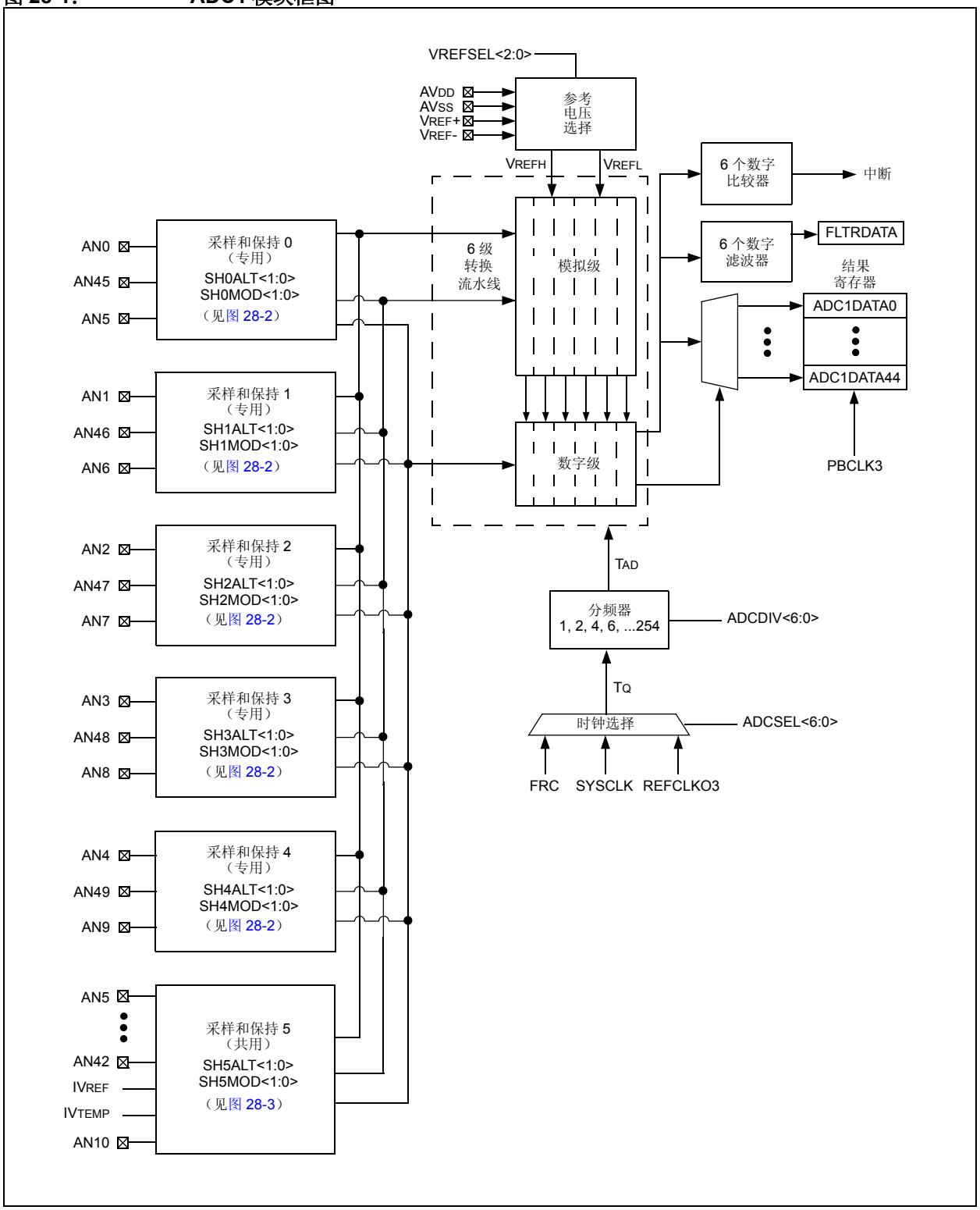
图 28-1 给出了 ADC1 模块的简化框图。

除了可转换的模拟输入，还有两个用于外部参考电压连接的模拟输入引脚。这些参考电压输入可以与其他模拟输入引脚复用，且可供其他模拟参考模块使用。

模拟输入通过多路开关 （MUX）连接到 S&H 电路。每个 S&H 电路均分配给模拟输入，且可选择使用差分配置中的另一模拟输入。专用 S&H 电路用于对时间敏感或瞬态输入进行高速和精确的采样 / 转换。

第 6 个 S&H 电路 （SH5）可用于输入扫描模式并连接到器件上的所有可用模拟输入以及内部参考电压和温度传感器信号。输入扫描模式顺序转换用户指定的模拟输入源。控制寄存器指定包含在扫描序列中的模拟输入源。

**图 28-1： ADC1 模块框图**




 © 2013 Microchip Technology Inc.

**图 28-2： 专用 S&H 0-4 框图**

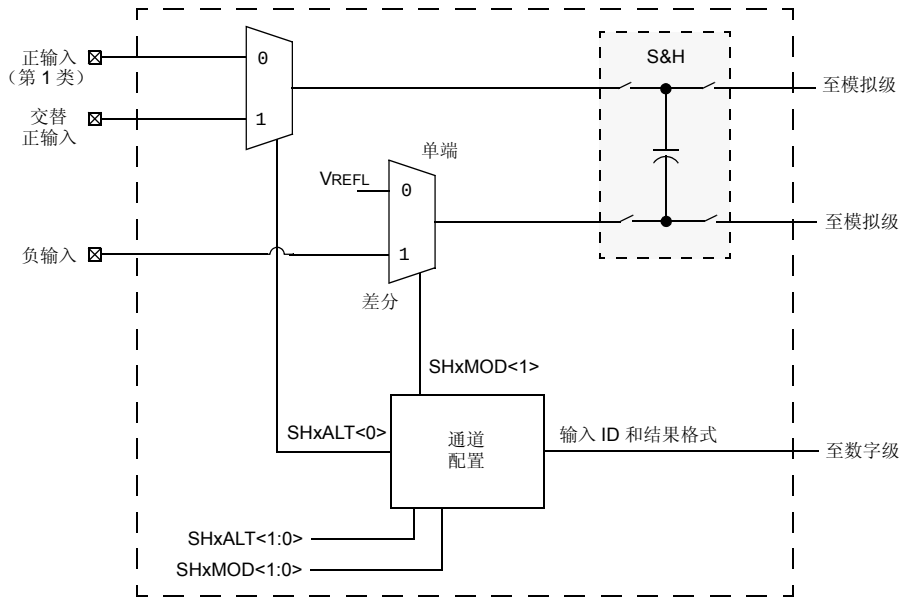
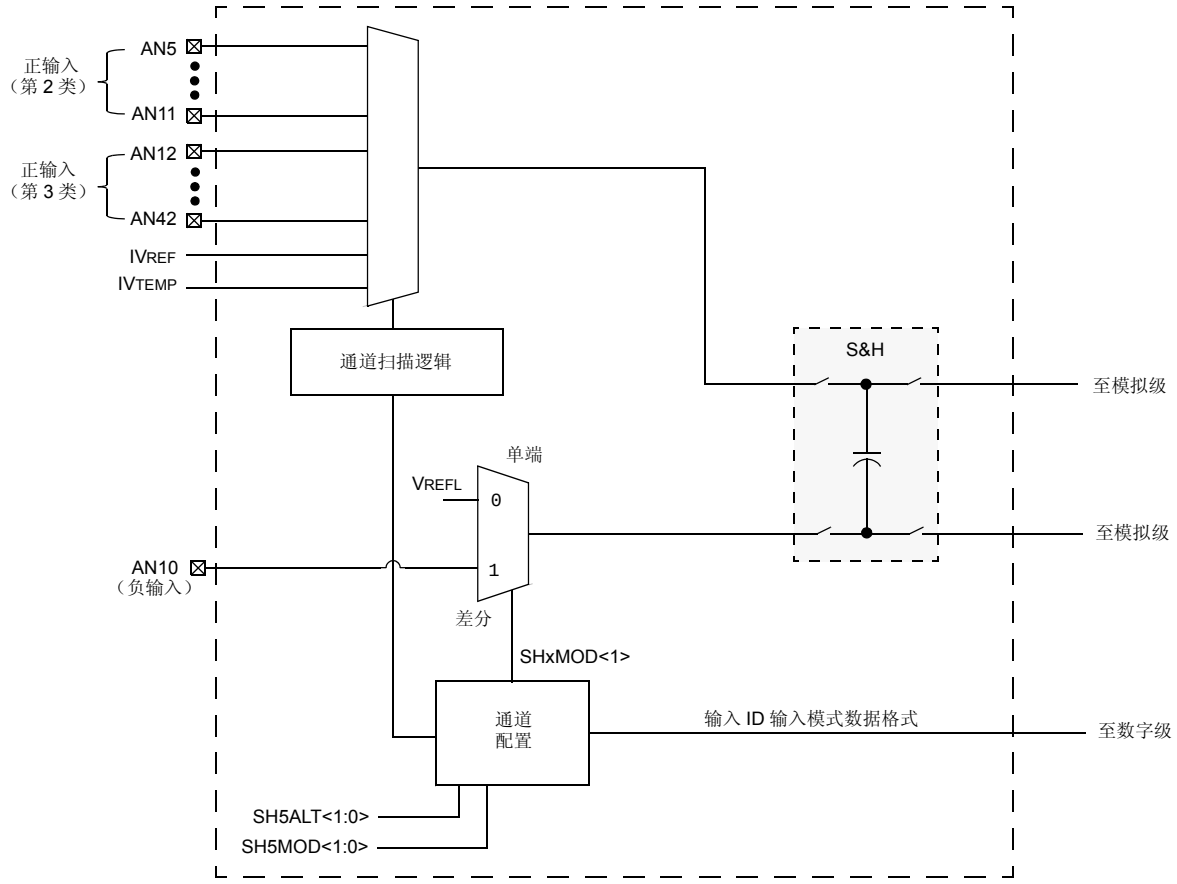



**图 28-3： 共用 S&H 5 框图**



## 28.1 ADC 控制寄存器

**表 28-1： ADC 寄存器映射**

| 虚拟地址（BF84_#） | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| B000 | AD1CON1 | 31:16 | FILTRDLY4:0> | | | | | STRGSRC<4:0> | | | | | — | — | — | EIE<2:0> | | | 0000 |
| | | 15:0 | ADCEN | — | ADSIDL | — | FRACT | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| B004 | AD1CON2 | 31:16 | ADCRDY | — | — | — | — | — | — | — | SAMC<7:0> | | | | | | | | 0000 |
| | | 15:0 | — | BOOST | LOWPWR | — | — | — | ADCSEL<1:0> | | — | ADCDIV<6:0> | | | | | | | 0000 |
| B008 | AD1CON3 | 31:16 | CAL | GSWTRG | RQCONVRT | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | VREFSEL<2:0> | | | — | — | — | — | ADINSEL<5:0> | | | | | | 0000 |
| B00C | AD1IMOD | 31:16 | — | — | — | — | — | — | SH4ALT<1:0> | | SH3ALT<1:0> | | SH2ALT<1:0> | | SH1ALT<1:0> | | SH0ALT<1:0> | | 0000 |
| | | 15:0 | — | — | — | — | SH5MOD<1:0> | | SH4MOD<1:0> | | SH3MO<1:0> | | SH2MOD<1:0> | | SH1MOD<1:0> | | SH0MOD<1:0> | | 0000 |
| B010 | AD1IRQEN1 | 31:16 | AGIEN31 | AGIEN30 | AGIEN29 | AGIEN28 | AGIEN27 | AGIEN26 | AGIEN25 | AGIEN24 | AGIEN23 | AGIEN22 | AGIEN21 | AGIEN20 | AGIEN19 | AGIEN18 | AGIEN17 | AGIEN16 | 0000 |
| | | 15:0 | AGIEN15 | AGIEN14 | AGIEN13 | AGIEN12 | AGIEN11 | AGIEN10 | AGIEN9 | AGIEN8 | AGIEN7 | AGIEN6 | AGIEN5 | AGIEN4 | AGIEN3 | AGIEN2 | AGIEN1 | AGIEN0 | 0000 |
| B014 | AD1IRQEN2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | AGIEN49 | AGIEN48 | 0000 |
| | | 15:0 | — | — | — | AGIEN44 | AGIEN43 | AGIEN42 | AGIEN41 | AGIEN40 | AGIEN39 | AGIEN38 | AGIEN37 | AGIEN36 | AGIEN35 | AGIEN34 | AGIEN33 | AGIEN32 | 0000 |
| B018 | AD1CSS1 | 31:16 | CSS31 | CSS30 | CSS29 | CSS28 | CSS27 | CSS26 | CSS25 | CSS24 | CSS23 | CSS22 | CSS21 | CSS20 | CSS19 | CSS18 | CSS17 | CSS16 | 0000 |
| | | 15:0 | CSS15 | CSS14 | CSS13 | CSS12 | CSS11 | CSS10 | CSS9 | CSS8 | CSS7 | CSS6 | CSS5 | CSS4 | CSS3 | CSS2 | CSS1 | CSS0 | 0000 |
| B01C | AD1CSS2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CSS49 | CSS48 | 0000 |
| | | 15:0 | — | — | — | CSS44 | CSS43 | CSS42 | CSS41 | CSS40 | CSS39 | CSS38 | CSS37 | CSS36 | CSS35 | CSS34 | CSS33 | CSS32 | 0000 |
| B020 | AD1IDSTAT1 | 31:16 | ARDY31 | ARDY30 | ARDY29 | ARDY28 | ARDY27 | ARDY26 | ARDY25 | ARDY24 | ARDY23 | ARDY22 | ARDY21 | ARDY20 | ARDY19 | ARDY18 | ARDY17 | ARDY16 | 0000 |
| | | 15:0 | ARDY15 | ARDY14 | ARDY13 | ARDY12 | ARDY11 | ARDY10 | ARDY9 | ARDY9 | ARDY7 | ARDY6 | ARDY5 | ARDY4 | ARDY3 | ARDY2 | ARDY1 | ARDY0 | 0000 |
| B024 | AD1IDSTAT2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | ARDY49 | ARDY48 | 0000 |
| | | 15:0 | — | — | — | ARDY44 | ARDY43 | ARDY42 | ARDY41 | ARDY40 | ARDY39 | ARDY38 | ARDY37 | ARDY36 | ARDY35 | ARDY34 | ARDY33 | ARDY32 | 0000 |
| B028 | ADCMPEN1 | 31:16 | CMPE31 | CMPE30 | CMPE29 | CMPE28 | CMPE27 | CMPE26 | CMPE25 | CMPE24 | CMPE23 | CMPE22 | CMPE21 | CMPE20 | CMPE19 | CMPE18 | CMPE17 | CMPE16 | 0000 |
| | | 15:0 | CMPE15 | CMPE14 | CMPE13 | CMPE12 | CMPE11 | CMPE10 | CMPE9 | CMPE8 | CMPE7 | CMPE6 | CMPE5 | CMPE4 | CMPE3 | CMPE2 | CMPE1 | CMPE0 | 0000 |
| B02C | AD1CMP1 | 31:16 | ACMPHI<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADCMPLO<15:0> | | | | | | | | | | | | | | | | 0000 |
| B030 | AD1CMPEN2 | 31:16 | CMPE31 | CMPE30 | CMPE29 | CMPE28 | CMPE27 | CMPE26 | CMPE25 | CMPE24 | CMPE23 | CMPE22 | CMPE21 | CMPE20 | CMPE19 | CMPE18 | CMPE17 | CMPE16 | 0000 |
| | | 15:0 | CMPE15 | CMPE14 | CMPE13 | CMPE12 | CMPE11 | CMPE10 | CMPE9 | CMPE8 | CMPE7 | CMPE6 | CMPE5 | CMPE4 | CMPE3 | CMPE2 | CMPE1 | CMPE0 | 0000 |
| B034 | AD1CMP2 | 31:16 | ADCMPHI<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADCMPLO<15:0> | | | | | | | | | | | | | | | | 0000 |
| B038 | AD1CMPEN3 | 31:16 | CMPE31 | CMPE30 | CMPE29 | CMPE28 | CMPE27 | CMPE26 | CMPE25 | CMPE24 | CMPE23 | CMPE22 | CMPE21 | CMPE20 | CMPE19 | CMPE18 | CMPE17 | CMPE16 | 0000 |
| | | 15:0 | CMPE15 | CMPE14 | CMPE13 | CMPE12 | CMPE11 | CMPE10 | CMPE9 | CMPE8 | CMPE7 | CMPE6 | CMPE5 | CMPE4 | CMPE3 | CMPE2 | CMPE1 | CMPE0 | 0000 |
| B03C | AD1CMP3 | 31:16 | ADCMPHI<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADCMPLO<15:0> | | | | | | | | | | | | | | | | 0000 |
| B040 | AD1CMPEN4 | 31:16 | CMPE31 | CMPE30 | CMPE29 | CMPE28 | CMPE27 | CMPE26 | CMPE25 | CMPE24 | CMPE23 | CMPE22 | CMPE21 | CMPE20 | CMPE19 | CMPE18 | CMPE17 | CMPE16 | 0000 |
| | | 15:0 | CMPE15 | CMPE14 | CMPE13 | CMPE12 | CMPE11 | CMPE10 | CMPE9 | CMPE8 | CMPE7 | CMPE6 | CMPE5 | CMPE4 | CMPE3 | CMPE2 | CMPE1 | CMPE0 | 0000 |
| B044 | AD1CMP4 | 31:16 | ADCMPHI<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADCMPLO<15:0> | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。





© 2013 Microchip Technology Inc.

表 28-1： ADC 寄存器映射 （续）

| 虚拟地址 (BF84_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| B048 | AD1CMPEN5 | 31:16 | CMPE31 | CMPE30 | CMPE29 | CMPE28 | CMPE27 | CMPE26 | CMPE25 | CMPE24 | CMPE23 | CMPE22 | CMPE21 | CMPE20 | CMPE19 | CMPE18 | CMPE17 | CMPE16 | 0000 |
| | | 15:0 | CMPE15 | CMPE14 | CMPE13 | CMPE12 | CMPE11 | CMPE10 | CMPE9 | CMPE8 | CMPE7 | CMPE6 | CMPE5 | CMPE4 | CMPE3 | CMPE2 | CMPE1 | CMPE0 | 0000 |
| B04C | AD1CMP5 | 31:16 | ADCMPHI<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADCMPLO<15:0> | | | | | | | | | | | | | | | | 0000 |
| B050 | AD1CMPEN6 | 31:16 | CMPE31 | CMPE30 | CMPE29 | CMPE28 | CMPE27 | CMPE26 | CMPE25 | CMPE24 | CMPE23 | CMPE22 | CMPE21 | CMPE20 | CMPE19 | CMPE18 | CMPE17 | CMPE16 | 0000 |
| | | 15:0 | CMPE15 | CMPE14 | CMPE13 | CMPE12 | CMPE11 | CMPE10 | CMPE9 | CMPE8 | CMPE7 | CMPE6 | CMPE5 | CMPE4 | CMPE3 | CMPE2 | CMPE1 | CMPE0 | 0000 |
| B054 | AD1CMP6 | 31:16 | ADCMPHI<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADCMPLO<15:0> | | | | | | | | | | | | | | | | 0000 |
| B058 | AD1FLTR1 | 31:16 | AFEN | — | — | OVRSAM<2:0> | | | AFGIEN | AFRDY | — | — | CHNLID<5:0> | | | | | | 0000 |
| | | 15:0 | FLTRDATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| B05C | AD1FLTR2 | 31:16 | AFEN | — | — | OVRSAM<2:0> | | | AFGIEN | AFRDY | — | — | CHNLID<5:0> | | | | | | 0000 |
| | | 15:0 | FLTRDATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| B060 | AD1FLTR3 | 31:16 | AFEN | — | — | OVRSAM<2:0> | | | AFGIEN | AFRDY | — | — | CHNLID<5:0> | | | | | | 0000 |
| | | 15:0 | FLTRDATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| B064 | AD1FLTR4 | 31:16 | AFEN | — | — | OVRSAM<2:0> | | | AFGIEN | AFRDY | — | — | CHNLID<5:0> | | | | | | 0000 |
| | | 15:0 | FLTRDATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| B068 | AD1FLTR5 | 31:16 | AFEN | — | — | OVRSAM<2:0> | | | AFGIEN | AFRDY | — | — | CHNLID<5:0> | | | | | | 0000 |
| | | 15:0 | FLTRDATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| B06C | AD1FLTR6 | 31:16 | AFEN | — | — | OVRSAM<2:0> | | | AFGIEN | AFRDY | — | — | CHNLID<5:0> | | | | | | 0000 |
| | | 15:0 | FLTRDATA<15:0> | | | | | | | | | | | | | | | | 0000 |
| B070 | AD1TRG0 | 31:16 | — | — | — | TRGSRC3<4:0> | | | | | — | — | — | TRGSRC2<4:0> | | | | | 0000 |
| | | 15:0 | — | — | — | TRGSRC1<4:0> | | | | | — | — | — | TRGSRC0<4:0> | | | | | 0000 |
| B074 | AD1TRG1 | 31:16 | — | — | — | TRGSRC7<4:0> | | | | | — | — | — | TRGSRC6<4:0> | | | | | 0000 |
| | | 15:0 | — | — | — | TRGSRC5<4:0> | | | | | — | — | — | TRGSRC4<4:0> | | | | | 0000 |
| B078 | AD1TRG2 | 31:16 | — | — | — | TRGSRC11<4:0> | | | | | — | — | — | TRGSRC10<4:0> | | | | | 0000 |
| | | 15:0 | — | — | — | TRGSRC9<4:0> | | | | | — | — | — | TRGSRC8<4:0> | | | | | 0000 |
| B090 | AD1CMPCON1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | AINID<4:0> | | | | | ENDCMP | DCMPGIEN | DCMPED | IEBTWN | IEHIHI | IEHILO | IELOHI | IELOLO | 0000 |
| B094 | AD1CMPCON2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | AINID<4:0> | | | | | ENDCMP | DCMPGIEN | DCMPED | IEBTWN | IEHIHI | IEHILO | IELOHI | IELOLO | 0000 |
| B098 | AD1CMPCON3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | AINID<4:0> | | | | | ENDCMP | DCMPGIEN | DCMPED | IEBTWN | IEHIHI | IEHILO | IELOHI | IELOLO | 0000 |
| B09C | AD1CMPCON4 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | AINID<4:0> | | | | | ENDCMP | DCMPGIEN | DCMPED | IEBTWN | IEHIHI | IEHILO | IELOHI | IELOLO | 0000 |
| B0A0 | AD1CMPCON5 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | AINID<4:0> | | | | | ENDCMP | DCMPGIEN | DCMPED | IEBTWN | IEHIHI | IEHILO | IELOHI | IELOLO | 0000 |
| B0A4 | AD1CMPCON6 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | AINID<4:0> | | | | | ENDCMP | DCMPGIEN | DCMPED | IEBTWN | IEHIHI | IEHILO | IELOHI | IELOLO | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

© 2013 Microchip Technology Inc.

**表 28-1： ADC 寄存器映射 （续）**

| 虚拟地址 (BF84_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| B0B8 | AD1DATA0 | 31:16 | ADC 输出寄存器 0 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 0 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0BC | AD1DATA1 | 31:16 | ADC 输出寄存器 1 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 1 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0C0 | AD1DATA2 | 31:16 | ADC 输出寄存器 2 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 2 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0C4 | AD1DATA3 | 31:16 | ADC 输出寄存器 3 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 3 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0C8 | AD1DATA4 | 31:16 | ADC 输出寄存器 4 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 4 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0CC | AD1DATA5 | 31:16 | ADC 输出寄存器 5 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 5<15:0> | | | | | | | | | | | | | | | | 0000 |
| B0D0 | AD1DATA6 | 31:16 | ADC 输出寄存器 6 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 6 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0D4 | AD1DATA7 | 31:16 | ADC 输出寄存器 7 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 7 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0D8 | AD1DATA8 | 31:16 | ADC 输出寄存器 8 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 8 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0DC | AD1DATA9 | 31:16 | ADC 输出寄存器 9 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 9 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0E0 | AD1DATA10 | 31:16 | ADC 输出寄存器 10 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 10 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0E4 | AD1DATA11 | 31:16 | ADC 输出寄存器 11 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 11 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0E8 | AD1DATA12 | 31:16 | ADC 输出寄存器 12 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 12 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0EC | AD1DATA13 | 31:16 | ADC 输出寄存器 13 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 13 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0F0 | AD1DATA14 | 31:16 | ADC 输出寄存器 14 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 14 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0F4 | AD1DATA15 | 31:16 | ADC 输出寄存器 15 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 15 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0F8 | AD1DATA16 | 31:16 | ADC 输出寄存器 16 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 16 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B0FC | AD1DATA17 | 31:16 | ADC 输出寄存器 17 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 17 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B100 | AD1DATA18 | 31:16 | ADC 输出寄存器 18 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 18 <15:0> | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。





© 2013 Microchip Technology Inc.

表 28-1： ADC 寄存器映射 （续）

| 虚拟地址 (BF84_#) | 寄存器名称 | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| B104 | AD1DATA19 | 31:16 | ADC 输出寄存器 19 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 19 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B108 | AD1DATA20 | 31:16 | ADC 输出寄存器 20 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 20 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B10C | AD1DATA21 | 31:16 | ADC 输出寄存器 21 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 21 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B110 | AD1DATA22 | 31:16 | ADC 输出寄存器 22 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 22 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B114 | AD1DATA23 | 31:16 | ADC 输出寄存器 23 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 23 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B118 | AD1DATA24 | 31:16 | ADC 输出寄存器 24 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 24 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B11C | AD1DATA25 | 31:16 | ADC 输出寄存器 25 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 25 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B120 | AD1DATA26 | 31:16 | ADC 输出寄存器 26 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 26 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B124 | AD1DATA27 | 31:16 | ADC 输出寄存器 27 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 27 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B128 | AD1DATA28 | 31:16 | ADC 输出寄存器 28 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 28 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B12C | AD1DATA29 | 31:16 | ADC 输出寄存器 29 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 29 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B130 | AD1DATA30 | 31:16 | ADC 输出寄存器 30 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 30 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B134 | AD1DATA31 | 31:16 | ADC 输出寄存器 31 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 31 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B138 | AD1DATA32 | 31:16 | ADC 输出寄存器 32 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 32 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B13C | AD1DATA33 | 31:16 | ADC 输出寄存器 33 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 33 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B140 | AD1DATA34 | 31:16 | ADC 输出寄存器 34 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 34 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B144 | AD1DATA35 | 31:16 | ADC 输出寄存器 35 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 35 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B148 | AD1DATA36 | 31:16 | ADC 输出寄存器 36 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 36 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B14C | AD1DATA37 | 31:16 | ADC 输出寄存器 37 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 37 <15:0> | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

© 2013 Microchip Technology Inc.

表 28-1： ADC 寄存器映射 （续）

| 虚拟地址 (BF84_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| B150 | AD1DATA38 | 31:16 | ADC 输出寄存器 38 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 38 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B154 | AD1DATA39 | 31:16 | ADC 输出寄存器 39 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 39 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B158 | AD1DATA40 | 31:16 | ADC 输出寄存器 40 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 40 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B15C | AD1DATA41 | 31:16 | ADC 输出寄存器 41 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 41 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B160 | AD1DATA42 | 31:16 | ADC 输出寄存器 42 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 42 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B164 | AD1DATA43 | 31:16 | ADC 输出寄存器 43 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 43 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B168 | AD1DATA44 | 31:16 | ADC 输出寄存器 44 <31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 输出寄存器 44 <15:0> | | | | | | | | | | | | | | | | 0000 |
| B200 | AD1CAL1 | 31:16 | ADC 校准数据寄存器 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 校准数据寄存器 | | | | | | | | | | | | | | | | 0000 |
| B204 | AD1CAL2 | 31:16 | ADC 校准数据寄存器 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 校准数据寄存器 | | | | | | | | | | | | | | | | 0000 |
| B208 | AD1CAL3 | 31:16 | ADC 校准数据寄存器 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 校准数据寄存器 | | | | | | | | | | | | | | | | 0000 |
| B20C | AD1CAL4 | 31:16 | ADC 校准数据寄存器 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 校准数据寄存器 | | | | | | | | | | | | | | | | 0000 |
| B210 | AD1CAL5 | 31:16 | ADC 校准数据寄存器 | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ADC 校准数据寄存器 | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。





© 2013 Microchip Technology Inc.

**寄存器 28-1： AD1CON1：ADC1 控制寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FILTRDLY<4:0> | | | | | STRGSRC<4:2> | | |
| 23:16 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | STRGSRC<1:0> | | — | — | — | EIE<2:0>(1) | | |
| 15:8 | R/W-0 | U-0 | R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 |
| | ADCEN(2) | — | ADSIDL | — | FRACT | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-27 **FILTRDLY<4:0>：**过采样数字滤波器延时位
指定使用过采样数字滤波器时的后续自动触发的采样时间。采样时间为 1.5 + FILTRDLY<4:0> TAD。
11111 = 采样时间为 32.5 TAD
11110 = 采样时间为 31.5 TAD
•
•
•
00001 = 采样时间为 2.5 TAD
00000 = 采样时间为 1.5 TAD

bit 26-22 **STRGSRC<4:0>：**扫描触发源选择位
11111 = 保留
•
•
•
01101 = 保留
01100 = 比较器 2 COUT(3)
01011 = 比较器 1 COUT(3)
01010 = OCMP5(3)
01001 = OCMP3(3)
01000 = OCMP1(3)
00111 = TMR5 匹配信号
00110 = TMR3 匹配信号
00101 = TMR1 匹配信号
00100 = INT0
00011 = 保留
00010 = 保留
00001 = 全局软件触发 （GSWTRG）
00000 = 无触发信号

bit 21-19 **未实现：**读为 0

**注 1：** 当查询任一 ARDY 位以确定转换是否完成时，不应使用提前中断功能。仅当使用单独的中断程序来检索 ADC 模块的所有结果以获取 ADC 结果时，才应使用提前中断。

**2：** ADCEN 位仅应在配置 ADC 模块之后置 1。 ADCEN = 1 时更改 ADC 配置位将导致不可预测行为。当 ADCEN = 0 时，禁止 ADC 时钟，复位内部控制逻辑并且清零模块所使用的所有状态标志。但是，可读写 SFR。

**3：** 模块输出信号的上升沿触发 ADC 转换。更多信息，请参见**第 18.0 节 “输出比较”**中的图 18-1 和**第 31.0 节 “比较器”**中的图 31-1。

**注：** ADCRDY 位 （AD1CON2<31>）置 1 前， ADC 模块不可正常工作。

**寄存器 28-1： AD1CON1：ADC1 控制寄存器 1 （续）**

bit 18-16 **EIE<2:0>**：提前中断允许位 (1)

这些位用于选择有效数据实际到达之前的将相关的 ARDYx 位置 1 的时钟数。由于 ARDYx 位会触发中断，因此这些位允许产生提前中断。

111 = 在数据就绪之前的 7 个 TAD 时钟时将数据就绪位 ARDYx 置 1
110 = 在数据就绪之前的 6 个 TAD 时钟时将数据就绪位 ARDYx 置 1
101 = 在数据就绪之前的 5 个 TAD 时钟时将数据就绪位 ARDYx 置 1
100 = 在数据就绪之前的 4 个 TAD 时钟时将数据就绪位 ARDYx 置 1
011 = 在数据就绪之前的 3 个 TAD 时钟时将数据就绪位 ARDYx 置 1
010 = 在数据就绪之前的 2 个 TAD 时钟时将数据就绪位 ARDYx 置 1
001 = 在数据就绪之前的 1 个 TAD 时钟时将数据就绪位 ARDYx 置 1
000 = 数据就绪时将数据就绪位 ARDYx 置 1

bit 15 **ADCEN**：ADC 工作模式位 (2)

1 = 使能 ADC 模块
0 = 关闭 ADC 模块

bit 14 **未实现**：读为 0

bit 13 **ADSIDL**：空闲模式停止位

1 = 当器件进入空闲模式时，模块停止工作
0 = 模块在空闲模式下继续工作

bit 12 **未实现**：读为 0

bit 11 **FRACT**：小数数据输出格式位

1 = 小数
0 = 整数

bit 10-0 **未实现**：读为 0

**注 1**： 当查询任一 ARDY 位以确定转换是否完成时，不应使用提前中断功能。仅当使用单独的中断程序来检索 ADC 模块的所有结果以获取 ADC 结果时，才应使用提前中断。

**2**： ADCEN 位仅应在配置 ADC 模块之后置 1。 ADCEN = 1 时更改 ADC 配置位将导致不可预测行为。当 ADCEN = 0 时，禁止 ADC 时钟，复位内部控制逻辑并且清零模块所使用的所有状态标志。但是，可读写 SFR。

**3**： 模块输出信号的上升沿触发 ADC 转换。更多信息，请参见**第 18.0 节 “输出比较”**中的图 18-1 和**第 31.0 节 “比较器”**中的图 31-1。

**注：** ADCRDY 位 （AD1CON2<31>）置 1 前， ADC 模块不可正常工作。


© 2013 Microchip Technology Inc.

**寄存器 28-2： AD1CON2：ADC1 控制寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | HS, HC, R-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | ADCRDY(1) | — | — | — | — | — | — | — |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SAMC<7:0> | | | | | | | |
| 15:8 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | BOOST | LOWPWR | — | — | — | ADCSEL<1:0>(2) | |
| 7:0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | ADCDIV<6:0>(2) | | | | | | |

| 图注： | HS = 可由硬件置 1 的位 | HC = 可由硬件清零的位 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **ADCRDY**：ADC 就绪位 (1)
1 = ADC 模块已就绪，可正常工作
0 = ADC 未就绪，不可使用

bit 30-24 **未实现**：读为 0

bit 23-16 **SAMC<7:0>**：共用 S&H 的采样时间位
11111111 = 256 个 TAD
•
•
•
00000001 = 2 个 TAD
00000000 = 1 个 TAD
该位域指定分配给共用 S&H 电路的 ADC 采样时间的 ADC 时钟周期数。

bit 15 **未实现**：读为 0

bit 14 **BOOST**：参考电压升压位
1 = 升压 VREF
0 = 不升压 VREF
更改该位的状态时，需要将 CAL 位 （AD1CON3<31>）置 1 重新校准 ADC 模块。

bit 13 **LOWPWR**：ADC 低功耗位
1 = 强制 ADC 模块进入低功耗状态
0 = 退出 ADC 低功耗状态

bit 12-10 **未实现**：读为 0

bit 9-8 **ADCSEL<1:0>**：ADC 时钟源 （TQ）位
11 = FRC
10 = REFCLKO3
01 = SYSCLK
00 = 保留

bit 7 **未实现**：读为 0

**注 1**： 当 ADCEN （AD1CON1<15>）= 0 时，该位设置为 0。
**2**： 这些位应在将 ADCEN 位置 1 （AD1CON1<15> = 1）以使能 ADC 模块之前进行配置。

**寄存器 28-2： AD1CON2：ADC1 控制寄存器 2 （续）**

bit 6-0 **ADCDIV<6:0>**：ADC 输入时钟分频比位

这些位用于将所选的时钟源分频以产生所需的 ADC 时钟速率 （TAD）。

1111111 = 2 TQ * (ADCDIV<6:0>) = 254 * TQ = TAD

.

.

.

0000011 = 2 TQ * (ADCDIV<6:0>) = 6 * TQ = TAD

0000010 = 2 TQ * (ADCDIV<6:0>) = 4 * TQ = TAD

0000001 = 2 TQ * (ADCDIV<6:0>) = 2 * TQ = TAD

0000000 = TQ = TAD

**注 1：** 当 ADCEN （AD1CON1<15>）= 0 时，该位设置为 0。

**2：** 这些位应在将 ADCEN 位置 1 （AD1CON1<15> = 1）以使能 ADC 模块之前进行配置。


© 2013 Microchip Technology Inc.

**寄存器 28-3： AD1CON3：ADC1 控制寄存器 3**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0, HC | R/W-0, HC | R/W-0, HC | U-0 | U-0 | U-0 | U-0 | U-0 |
| | CAL | GSWTRG | RQCONVRT | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 |
| | — | — | — | VREFSEL<2:0>(1) | | | — | — |
| 7:0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | ADINSEL<5:0> | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | HC = 可由硬件清零的位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **CAL**：校准位
1 = 启动 ADC 校准周期
0 = 校准周期未在进行中

bit 30 **GSWTRG**：全局软件触发位
1 = 为已选择 GSWTRG 位作为触发信号（通过 AD1TRGn 寄存器中的相关 TRGSRC<4:0> 位或 AD1CON1 寄存器中的 STRGSRC<4:0> 位）的 ADC 输入触发模数转换
0 = 该位自动清零

bit 29 **RQCNVRT**：单独 ADC 输入转换请求位
该位及其相关 ADINSEL<5:0> 位使用户可单独请求模拟输入的模数转换，而无需重新设定 TRGSRC<4:0> 位或 STRGSRC<4:0>。这在调试或错误处理以下情况时非常有用：用户软件需要立即获取特定输入的 ADC 结果。
1 = 触发由 ADINSEL<5:0> 位域指定的选定 ADC 输入的转换
0 = 该位自动清零

bit 28-13 **未实现**：读为 0

bit 12-10 **VREFSEL<2:0>**：VREF 输入选择位 (1)

| VREFSEL<2:0> | VREFH | VREFL |
|---|---|---|
| 111 | 保留 | 保留 |
| 110 | 保留 | 保留 |
| 101 | 保留 | 保留 |
| 100 | 保留 | 保留 |
| 011 | VREF+ | VREF- |
| 010 | AVDD | VREF- |
| 001 | VREF+ | AVss |
| 000 | AVDD | AVss |

bit 9-6 **未实现**：读为 0

**注 1**： 这些位应在将 ADCEN 位置 1 （AD1CON1<15> = 1）以使能 ADC 模块之前进行配置。

**寄存器 28-3： AD1CON3：ADC1 控制寄存器 3 （续）**

bit 5-0 **ADINSEL<5:0>**：ADC 输入选择位

当 RQCNVRT 位置 1 时，该二进制编码位域选择要转换的 ADC 模块输入。

111111 = 保留
•
•
•
101101 = 保留
101100 = IVTEMP
101011 = IVREF
101010 = AN42
•
•
•
000010 = AN2
000001 = AN1
000000 = AN0

**注 1：** 这些位应在将 ADCEN 位置 1 （AD1CON1<15> = 1）以使能 ADC 模块之前进行配置。


© 2013 Microchip Technology Inc.

**寄存器 28-4： AD1IMOD：ADC1 输入模式控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | — | SH4ALT<1:0>(1,2) | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SH3ALT<1:0>(1,2) | | SH2ALT<1:0>(1,2) | | SH1ALT<1:0>(1,2) | | SH0ALT<1:0>(1,2) | |
| 15:8 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | SH5MOD<1:0> | | SH4MOD<1:0> | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SH3MOD<1:0> | | SH2MOD<1:0> | | SH1MOD<1:0> | | SH0MOD<1:0> | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-26 **未实现：**读为 0

bit 25-24 **SH4ALT<1:0>：**专用 S&H 4 （SH4）的模拟输入选择位 (1,2)
11 = 保留
10 = 保留
01 = 交替输入 AN49
00 = 默认第 1 类输入 AN4

bit 23-22 **SH3ALT<1:0>：**专用 S&H 3 （SH3）的模拟输入选择位 (1,2)
11 = 保留
10 = 保留
01 = 交替输入 AN48
00 = 默认第 1 类输入 AN3

bit 21-20 **SH2ALT<1:0>：**专用 S&H 2 （SH2）的模拟输入选择位 (1,2)
11 = 保留
10 = 保留
01 = 交替输入 AN47
00 = 默认第 1 类输入 AN2

bit 19-18 **SH1ALT<1:0>：**专用 S&H 1 （SH1）的模拟输入选择位 (1,2)
11 = 保留
10 = 保留
01 = 交替输入 AN46
00 = 默认第 1 类输入 AN1

bit 17-16 **SH0ALT<1:0>：**专用 S&H 0 （SH0）的模拟输入选择位 (1,2)
11 = 保留
10 = 保留
01 = 交替输入 AN45
00 = 默认第 1 类输入 AN0

bit 15-12 **未实现：**读为 0

**注 1：** 交替输入仅可用于第 1 类输入。

**2：** 当选择交替输入 （SHxALT<1:0> ≠ 0）时，仍使用默认第 1 类输入的数据、状态和控制寄存器。选择交替输入仅更改物理输入源。

**寄存器 28-4： AD1IMOD：ADC1 输入模式控制寄存器 （续）**

bit 11-10 **SH5MOD<1:0>**：S&H 5 （SH5）的输入配置选择位
11 = 差分输入，二进制补码 （有符号）格式的数据输出
10 = 差分输入，单极性编码 （无符号）格式的数据输出
01 = 单端输入，二进制补码 （有符号）格式的数据输出
00 = 单端输入，单极性编码 （无符号）格式的数据输出

bit 9-8 **SH4MOD<1:0>**：S&H 4 （SH4）的输入配置选择位
11 = 差分输入，二进制补码 （有符号）格式的数据输出
10 = 差分输入，单极性编码 （无符号）格式的数据输出
01 = 单端输入，二进制补码 （有符号）格式的数据输出
00 = 单端输入，单极性编码 （无符号）格式的数据输出

bit 7-6 **SH3MOD<1:0>**：S&H 3 （SH3）的输入配置选择位
11 = 差分输入，二进制补码 （有符号）格式的数据输出
10 = 差分输入，单极性编码 （无符号）格式的数据输出
01 = 单端输入，二进制补码 （有符号）格式的数据输出
00 = 单端输入，单极性编码 （无符号）格式的数据输出

bit 5-4 **SH2MOD<1:0>**：S&H 2 （SH2）的输入配置选择位
11 = 差分输入，二进制补码 （有符号）格式的数据输出
10 = 差分输入，单极性编码 （无符号）格式的数据输出
01 = 单端输入，二进制补码 （有符号）格式的数据输出
00 = 单端输入，单极性编码 （无符号）格式的数据输出

bit 3-2 **SH1MOD<1:0>**：S&H 1 （SH1）的输入配置选择位
11 = 差分输入，二进制补码 （有符号）格式的数据输出
10 = 差分输入，单极性编码 （无符号）格式的数据输出
01 = 单端输入，二进制补码 （有符号）格式的数据输出
00 = 单端输入，单极性编码 （无符号）格式的数据输出

bit 1-0 **SH0MOD<1:0>**：S&H 0 （SH0）的输入配置选择位
11 = 差分输入，二进制补码 （有符号）格式的数据输出
10 = 差分输入，单极性编码 （无符号）格式的数据输出
01 = 单端输入，二进制补码 （有符号）格式的数据输出
00 = 单端输入，单极性编码 （无符号）格式的数据输出

**注 1：** 交替输入仅可用于第 1 类输入。
**2：** 当选择交替输入 （SHxALT<1:0> ≠ 0）时，仍使用默认第 1 类输入的数据、状态和控制寄存器。选择交替输入仅更改物理输入源。


© 2013 Microchip Technology Inc.

**寄存器 28-5： AD1GIRQEN1：ADC1 全局中断允许寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | AGIEN31 | AGIEN30 | AGIEN29 | AGIEN28 | AGIEN27 | AGIEN26 | AGIEN25 | AGIEN24 |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | AGIEN23 | AGIEN22 | AGIEN21 | AGIEN20 | AGIEN19 | AGIEN18 | AGIEN17 | AGIEN16 |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | AGIEN15 | AGIEN14 | AGIEN13 | AGIEN12 | AGIEN11 | AGIEN10 | AGIEN9 | AGIEN8 |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | AGIEN7 | AGIEN6 | AGIEN5 | AGIEN4 | AGIEN3 | AGIEN2 | AGIEN1 | AGIEN0 |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **AGIENx：**ADC 全局中断允许位 （x = 31-0）

1 = 数据就绪事件 （ARDYx 位从 0 跳变到 1）将产生 ADC 全局中断
0 = 发生数据就绪事件时不会产生全局中断

通过将IECx寄存器中的某一位置1允许ADC全局中断（详情请参见**第7.0节“CPU异常和中断控制器”**）。

**注 1：** 该允许位不会影响单独中断输出的有效性。在 IECx 寄存器中，允许为单独 ARDY 事件产生中断。
**2：** AGIENx = ANx，其中 x = 0-31。

**寄存器 28-6： AD1GIRQEN2：ADC1 全局中断允许寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | AGIEN44 | AGIEN43 | AGIEN42 | AGIEN41 | AGIEN40 |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | AGIEN39 | AGIEN38 | AGIEN37 | AGIEN36 | AGIEN35 | AGIEN34 | AGIEN33 | AGIEN32 |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **AGIENx**：ADC 全局中断允许位 （x = 32-44）

1 = 数据就绪事件 （ARDYx 位从 0 跳变到 1）将产生 ADC 全局中断

0 = 发生数据就绪事件时不会产生全局中断

**注 1**： 该允许位不会影响单独中断输出的有效性。在 IECx 寄存器中，允许为单独 ARDYx 事件产生中断。

**2**： AGIENx = ANx，其中 x = 32-42， AGIEN43 = $IV_{REF}$，而 AGIEN44 = $IV_{TEMP}$。


© 2013 Microchip Technology Inc.

**寄存器 28-7： AD1CSS1：ADC1 输入扫描选择寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CSS31 | CSS30 | CSS29 | CSS28 | CSS27 | CSS26 | CSS25 | CSS24 |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CSS23 | CSS22 | CSS21 | CSS20 | CSS19 | CSS18 | CSS17 | CSS16 |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CSS15 | CSS14 | CSS13 | CSS12 | CSS11 | CSS10 | CSS9 | CSS8 |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CSS7 | CSS6 | CSS5 | CSS4 | CSS3 | CSS2 | CSS1 | CSS0 |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **CSSx**：ADC 输入扫描选择位 （x = 0-31）
1 = 选择 ANx 进行输入扫描
0 = 输入扫描时跳过 ANx

**注 1**： CSSx = ANx，其中 x = 0-31。
**2**： 如果第 1 类和第 2 类模拟输入要通过设置 CSSx 位进行扫描，那么必须选择 STRIG 输入作为触发源。请参见 AD1TRGn 寄存器中的位说明 （寄存器 28-15）来选择 STRIG 选项。

**寄存器 28-8： AD1CSS2：ADC1 输入扫描选择寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | CSS44 | CSS43 | CSS42 | CSS41 | CSS40 |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CSS39 | CSS38 | CSS37 | CSS36 | CSS35 | CSS34 | CSS33 | CSS32 |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **CSSx**：ADC 输入扫描选择位 （x = 32-44）
1 = 选择 ANx 进行输入扫描
0 = 输入扫描时跳过 ANx

**注 1**： CSSx = ANx，其中 x = 32-42， CSS43 = $IV_{REF}$，而 CS44 = $IV_{TEMP}$。
**2**： 如果第 1 类和第 2 类模拟输入要通过设置 CSSx 位进行扫描，那么必须选择 STRIG 输入作为触发源。请参见 AD1TRGn 寄存器中的位说明 （寄存器 28-15）来选择 STRIG 选项。

**寄存器 28-9： AD1DSTAT1：ADC1 数据就绪状态寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 |
| | ARDY31 | ARDY30 | ARDY29 | ARDY28 | ARDY27 | ARDY26 | ARDY25 | ARDY24 |
| 23:16 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 |
| | ARDY23 | ARDY22 | ARDY21 | ARDY20 | ARDY19 | ARDY18 | ARDY17 | ARDY16 |
| 15:8 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 |
| | ARDY15 | ARDY14 | ARDY13 | ARDY12 | ARDY11 | ARDY10 | ARDY9 | ARDY8 |
| 7:0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 |
| | ARDY7 | ARDY6 | ARDY5 | ARDY4 | ARDY3 | ARDY2 | ARDY1 | ARDY0 |

| 图注： | HS = 可由硬件置 1 的位 | HC = 可由硬件清零的位 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **ARDYx**：相应模拟输入的转换数据就绪位 （x = 31-0）

1 = 当数据在缓冲区中就绪时，该位置 1。当 IECx 寄存器中的相应位置 1 或者在 AD1GIRQEN 寄存器中允许 ADC 全局中断时，将产生中断。

0 = 读取相关的数据寄存器时，该位清零

**注：** ARDYx = ANx，其中 x = 0-31。

**寄存器 28-10： AD1DSTAT2：ADC1 数据就绪状态寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 |
| | — | — | — | ARDY44 | ARDY43 | ARDY42 | ARDY41 | ARDY40 |
| 7:0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 |
| | ARDY39 | ARDY38 | ARDY37 | ARDY36 | ARDY35 | ARDY34 | ARDY33 | ARDY32 |

| 图注： | HS = 可由硬件置 1 的位 | HC = 可由硬件清零的位 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **ARDYx**：相应模拟输入的转换数据就绪位 （x = 32-44）

1 = 当数据在缓冲区中就绪时，该位置 1。当 IECx 寄存器中的相应位置 1 或者在 AD1GIRQEN 寄存器中允许 ADC 全局中断时，将产生中断。

0 = 读取相关的数据寄存器时，该位清零

**注：** ARDYx = ANx，其中 x =32-42， ARDY43 = $IV_{REF}$，而 ARDY44 = $IV_{TEMP}$。


© 2013 Microchip Technology Inc.

**寄存器 28-11： AD1CMPCONn：ADC1 数字比较器控制寄存器 n （n = 1、 2、 3、 4、 5 或 6）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 |
| | — | — | — | AINID<4:0> | | | | |
| 7:0 | R/W-0 | R/W-0 | HS, HC, R-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ENDCMP | DCMPGIEN(1) | DCMPED | IEBTWN(1) | IEHIHI(1) | IEHILO(1) | IELOHI(1) | IELOLO(1) |

| 图注： | HS = 可由硬件置 1 的位 | HC = 可由硬件清零的位 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-13 **未实现：**读为 0

bit 12-8 **AINID<4:0>：**模拟输入标识 （ID）位
发生数字比较器事件时，这些只读位将包含模拟输入标识号。 AINID = ANx，其中 x = 0-31。

bit 7 **ENDCMP：**数字比较器使能位
1 = 使能数字比较器
0 = 未使能数字比较器，且 DCMPED 状态位清零

bit 6 **DCMPGIEN：**数字比较器全局 ADC 中断允许位 (1)
1 = 数字比较器事件 （DCMPED 从 0 跳变到 1）将产生全局 ADC 中断。
0 = 数字比较器事件不会产生全局 ADC 中断。

bit 5 **DCMPED：**检测到数字比较器事件状态位
1 = 检测到比较事件时，该位由数字比较器硬件置 1。当 IECx 寄存器中的相应位置 1 或者通过 DCMPGIEN 位允许 ADC 全局中断时，将产生中断。
0 = 读取 AINID<4:0> 位或禁止 ADC 模块时，该位清零

bit 4 **IEBTWN：**介于下限 / 上限间的数字比较器事件位 (1)
1 = 当 ADCMPLO<15:0> ≤ DATA<31:0> ≤ ADCMPHI<15:0> 时发生数字比较器事件
0 = 不发生数字比较器事件

bit 3 **IEHIHI：**高于上限的数字比较器事件位 (1)
1 = ADCMPHI<15:0> ≤ DATA 时发生数字比较器事件
0 = ADCMPHI<15:0> ≤ DATA 时不发生数字比较器事件

bit 2 **IEHILO：**低于上限的低于数字比较器事件位 (1)
1 = DATA<31:0> ≤ ADCMPHI<15:0> 时发生数字比较器事件
0 = DATA<31:0> ≤ ADCMPHI<15:0> 时不发生数字比较器事件

bit 1 **IELOHI：**高于下限的数字比较器事件位 (1)
1 = ADCMPLO<15:0> ≤ DATA<31:0> 时发生数字比较器事件
0 = ADCMPLO<15:0> ≤ DATA<31:0> 时不发生数字比较器事件

bit 0 **IELOLO：**低于下限的数字比较器事件位 (1)
1 = DATA<31:0> ≤ ADCMPLO<15:0> 时发生数字比较器事件
0 = DATA<31:0> ≤ ADCMPLO<15:0> 时不发生数字比较器事件

**注 1：** 使能数字比较器 （ENDCMP = 1）时更改这些位会导致不可预测的行为。

**寄存器 28-12： AD1CMPENn：ADC1 数字比较器使能寄存器 n （n = 1、 2、 3、 4、 5 或 6）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CMPE31 | CMPE30 | CMPE29 | CMPE28 | CMPE27 | CMPE26 | CMPE25 | CMPE24 |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CMPE23 | CMPE22 | CMPE21 | CMPE20 | CMPE19 | CMPE18 | CMPE17 | CMPE16 |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CMPE15 | CMPE14 | CMPE13 | CMPE12 | CMPE11 | CMPE10 | CMPE9 | CMPE8 |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CMPE7 | CMPE6 | CMPE5 | CMPE4 | CMPE3 | CMPE2 | CMPE1 | CMPE0 |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **CMPE31:CMPE0：**ADC1 数字比较器使能位
这些位使对应模拟输入的转换结果由数字比较器处理。

**注 1：** CMPEx = ANx，其中 x = 0-31。
**2：** 使能数字比较器 （ENDCMP = 1）时更改这些位会导致不可预测的行为。


© 2013 Microchip Technology Inc.

**寄存器 28-13： AD1CMPn：ADC1 数字比较器寄存器 n （n = 1、 2、 3、 4、 5 或 6）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ADCMPHI<15:8> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ADCMPHI<7:0> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ADCMPLO<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ADCMPLO<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **ADCMPHI<15:0>：**数字模拟比较器上限值位

这些位存储上限值，该值用于与模数转换数据进行比较。用户将数据格式化为有符号或无符号形式以与相关 S&H 电路的 SHxMOD<1:0> 位和 FRACT 位所指定的数据格式匹配。

bit 15-0 **ADCMPLO<15:0>：**数字模拟比较器下限值位

这些位存储下限值，该值用于与模数转换数据进行比较。用户将数据格式化为有符号或无符号形式以与相关 S&H 电路的 SHxMOD<1:0> 位和 FRACT 位所指定的数据格式匹配。

**注：** 使能数字比较器 （ENDCMP = 1）时更改这些位会导致不可预测的行为。

**寄存器 28-14： AD1FLTRn：ADC1 滤波器寄存器 n （n = 1、 2、 3、 4、 5 或 6）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0, HS |
| | AFEN | — | — | OVRSAM<2:0> | | | AFGIEN | AFRDY |
| 23:16 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | CHNLID<5:0> | | | | | |
| 15:8 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 |
| | FLTRDATA<15:8> | | | | | | | |
| 7:0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 | HS, HC, R-0 |
| | FLTRDATA<7:0> | | | | | | | |

| 图注： | HS = 可由硬件置 1 的位 | HC = 可由硬件清零的位 |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 x = 未知 |

bit 31 **AFEN**：过采样滤波器使能位
1 = 使能过采样滤波器
0 = 禁止过采样滤波器且 AFRDY 位清零

bit 30-29 **未实现**：读为 0

bit 28-26 **OVRSAM<2:0>**：过采样滤波率位
111 = 128x （将总和向右移 3 位，输出数据采用 15.1 格式）
100 = 2x （将总和向右移 0 位，输出数据采用 12.1 格式）
101 = 8x （将总和向右移 1 位，输出数据采用 13.1 格式）
110 = 32x （将总和向右移 2 位，输出数据采用 14.1 格式）
011 = 256x （将总和向右移 4 位，输出数据为 16 位）
010 = 64x （将总和向右移 3 位，输出数据为 15 位）
001 = 16x （将总和向右移 2 位，输出数据为 14 位）
000 = 4x （将总和向右移 1 位，输出数据为 13 位）

bit 25 **AFGIEN**：过采样滤波器全局 ADC 中断允许位
1 = 过采样滤波器数据就绪事件 （AFRDY 从 0 跳变到 1）将产生 ADC 全局中断。
0 = 过采样滤波器数据就绪事件不会产生 ADC 全局中断

bit 24 **AFRDY**：过采样滤波器数据就绪标志位
1 = 当数据在 FLTRDATA<15:0> 位中就绪时，该位置 1。
0 = 当读 FLTRDATA<15:0> 或禁止模块时，该位清零

bit 23-22 **未实现**：读为 0

bit 21-16 **CHNLID<5:0>**：通道 ID 选择位
这些位指定要用作过采样滤波器数据源的模拟输入。
111111 = 保留
·
·
·
101101 = 保留
101100 = $IV_{TEMP}$
101011 = $IV_{REF}$
101010 = AN42
·
·
·
000010 = AN2
000001 = AN1
000000 = AN0

bit 15-0 **FLTRDATA<15:0>**：过采样滤波器数据输出值位
这些位包含过采样滤波器结果。


© 2013 Microchip Technology Inc.

**寄存器 28-15： AD1TRGR1：ADC1 输入转换控制寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC3<4:0>(1) | | | | |
| 23:16 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC2<4:0>(1) | | | | |
| 15:8 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC1<4:0>(1) | | | | |
| 7:0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC0<4:0>(1) | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **未实现：**读为 0

bit 28-24 **TRGSRC3<4:0>：**模拟通道 AN3 转换触发源选择位 (1)

11111 = 保留
•
•
•
01101 = 保留
01100 = 比较器 2 COUT(2)
01011 = 比较器 1 COUT(2)
01010 = OCMP5(2)
01001 = OCMP3(2)
01000 = OCMP1(2)
00111 = TMR5 匹配信号
00110 = TMR3 匹配信号
00101 = TMR1 匹配信号
00100 = INT0
00011 = STRIG(3)
00010 = 保留
00001 = 全局软件触发 （GSWTRG）
00000 = 无触发信号

bit 23-21 **未实现：**读为 0

bit 20-16 **TRGSRC2<4:0>：**模拟通道 AN2 转换触发源选择位 (1)

关于位值定义，请参见 bit 28-24。

bit 15-13 **未实现：**读为 0

bit 12-8 **TRGSRC1<4:0>：**模拟通道 AN1 转换触发源选择位 (1)

关于位值定义，请参见 bit 28-24。

bit 7-5 **未实现：**读为 0

bit 4-0 **TRGSRC0<4:0>：**模拟通道 AN0 转换触发源选择位 (1)

关于位值定义，请参见 bit 28-24。

**注 1：** 如果多个 ANx 通道使用同一个触发源，那么触发源必须等待直到所有通道的保持时间均已结束 （由于最后一次触发）且所有 ANx 通道的采样时间均已满足，再发出下一次触发事件。该情况会导致在 ADC 流水线中插入空穴并影响 ADC 整体吞吐量。

**2：** 相关模块输出信号的上升沿触发转换。更多信息，请参见具体模块的框图。

**3：** 使用 STRIG 作为触发源将指定该输入使用扫描触发源进行触发。必须设置 STRGSRC<4:0> 位（AD1CON1<26:22>）以及 AD1CSS1 和 AD1CSS2 寄存器中相应的 CSSx 位以进行适当的扫描操作。

**寄存器 28-16： AD1TRGR2：ADC1 输入转换控制寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC7<4:0>(1) | | | | |
| 23:16 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC6<4:0>(1) | | | | |
| 15:8 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC5<4:0>(1) | | | | |
| 7:0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC4<4:0>(1) | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **未实现：**读为 0

bit 28-24 **TRGSRC7<4:0>：**模拟通道 AN7 转换触发源选择位 (1)

11111 = 保留
•
•
•
01101 = 保留
01100 = 比较器 2 COUT(2)
01011 = 比较器 1 COUT(2)
01010 = OCMP5(2)
01001 = OCMP3(2)
01000 = OCMP1(2)
00111 = TMR5 匹配信号
00110 = TMR3 匹配信号
00101 = TMR1 匹配信号
00100 = INT0
00011 = STRIG(3)
00010 = 保留
00001 = 全局软件触发 （GSWTRG）
00000 = 无触发信号

bit 23-21 **未实现：**读为 0

bit 20-16 **TRGSRC6<4:0>：**模拟通道 AN6 转换触发源选择位 (1)

关于位值定义，请参见 bit 28-24。

bit 15-13 **未实现：**读为 0

bit 12-8 **TRGSRC5<4:0>：**模拟通道 AN5 转换触发源选择位 (1)

关于位值定义，请参见 bit 28-24。

bit 7-5 **未实现：**读为 0

bit 4-0 **TRGSRC4<4:0>：**模拟通道 AN4 转换触发源选择位 (1)

关于位值定义，请参见 bit 28-24。

**注 1：** 如果多个 ANx 通道使用同一个触发源，那么触发源必须等待直到所有通道的保持时间均已结束 （由于最后一次触发）且所有 ANx 通道的采样时间均已满足，再发出下一次触发事件。该情况会导致在 ADC 流水线中插入空穴并影响 ADC 整体吞吐量。

**2：** 相关模块输出信号的上升沿触发转换。更多信息，请参见具体模块的框图。

**3：** 使用 STRIG 作为触发源将指定该输入使用扫描触发源进行触发。必须设置 STRGSRC<4:0> 位 （AD1CON1<26:22>）以及 AD1CSS1 和 AD1CSS2 寄存器中相应的 CSSx 位以进行适当的扫描操作。


© 2013 Microchip Technology Inc.

**寄存器 28-17： AD1TRGR3：ADC1 输入转换控制寄存器 3**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC11<4:0>(1) | | | | |
| 23:16 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC10<4:0>(1) | | | | |
| 15:8 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC9<4:0>(1) | | | | |
| 7:0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | TRGSRC8<4:0>(1) | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **未实现：**读为 0

bit 28-24 **TRGSRC11<4:0>：**模拟通道 AN11 转换触发源选择位 (1)

11111 = 保留
•
•
•
01101 = 保留
01100 = 比较器 2 COUT(2)
01011 = 比较器 1 COUT(2)
01010 = OCMP5(2)
01001 = OCMP3(2)
01000 = OCMP1(2)
00111 = TMR5 匹配信号
00110 = TMR3 匹配信号
00101 = TMR1 匹配信号
00100 = INT0
00011 = STRIG(3)
00010 = 保留
00001 = 全局软件触发 （GSWTRG）
00000 = 无触发信号

bit 23-21 **未实现：**读为 0

bit 20-16 **TRGSRC10<4:0>：**模拟通道 AN10 转换触发源选择位 (1)

关于位值定义，请参见 bit 28-24。

bit 15-13 **未实现：**读为 0

bit 12-8 **TRGSRC9<4:0>：**模拟通道 AN9 转换触发源选择位 (1)

关于位值定义，请参见 bit 28-24。

bit 7-5 **未实现：**读为 0

bit 4-0 **TRGSRC8<4:0>：**模拟通道 AN8 转换触发源选择位 (1)

关于位值定义，请参见 bit 28-24。

**注 1：** 如果多个 ANx 通道使用同一个触发源，那么触发源必须等待直到所有通道的保持时间均已结束 （由于最后一次触发）且所有 ANx 通道的采样时间均已满足，再发出下一次触发事件。该情况会导致在 ADC 流水线中插入空穴并影响 ADC 整体吞吐量。

**2：** 相关模块输出信号的上升沿触发转换。更多信息，请参见具体模块的框图。

**3：** 使用 STRIG 作为触发源将指定该输入使用扫描触发源进行触发。必须设置 STRGSRC<4:0> 位 （AD1CON1<26:22>）以及 AD1CSS1 和 AD1CSS2 寄存器中相应的 CSSx 位以进行适当的扫描操作。

**寄存器 28-18： AD1DATAn：ADC1 数据输出寄存器 （n = 0 到 44）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | DATA<31:24> | | | | | | | |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | DATA<23:16> | | | | | | | |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | DATA<15:8> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | DATA<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **DATA<31:0>**：数据输出值位 （格式由相关 S&H 电路的 SHxMOD<1:0> 位和 FRACT 位指定）

**注：** AD1DATAn = ANx，其中 x 和 n = 0-42， AD1DATA43 = $IV_{REF}$，而 AD1DATA44 = $IV_{TEMP}$。


© 2013 Microchip Technology Inc.

**寄存器 28-19： AD1CALx：ADC1 校准寄存器 x （x = 1-5）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ADCAL<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ADCAL<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ADCAL<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ADCAL<7:0> | | | | | | | |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **ADCAL<31:0>：**ADC 模块的校准数据位

该数据必须从相应的 DEVADCx 寄存器复制。更多信息，请参见**第 34.1 节 “配置位”**。

注：

 © 2013 Microchip Technology Inc.

## 29.0 控制器局域网 （CAN）

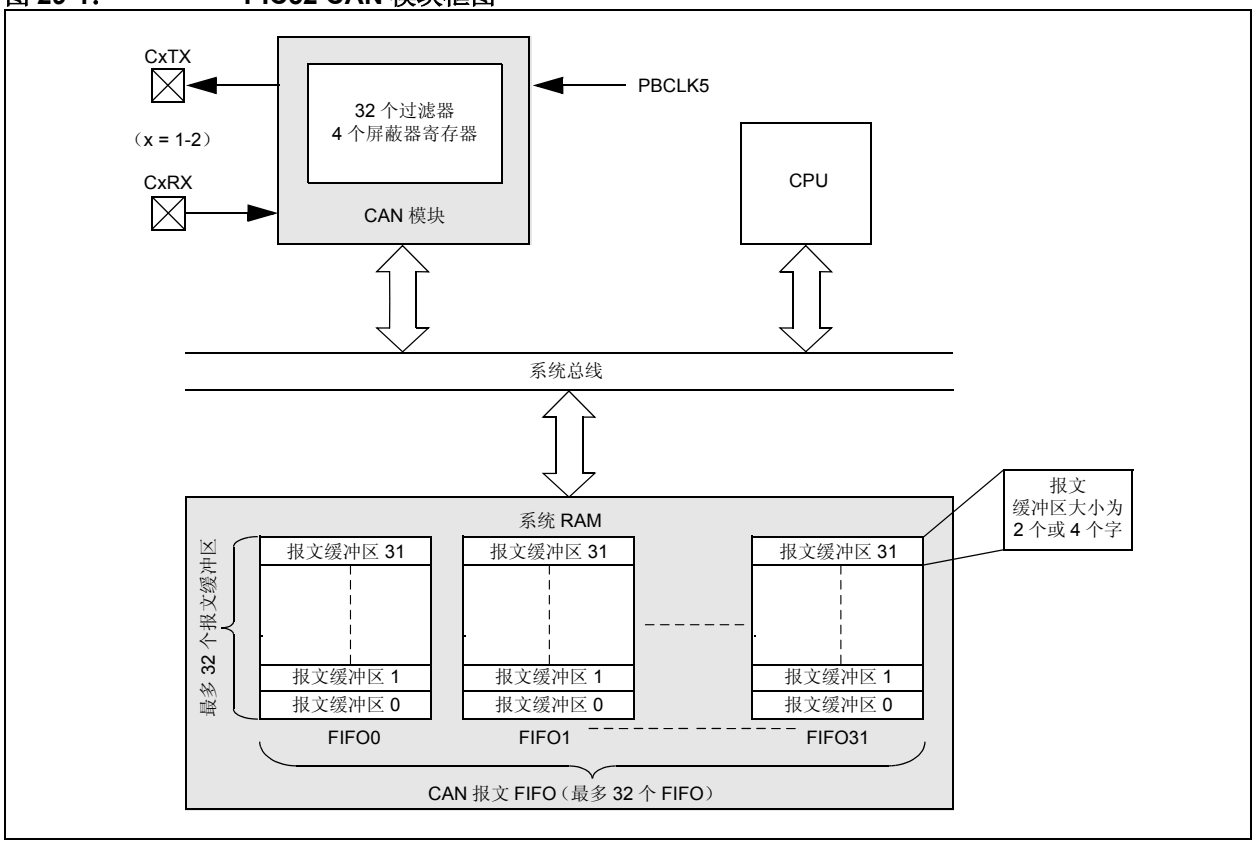
**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站 （www.microchip.com/PIC32）上提供的 《PIC32 系列参考手册》的**第 34 章 “控制器局域网”**（DS61154）。

控制器局域网 （Controller Area Network， CAN）模块支持以下主要特性：

- 符合标准：
  - 完全符合 CAN 2.0B
  - 最高 1 Mbps 的可编程比特率
- 报文接收与发送：
  - 32 个报文 FIFO
  - 每个 FIFO 最多可包含 32 条报文，总共可包含 1024 条报文
  - FIFO 可以是发送报文 FIFO 或接收报文 FIFO
  - 用户可为用于发送的报文 FIFO 定义优先级
  - 32 个用于报文过滤的接收过滤器
  - 4 个用于报文过滤的接收过滤器屏蔽器寄存器
  - 自动响应远程发送请求
  - 支持 DeviceNet™ 寻址
- 其他特性：
  - 环回、监听所有报文和监听模式，用于自检、系统诊断和总线监视
  - 低功耗工作模式
  - CAN 模块是 PIC32 系统总线上的总线主模块
  - 无需使用 DMA
  - 专用的时间戳定时器
  - 专用的 DMA 通道
  - 仅数据的报文接收模式

图 29-1 给出了 CAN 模块的总体结构。

**图 29-1： PIC32 CAN 模块框图**



## 29.1 CAN 控制寄存器

**注：** 寄存器名称中显示的“i”表示 CAN1 或 CAN2。

**表 29-1： PIC32MZXXXXECF 和 PIC32MZXXXXECH 器件的 CAN1 寄存器汇总**

| 虚拟地址 (BF88_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0000 | C1CON | 31:16 | — | — | — | — | ABAT | REQOP<2:0> | | | OPMOD<2:0> | | | CANCAP | — | — | — | — | 0480 |
| | | 15:0 | ON | — | SIDLE | — | CANBUSY | — | — | — | — | — | — | DNCNT<4:0> | | | | | 0000 |
| 0010 | C1CFG | 31:16 | — | — | — | — | — | — | — | — | — | WAKFIL | — | — | — | SEG2PH<2:0> | | | 0000 |
| | | 15:0 | SEG2PHTS | SAM | SEG1PH<2:0> | | | PRSEG<2:0> | | | SJW<1:0> | | BRP<5:0> | | | | | | 0000 |
| 0020 | C1INT | 31:16 | IVRIE | WAKIE | CERRIE | SERRIE | RBOVIE | — | — | — | — | — | — | — | MODIE | CTMRIE | RBIE | TBIE | 0000 |
| | | 15:0 | IVRIF | WAKIF | CERRIF | SERRIF | RBOVIF | — | — | — | — | — | — | — | MODIF | CTMRIF | RBIF | TBIF | 0000 |
| 0030 | C1VEC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | FILHIT<4:0> | | | | | — | ICODE<6:0> | | | | | | | 0040 |
| 0040 | C1TREC | 31:16 | — | — | — | — | — | — | — | — | — | — | TXBO | TXBP | RXBP | TXWARN | RXWARN | EWARN | 0000 |
| | | 15:0 | TERRCNT<7:0> | | | | | | | | RERRCNT<7:0> | | | | | | | | 0000 |
| 0050 | C1FSTAT | 31:16 | FIFOIP31 | FIFOIP30 | FIFOIP29 | FIFOIP28 | FIFOIP27 | FIFOIP26 | FIFOIP25 | FIFOIP24 | FIFOIP23 | FIFOIP22 | FIFOIP21 | FIFOIP20 | FIFOIP19 | FIFOIP18 | FIFOIP17 | FIFOIP16 | 0000 |
| | | 15:0 | FIFOIP15 | FIFOIP14 | FIFOIP13 | FIFOIP12 | FIFOIP11 | FIFOIP10 | FIFOIP9 | FIFOIP8 | FIFOIP7 | FIFOIP6 | FIFOIP5 | FIFOIP4 | FIFOIP3 | FIFOIP2 | FIFOIP1 | FIFOIP0 | 0000 |
| 0060 | C1RXOVF | 31:16 | RXOVF31 | RXOVF30 | RXOVF29 | RXOVF28 | RXOVF27 | RXOVF26 | RXOVF25 | RXOVF24 | RXOVF23 | RXOVF22 | RXOVF21 | RXOVF20 | RXOVF19 | RXOVF18 | RXOVF17 | RXOVF16 | 0000 |
| | | 15:0 | RXOVF15 | RXOVF14 | RXOVF13 | RXOVF12 | RXOVF11 | RXOVF10 | RXOVF9 | RXOVF8 | RXOVF7 | RXOVF6 | RXOVF5 | RXOVF4 | RXOVF3 | RXOVF2 | RXOVF1 | RXOVF0 | 0000 |
| 0070 | C1TMR | 31:16 | CANTS<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | CANTSPRE<15:0> | | | | | | | | | | | | | | | | 0000 |
| 0080 | C1RXM0 | 31:16 | SID<10:0> | | | | | | | | | | | — | MIDE | — | EID<17:16> | | xxxx |
| | | 15:0 | EID<15:0> | | | | | | | | | | | | | | | | xxxx |
| 0090 | C1RXM1 | 31:16 | SID<10:0> | | | | | | | | | | | — | MIDE | — | EID<17:16> | | xxxx |
| | | 15:0 | EID<15:0> | | | | | | | | | | | | | | | | xxxx |
| 00A0 | C1RXM2 | 31:16 | SID<10:0> | | | | | | | | | | | — | MIDE | — | EID<17:16> | | xxxx |
| | | 15:0 | EID<15:0> | | | | | | | | | | | | | | | | xxxx |
| 00B0 | C1RXM3 | 31:16 | SID<10:0> | | | | | | | | | | | — | MIDE | — | EID<17:16> | | xxxx |
| | | 15:0 | EID<15:0> | | | | | | | | | | | | | | | | xxxx |
| 00C0 | C1FLTCON0 | 31:16 | FLTEN3 | MSEL3<1:0> | | FSEL3<4:0> | | | | | FLTEN2 | MSEL2<1:0> | | FSEL2<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN1 | MSEL1<1:0> | | FSEL1<4:0> | | | | | FLTEN0 | MSEL0<1:0> | | FSEL0<4:0> | | | | | 0000 |
| 00D0 | C1FLTCON1 | 31:16 | FLTEN7 | MSEL7<1:0> | | FSEL7<4:0> | | | | | FLTEN6 | MSEL6<1:0> | | FSEL6<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN5 | MSEL5<1:0> | | FSEL5<4:0> | | | | | FLTEN4 | MSEL4<1:0> | | FSEL4<4:0> | | | | | 0000 |
| 00E0 | C1FLTCON2 | 31:16 | FLTEN11 | MSEL11<1:0> | | FSEL11<4:0> | | | | | FLTEN10 | MSEL10<1:0> | | FSEL10<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN9 | MSEL9<1:0> | | FSEL9<4:0> | | | | | FLTEN8 | MSEL8<1:0> | | FSEL8<4:0> | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 "CLR、SET 和 INV 寄存器 "**。



超前信息

© 2013 Microchip Technology Inc.

表 29-1： PIC32MZXXXXECF 和 PIC32MZXXXXECH 器件的 CAN1 寄存器汇总 （续）

| 虚拟地址 (BF88_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 00F0 | C1FLTCON3 | 31:16 | FLTEN15 | MSEL15<1:0> | | FSEL15<4:0> | | | | | FLTEN14 | MSEL14<1:0> | | FSEL14<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN13 | MSEL13<1:0> | | FSEL13<4:0> | | | | | FLTEN12 | MSEL12<1:0> | | FSEL12<4:0> | | | | | 0000 |
| 0100 | C1FLTCON4 | 31:16 | FLTEN19 | MSEL19<1:0> | | FSEL19<4:0> | | | | | FLTEN18 | MSEL18<1:0> | | FSEL18<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN17 | MSEL17<1:0> | | FSEL17<4:0> | | | | | FLTEN16 | MSEL16<1:0> | | FSEL16<4:0> | | | | | 0000 |
| 0110 | C1FLTCON5 | 31:16 | FLTEN23 | MSEL23<1:0> | | FSEL23<4:0> | | | | | FLTEN22 | MSEL22<1:0> | | FSEL22<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN21 | MSEL21<1:0> | | FSEL21<4:0> | | | | | FLTEN20 | MSEL20<1:0> | | FSEL20<4:0> | | | | | 0000 |
| 0120 | C1FLTCON6 | 31:16 | FLTEN27 | MSEL27<1:0> | | FSEL27<4:0> | | | | | FLTEN26 | MSEL26<1:0> | | FSEL26<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN25 | MSEL25<1:0> | | FSEL25<4:0> | | | | | FLTEN24 | MSEL24<1:0> | | FSEL24<4:0> | | | | | 0000 |
| 0130 | C1FLTCON7 | 31:16 | FLTEN31 | MSEL31<1:0> | | FSEL31<4:0> | | | | | FLTEN30 | MSEL30<1:0> | | FSEL30<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN29 | MSEL29<1:0> | | FSEL29<4:0> | | | | | FLTEN28 | MSEL28<1:0> | | FSEL28<4:0> | | | | | 0000 |
| 0140-0330 | C1RXFn (n = 0-31) | 31:16 | SID<10:0> | | | | | | | | | | | —— | EXID | — | EID<17:16> | | xxxx |
| | | 15:0 | EID<15:0> | | | | | | | | | | | | | | | | xxxx |
| 0340 | C1FIFOBA | 31:16 | C1FIFOBA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0350 | C1FIFOCONn (n = 0) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | FSIZE<4:0> | | | | | 0000 |
| | | 15:0 | — | FRESET | UINC | DONLY | — | — | — | — | TXEN | TXABAT | TXLARB | TXERR | TXREQ | RTREN | TXPRI<1:0> | | 0000 |
| 0360 | C1FIFOINTn (n = 0) | 31:16 | — | — | — | — | — | TXNFULLIE | TXHALFIE | TXEMPTYIE | — | — | — | — | RXOVFLIE | RXFULLIE | RXHALFIE | RXN EMPTYIE | 0000 |
| | | 15:0 | — | — | — | — | — | TXNFULLIF | TXHALFIF | TXEMPTYIF | — | — | — | — | RXOVFLIF | RXFULLIF | RXHALFIF | RXN EMPTYIF | 0000 |
| 0370 | C1FIFOUAn (n = 0) | 31:16 | C1FIFOUA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 0380 | C1FIFOCIn (n = 0) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | C1FIFOCI<4:0> | | | | | 0000 |
| 0390-0B40 | C1FIFOCONn C1FIFOINTn C1FIFOUAn C1FIFOCIn (n = 1-31) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | FSIZE<4:0> | | | | | 0000 |
| | | 15:0 | — | FRESET | UINC | DONLY | — | — | — | — | TXEN | TXABAT | TXLARB | TXERR | TXREQ | RTREN | TXPRI<1:0> | | 0000 |
| | | 31:16 | — | — | — | — | — | TXNFULLIE | TXHALFIE | TXEMPTYIE | — | — | — | — | RXOVFLIE | RXFULLIE | RXHALFIE | RXN EMPTYIE | 0000 |
| | | 15:0 | — | — | — | — | — | TXNFULLIF | TXHALFIF | TXEMPTYIF | — | — | — | — | RXOVFLIF | RXFULLIF | RXHALFIF | RXN EMPTYIF | 0000 |
| | | 31:16 | C1FIFOUA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| | | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | C1FIFOCI<4:0> | | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 "CLR、 SET 和 INV 寄存器 "**。

© 2013 Microchip Technology Inc.

表 29-2： PIC32MZXXXXECF 和 PIC32MZXXXXECH 器件的 CAN2 寄存器汇总

| 虚拟地址 (BF88_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 1000 | C2CON | 31:16 | — | — | — | — | ABAT | REQOP<2:0> | | | OPMOD<2:0> | | | CANCAP | — | — | — | — | 0480 |
| | | 15:0 | ON | — | SIDLE | — | CANBUSY | — | — | — | — | — | — | DNCNT<4:0> | | | | | 0000 |
| 1010 | C2CFG | 31:16 | — | — | — | — | — | — | — | — | — | WAKFIL | — | — | — | SEG2PH<2:0> | | | 0000 |
| | | 15:0 | SEG2PHTS | SAM | SEG1PH<2:0> | | | PRSEG<2:0> | | | SJW<1:0> | | BRP<5:0> | | | | | 0000 |
| 1020 | C2INT | 31:16 | IVRIE | WAKIE | CERRIE | SERRIE | RBOVIE | — | — | — | — | — | — | — | MODIE | CTMRIE | RBIE | TBIE | 0000 |
| | | 15:0 | IVRIF | WAKIF | CERRIF | SERRIF | RBOVIF | — | — | — | — | — | — | — | MODIF | CTMRIF | RBIF | TBIF | 0000 |
| 1030 | C2VEC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | FILHIT<4:0> | | | | | — | ICODE<6:0> | | | | | | | 0040 |
| 1040 | C2TREC | 31:16 | — | — | — | — | — | — | — | — | — | — | TXBO | TXBP | RXBP | TXWARN | RXWARN | EWARN | 0000 |
| | | 15:0 | TERRCNT<7:0> | | | | | | | | RERRCNT<7:0> | | | | | | | | 0000 |
| 1050 | C2FSTAT | 31:16 | FIFOIP31 | FIFOIP30 | FIFOIP29 | FIFOIP28 | FIFOIP27 | FIFOIP26 | FIFOIP25 | FIFOIP24 | FIFOIP23 | FIFOIP22 | FIFOIP21 | FIFOIP20 | FIFOIP19 | FIFOIP18 | FIFOIP17 | FIFOIP16 | 0000 |
| | | 15:0 | FIFOIP15 | FIFOIP14 | FIFOIP13 | FIFOIP12 | FIFOIP11 | FIFOIP10 | FIFOIP9 | FIFOIP8 | FIFOIP7 | FIFOIP6 | FIFOIP5 | FIFOIP4 | FIFOIP3 | FIFOIP2 | FIFOIP1 | FIFOIP0 | 0000 |
| 1060 | C2RXOVF | 31:16 | RXOVF31 | RXOVF30 | RXOVF29 | RXOVF28 | RXOVF27 | RXOVF26 | RXOVF25 | RXOVF24 | RXOVF23 | RXOVF22 | RXOVF21 | RXOVF20 | RXOVF19 | RXOVF18 | RXOVF17 | RXOVF16 | 0000 |
| | | 15:0 | RXOVF15 | RXOVF14 | RXOVF13 | RXOVF12 | RXOVF11 | RXOVF10 | RXOVF9 | RXOVF8 | RXOVF7 | RXOVF6 | RXOVF5 | RXOVF4 | RXOVF3 | RXOVF2 | RXOVF1 | RXOVF0 | 0000 |
| 1070 | C2TMR | 31:16 | CANTS<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | CANTSPRE<15:0> | | | | | | | | | | | | | | | | 0000 |
| 1080 | C2RXM0 | 31:16 | SID<10:0> | | | | | | | | | | | — | MIDE | — | EID<17:16> | | xxxx |
| | | 15:0 | EID<15:0> | | | | | | | | | | | | | | | | xxxx |
| 10A0 | C2RXM1 | 31:16 | SID<10:0> | | | | | | | | | | | — | MIDE | — | EID<17:16> | | xxxx |
| | | 15:0 | EID<15:0> | | | | | | | | | | | | | | | | xxxx |
| 10B0 | C2RXM2 | 31:16 | SID<10:0> | | | | | | | | | | | — | MIDE | — | EID<17:16> | | xxxx |
| | | 15:0 | EID<15:0> | | | | | | | | | | | | | | | | xxxx |
| 10B0 | C2RXM3 | 31:16 | SID<10:0> | | | | | | | | | | | — | MIDE | — | EID<17:16> | | xxxx |
| | | 15:0 | EID<15:0> | | | | | | | | | | | | | | | | xxxx |
| 1010 | C2FLTCON0 | 31:16 | FLTEN3 | MSEL3<1:0> | | FSEL3<4:0> | | | | | FLTEN2 | MSEL2<1:0> | | FSEL2<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN1 | MSEL1<1:0> | | FSEL1<4:0> | | | | | FLTEN0 | MSEL0<1:0> | | FSEL0<4:0> | | | | | 0000 |
| 10D0 | C2FLTCON1 | 31:16 | FLTEN7 | MSEL7<1:0> | | FSEL7<4:0> | | | | | FLTEN6 | MSEL6<1:0> | | FSEL6<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN5 | MSEL5<1:0> | | FSEL5<4:0> | | | | | FLTEN4 | MSEL4<1:0> | | FSEL4<4:0> | | | | | 0000 |
| 10E0 | C2FLTCON2 | 31:16 | FLTEN11 | MSEL11<1:0> | | FSEL11<4:0> | | | | | FLTEN10 | MSEL10<1:0> | | FSEL10<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN9 | MSEL9<1:0> | | FSEL9<4:0> | | | | | FLTEN8 | MSEL8<1:0> | | FSEL8<4:0> | | | | | 0000 |
| 10F0 | C2FLTCON3 | 31:16 | FLTEN15 | MSEL15<1:0> | | FSEL15<4:0> | | | | | FLTEN14 | MSEL14<1:0> | | FSEL14<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN13 | MSEL13<1:0> | | FSEL13<4:0> | | | | | FLTEN12 | MSEL12<1:0> | | FSEL12<4:0> | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 "CLR、 SET 和 INV 寄存器 "**。





© 2013 Microchip Technology Inc.

表 29-2： PIC32MZXXXXECF 和 PIC32MZXXXXECH 器件的 CAN2 寄存器汇总 （续）

| 虚拟地址 (BF88_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 1100 | C2FLTCON4 | 31:16 | FLTEN19 | MSEL19<1:0> | | FSEL19<4:0> | | | | | FLTEN18 | MSEL18<1:0> | | FSEL18<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN17 | MSEL17<1:0> | | FSEL17<4:0> | | | | | FLTEN16 | MSEL16<1:0> | | FSEL16<4:0: | | | | | 0000 |
| 1110 | C2FLTCON5 | 31:16 | FLTEN23 | MSEL23<1:0> | | FSEL23<4:0> | | | | | FLTEN22 | MSEL22<1:0> | | FSEL22<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN21 | MSEL21<1:0> | | FSEL21<4:0> | | | | | FLTEN20 | MSEL20<1:0> | | FSEL20<4:0> | | | | | 0000 |
| 1120 | C2FLTCON6 | 31:16 | FLTEN27 | MSEL27<1:0> | | FSEL27<4:0> | | | | | FLTEN26 | MSEL26<1:0> | | FSEL26<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN25 | MSEL25<1:0> | | FSEL25<4:0> | | | | | FLTEN24 | MSEL24<1:0> | | FSEL24<4:0> | | | | | 0000 |
| 1130 | C2FLTCON7 | 31:16 | FLTEN31 | MSEL31<1:0> | | FSEL31<4:0> | | | | | FLTEN30 | MSEL30<1:0> | | FSEL30<4:0> | | | | | 0000 |
| | | 15:0 | FLTEN29 | MSEL29<1:0> | | FSEL29<4:0> | | | | | FLTEN28 | MSEL28<1:0> | | FSEL28<4:0> | | | | | 0000 |
| 1140-1330 | C2RXFn (n = 0-31) | 31:16 | SID<10:0> | | | | | | | | | | | — | EXID | — | EID<17:16> | | xxxx |
| | | 15:0 | EID<15:0> | | | | | | | | | | | | | | | | xxxx |
| 1340 | C2FIFOBA | 31:16 | C2FIFOBA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1350 | C2FIFOCONn (n = 0) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | FSIZE<4:0> | | | | | 0000 |
| | | 15:0 | — | FRESET | UINC | DONLY | — | — | — | — | TXEN | TXABAT | TXLARB | TXERR | TXREQ | RTREN | TXPRI<1:0> | | 0000 |
| 1360 | C2FIFOINTn (n = 0) | 31:16 | — | — | — | — | — | TXNFULLIE | TXHALFIE | TXEMPTYIE | — | — | — | — | RXOVFLIE | RXFULLIE | RXHALFIE | RXN EMPTYIE | 0000 |
| | | 15:0 | — | — | — | — | — | TXNFULLIF | TXHALFIF | TXEMPTYIF | — | — | — | — | RXOVFLIF | RXFULLIF | RXHALFIF | RXN EMPTYIF | 0000 |
| 1370 | C2FIFOUAn (n = 0) | 31:16 | C2FIFOUA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 1380 | C2FIFOCIn (n = 0) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | C2FIFOCI<4:0> | | | | | 0000 |
| 1390-1B40 | C2FIFOCONn C2FIFOINTn C2FIFOUAn C2FIFOCIn (n = 1-31) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | FSIZE<4:0> | | | | | 0000 |
| | | 15:0 | — | FRESET | UINC | DONLY | — | — | — | — | TXEN | TXABAT | TXLARB | TXERR | TXREQ | RTREN | TXPRI<1:0> | | 0000 |
| | | 31:16 | — | — | — | — | — | TXNFULLIE | TXHALFIE | TXEMPTYIE | — | — | — | — | RXOVFLIE | RXFULLIE | RXHALFIE | RXN EMPTYIE | 0000 |
| | | 15:0 | — | — | — | — | — | TXNFULLIF | TXHALFIF | TXEMPTYIF | — | — | — | — | RXOVFLIF | RXFULLIF | RXHALFIF | RXN EMPTYIF | 0000 |
| | | 31:16 | C2FIFOUA<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| | | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | C2FIFOCI<4:0> | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 "CLR、SET 和 INV 寄存器 "**。

© 2013 Microchip Technology Inc.

**寄存器 29-1： CiCON：CAN 模块控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | S/HC-0 | R/W-1 | R/W-0 | R/W-0 |
| | — | — | — | — | ABAT | REQOP<2:0> | | |
| 23:16 | R-1 | R-0 | R-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 |
| | OPMOD<2:0> | | | CANCAP | — | — | — | — |
| 15:8 | R/W-0 | U-0 | R/W-0 | U-0 | R-0 | U-0 | U-0 | U-0 |
| | ON(1) | — | SIDLE | — | CANBUSY | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | DNCNT<4:0> | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | P = 可编程位 | r = 保留位 |
| U = 未实现位 | -n = POR 时的值 （0， 1， x = 未知） | | |

bit 31-28 **未实现：**读为 0

bit 27 **ABAT：**中止所有等待处理的发送位
1 = 通知所有发送缓冲区中止发送
0 = 模块将在所有发送中止时清零该位

bit 26-24 **REQOP<2:0>：**请求工作模式位
111 = 置为监听所有报文模式
110 = 保留；不要使用
101 = 保留；不要使用
100 = 置为配置模式
011 = 置为监听模式
010 = 置为环回模式
001 = 置为禁止模式
000 = 置为正常工作模式

bit 23-21 **OPMOD<2:0>：**工作模式状态位
111 = 模块处于监听所有报文模式
110 = 保留
101 = 保留
100 = 模块处于配置模式
011 = 模块处于监听模式
010 = 模块处于环回模式
001 = 模块处于禁止模式
000 = 模块处于正常工作模式

bit 20 **CANCAP：**CAN 报文接收时间戳定时器捕捉使能位
1 = 在接收到有效报文时 CANTMR 值随报文一起存储
0 = 禁止 CAN 报文接收时间戳定时器捕捉，并停止 CANTMR 以降低功耗

bit 19-16 **未实现：**读为 0

bit 15 **ON：**CAN 使能位 (1)
1 = 使能 CAN 模块
0 = 禁止 CAN 模块

bit 14 **未实现：**读为 0

**注 1：** 如果用户应用程序清零该位，可能需要经过一些周期， CAN 模块才能完成当前事务和响应该请求。用户应用程序应查询 CANBUSY 位验证是否已受理请求。


© 2013 Microchip Technology Inc.

**寄存器 29-1： CiCON：CAN 模块控制寄存器 （续）**

bit 13 **SIDLE**：空闲模式 CAN 停止位
1 = 系统进入空闲模式时， CAN 停止工作
0 = 系统进入空闲模式时， CAN 继续工作

bit 12 **未实现**：读为 0

bit 11 **CANBUSY**：CAN 模块忙状态位
1 = CAN 模块处于工作状态
0 = 完全禁止 CAN 模块

bit 10-5 **未实现**：读为 0

bit 4-0 **DNCNT<4:0>**：DeviceNet 过滤器位编号位
10011-11111 = 无效选择 （最多可将数据的 18 位与 EID 作比较）
10010 = 最多可将数据字节 2 的 bit 6 与 EID17 （CiRXFn<17>）作比较
•
•
•
00001 = 最多可将数据字节 0 的 bit 7 与 EID0 （CiRXFn<0>）作比较
00000 = 不比较数据字节

**注 1**： 如果用户应用程序清零该位，可能需要经过一些周期， CAN 模块才能完成当前事务和响应该请求。用户应用程序应查询 CANBUSY 位验证是否已受理请求。

**寄存器 29-2： CiCFG：CAN 波特率配置寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | WAKFIL | — | — | — | SEG2PH<2:0>(1,4) | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SEG2PHTS(1) | SAM(2) | SEG1PH<2:0> | | | PRSEG<2:0> | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SJW<1:0>(3) | | BRP<5:0> | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | P = 可编程位 | r = 保留位 |
| U = 未实现位 | -n = POR 时的值 （0， 1， x = 未知） | | |

bit 31-23 **未实现：**读为 0

bit 22 **WAKFIL：**CAN 总线线路滤波器使能位
1 = 使用 CAN 总线线路滤波器来唤醒
0 = 不使用 CAN 总线线路滤波器来唤醒

bit 21-19 **未实现：**读为 0

bit 18-16 **SEG2PH<2:0>：**相位缓冲段 2 位 (1,4)
111 = 长度为 8 x TQ
•
•
•
000 = 长度为 1 x TQ

bit 15 **SEG2PHTS：**相位缓冲段 2 时间选择位 (1)
1 = 可自由编程
0 = SEG1PH 的最大值与信息处理时间中的较大值

bit 14 **SAM：**CAN 总线线路采样位 (2)
1 = 在采样点对总线线路采样三次
0 = 在采样点对总线线路采样一次

bit 13-11 **SEG1PH<2:0>：**相位缓冲段 1 位 (4)
111 = 长度为 8 x TQ
•
•
•
000 = 长度为 1 x TQ

**注 1：** SEG2PH ≤ SEG1PH。如果清零 SEG2PHTS， SEG2PH 将自动置为 1。
**2：** BRP < 2 不允许 3 次位采样。
**3：** SJW ≤ SEG2PH。
**4：** 每位的时间份额必须大于 7 （也就是说， TQBIT > 7）。

**注：** 仅当 CAN 模块处于配置模式 （OPMOD<2:0> （CiCON<23:21>）= 100）时，才能修改该寄存器。


© 2013 Microchip Technology Inc.

**寄存器 29-2： CiCFG：CAN 波特率配置寄存器 （续）**

bit 10-8 **PRSEG<2:0>**：传播时间段位 (4)
111 = 长度为 8 x TQ
•
•
•
000 = 长度为 1 x TQ

bit 7-6 **SJW<1:0>**：同步跳转宽度位 (3)
11 = 长度为 4 x TQ
10 = 长度为 3 x TQ
01 = 长度为 2 x TQ
00 = 长度为 1 x TQ

bit 5-0 **BRP<5:0>**：波特率预分频比位
111111 = TQ = (2 x 64)/TPBCLK5
111110 = TQ = (2 x 63)/TPBCLK5
•
•
•
000001 = TQ = (2 x 2)/TPBCLK5
000000 = TQ = (2 x 1)/TPBCLK5

**注 1：** SEG2PH ≤ SEG1PH。如果清零 SEG2PHTS， SEG2PH 将自动置为 1。
**2：** BRP < 2 不允许 3 次位采样。
**3：** SJW ≤ SEG2PH。
**4：** 每位的时间份额必须大于 7 （也就是说， TQBIT > 7）。

**注：** 仅当 CAN 模块处于配置模式 （OPMOD<2:0> （CiCON<23:21>）= 100）时，才能修改该寄存器。

**寄存器 29-3： CiINT：CAN 中断寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 |
| | IVRIE | WAKIE | CERRIE | SERRIE | RBOVIE | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | MODIE | CTMRIE | RBIE | TBIE |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 |
| | IVRIF | WAKIF | CERRIF | SERRIF(1) | RBOVIF | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | MODIF | CTMRIF | RBIF | TBIF |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **IVRIE**：收到无效报文中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 30 **WAKIE**：CAN 总线活动唤醒中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 29 **CERRIE**：CAN 总线错误中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 28 **SERRIE**：系统错误中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 27 **RBOVIE**：接收缓冲区溢出中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 26-20 **未实现**：读为 0

bit 19 **MODIE**：模式改变中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 18 **CTMRIE**：CAN 时间戳定时器中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 17 **RBIE**：接收缓冲区中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 16 **TBIE**：发送缓冲区中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 15 **IVRIF**：无效报文接收中断标志位
1 = 产生了无效报文中断
0 = 未产生无效报文中断

**注 1**： 只能通过将 ON 位 （CiCON<15>）清零或置 1，从而关闭或打开 CAN 模块的方式来清零该位。


© 2013 Microchip Technology Inc.

**寄存器 29-3： CiINT：CAN 中断寄存器 （续）**

bit 14 **WAKIF**：CAN 总线活动唤醒中断标志位
1 = 产生了总线唤醒活动中断
0 = 未产生总线唤醒活动中断

bit 13 **CERRIF**：CAN 总线错误中断标志位
1 = 产生了 CAN 总线错误
0 = 未产生 CAN 总线错误

bit 12 **SERRIF**：系统错误中断标志位
1 = 产生了系统错误 （通常是向系统总线送入了非法地址）
0 = 未产生系统错误

bit 11 **RBOVIF**：接收缓冲区溢出中断标志位
1 = 产生了接收缓冲区溢出
0 = 未产生接收缓冲区溢出

bit 10-4 **未实现**：读为 0

bit 3 **MODIF**：CAN 模式改变中断标志位
1 = CAN 模块模式发生了改变 （OPMOD<2:0> 已改变，以反映 REQOP）
0 = CAN 模块模式未改变

bit 2 **CTMRIF**：CAN 定时器溢出中断标志位
1 = 发生了 CAN 定时器 （CANTMR）溢出
0 = 未发生 CAN 定时器 （CANTMR）溢出

bit 1 **RBIF**：接收缓冲区中断标志位
1 = 有一个接收缓冲区中断等待处理
0 = 没有待处理的接收缓冲区中断

bit 0 **TBIF**：发送缓冲区中断标志位
1 = 有一个发送缓冲区中断等待处理
0 = 没有待处理的发送缓冲区中断

**注 1**： 只能通过将 ON 位 （CiCON<15>）清零或置 1，从而关闭或打开 CAN 模块的方式来清零该位。

**寄存器 29-4： CiVEC：CAN 中断代码寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | — | — | — | FILHIT<4:0> | | | | |
| 7:0 | U-0 | R-1 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | — | ICODE<6:0>(1) | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-13 **未实现：**读为 0

bit 12-8 **FILHIT<4:0>：**选中过滤器的编号位

11111 = 过滤器 31
11110 = 过滤器 30
•
•
•
00001 = 过滤器 1
00000 = 过滤器 0

bit 7 **未实现：**读为 0

bit 6-0 **ICODE<6:0>：**中断标志代码位 (1)

1001000-1111111 = 保留
1001000 = 收到无效报文 （IVRIF）
1000111 = CAN 模块模式改变 （MODIF）
1000110 = CAN 时间戳定时器 （CTMRIF）
1000101 = 总线带宽错误 （MODIF）
1000100 = 地址错误中断 （SERRIF）
1000011 = 接收 FIFO 溢出中断 （RBOVIF）
1000010 = 唤醒中断 （WAKIF）
1000001 = 错误中断 （CERRIF）
1000000 = 无中断
0100000-0111111 = 保留
0011111 = FIFO31 中断 （CiFSTAT<31> 置 1）
0011110 = FIFO30 中断 （CiFSTAT<30> 置 1）
•
•
•
0000001 = FIFO1 中断 （CiFSTAT<1> 置 1）
0000000 = FIFO0 中断 （CiFSTAT<0> 置 1）

**注 1：** 只有对于已允许的中断，才会更新这些位。


© 2013 Microchip Technology Inc.

**寄存器 29-5： CiTREC：CAN 发送 / 接收错误计数寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | — | — | TXBO | TXBP | RXBP | TXWARN | RXWARN | EWARN |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | TERRCNT<7:0> | | | | | | | |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RERRCNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-22 **未实现：**读为 0

bit 21 **TXBO：**发送器处于错误状态总线关闭位 （TERRCNT ≥ 256）

bit 20 **TXBP：**发送器处于错误状态总线被动位 （TERRCNT ≥ 128）

bit 19 **RXBP：**接收器处于错误状态总线被动位 （RERRCNT ≥ 128）

bit 18 **TXWARN：**发送器处于错误状态警告位 （128 >TERRCNT ≥ 96）

bit 17 **RXWARN：**接收器处于错误状态警告位 （128 > RERRCNT ≥ 96）

bit 16 **EWARN：**发送器或接收器处于错误状态警告位

bit 15-8 **TERRCNT<7:0>：**发送错误计数器位

bit 7-0 **RERRCNT<7:0>：**接收错误计数器位

**寄存器 29-6： CiFSTAT：CAN FIFO 状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | FIFOIP31 | FIFOIP30 | FIFOIP29 | FIFOIP28 | FIFOIP27 | FIFOIP26 | FIFOIP25 | FIFOIP24 |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | FIFOIP23 | FIFOIP22 | FIFOIP21 | FIFOIP20 | FIFOIP19 | FIFOIP18 | FIFOIP17 | FIFOIP16 |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | FIFOIP15 | FIFOIP14 | FIFOIP13 | FIFOIP12 | FIFOIP11 | FIFOIP10 | FIFOIP9 | FIFOIP8 |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | FIFOIP7 | FIFOIP6 | FIFOIP5 | FIFOIP4 | FIFOIP3 | FIFOIP2 | FIFOIP1 | FIFOIP0 |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **FIFOIP<31:0>：**FIFOn 中断待处理位

1 = 有一个或多个已允许的 FIFO 中断等待处理

0 = 没有待处理的 FIFO 中断

**寄存器 29-7： CiRXOVF：CAN 接收 FIFO 溢出状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RXOVF31 | RXOVF30 | RXOVF29 | RXOVF28 | RXOVF27 | RXOVF26 | RXOVF25 | RXOVF24 |
| 23:16 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RXOVF23 | RXOVF22 | RXOVF21 | RXOVF20 | RXOVF19 | RXOVF18 | RXOVF17 | RXOVF16 |
| 15:8 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RXOVF15 | RXOVF14 | RXOVF13 | RXOVF12 | RXOVF11 | RXOVF10 | RXOVF9 | RXOVF8 |
| 7:0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | RXOVF7 | RXOVF6 | RXOVF5 | RXOVF4 | RXOVF3 | RXOVF2 | RXOVF1 | RXOVF0 |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **RXOVF<31:0>**：FIFOn 接收溢出中断待处理位
1 = FIFO 已溢出
0 = FIFO 未溢出

**寄存器 29-8： CiTMR：CAN 定时器寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CANTS<15:8> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CANTS<7:0> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CANTSPRE<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CANTSPRE<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **CANTS<15:0>**：CAN 时间戳定时器位
它是一个自由运行定时器，在 CANCAP 位 （CiCON<20>）置 1 时，它会每经过一个 CANTSPRE 系统时钟递增一次。

bit 15-0 **CANTSPRE<15:0>**：CAN 时间戳定时器预分频比位
1111 1111 1111 1111 = CAN 时间戳定时器 （CANTS）每隔 65,535 个系统时钟递增一次
•
•
•
0000 0000 0000 0000 = CAN 时间戳定时器 （CANTS）每经过一个系统时钟递增一次

**注 1：** 当 CANCAP = 0 时， CiTMR 将被冻结。
**2：** 对 CiTMR 的任何写操作，都会使 CiTMR 的预分频计数值复位 （CANTSPRE 将不受影响）。


© 2013 Microchip Technology Inc.

**寄存器 29-9： CiRXMN：CAN 接收过滤器屏蔽器 N 寄存器 （N = 0、 1、 2 或 3）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SID<10:3> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | U-0 | R/W-0 | R/W-0 |
| | SID<2:0> | | | — | MIDE | — | EID<17:16> | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | EID<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | EID<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-21 **SID<10:0>**：标准标识符位
1 = 过滤器比较操作包含 SIDx 位
0 = 过滤器比较操作与 SIDx 位无关

bit 20 **未实现**：读为 0

bit 19 **MIDE**：标识符接收模式位
1 = 只匹配与过滤器中 EXID 位对应的报文类型 （标准 / 扩展地址）
0 = 如果过滤器匹配 （即，如果 （过滤器 SID） = （报文 SID）或如果 （过滤器 SID/EID） = （报文 SID/EID）），则与标准或扩展地址报文匹配

bit 18 **未实现**：读为 0

bit 17-0 **EID<17:0>**：扩展标识符位
1 = 过滤器比较操作包含 EIDx 位
0 = 过滤器比较操作与 EIDx 位无关

**注：** 仅当 CAN 模块处于配置模式 （OPMOD<2:0> （CiCON<23:21>） = 100）时，才能修改该寄存器。

**寄存器 29-10： CiFLTCON0：CAN 过滤器控制寄存器 0**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN3 | MSEL3<1:0> | | FSEL3<4:0> | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN2 | MSEL2<1:0> | | FSEL2<4:0> | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN1 | MSEL1<1:0> | | FSEL1<4:0> | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN0 | MSEL0<1:0> | | FSEL0<4:0> | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **FLTEN3：**过滤器 3 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 30-29 **MSEL3<1:0>：**过滤器 3 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 28-24 **FSEL3<4:0>：**FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 23 **FLTEN2：**过滤器 2 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 22-21 **MSEL2<1:0>：**过滤器 2 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 20-16 **FSEL2<4:0>：**FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。


© 2013 Microchip Technology Inc.

**寄存器 29-10： CiFLTCON0：CAN 过滤器控制寄存器 0 （续）**

bit 15 **FLTEN1**：过滤器 1 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 14-13 **MSEL1<1:0>**：过滤器 1 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 12-8 **FSEL1<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 7 **FLTEN0**：过滤器 0 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 6-5 **MSEL0<1:0>**：过滤器 0 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 4-0 **FSEL0<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。

**寄存器 29-11： CiFLTCON1：CAN 过滤器控制寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN7 | MSEL7<1:0> | | FSEL7<4:0> | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN6 | MSEL6<1:0> | | FSEL6<4:0> | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN5 | MSEL5<1:0> | | FSEL5<4:0> | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN4 | MSEL4<1:0> | | FSEL4<4:0> | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1= 置 1 | 0= 清零 | x = 未知 |

bit 31 **FLTEN7**：过滤器 7 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 30-29 **MSEL7<1:0>**：过滤器 7 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 28-24 **FSEL7<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 23 **FLTEN6**：过滤器 6 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 22-21 **MSEL6<1:0>**：过滤器 6 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 20-16 **FSEL6<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。


© 2013 Microchip Technology Inc.

**寄存器 29-11： CiFLTCON1：CAN 过滤器控制寄存器 1 （续）**

bit 15 **FLTEN5**：过滤器 17 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 14-13 **MSEL5<1:0>**：过滤器 5 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 12-8 **FSEL5<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 7 **FLTEN4**：过滤器 4 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 6-5 **MSEL4<1:0>**：过滤器 4 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 4-0 **FSEL4<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。

**寄存器 29-12： CiFLTCON2：CAN 过滤器控制寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN11 | MSEL11<1:0> | | FSEL11<4:0> | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN10 | MSEL10<1:0> | | FSEL10<4:0> | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN9 | MSEL9<1:0> | | FSEL9<4:0> | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN8 | MSEL8<1:0> | | FSEL8<4:0> | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **FLTEN11**：过滤器 11 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 30-29 **MSEL11<1:0>**：过滤器 11 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 28-24 **FSEL11<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 23 **FLTEN10**：过滤器 10 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 22-21 **MSEL10<1:0>**：过滤器 10 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 20-16 **FSEL10<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。


© 2013 Microchip Technology Inc.

**寄存器 29-12： CiFLTCON2：CAN 过滤器控制寄存器 2 （续）**

bit 15 **FLTEN9**：过滤器 9 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 14-13 **MSEL9<1:0>**：过滤器 9 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 12-8 **FSEL9<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 7 **FLTEN8**：过滤器 8 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 6-5 **MSEL8<1:0>**：过滤器 8 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 4-0 **FSEL8<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。

**寄存器 29-13： CiFLTCON3：CAN 过滤器控制寄存器 3**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN15 | MSEL15<1:0> | | FSEL15<4:0> | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN14 | MSEL14<1:0> | | FSEL14<4:0> | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN13 | MSEL13<1:0> | | FSEL13<4:0> | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN12 | MSEL12<1:0> | | FSEL12<4:0> | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **FLTEN15：**过滤器 15 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 30-29 **MSEL15<1:0>：**过滤器 15 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 28-24 **FSEL15<4:0>：**FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 23 **FLTEN14：**过滤器 14 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 22-21 **MSEL14<1:0>：**过滤器 14 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 20-16 **FSEL14<4:0>：**FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。


© 2013 Microchip Technology Inc.

**寄存器 29-13： CiFLTCON3：CAN 过滤器控制寄存器 3 （续）**

bit 15 **FLTEN13**：过滤器 13 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 14-13 **MSEL13<1:0>**：过滤器 13 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 12-8 **FSEL13<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 7 **FLTEN12**：过滤器 12 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 6-5 **MSEL12<1:0>**：过滤器 12 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 4-0 **FSEL12<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。

**寄存器 29-14： CiFLTCON4：CAN 过滤器控制寄存器 4**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN19 | MSEL19<1:0> | | FSEL19<4:0> | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN18 | MSEL18<1:0> | | FSEL18<4:0> | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN17 | MSEL17<1:0> | | FSEL17<4:0> | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN16 | MSEL16<1:0> | | FSEL16<4:0> | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **FLTEN19**：过滤器 19 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 30-29 **MSEL19<1:0>**：过滤器 19 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 28-24 **FSEL19<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 23 **FLTEN18**：过滤器 18 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 22-21 **MSEL18<1:0>**：过滤器 18 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 20-16 **FSEL18<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。


© 2013 Microchip Technology Inc.

**寄存器 29-14： CiFLTCON4：CAN 过滤器控制寄存器 4 （续）**

bit 15 **FLTEN17**：过滤器 13 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 14-13 **MSEL17<1:0>**：过滤器 17 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 12-8 **FSEL17<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 7 **FLTEN16**：过滤器 16 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 6-5 **MSEL16<1:0>**：过滤器 16 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 4-0 **FSEL16<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。

**寄存器 29-15： CiFLTCON5：CAN 过滤器控制寄存器 5**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN23 | MSEL23<1:0> | | FSEL23<4:0> | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN22 | MSEL22<1:0> | | FSEL22<4:0> | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN21 | MSEL21<1:0> | | FSEL21<4:0> | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN20 | MSEL20<1:0> | | FSEL20<4:0> | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **FLTEN23**：过滤器 23 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 30-29 **MSEL23<1:0>**：过滤器 23 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 28-24 **FSEL23<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 23 **FLTEN22**：过滤器 22 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 22-21 **MSEL22<1:0>**：过滤器 22 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 20-16 **FSEL22<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。


© 2013 Microchip Technology Inc.

**寄存器 29-15： CiFLTCON5：CAN 过滤器控制寄存器 5 （续）**

bit 15 **FLTEN21**：过滤器 21 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 14-13 **MSEL21<1:0>**：过滤器 21 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 12-8 **FSEL21<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 7 **FLTEN20**：过滤器 20 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 6-5 **MSEL20<1:0>**：过滤器 20 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 4-0 **FSEL20<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。

**寄存器 29-16： CiFLTCON6：CAN 过滤器控制寄存器 6**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN27 | MSEL27<1:0> | | FSEL27<4:0> | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN26 | MSEL26<1:0> | | FSEL26<4:0> | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN25 | MSEL25<1:0> | | FSEL25<4:0> | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN24 | MSEL24<1:0> | | FSEL24<4:0> | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **FLTEN27**：过滤器 27 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 30-29 **MSEL27<1:0>**：过滤器 27 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 28-24 **FSEL27<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 23 **FLTEN26**：过滤器 26 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 22-21 **MSEL26<1:0>**：过滤器 26 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 20-16 **FSEL26<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。


© 2013 Microchip Technology Inc.

**寄存器 29-16： CiFLTCON6：CAN 过滤器控制寄存器 6 （续）**

bit 15 **FLTEN25：**过滤器 25 使能位

1 = 使能过滤器
0 = 禁止过滤器

bit 14-13 **MSEL25<1:0>：**过滤器 25 屏蔽器选择位

11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 12-8 **FSEL25<4:0>：**FIFO 选择位

11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 7 **FLTEN24：**过滤器 24 使能位

1 = 使能过滤器
0 = 禁止过滤器

bit 6-5 **MSEL24<1:0>：**过滤器 24 屏蔽器选择位

11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 4-0 **FSEL24<4:0>：**FIFO 选择位

11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。

**寄存器 29-17： CiFLTCON7：CAN 过滤器控制寄存器 7**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN31 | MSEL31<1:0> | | FSEL31<4:0> | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN30 | MSEL30<1:0> | | FSEL30<4:0> | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN29 | MSEL29<1:0> | | FSEL29<4:0> | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FLTEN28 | MSEL28<1:0> | | FSEL28<4:0> | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **FLTEN31**：过滤器 31 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 30-29 **MSEL31<1:0>**：过滤器 31 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 28-24 **FSEL31<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 23 **FLTEN30**：过滤器 30 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 22-21 **MSEL30<1:0>**：过滤器 30 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 20-16 **FSEL30<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。


© 2013 Microchip Technology Inc.

**寄存器 29-17： CiFLTCON7：CAN 过滤器控制寄存器 7 （续）**

bit 15 **FLTEN29**：过滤器 29 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 14-13 **MSEL29<1:0>**：过滤器 29 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 12-8 **FSEL29<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

bit 7 **FLTEN28**：过滤器 28 使能位
1 = 使能过滤器
0 = 禁止过滤器

bit 6-5 **MSEL28<1:0>**：过滤器 28 屏蔽器选择位
11 = 选择接收屏蔽器 3
10 = 选择接收屏蔽器 2
01 = 选择接收屏蔽器 1
00 = 选择接收屏蔽器 0

bit 4-0 **FSEL28<4:0>**：FIFO 选择位
11111 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 31 中
11110 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 30 中
•
•
•
00001 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 1 中
00000 = 与过滤器匹配的报文被存储在 FIFO 缓冲区 0 中

**注：** 仅当对应的过滤器使能 （FLTENn）位为 0 时，才能修改该寄存器中的位。

**寄存器 29-18： CiRXFn：CAN 接收过滤器 N 寄存器 7 （n = 0 至 31）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | SID<10:3> | | | | | | | |
| 23:16 | R/W-x | R/W-x | R/W-x | U-0 | R/W-0 | U-0 | R/W-x | R/W-x |
| | SID<2:0> | | | — | EXID | — | EID<17:16> | |
| 15:8 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | EID<15:8> | | | | | | | |
| 7:0 | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x | R/W-x |
| | EID<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-21 **SID<10:0>**：标准标识符位
1 = 报文地址位 SIDx 必须为 1 以匹配过滤器
0 = 报文地址位 SIDx 必须为 0 以匹配过滤器

bit 20 **未实现**：读为 0

bit 19 **EXID**：扩展标识符使能位
1 = 仅匹配带有扩展标识符地址的报文
0 = 仅匹配带有标准标识符地址的报文

bit 18 **未实现**：读为 0

bit 17-0 **EID<17:0>**：扩展标识符位
1 = 报文地址位 EIDx 必须为 1 以匹配过滤器
0 = 报文地址位 EIDx 必须为 0 以匹配过滤器

**注：** 仅当禁止过滤器 （FLTENn = 0）时，才能修改该寄存器。


© 2013 Microchip Technology Inc.

**寄存器 29-19： CiFIFOBA：CAN 报文缓冲区基址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CiFIFOBA<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CiFIFOBA<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CiFIFOBA<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R-0(1) | R-0(1) |
| | CiFIFOBA<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **CiFIFOBA<31:0>**：CAN FIFO 基址位

这些位定义所有报文缓冲区的基址。每个报文缓冲区的位置取决于前一个报文缓冲区的大小。该地址为物理地址。请注意， bit <1:0> 是只读位且读为 0，这会使报文在器件 RAM 中按 32 位字对齐。

**注 1：** 该位未实现且始终读为 0，这将强制报文按字对齐。

**注：** 仅当 CAN 模块处于配置模式 （OPMOD<2:0> （CiCON<23:21>）= 100）时，才能修改该寄存器。

**寄存器 29-20： CiFIFOCONn：CAN FIFO 控制寄存器 （n = 0 至 31）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | FSIZE<4:0>(1) | | | | |
| 15:8 | U-0 | S/HC-0 | S/HC-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 |
| | — | FRESET | UINC | DONLY(1) | — | — | — | — |
| 7:0 | R/W-0 | R-0 | R-0 | R-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXEN | TXABAT(2) | TXLARB(3) | TXERR(3) | TXREQ | RTREN | TXPR<1:0> | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-21 **未实现：**读为 0

bit 20-16 **FSIZE<4:0>：**FIFO 大小位 (1)

11111 =FIFO 为 32 个报文深

•

•

•

00010 = FIFO 为 3 个报文深
00001 = FIFO 为 2 个报文深
00000 = FIFO 为 1 个报文深

bit 15 **未实现：**读为 0

bit 14 **FRESET：**FIFO 复位位

1 = 当位置 1 时，FIFO 复位；当 FIFO 复位时，由硬件清零。置 1 后，用户在采取操作前应查询该位是否清零
0 = 无影响

bit 13 **UINC：**递增头部 / 尾部位

TXEN = 1：（FIFO 配置为发送 FIFO）
当该位置 1 时， FIFO 头部递增一个报文

TXEN = 0：（FIFO 配置为接收 FIFO）
当该位置 1 时， FIFO 尾部递增一个报文

bit 12 **DONLY：**仅存储报文数据位 (1)

TXEN = 1：（FIFO 配置为发送 FIFO）
不使用该位，该位无影响。

TXEN = 0：（FIFO 配置为接收 FIFO）
1 = 仅在 FIFO 中存储数据字节
0 = 存储完整报文，包括标识符

bit 11-8 **未实现：**读为 0

bit 7 **TXEN：**发送 / 接收缓冲区选择位

1 = FIFO 为发送 FIFO
0 = FIFO 为接收 FIFO

**注 1：** 仅当 CAN 模块处于配置模式 （OPMOD<2:0> （CiCON<23:21>）= 100）时，才能修改该这些位。
**2：** 该位在报文完成 （或中止）或 FIFO 复位时更新。
**3：** 该位在每次读取该寄存器或 FIFO 复位时复位。


© 2013 Microchip Technology Inc.

**寄存器 29-20： CiFIFOCONn：CAN FIFO 控制寄存器 （n = 0 至 31）（续）**

bit 6 **TXABAT**：报文中止位 (2)
1 = 报文中止
0 = 成功完成报文发送

bit 5 **TXLARB**：报文仲裁失败位 (3)
1 = 报文在发送过程中仲裁失败
0 = 报文在发送过程中没有仲裁失败

bit 4 **TXERR**：在发送过程中检测到错误位 (3)
1 = 发送报文时发生总线错误
0 = 发送报文时未发生总线错误

bit 3 **TXREQ**：报文发送请求位
TXEN = 1：（FIFO 配置为发送 FIFO）
将该位置 1 请求发送报文。
在成功发送 FIFO 中排队的所有报文之后，该位会自动清零
在该位置 1 的情况下清零该位，将请求中止报文。
TXEN = 0：（FIFO 配置为接收 FIFO）
该位无影响。

bit 2 **RTREN**：自动 RTR 使能位
1 = 当接收到远程发送时， TXREQ 置 1
0 = 当接收到远程发送时， TXREQ 不受影响

bit 1-0 **TXPR<1:0>**：报文发送优先级位
11 = 最高报文优先级
10 = 中高报文优先级
01 = 中低报文优先级
00 = 最低报文优先级

**注 1**： 仅当 CAN 模块处于配置模式 （OPMOD<2:0> （CiCON<23:21>）= 100）时，才能修改该这些位。
**2**： 该位在报文完成 （或中止）或 FIFO 复位时更新。
**3**： 该位在每次读取该寄存器或 FIFO 复位时复位。

**寄存器 29-21： CiFIFOINTn：CAN FIFO 中断寄存器 （n = 0 至 31）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | TXNFULLIE | TXHALFIE | TXEMPTYIE |
| 23:16 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | RXOVFLIE | RXFULLIE | RXHALFIE | RXNEMPTYIE |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | R-0 | R-0 | R-0 |
| | — | — | — | — | — | TXNFULLIF(1) | TXHALFIF | TXEMPTYIF(1) |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R-0 | R-0 | R-0 |
| | — | — | — | — | RXOVFLIF | RXFULLIF(1) | RXHALFIF(1) | RXNEMPTYIF(1) |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-27 **未实现：**读为 0

bit 26 **TXNFULLIE：**发送 FIFO 未满中断允许位
1 = FIFO 未满时允许中断
0 = FIFO 未满时禁止中断

bit 25 **TXHALFIE：**发送 FIFO 半满中断允许位
1 = FIFO 半满时允许中断
0 = FIFO 半满时禁止中断

bit 24 **TXEMPTYIE：**发送 FIFO 为空中断允许位
1 = FIFO 为空时允许中断
0 = FIFO 为空时禁止中断

bit 23-20 **未实现：**读为 0

bit 19 **RXOVFLIE：**溢出中断允许位
1 = 发生溢出时允许中断
0 = 发生溢出时禁止中断

bit 18 **RXFULLIE：**满中断允许位
1 = FIFO 满时允许中断
0 = FIFO 满时禁止中断

bit 17 **RXHALFIE：**FIFO 半满中断允许位
1 = FIFO 半满时允许中断
0 = FIFO 半满时禁止中断

bit 16 **RXNEMPTYIE：**非空中断允许位
1 = FIFO 非空时允许中断
0 = FIFO 非空时禁止中断

bit 15-11 **未实现：**读为 0

bit 10 **TXNFULLIF：**发送 FIFO 未满中断标志位 (1)
TXEN = 1：（FIFO 配置为发送缓冲区）
1 = FIFO 未满
0 = FIFO 已满
TXEN = 0：（FIFO 配置为接收缓冲区）
未使用，读为 0

**注 1：** 该位是只读位，用于反映 FIFO 的状态。


© 2013 Microchip Technology Inc.

**寄存器 29-21： CiFIFOINTn：CAN FIFO 中断寄存器 （n = 0 至 31）（续）**

bit 9 **TXHALFIF**：发送 FIFO 半空中断标志位 (1)

TXEN = 1：（FIFO 配置为发送缓冲区）
1 = FIFO ≤ 半满
0 =FIFO > 半满

TXEN = 0：（FIFO 配置为接收缓冲区）
未使用，读为 0

bit 8 **TXEMPTYIF**：发送 FIFO 空中断标志位 (1)

TXEN = 1：（FIFO 配置为发送缓冲区）
1 = FIFO 为空
0 = FIFO 非空，至少有一个报文在排队等待发送

TXEN = 0：（FIFO 配置为接收缓冲区）
未使用，读为 0

bit 7-4 **未实现**：读为 0

bit 3 **RXOVFLIF**：接收 FIFO 溢出中断标志位

TXEN = 1：（FIFO 配置为发送缓冲区）
未使用，读为 0

TXEN = 0：（FIFO 配置为接收缓冲区）
1 = 发生了溢出事件
0 = 未发生溢出事件

bit 2 **RXFULLIF**：接收 FIFO 满中断标志位 (1)

TXEN = 1：（FIFO 配置为发送缓冲区）
未使用，读为 0

TXEN = 0：（FIFO 配置为接收缓冲区）
1 = FIFO 已满
0 = FIFO 未满

bit 1 **RXHALFIF**：接收 FIFO 半满中断标志位 (1)

TXEN = 1：（FIFO 配置为发送缓冲区）
未使用，读为 0

TXEN = 0：（FIFO 配置为接收缓冲区）
1 = FIFO ≥ 半满
0 =FIFO < 半满

bit 0 **RXNEMPTYIF**：接收缓冲区非空中断标志位 (1)

TXEN = 1：（FIFO 配置为发送缓冲区）
未使用，读为 0

TXEN = 0：（FIFO 配置为接收缓冲区）
1 = FIFO 非空，至少还有一个报文
0 = FIFO 为空

**注 1：** 该位是只读位，用于反映 FIFO 的状态。

**寄存器 29-22： CiFIFOUAn：CAN FIFO 用户地址寄存器 （n = 0 至 31）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R-x | R-x | R-x | R-x | R-x | R-x | R-x | R-x |
| | CiFIFOUAn<31:24> | | | | | | | |
| 23:16 | R-x | R-x | R-x | R-x | R-x | R-x | R-x | R-x |
| | CiFIFOUAn<23:16> | | | | | | | |
| 15:8 | R-x | R-x | R-x | R-x | R-x | R-x | R-x | R-x |
| | CiFIFOUAn<15:8> | | | | | | | |
| 7:0 | R-x | R-x | R-x | R-x | R-x | R-x | R-0(1) | R-0(1) |
| | CiFIFOUAn<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **CiFIFOUAn<31:0>：**CAN FIFO 用户地址位

TXEN = 1：（FIFO 配置为发送缓冲区）

读该寄存器将返回用于写入下一个报文的地址 （FIFO 头部）。

TXEN = 0：（FIFO 配置为接收缓冲区）

读该寄存器将返回用于读取下一个报文的地址 （FIFO 尾部）。

**注 1：** 该位始终读为 0，这会使报文按字节对齐。

**注：** 在配置模式下，无法保证可以正确读取该寄存器，应当仅在模块不处于配置模式时访问它。

**寄存器 29-23： CiFIFOCIN: CAN 模块报文索引寄存器 （n = 0 至 31）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | R-0 | R-0 | R-0 | R-0 | R-0 |
| | — | — | — | CiFIFOCI<4:0> | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-5 **未实现：**读为 0

bit 4-0 **CiFIFOCIn<4:0>：**CAN 端 FIFO 报文索引位

TXEN = 1：（FIFO 配置为发送缓冲区）

读取该寄存器将返回一个索引，该索引指向 FIFO 下一次尝试发送的报文。

TXEN = 0：（FIFO 配置为接收缓冲区）

读取该寄存器将返回一个索引，该索引指向 FIFO 用于保存下一个报文的报文位置。


© 2013 Microchip Technology Inc.

## 30.0 以太网控制器

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站 （www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 35 章 “以太网控制器”**（DS61155）。

以太网控制器是一个总线主模块，它与片外物理层（Physical Layer，PHY）相连，从而在系统中实现完整的以太网节点。

以太网控制器的主要特性包括：

- 支持 10/100 Mbps 数据传输速率
- 支持全双工和半双工工作
- 支持 RMII 和 MII PHY 接口
- 支持 MIIM PHY 管理接口
- 支持手动和自动流控制
- 基于 RAM 描述符的 DMA 操作 （用于接收和发送路径）
- 可完全配置的中断
- 可配置的接收数据包过滤
  - CRC 校验
  - 64 字节模式匹配
  - 广播、多播和单播数据包
  - Magic Packet™
  - 64 位哈希表
  - 过短包 （Runt packet）
- 支持数据包有效负载校验和计算
- 支持各种硬件统计信息计数器

图 30-1 给出了以太网控制器的框图。

**图 30-1： 以太网控制器框图**

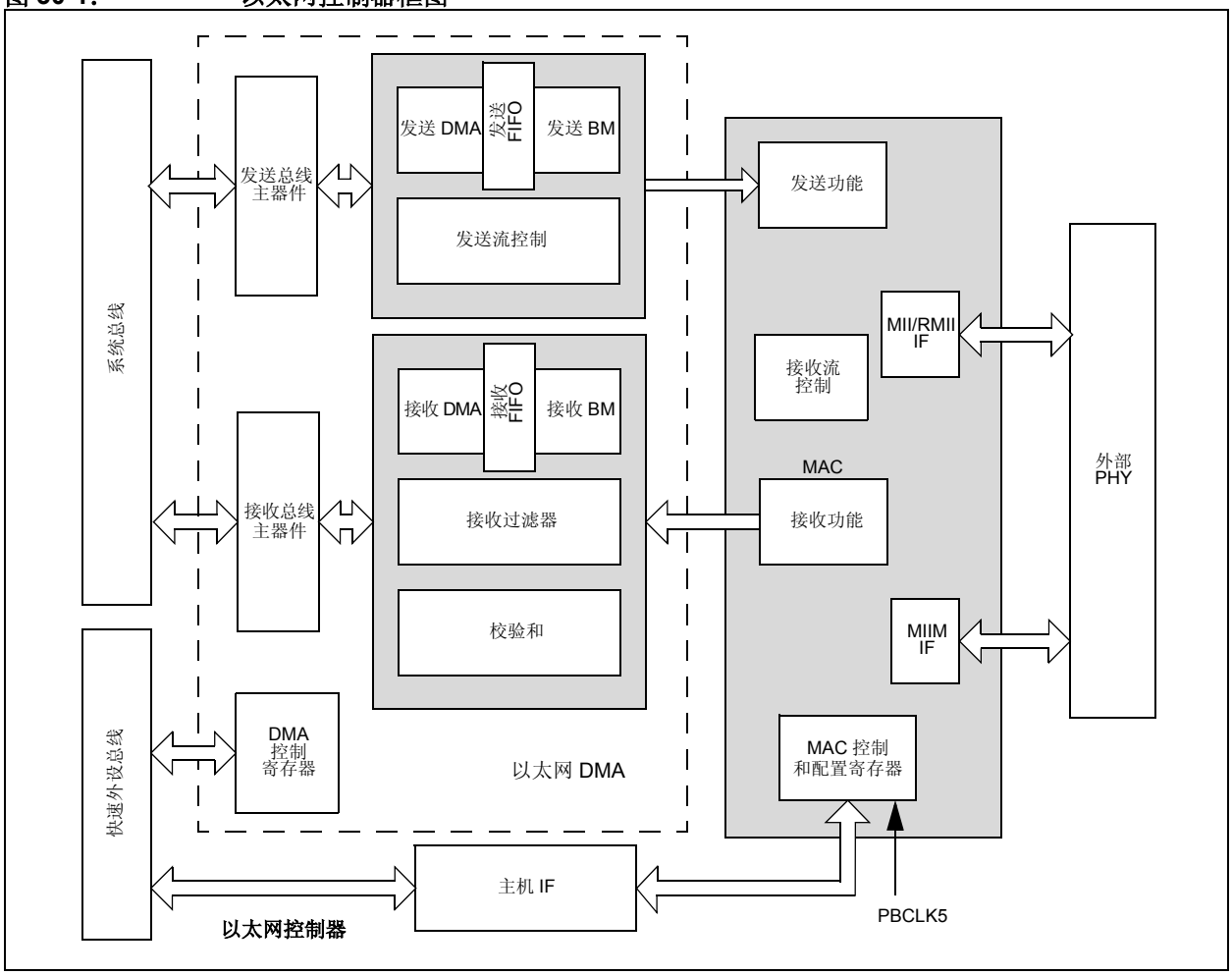


表 30-1、表 30-2、表 30-3 和表 30-4 给出了可用于以太网控制器的 4 个接口和相关的引脚。

**表 30-1： MII 模式默认接口信号（FMIIEN = 1， FETHIO = 1）**

| 引脚名称 | 说明 |
|---|---|
| EMDC | 管理时钟 |
| EMDIO | 管理 I/O |
| ETXCLK | 发送时钟 |
| ETXEN | 发送使能 |
| ETXD0 | 发送数据 |
| ETXD1 | 发送数据 |
| ETXD2 | 发送数据 |
| ETXD3 | 发送数据 |
| ETXERR | 发送错误 |
| ERXCLK | 接收时钟 |
| ERXDV | 接收数据有效 |
| ERXD0 | 接收数据 |
| ERXD1 | 接收数据 |
| ERXD2 | 接收数据 |
| ERXD3 | 接收数据 |
| ERXERR | 接收错误 |
| ECRS | 载波侦听 |
| ECOL | 冲突指示 |

**表 30-2： RMII 模式默认接口信号（FMIIEN = 0， FETHIO = 1）**

| 引脚名称 | 说明 |
|---|---|
| EMDC | 管理时钟 |
| EMDIO | 管理 I/O |
| ETXEN | 发送使能 |
| ETXD0 | 发送数据 |
| ETXD1 | 发送数据 |
| EREFCLK | 参考时钟 |
| ECRSDV | 载波侦听——接收数据有效 |
| ERXD0 | 接收数据 |
| ERXD1 | 接收数据 |
| ERXERR | 接收错误 |

**注：** 所选接口未使用的以太网控制器引脚可被其他外设使用。

**表 30-3： MII 模式备用接口信号（FMIIEN = 1， FETHIO = 0）**

| 引脚名称 | 说明 |
|---|---|
| AEMDC | 管理时钟 |
| AEMDIO | 管理 I/O |
| AETXCLK | 发送时钟 |
| AETXEN | 发送使能 |
| AETXD0 | 发送数据 |
| AETXD1 | 发送数据 |
| AETXD2 | 发送数据 |
| AETXD3 | 发送数据 |
| AETXERR | 发送错误 |
| AERXCLK | 接收时钟 |
| AERXDV | 接收数据有效 |
| AERXD0 | 接收数据 |
| AERXD1 | 接收数据 |
| AERXD2 | 接收数据 |
| AERXD3 | 接收数据 |
| AERXERR | 接收错误 |
| AECRS | 载波侦听 |
| AECOL | 冲突指示 |

**注：** MII 模式备用接口在 64 引脚器件上不可用。

**表 30-4： RMII 模式备用接口信号（FMIIEN = 0， FETHIO = 0）**

| 引脚名称 | 说明 |
|---|---|
| AEMDC | 管理时钟 |
| AEMDIO | 管理 I/O |
| AETXEN | 发送使能 |
| AETXD0 | 发送数据 |
| AETXD1 | 发送数据 |
| AEREFCLK | 参考时钟 |
| AECRSDV | 载波侦听——接收数据有效 |
| AERXD0 | 接收数据 |
| AERXD1 | 接收数据 |
| AERXERR | 接收错误 |


© 2013 Microchip Technology Inc.

## 30.1 以太网控制寄存器

表 30-5： 以太网控制器寄存器汇总

| 虚拟地址 (BF88_#) | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 2000 | ETHCON1 | 31:16 | PTV<15:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | ON | — | SIDL | — | — | — | TXRTS | RXEN | AUTOFC | — | — | MANFC | — | — | — | BUFCDEC | 0000 |
| 2010 | ETHCON2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | RXBUFSZ<6:0> | | | | | | | — | — | — | — | 0000 |
| 2020 | ETHTXST | 31:16 | TXSTADDR<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | TXSTADDR<15:2> | | | | | | | | | | | | | | — | — | 0000 |
| 2030 | ETHRXST | 31:16 | RXSTADDR<31:16> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | RXSTADDR<15:2> | | | | | | | | | | | | | | — | — | 0000 |
| 2040 | ETHHT0 | 31:16 | HT<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 2050 | ETHHT1 | 31:16 | HT<63:32> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 2060 | ETHPMM0 | 31:16 | PMM<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 2070 | ETHPMM1 | 31:16 | PMM<63:32> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 2080 | ETHPMCS | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PMCS<15:0> | | | | | | | | | | | | | | | | 0000 |
| 2090 | ETHPMO | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | PMO<15:0> | | | | | | | | | | | | | | | | 0000 |
| 20A0 | ETHRXFC | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | HTEN | MPEN | — | NOTPM | PMMODE<3:0> | | | | CRC ERREN | CRC OKEN | RUNT ERREN | RUNTEN | UCEN | NOT MEEN | MCEN | BCEN | 0000 |
| 20B0 | ETHRXWM | 31:16 | — | — | — | — | — | — | — | — | RXFWM<7:0> | | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | RXEWM<7:0> | | | | | | | | 0000 |
| 20C0 | ETHIEN | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | TX BUSEIE | RX BUSEIE | — | — | — | EW MARKIE | FW MARKIE | RX DONEIE | PK TPENDIE | RX ACTIE | — | TX DONEIE | TX ABORTIE | RX BUFNAIE | RX OVFLWIE | 0000 |
| 20D0 | ETHIRQ | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | TXBUSE | RXBUSE | — | — | — | EWMARK | FWMARK | RXDONE | PKTPEND | RXACT | — | TXDONE | TXABORT | RXBUFNA | RXOVFLW | 0000 |
| 20E0 | ETHSTAT | 31:16 | — | — | — | — | — | — | — | — | BUFCNT<7:0> | | | | | | | | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | BUSY | TXBUSY | RXBUSY | — | — | — | — | — | 0000 |
| 2100 | ETH RXOVFLOW | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RXOVFLWCNT<15:0> | | | | | | | | | | | | | | | | 0000 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器（ETHSTAT 除外）在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、SET 和 INV 寄存器”**。

**2：** 复位值默认为出厂时设定的值。

© 2013 Microchip Technology Inc.

表 30-5： 以太网控制器寄存器汇总（续）

| 虚拟地址（BF88_#） | 寄存器名称(1) | 位范围 | Bit 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 2110 | ETH FRMTXOK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | FRMTXOKCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 2120 | ETH SCOLFRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | SCOLFRMCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 2130 | ETH MCOLFRM | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | MCOLFRMCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 2140 | ETH FRMRXOK | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | FRMRXOKCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 2150 | ETH FCSERR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | FCSERRCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 2160 | ETH ALGNERR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ALGNERRCNT<15:0> | | | | | | | | | | | | | | | | 0000 |
| 2200 | EMAC1 CFG1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | SOFT RESET | SIM RESET | — | — | RESET RMCS | RESET RFUN | RESET TMCS | RESET TFUN | — | — | — | LOOPBACK | TXPAUSE | RXPAUSE | PASSALL | RXENABLE | 800D |
| 2210 | EMAC1 CFG2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | EXCESS DFR | BP NOBKOFF | NOBKOFF | — | — | LONGPRE | PUREPRE | AUTOPAD | VLANPAD | PAD ENABLE | CRC ENABLE | DELAYCRC | HUGEFRM | LENGTHCK | FULLDPLX | 4082 |
| 2220 | EMAC1 IPGT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | B2BIPKTGP<6:0> | | | | | | | 0012 |
| 2230 | EMAC1 IPGR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | NB2BIPKTGP1<6:0> | | | | | | | — | NB2BIPKTGP2<6:0> | | | | | | | 0C12 |
| 2240 | EMAC1 CLRT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | CWINDOW<5:0> | | | | | | — | — | — | — | RETX<3:0> | | | | 370F |
| 2250 | EMAC1 MAXF | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | MACMAXF<15:0> | | | | | | | | | | | | | | | | 05EE |
| 2260 | EMAC1 SUPP | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | RESET RMII | — | — | SPEED RMII | — | — | — | — | — | — | — | — | 1000 |
| 2270 | EMAC1 TEST | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | TESTBP | TESTPAUSE | SHRTQNTA | 0000 |
| 2280 | EMAC1 MCFG | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | RESET MGMT | — | — | — | — | — | — | — | — | — | CLKSEL<3:0> | | | | NOPRE | SCANINC | 0020 |
| 2290 | EMAC1 MCMD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | SCAN | READ | 0000 |
| 22A0 | EMAC1 MADR | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | PHYADDR<4:0> | | | | | — | — | — | REGADDR<4:0> | | | | | 0100 |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器（ETHSTAT 除外）在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、SET 和 INV 寄存器”**。

**2：** 复位值默认为出厂时设定的值。





© 2013 Microchip Technology Inc.

表 30-5： 以太网控制器寄存器汇总（续）

| 虚拟地址 (BF88_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 22B0 | EMAC1 MWTD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | MWTD<15:0> | | | | | | | | | | | | | | | | 0000 |
| 22C0 | EMAC1 MRDD | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | MRDD<15:0> | | | | | | | | | | | | | | | | 0000 |
| 22D0 | EMAC1 MIND | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | LINKFAIL | NOTVALID | SCAN | MIIMBUSY | 0000 |
| 2300 | EMAC1 SA0(2) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | STNADDR6<7:0> | | | | | | | | STNADDR5<7:0> | | | | | | | | xxxx |
| 2310 | EMAC1 SA1(2) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | STNADDR4<7:0> | | | | | | | | STNADDR3<7:0> | | | | | | | | xxxx |
| 2320 | EMAC1 SA2(2) | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | STNADDR2<7:0> | | | | | | | | STNADDR1<7:0> | | | | | | | | xxxx |

**图注：** x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器（ETHSTAT 除外）在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、SET 和 INV 寄存器”**。

**2：** 复位值默认为出厂时设定的值。

© 2013 Microchip Technology Inc.

**寄存器 30-1： ETHCON1：以太网控制器控制寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PTV<15:8> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PTV<7:0> | | | | | | | |
| 15:8 | R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | ON | — | SIDL | — | — | — | TXRTS | RXEN(1) |
| 7:0 | R/W-0 | U-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 |
| | AUTOFC | — | — | MANFC | — | — | — | BUFCDEC |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **PTV<15:0>：**暂停定时器值位
用于流量控制的暂停定时器值。
只有 RXEN （ETHCON1<8>）未置 1 时，才能写入该寄存器。
这些位仅用于流量控制操作。

bit 15 **ON：**以太网使能位
1 = 使能以太网模块
0 = 禁止以太网模块

bit 14 **未实现：**读为 0

bit 13 **SIDL:** 以太网空闲模式停止位
1 = 以太网模块在空闲模式期间暂停传输
0 = 以太网模块在空闲模式期间继续传输

bit 12-10 **未实现：**读为 0

bit 9 **TXRTS：**发送请求发送位
1 = 激活发送逻辑并发送在发送 EDT 中定义的数据包
0 = 停止发送 （由软件清零时）或发送已完成 （由硬件清零时）
当该位写入 1 后，每次发送逻辑完成发送在以太网描述符表 （Ethernet Descriptor Table， EDT）中请求的数据包时，该位会清零。如果 CPU 向该位写入 0，则发送逻辑会完成当前数据包的发送，然后停止之后所有数据包的发送。
该位仅影响发送操作。

bit 8 **RXEN：**接收使能位 (1)
1 = 使能接收逻辑，数据包将按照过滤器配置接收并存储到接收缓冲区中
0 = 禁止接收逻辑，不在接收缓冲区中接收任何数据包
该位仅影响接收操作。

**注 1：** 建议不要执行这种操作：清零 RXEN 位，然后对与接收相关的任意域 / 寄存器进行更改。必须先重新初始化以太网控制器 （ON 清零），然后再应用接收更改。


© 2013 Microchip Technology Inc.

**寄存器 30-1： ETHCON1：以太网控制器控制寄存器 1 （续）**

bit 7 **AUTOFC**：自动流量控制位

1 = 使能自动流量控制
0 = 禁止自动流量控制

将该位置 1 会使能自动流量控制。如果置 1，则满水印和空水印分别用于自动使能和禁止流量控制。当已接收缓冲区数量 BUFCNT（ETHSTAT<16:23>）上升至满水印时，会自动使能流量控制。当 BUFCNT 下降至空水印时，会自动禁止流量控制。

该位仅用于流量控制操作，会同时影响发送和接收操作。

bit 6-5 **未实现**：读为 0

bit 4 **MANFC**：手动流量控制位

1 = 使能手动流量控制
0 = 禁止手动流量控制

将该位置 1 会使能手动流量控制。如果置 1，流量控制逻辑会使用 PTV 寄存器中的暂停定时器值发送暂停帧。然后，它会每隔 128 * PTV<15:0>/2 个发送时钟周期重新发送暂停帧，直到该位清零为止。

**注：** 对于10 Mbps操作，发送时钟以2.5 MHz运行。对于100 Mbps操作，发送时钟以25 MHz运行。

当该位清零时，流量控制逻辑会自动发送暂停定时器值为 0x0000 的暂停帧，以禁止流量控制。

该位仅用于流量控制操作，会同时影响发送和接收操作。

bit 3-1 **未实现**：读为 0

bit 0 **BUFCDEC**：描述符缓冲区计数递减位

BUFCDEC 位是读为 0 的写 1 位。写入 1 时，描述符缓冲区计数器 BUFCNT 会递减 1。如果在写入该位的同时 BUFCNT 计数器由于接收逻辑递增，则 BUFCNT 值将保持不变。写入 0 没有任何作用。

该位仅用于接收操作。

**注 1：** 建议不要执行这种操作：清零 RXEN 位，然后对与接收相关的任意域 / 寄存器进行更改。必须先重新初始化以太网控制器 （ON 清零），然后再应用接收更改。

**寄存器 30-2： ETHCON2：以太网控制器控制寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | RXBUFSZ<6:4> | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 |
| | RXBUFSZ<3:0> | | | | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-11 **未实现：**读为 0

bit 10-4 **RXBUFSZ<6:0>：**所有接收描述符的接收数据缓冲区大小 （按 16 字节递增）位

1111111 = 描述符的接收数据缓冲区大小为 2032 字节
•
•
•
1100000 = 描述符的接收数据缓冲区大小为 1536 字节
•
•
•
0000011 = 描述符的接收数据缓冲区大小为 48 字节
0000010 = 描述符的接收数据缓冲区大小为 32 字节
0000001 = 描述符的接收数据缓冲区大小为 16 字节
0000000 = 保留

bit 3-0 **未实现：**读为 0

**注 1：** 该寄存器仅用于接收操作。
**2：** 只有在 RXEN 位 （ETHCON1<8>）= 0 时，才能更改该寄存器中的这些位。


© 2013 Microchip Technology Inc.

**寄存器 30-3： ETHTXST：以太网控制器发送数据包描述符起始地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXSTADDR<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXSTADDR<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | TXSTADDR<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 |
| | TXSTADDR<7:2> | | | | | | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-2 **TXSTADDR<31:2>：**第一个发送描述符起始地址位
在任意发送、接收或 DMA 操作正在进行时，不能写入该寄存器。
该地址必须 4 字节对齐 （bit 1-0 必须为 00）。

bit 1-0 **未实现：**读为 0

**注 1：** 该寄存器仅用于发送操作。
**2：** 硬件会使用上次成功发送数据包所用的最后一个描述符更新该寄存器。

**寄存器 30-4： ETHRXST：以太网控制器接收数据包描述符起始地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXSTADDR<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXSTADDR<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXSTADDR<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 |
| | RXSTADDR<7:2> | | | | | | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-2 **RXSTADDR<31:2>：**第一个接收描述符起始地址位
在任意发送、接收或 DMA 操作正在进行时，不能写入该寄存器。
该地址必须 4 字节对齐 （bit 1-0 必须为 00）。

bit 1-0 **未实现：**读为 0

**注 1：** 该寄存器仅用于接收操作。
**2：** 硬件会使用上次成功发送数据包所用的最后一个描述符更新该寄存器。

**寄存器 30-5： ETHHT0：以太网控制器哈希表寄存器 0**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | HT<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | HT<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | HT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | HT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **HT<31:0>：**哈希表字节 0-3 位

**注 1：** 该寄存器仅用于接收操作。
**2：** 只有在 RXEN 位 （ETHCON1<8>） = 0 或 HTEN 位 （ETHRXFC<15>） = 0 时，才能更改该寄存器中的这些位。

**寄存器 30-6： ETHHT1：以太网控制器哈希表寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | HT<63:56> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | HT<55:48> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | HT<47:40> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | HT<39:32> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **HT<63:32>：**哈希表字节 4-7 位

**注 1：** 该寄存器仅用于接收操作。
**2：** 只有在 RXEN 位 （ETHCON1<8>） = 0 或 HTEN 位 （ETHRXFC<15>） = 0 时，才能更改该寄存器中的这些位。


© 2013 Microchip Technology Inc.

**寄存器 30-7： ETHPMM0：以太网控制器模式匹配屏蔽器寄存器 0**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMM<31:24> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMM<23:16> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMM<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMM<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **PMM<31:24>：**模式匹配屏蔽器 3 位
bit 23-16 **PMM<23:16>：**模式匹配屏蔽器 2 位
bit 15-8 **PMM<15:8>：**模式匹配屏蔽器 1 位
bit 7-0 **PMM<7:0>：**模式匹配屏蔽器 0 位

**注 1：** 该寄存器仅用于接收操作。
**2：** 只有在 RXEN 位（ETHCON1<8>）= 0 或 PMMODE 位（ETHRXFC<11:8>）= 0 时，才能更改该寄存器中的这些位。

**寄存器 30-8： ETHPMM1：以太网控制器模式匹配屏蔽器寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMM<63:56> | | | | | | | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMM<55:48> | | | | | | | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMM<47:40> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMM<39:32> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **PMM<63:56>：**模式匹配屏蔽器 7 位
bit 23-16 **PMM<55:48>：**模式匹配屏蔽器 6 位
bit 15-8 **PMM<47:40>：**模式匹配屏蔽器 5 位
bit 7-0 **PMM<39:32>：**模式匹配屏蔽器 4 位

**注 1：** 该寄存器仅用于接收操作。
**2：** 只有在 RXEN 位（ETHCON1<8>）= 0 或 PMMODE 位（ETHRXFC<11:8>）= 0 时，才能更改该寄存器中的这些位。

**寄存器 30-9： ETHPMCS：以太网控制器模式匹配校验和寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMCS<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMCS<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-8 **PMCS<15:8>：**模式匹配校验和 1 位

bit 7-0 **PMCS<7:0>：**模式匹配校验和 0 位

**注 1：** 该寄存器仅用于接收操作。

**2：** 只有在 RXEN 位（ETHCON1<8>）= 0 或 PMMODE 位（ETHRXFC<11:8>）= 0 时，才能更改该寄存器中的这些位。

**寄存器 30-10： ETHPMO：以太网控制器模式匹配偏移寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMO<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | PMO<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **PMO<15:0>：**模式匹配偏移 1 位

**注 1：** 该寄存器仅用于接收操作。

**2：** 只有在 RXEN 位（ETHCON1<8>）= 0 或 PMMODE 位（ETHRXFC<11:8>）= 0 时，才能更改该寄存器中的这些位。


© 2013 Microchip Technology Inc.

**寄存器 30-11： ETHRXFC：以太网控制器接收过滤器配置寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | HTEN | MPEN | — | NOTPM | PMMODE<3:0> | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | CRCERREN | CRCOKEN | RUNTERREN | RUNTEN | UCEN | NOTMEEN | MCEN | BCEN |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **HTEN：**哈希表过滤使能位
1 = 使能哈希表过滤
0 = 禁止哈希表过滤

bit 14 **MPEN：**Magic Packet 使能位
1 = 使能 Magic Packet 过滤
0 = 禁止 Magic Packet 过滤

bit 13 **未实现：**读为 0

bit 12 **NOTPM：**模式匹配反相位
1 = 只有模式匹配校验和不匹配时，才会发生成功的模式匹配
0 = 只有模式匹配校验和匹配时，才会发生成功的模式匹配
该位决定发生成功的模式匹配：模式匹配校验和是否必须匹配。

bit 11-8 **PMMODE<3:0>：**模式匹配模式位
1001 = 如果 (NOTPM = 1 XOR 模式匹配校验和匹配 ) AND ( 数据包 = Magic Packet) 的结果为真，则模式匹配成功 **(1,3)**
1000 = 如果 (NOTPM = 1 XOR 模式匹配校验和匹配 ) AND ( 哈希表过滤器匹配 ) 的结果为真，则模式匹配成功 **(1,2)**
0111 = 如果 (NOTPM = 1 XOR 模式匹配校验和匹配 ) AND ( 目标地址 = 广播地址 ) 的结果为真，则模式匹配成功 **(1)**
0110 = 如果 (NOTPM = 1 XOR 模式匹配校验和匹配 ) AND ( 目标地址 = 广播地址 ) 的结果为真，则模式匹配成功 **(1)**
0101 = 如果 (NOTPM = 1 XOR 模式匹配校验和匹配 ) AND ( 目标地址 = 单播地址 ) 的结果为真，则模式匹配成功 **(1)**
0100 = 如果 (NOTPM = 1 XOR 模式匹配校验和匹配 ) AND ( 目标地址 = 单播地址 ) 的结果为真，则模式匹配成功 **(1)**
0011 = 如果 (NOTPM = 1 XOR 模式匹配校验和匹配 ) AND ( 目标地址 = 站点地址 ) 的结果为真，则模式匹配成功 **(1)**
0010 = 如果 (NOTPM = 1 XOR 模式匹配校验和匹配 ) AND ( 目标地址 = 站点地址 ) 的结果为真，则模式匹配成功 **(1)**
0001 = 如果 (NOTPM = 1 XOR 模式匹配校验和匹配 ) 的结果为真，则模式匹配成功 **(1)**
0000 = 禁止模式匹配；模式匹配总是不成功

**注 1：** 当两个条件中有一个为真，但不同时为真时， XOR 的结果为真。
**2：** 无论 HTEN 位的值如何，该哈希表过滤器匹配总是工作。
**3：** 无论 MPEN 位的值如何，该 Magic Packet 过滤器匹配总是工作。

**注 1：** 该寄存器仅用于接收操作。
**2：** 只有在 RXEN 位 （ETHCON1<8>） = 0 时，才能更改该寄存器中的位。

**寄存器 30-11： ETHRXFC：以太网控制器接收过滤器配置寄存器 （续）**

bit 7 **CRCERREN**：CRC 错误收集使能位
1 = 只有接收数据包 CRC 无效时，才会接收数据包
0 = 禁止 CRC 错误收集过滤
该位使用户可以收集所有具有无效 CRC 的数据包。

bit 6 **CRCOKEN**：CRC 有效使能位
1 = 只有接收数据包 CRC 有效时，才会接收数据包
0 = 禁止 CRC 过滤
该位使用户可以拒绝所有具有无效 CRC 的数据包。

bit 5 **RUNTERREN**：过短错误收集使能位
1 = 只有接收数据包为过短数据包时，才会接收数据包
0 = 禁止过短错误收集过滤
该位使用户收集所有属于过短数据包的数据包。对于该过滤器，过短数据包定义为大小小于 64 字节的任意数据包 （当 CRCOKEN = 0 时），或者具有有效 CRC 但大小小于 64 字节的任意数据包 （当 CRCOKEN = 1 时）。

bit 4 **RUNTEN**：过短使能位
1 = 只有接收数据包不是过短数据包时，才会接收数据包
0 = 禁止过短过滤
该位使用户可以拒绝所有过短数据包。对于该过滤器，过短数据包定义为大小小于 64 字节的任意数据包。

bit 3 **UCEN**：单播使能位
1 = 使能单播过滤
0 = 禁止单播过滤
该位使用户可以接收目标地址与站点地址匹配的所有单播数据包。

bit 2 **NOTMEEN**：非己单播使能位
1 = 使能非己单播过滤
0 = 禁止非己单播过滤
该位使用户可以接收目标地址与站点地址不匹配的所有单播数据包。

bit 1 **MCEN**：组播使能位
1 = 使能组播过滤
0 = 禁止组播过滤
该位使用户可以接收所有组播地址数据包。

bit 0 **BCEN**：广播使能位
1 = 使能广播过滤
0 = 禁止广播过滤
该位使用户可以接收所有广播地址数据包。

**注 1：** 当两个条件中有一个为真，但不同时为真时， XOR 的结果为真。
**2：** 无论 HTEN 位的值如何，该哈希表过滤器匹配总是工作。
**3：** 无论 MPEN 位的值如何，该 Magic Packet 过滤器匹配总是工作。

**注 1：** 该寄存器仅用于接收操作。
**2：** 只有在 RXEN 位 （ETHCON1<8>） = 0 时，才能更改该寄存器中的位。

 © 2013 Microchip Technology Inc.

**寄存器 30-12： ETHRXWM：以太网控制器接收水印寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXFWM<7:0> | | | | | | | |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXEWM<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **未实现：**读为 0

bit 23-16 **RXFWM<7:0>：**接收满水印位

软件控制的接收缓冲区满水印指针与接收 BUFCNT 进行比较，用以确定满水印条件，从而产生 FWMARK 中断和使能流量控制 （使能自动流量控制时）。满水印指针应总是大于空水印指针。

bit 15-8 **未实现：**读为 0

bit 7-0 **RXEWM<7:0>：**接收空水印位

软件控制的接收缓冲区空水印指针与接收 BUFCNT 进行比较，用以确定空水印条件，从而产生 EWMARK 中断和禁止流量控制 （使能自动流量控制时）。空水印指针应总是小于满水印指针。

**注：** 该寄存器仅用于接收操作。

**寄存器 30-13： ETHIEN：以太网控制器中断允许寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | TXBUSEIE(1) | RXBUSEIE(2) | — | — | — | EWMARKIE(2) | FWMARKIE(2) |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXDONEIE(2) | PKTPENDIE(2) | RXACTIE(2) | — | TXDONEIE(1) | TXABORTIE(1) | RXBUFNAIE(2) | RXOVFLWIE(2) |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-15 **未实现：**读为 0

bit 14 **TXBUSEIE：**发送 BVCI 总线错误中断允许位 (1)
1 = 允许 TXBUS 错误中断
0 = 禁止 TXBUS 错误中断

bit 13 **RXBUSEIE：**接收 BVCI 总线错误中断允许位 (2)
1 = 允许 RXBUS 错误中断
0 = 禁止 RXBUS 错误中断

bit 12-10 **未实现：**读为 0

bit 9 **EWMARKIE：**空水印中断允许位 (2)
1 = 允许 EWMARK 中断
0 = 禁止 EWMARK 中断

bit 8 **FWMARKIE：**满水印中断允许位 (2)
1 = 允许 FWMARK 中断
0 = 禁止 FWMARK 中断

bit 7 **RXDONEIE：**接收器完成中断允许位 (2)
1 = 允许 RXDONE 中断
0 = 禁止 RXDONE 中断

bit 6 **PKTPENDIE：**数据包待处理中断允许位 (2)
1 = 允许 PKTPEND 中断
0 = 禁止 PKTPEND 中断

bit 5 **RXACTIE：**接收活动中断允许位
1 = 允许 RXACT 中断
0 = 禁止 RXACT 中断

bit 4 **未实现：**读为 0

bit 3 **TXDONEIE：**发送器完成中断允许位 (1)
1 = 允许 TXDONE 中断
0 = 禁止 TXDONE 中断

bit 2 **TXABORTIE：**发送器中止中断允许位 (1)
1 = 允许 TXABORT 中断
0 = 禁止 TXABORT 中断

bit 1 **RXBUFNAIE：**接收缓冲区不可用中断允许位 (2)
1 = 允许 RXBUFNA 中断
0 = 禁止 RXBUFNA 中断

bit 0 **RXOVFLWIE：**接收 FIFO 溢出中断允许位 (2)
1 = 允许 RXOVFLW 中断
0 = 禁止 RXOVFLW 中断

**注 1：** 该位仅用于发送操作。
**2：** 该位仅用于接收操作。


© 2013 Microchip Technology Inc.

**寄存器 30-14： ETHIRQ：以太网控制器中断请求寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | TXBUSE | RXBUSE | — | — | — | EWMARK | FWMARK |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXDONE | PKTPEND | RXACT | — | TXDONE | TXABORT | RXBUFNA | RXOVFLW |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-15 **未实现：**读为 0

bit 14 **TXBUSE：**发送 BVCI 总线错误中断位 **(2)**

1 = 发生了 BVCI 总线错误
0 = 未发生 BVCI 总线错误

在存储器访问期间，当发送 DMA 遇到 BVCI 总线错误时，该位会置 1。它通过复位或用 CPU 向 CLR 寄存器写入 1 来清零。

bit 13 **RXBUSE：**接收 BVCI 总线错误中断位 **(2)**

1 = 发生了 BVCI 总线错误
0 = 未发生 BVCI 总线错误

在存储器访问期间，当接收 DMA 遇到 BVCI 总线错误时，该位会置 1。它通过复位或用 CPU 向 CLR 寄存器中写入 1 来清零。

bit 12-10 **未实现：**读为 0

bit 9 **EWMARK：**空水印中断位 **(2)**

1 = 已到达空水印指针
0 = 没有待处理中断

当接收描述符缓冲区计数小于等于 RXEWM 位（ETHRXWM<0:7>）值时，该位会置 1。在硬件递增 BUFCNT 位 （ETHSTAT<16:23>）时，它会清零。写入 0 或 1 没有任何作用。

bit 8 **FWMARK：**满水印中断位 **(2)**

1 = 已到达满水印指针
0 = 没有待处理中断

当接收描述符缓冲区计数大于等于 RXFWM 位域 （ETHRXWM<16:23>）值时，该位会置 1。写入 BUFCDEC 位 （ETHCON1<0>）以递减 BUFCNT 计数器时，该位会清零。写入 0 或 1 没有任何作用。

**注 1：** 该位仅用于发送操作。
**2：** 该位仅用于接收操作。

**注：** 建议使用 SET、CLR 或 INV 寄存器来将该寄存器中的任意位置 1 或清零。只有在进行调试 / 测试时，才应对该寄存器中的位进行置 1 或清零。

**寄存器 30-14： ETHIRQ：以太网控制器中断请求寄存器 （续）**

bit 7 **RXDONE**：接收完成中断位 (2)
1 = 已成功接收到接收数据包
0 = 没有待处理中断
每次成功接收到一个接收数据包时，该位会置 1。它通过复位或用 CPU 向 CLR 寄存器写入 1 来清零。

bit 6 **PKTPEND**：数据包待处理中断位 (2)
1 = 存储器中有待处理的接收数据包
0 = 存储器中没有待处理的接收数据包
当 BUFCNT 计数器值不为 0 时，该位会置 1。复位或写入 BUFCDEC 位来递减 BUFCNT 计数器时，它会清零。写入 0 或 1 没有任何作用。

bit 5 **RXACT**：接收活动中断位 (2)
1 = 已成功接收到接收数据包数据
0 = 没有待处理中断
每当接收数据包数据存储到 RXBM FIFO 中时，该位会置 1。它通过复位或用 CPU 向 CLR 寄存器写入 1 来清零。

bit 4 **未实现**：读为 0

bit 3 **TXDONE**：发送完成中断位 (2)
1 = 已成功发送了发送数据包
0 = 没有待处理中断
在当前发送的发送数据包完成发送，并且发送状态向量装入用于数据包的第一个描述符中时，该位会置 1。它通过复位或用 CPU 向 CLR 寄存器写入 1 来清零。

bit 2 **TXABORT**：发送中止条件中断位 (2)
1 = 上一个发送数据包中产生了发送中止条件
0 = 没有待处理中断
当 MAC 由于以下原因之一而中止发送数据包的发送时，该位会置 1：
- 超大发送数据包中止
- 数据不足中止
- 延时过长中止
- 迟冲突中止
- 冲突过量中止

该位通过复位或用 CPU 向 CLR 寄存器写入 1 来清零。

bit 1 **RXBUFNA**：接收缓冲区不可用中断位 (2)
1 = 产生了接收缓冲区描述符不可用条件
0 = 没有待处理中断
产生接收缓冲描述符溢出条件时，该位会置 1。它通过复位或用 CPU 向 CLR 寄存器写入 1 来清零。

bit 0 **RXOVFLW**：接收 FIFO 溢出错误位 (2)
1 = 产生了接收 FIFO 溢出错误条件
0 = 没有待处理中断
在产生接收 FIFO 溢出条件时， RXBM 逻辑会将 RXOVFLW 置 1。它通过复位或用 CPU 向 CLR 寄存器中写入 1 来清零。

**注 1：** 该位仅用于发送操作。
**2：** 该位仅用于接收操作。

| **注：** | 建议使用 SET、CLR 或 INV 寄存器来将该寄存器中的任意位置 1 或清零。只有在进行调试 / 测试时，才应对该寄存器中的位进行置 1 或清零。 |
|---|---|


© 2013 Microchip Technology Inc.

**寄存器 30-15： ETHSTAT：以太网控制器状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | BUFCNT<7:0>(1) | | | | | | | |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | ETHBUSY(5) | TXBUSY(2,6) | RXBUSY(3,6) | — | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-24 **未实现：**读为 0

bit 23-16 **BUFCNT<7:0>：**数据包缓冲区计数位 (1)

存储器中已接收的数据包缓冲区的数量。成功接收到一个数据包之后，硬件会根据该数据包使用的描述符数量递增该寄存器。从缓冲区中读出一个数据包之后，软件需要递减计数器 （对于每个使用的描述符，均写入 BUFCDEC 位 （ETHCON1<0>））。在寄存器值为 0xFF 时，如果硬件递增寄存器，寄存器不会计满返回 （从 0xFF 变为 0x00）。相反地，在寄存器值为 0x0000 时，如果软件递减寄存器，寄存器不会触底回弹 （从 0x00 变为 0xFF）。如果在硬件递增计数器的同时，软件递减计数器，则计数器值将保持不变。

当该寄存器值达到 0xFF 时，接收逻辑会暂停 （仅当使能自动流量控制时），等待软件写入 BUFCDEC 位，将寄存器递减为小于 0xFF。

如果禁止了自动流量控制，则 RXDMA 会继续进行处理， BUFCNT 将一直为饱和值 0xFF。

当该寄存器非零时，PKTPEND 状态位将置 1，并且可能会产生中断，是否产生中断取决于 ETHIEN 寄存器中 PKTPENDIE 位的值。

当写入 ETHRXST 寄存器时， BUFCNT 计数器会自动清零为 0x00。

**注：** 当 ON 设置为 0 时， BUFCNT 不会被清零。这使软件继续使用并递减该计数。

bit 15-8 **未实现：**读为 0

bit 7 **ETHBUSY：**以太网模块忙状态位 (5)

1 = 以太网逻辑已开启 （ON （ETHCON1<15>） = 1）或正在完成某个事务
0 = 以太网逻辑空闲

该位指示模块已开启，或者在模块被关闭之后仍在完成某个事务。

**注 1：** 该位仅用于接收操作。
**2：** 该位仅受发送操作影响。
**3：** 该位仅受接收操作影响。
**4：** 该位会受发送和接收操作影响。
**5：** 当 ON 位 （ETHCON1<15>） = 1 时，该位会*置 1*。
**6：** 当 ON 位 （ETHCON1<15>） = 0 时，该位会*清零*。

**寄存器 30-15： ETHSTAT：以太网控制器状态寄存器 （续）**

bit 6 **TXBUSY**：发送忙状态位 **(2,6)**

1 = 发送逻辑正在发送数据
0 = 发送逻辑空闲

该位指示当前正在发送数据包。该状态位的变化不一定会反映为 TXDONE 中断，因为发送数据包可能会被 MAC 中止或拒绝。

bit 5 **RXBUSY**：接收忙状态位 **(3,6)**

1 = 接收逻辑正在接收数据
0 = 接收逻辑空闲

该位指示当前正在接收数据包。该状态位的变化不一定会反映为 RXDONE 中断，因为接收数据包可能会被接收过滤器中止或拒绝。

bit 4-0 **未实现**：读为 0

**注 1**： 该位仅用于接收操作。
**2**： 该位仅受发送操作影响。
**3**： 该位仅受接收操作影响。
**4**： 该位会受发送和接收操作影响。
**5**： 当 ON 位 （ETHCON1<15>） = 1 时，该位会*置 1*。
**6**： 当 ON 位 （ETHCON1<15>） = 0 时，该位会*清零*。


© 2013 Microchip Technology Inc.

**寄存器 30-16： ETHRXOVFLOW：以太网控制器接收溢出统计寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXOVFLWCNT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | RXOVFLWCNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **RXOVFLWCNT<15:0>：**已丢弃接收帧计数位

已由接收过滤器接收、但随后由于内部接收错误 （RXFIFO 溢出）而被丢弃的帧的递增计数器。该事件也会将 RXOVFLW 位 （ETHIRQ<0>）中断标志置 1 。

**注 1：** 该寄存器仅用于接收操作。

**2：** 除非字节 0/1 的字节使能设置为 0，否则在执行读操作之后，硬件会自动清零该寄存器。

**3：** 建议使用 SET、 CLR 或 INV 寄存器来将该寄存器中的任意位置 1 或清零。只有在调试 / 测试时，才应对该寄存器中的位进行置 1 或清零。

**寄存器 30-17： ETHFRMTXOK：以太网控制器正常发送帧统计寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FRMTXOKCNT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FRMTXOKCNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **FRMTXOKCNT<15:0>：**正常发送帧计数位
成功发送帧的递增计数器。

**注 1：** 该寄存器仅用于发送操作。
**2：** 除非字节 0/1 的字节使能设置为 0，否则在执行读操作之后，硬件会自动清零该寄存器。
**3：** 建议使用 SET、CLR 或 INV 寄存器来将该寄存器中的任意位置 1 或清零。只有在进行调试 / 测试时，才应对该寄存器中的位置 1 或清零。


© 2013 Microchip Technology Inc.

**寄存器 30-18： ETHSCOLFRM：以太网控制器单次冲突帧统计寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SCOLFRMCNT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SCOLFRMCNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **SCOLFRMCNT<15:0>：**单次冲突帧计数位
用于第二次尝试时成功发送的帧的递增计数。

**注 1：** 该寄存器仅用于发送操作。
**2：** 除非字节 0/1 的字节使能设置为 0，否则在执行读操作之后，硬件会自动清零该寄存器。
**3：** 建议使用 SET、 CLR 或 INV 寄存器来将该寄存器中的任意位置 1 或清零。只有在进行调试 / 测试时，才应对该寄存器中的位置 1 或清零。

**寄存器 30-19： ETHMCOLFRM：以太网控制器多次冲突帧统计寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MCOLFRMCNT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MCOLFRMCNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **MCOLFRMCNT<15:0>：**多次冲突帧计数位
用于发生多次冲突之后成功发送的帧的递增计数。

**注 1：** 该寄存器仅用于发送操作。
**2：** 除非字节 0/1 的字节使能设置为 0，否则在执行读操作之后，硬件会自动清零该寄存器。
**3：** 建议使用 SET、CLR 或 INV 寄存器来将该寄存器中的任意位置 1 或清零。只有在进行调试 / 测试时，才应对该寄存器中的位置 1 或清零。


© 2013 Microchip Technology Inc.

**寄存器 30-20： ETHFRMRXOK：以太网控制器正常接收帧统计寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FRMRXOKCNT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FRMRXOKCNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **FRMRXOKCNT<15:0>：**正常接收帧计数位

接收过滤器成功接收的帧的递增计数。如果存在帧校验序列 （Frame Check Sequence， FCS）或对齐错误，则不会递增该计数。

**注 1：** 该寄存器仅用于接收操作。

**2：** 除非字节 0/1 的字节使能设置为 0，否则在执行读操作之后，硬件会自动清零该寄存器。

**3：** 建议使用 SET、 CLR 或 INV 寄存器来将该寄存器中的任意位置 1 或清零。只有在进行调试 / 测试时，才应对该寄存器中的位置 1 或清零。

**寄存器 30-21： ETHFCSERR：以太网控制器帧校验序列错误统计寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FCSERRCNT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | FCSERRCNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **FCSERRCNT<15:0>：**FCS 错误计数位
这种帧的递增计数：接收时带有 FCS 错误，并且帧长 （以位为单位）是 8 位的整数倍。

**注 1：** 该寄存器仅用于接收操作。
**2：** 除非字节 0/1 的字节使能设置为 0，否则在执行读操作之后，硬件会自动清零该寄存器。
**3：** 建议使用 SET、CLR 或 INV 寄存器来将该寄存器中的任意位置 1 或清零。只有在进行调试 / 测试时，才应对该寄存器中的位置 1 或清零。


© 2013 Microchip Technology Inc.

**寄存器 30-22： ETHALGNERR：以太网控制器对齐错误统计寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ALGNERRCNT<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | ALGNERRCNT<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **ALGNERRCNT<15:0>：**对齐错误计数位

带有对齐错误的帧的递增计数。请注意，对齐错误表示帧带有 FCS 错误，并且以位为单位的帧长不是 8 位的整数倍 （也称为多余数据）。

**注 1：** 该寄存器仅用于接收操作。

**2：** 除非字节 0/1 的字节使能设置为 0，否则在执行读操作之后，硬件会自动清零该寄存器。

**3：** 建议使用 SET、 CLR 或 INV 寄存器来将该寄存器中的任意位置 1 或清零。只有在进行调试 / 测试时，才应对该寄存器中的位置 1 或清零。

**寄存器 30-23： EMAC1CFG1：以太网控制器 MAC 配置寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-1 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | SOFT RESET | SIM RESET | — | — | RESET RMCS | RESET RFUN | RESET TMCS | RESET TFUN |
| 7:0 | U-0 | U-0 | U-0 | R/W-0 | R/W-1 | R/W-1 | R/W-0 | R/W-1 |
| | — | — | — | LOOPBACK | TX PAUSE | RX PAUSE | PASSALL | RX ENABLE |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **软复位：**软复位位
该位置 1 时，会将 MACMII 置为复位状态。其默认值为 1。

bit 14 **SIMRESET：**模拟复位位
该位置 1 时，会导致发送功能内的随机数发生器复位。

bit 13-12 **未实现：**读为 0

bit 11 **RESETRMCS：**复位 MCS/RX 位
该位置 1 时，会将 MAC 控制子层 / 接收域逻辑置为复位状态。

bit 10 **RESETRFUN：**复位接收功能位
该位置 1 时，会将 MAC 接收功能逻辑置为复位状态。

bit 9 **RESETTMCS：**复位 MCS/TX 位
该位置 1 时，会将 MAC 控制子层 / 发送域逻辑置为复位状态。

bit 8 **RESETTFUN：**复位发送功能位
该位置 1 时，会将 MAC 发送功能逻辑置为复位状态。

bit 7-5 **未实现：**读为 0

bit 4 **LOOPBACK：**MAC 环回模式位
1 = MAC 发送接口环回到 MAC 接收接口
0 = MAC 正常工作

bit 3 **TXPAUSE：**MAC 发送流量控制位
1 = 允许发送暂停流量控制帧
0 = 阻止暂停流量控制帧

bit 2 **RXPAUSE：**MAC 接收流量控制位
1 = MAC 根据接收到的暂停流量控制帧执行操作
0 = 忽略接收到的暂停流量控制帧

bit 1 **PASSALL：**MAC 通过所有接收帧位
1 = MAC 将接收所有帧，无论帧的类型如何 （普通帧与控制帧）
0 = 忽略接收到的控制帧

bit 0 **RXENABLE：**MAC 接收使能位
1 = 使能 MAC 接收帧
0 = 禁止 MAC 接收帧

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。


© 2013 Microchip Technology Inc.

**寄存器 30-24： EMAC1CFG2：以太网控制器 MAC 配置寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 25/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | R/W-1 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | EXCESSDFR | BPNOBKOFF | NOBKOFF | — | — | LONGPRE | PUREPRE |
| 7:0 | R/W-1 | R/W-0 | R/W-1 | R/W-1 | R/W-0 | R/W-0 | R/W-1 | R/W-0 |
| | AUTOPAD(1,2) | VLANPAD(1,2) | PADENABLE(1,3) | CRCENABLE | DELAYCRC | HUGEFRM | LENGTHCK | FULLDPLX |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-15 **未实现：**读为 0

bit 14 **EXCESSDER：**延时过长位
1 = MAC 将根据标准无期限地延迟至载波消失时
0 = MAC 将在达到延时过长限制时中止

bit 13 **BPNOBKOFF：**背压 / 无后退位
1 = MAC 在背压过程中偶然导致冲突之后将立即重发，无需后退，从而降低进一步冲突的机会，确保发送数据包能够发送出去
0 = MAC 不会去除后退

bit 12 **NOBKOFF：**无后退位
1 = 在发生冲突之后， MAC 将立即重发，而不使用标准中规定的二进制指数后退算法
0 = 在发生冲突之后， MAC 将使用二进制指数后退算法

bit 11-10 **未实现：**读为 0

bit 9 **LONGPRE：**长前导强制位
1 = MAC 仅允许所包含的前导字段长度小于 12 字节的接收数据包
0 = MAC 按照标准允许任意长度的前导

bit 8 **PUREPRE：**纯前导强制位
1 = MAC 将对前导的内容进行验证，确保它含有 0x55 且无错误。前导中带有错误的数据包会被丢弃
0 = MAC 不执行任何前导检查

bit 7 **AUTOPAD：**自动检测填充使能位 (1,2)
1 = MAC 通过将源地址之后的两个八位字节与 0x8100 （VLAN 协议 ID）进行比较，自动检测帧的类型 （标记或未标记），并相应地进行填充
0 = MAC 不执行自动检测

**注 1：** 表 30-6 给出了基于该寄存器配置的填充功能的说明。
**2：** 如果 PADENABLE 位清零，该位会被忽略。
**3：** 该位与 AUTOPAD 和 VLANPAD 位配合使用。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。

**寄存器 30-24： EMAC1CFG2：以太网控制器 MAC 配置寄存器 2 （续）**

bit 6 **VLANPAD**：VLAN 填充使能位 (1,2)
1 = MAC 将所有短帧填充至 64 字节，并附加有效 CRC
0 = MAC 不执行短帧填充

bit 5 **PADENABLE**：填充 /CRC 使能位 (1,3)
1 = MAC 将填充所有短帧
0 = 送到 MAC 的帧具有有效长度

bit 4 **CRCENABLE**：CRC 使能位
1 = 无论是否需要填充， MAC 都向每个帧附加 CRC。如果 PADENABLE 位置 1，则它必须置 1。
0 = 送到 MAC 的帧具有有效 CRC

bit 3 **DELAYCRC**：延迟 CRC 位
该位决定在 IEEE 802.3 帧前面存在的专用报头信息 （如果有）的字节数。
1 = 报头为 4 字节 （会被 CRC 功能忽略）
0 = 无专用报头

bit 2 **HUGEFRM**：超大帧使能位
1 = 允许发送和接收任意长度的帧
0 = 不允许接收或发送超大帧

bit 1 **LENGTHCK**：帧长检查位
1 = 发送和接收帧长与长度 / 类型字段进行比较。如果长度 / 类型字段代表长度，则执行检查。不匹配情况在发送 / 接收统计向量中报告。
0 = 不执行长度 / 类型字段检查

bit 0 **FULLDPLX**：全双工操作位
1 = MAC 工作于全双工模式
0 = MAC 工作于半双工模式

**注 1**： 表 30-6 给出了基于该寄存器配置的填充功能的说明。
**2**： 如果 PADENABLE 位清零，该位会被忽略。
**3**： 该位与 AUTOPAD 和 VLANPAD 位配合使用。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。

**表 30-6： 填充操作**

| 类型 | AUTOPAD | VLANPAD | PADENABLE | 操作 |
|---|---|---|---|---|
| 任意 | x | x | 0 | 无填充，检查 CRC |
| 任意 | 0 | 0 | 1 | 填充至 60 字节，附加 CRC |
| 任意 | x | 1 | 1 | 填充至 64 字节，附加 CRC |
| 任意 | 1 | 0 | 1 | 如果未标记：填充至 60 字节，附加 CRC<br>如果带有 VLAN 标记：填充至 64 字节，附加 CRC |


© 2013 Microchip Technology Inc.

**寄存器 30-25： EMAC1IPGT：以太网控制器 MAC 背靠背包间间隔寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | R/W-0 | R/W-0 | R/W-1 | R/W-0 | R/W-0 | R/W-1 | R/W-0 |
| | — | B2BIPKTGP<6:0> | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-7 **未实现：**读为 0

bit 6-0 **B2BIPKTGP<6:0>：**背靠背包间间隔位

这是一个可编程字段，代表从任意发送数据包结束至下一个数据包开始之间的最小可能周期所对应的半字节时间偏移。在全双工模式下，寄存器值应为所需周期 （以半字节时间为单位）减 3。在半双工模式下，寄存器值应为所需周期 （以半字节时间为单位）减 6。在全双工模式下，建议设置为 0x15 （21d），它代表 0.96 µs （100 Mbps 时）或 9.6 µs （10 Mbps 时）的最小 IPG。在半双工模式下，建议设置为 0x12 （18d），它也代表 0.96 µs （100 Mbps 时）或 9.6 µs （10 Mbps 时）的最小 IPG。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。

**寄存器 30-26： EMAC1IPGR：以太网控制器 MAC 非背靠背包间间隔寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-1 | R/W-1 | R/W-0 | R/W-0 |
| | — | NB2BIPKTGP1<6:0> | | | | | | |
| 7:0 | U-0 | R/W-0 | R/W-0 | R/W-1 | R/W-0 | R/W-0 | R/W-1 | R/W-0 |
| | — | NB2BIPKTGP2<6:0> | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-15 **未实现：**读为 0

bit 14-8 **NB2BIPKTGP1<6:0>：**非背靠背包间间隔第 1 部分位

这是一个可编程字段，代表在 IEEE 802.3 规范的第 4.2.3.2.1 节 “Deference”中提及的可选 carrierSense 窗口。如果在 IPGR1 时间段中检测到载波，则 MAC 延迟到载波消失时。但如果在 IPGR1 之后出现载波，则MAC 继续计时 IPGR2 并发送，有意引起冲突，从而确保对介质的公平访问。值的范围为 0x0 至 IPGR2。建议值为 0xC （12d）。

bit 7 **未实现：**读为 0

bit 6-0 **NB2BIPKTGP2<6:0>：**非背靠背包间间隔第 2 部分位

这是一个可编程字段，代表非背靠背包间间隔。它的建议值为 0x12（18d），该值代表 0.96 µs（100 Mbps 时）或 9.6 µs （10 Mbps 时）的最小 IPG。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。


© 2013 Microchip Technology Inc.

**寄存器 30-27： EMAC1CLRT：以太网控制器 MAC 冲突窗口 / 重试限制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | R/W-1 | R/W-1 | R/W-0 | R/W-1 | R/W-1 | R/W-1 |
| | — | — | CWINDOW<5:0> | | | | | |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-1 |
| | — | — | — | — | RETX<3:0> | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-14 **未实现：**读为 0

bit 13-8 **CWINDOW<5:0>：**冲突窗口位

这是一个可编程字段，代表在适当配置的网络中发生冲突的时隙或冲突窗口。由于冲突窗口从发送开始时开始计时，所以它包含前导和 SFD。它的默认值 0x37 （55d）对应于在窗口结束时的帧字节的计数。

bit 7-4 **未实现：**读为 0

bit 3-0 **RETX<3:0>：**最大重发次数位

这是一个可编程字段，它指定在发生冲突之后的重发尝试次数，超过该次数之后会由于冲突过量而中止数据包。标准规定最大尝试次数 （attemptLimit）为 0xF （15d）。其默认值为 0xF。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。

**寄存器 30-28： EMAC1MAXF：以太网控制器 MAC 最大帧长寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-1 | R/W-0 | R/W-1 |
| | MACMAXF<15:8>(1) | | | | | | | |
| 7:0 | R/W-1 | R/W-1 | R/W-1 | R/W-0 | R/W-1 | R/W-1 | R/W-1 | R/W-0 |
| | MACMAXF<7:0>(1) | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **MACMAXF<15:0>：**最大帧长位 (1)

这些位复位为 0x05EE，该值代表最大接收帧为 1518 个八位字节。未标记最大大小以太网帧为 1518 个八位字节。标记帧会增加 4 个八位字节，总共 1522 个八位字节。如果需要较短 / 较长的最大长度限制，则可以编程这个 16 位位域。

**注 1：** 如果允许有专用报头，则应相应地调整该位。例如，如果要在帧前附加 4 字节报头，则可以将 MACMAXF 设置为 1527 个八位字节。这将允许最大 VLAN 标记帧加上 4 字节报头。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。


© 2013 Microchip Technology Inc.

**寄存器 30-29： EMAC1SUPP：以太网控制器 MAC PHY 支持寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | R/W-0 | U-0 | U-0 | R/W-0 |
| | — | — | — | — | RESETRMII(1) | — | — | SPEEDRMII(1) |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-12 **未实现：**读为 0

bit 11 **RESETRMII：**复位 RMII 逻辑位 (1)
1 = 复位 MAC RMII 模块
0 = 正常工作。

bit 10-9 **未实现：**读为 0

bit 8 **SPEEDRMII：**RMII 速度位 (1)
该位配置精简型 MII 逻辑的当前工作速度。
1 = RMII 以 100 Mbps 运行
0 = RMII 以 10 Mbps 运行

bit 7-0 **未实现：**读为 0

**注 1：** 该位仅用于 RMII 模块。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。

**寄存器 30-30： EMAC1TEST：以太网控制器 MAC 测试寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | TESTBP | TESTPAUSE(1) | SHRTQNTA(1) |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-3 **未实现：**读为 0

bit 2 **TESTBP：**测试背压位
1 = MAC 将在链路上产生背压。背压会导致发送前导，引发载波侦听。来自系统的发送数据包将在背压期间发送出去。
0 = 正常工作

bit 1 **TESTPAUSE：**测试暂停位 (1)
1 = MAC 控制子层将禁止发送，就如同接收到了带非零暂停时间参数的暂停接收控制帧
0 = 正常工作

bit 0 **SHRTQNTA：**短切暂停份额位 (1)
1 = MAC 会将有效暂停份额从 64 字节时间减为 1 字节时间
0 = 正常工作

**注 1：** 该位仅用于测试。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。


© 2013 Microchip Technology Inc.

**寄存器 30-31： EMAC1MCFG：以太网控制器 MAC MII 管理配置寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | RESETMGMT | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | R/W-1 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | CLKSEL<3:0>(1) | | | | NOPRE | SCANINC |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **RESETMGMT：**测试复位 MII 管理位
1 = 复位 MII 管理模块
0 = 正常工作

bit 14-6 **未实现：**读为 0

bit 5-2 **CLKSEL<3:0>：**MII 管理时钟选择位 (1)
时钟分频逻辑使用这些位来产生 MII 管理时钟（Management Clock，MDC），IEEE 802.3 规范规定该时钟不得超过 2.5 MHz。一些 PHY 最高支持可达 12.5 MHz 的时钟速率。

bit 1 **NOPRE：**抑制前导位
1 = MII 管理将执行不带 32 位前导字段的读 / 写周期。一些 PHY 支持抑制前导
0 = 执行正常的读 / 写周期

bit 0 **SCANINC：**扫描递增位
1 = MII管理模块将在一系列PHY之间执行读周期。读周期将从地址1开始。一直读到在EMAC1MADR<PHYADDR>中设置的值为止
0 = 连续读取同一 PHY

**注 1：** 表 30-7 给出了时钟分频比编码的说明。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。

**表 30-7： MIIM 时钟选择**

| MIIM 时钟选择 | EMAC1MCFG<5:2> |
|---|---|
| TPBCLK5 4 分频 | 000x |
| TPBCLK5 6 分频 | 0010 |
| TPBCLK5 8 分频 | 0011 |
| TPBCLK5 10 分频 | 0100 |
| TPBCLK5 14 分频 | 0101 |
| TPBCLK5 20 分频 | 0110 |
| TPBCLK5 28 分频 | 0111 |
| TPBCLK5 40 分频 | 1000 |
| TPBCLK5 48 分频 | 1001 |
| TPBCLK5 50 分频 | 1010 |
| 未定义 | 任何其他组合 |

**寄存器 30-32： EMAC1MCMD：以太网控制器 MAC MII 管理命令寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | — | SCAN | READ |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-2 **未实现：**读为 0

bit 1 **SCAN：**MII 管理扫描模式位
1 = MII 管理模块将连续地执行读周期 （例如，可用于监视链路故障）
0 = 正常工作

bit 0 **READ：**MII 管理读命令位
1 = MII 管理模块将执行单个读周期。读取的数据在 EMAC1MRDD 寄存器中返回
0 = MII 管理模块将执行写周期。写入的数据取自 EMAC1MWTD 寄存器

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。


© 2013 Microchip Technology Inc.

**寄存器 30-33： EMAC1MADR：以太网控制器 MAC MII 管理地址寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-1 |
| | — | — | — | PHYADDR<4:0> | | | | |
| 7:0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | REGADDR<4:0> | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-13 **未实现：**读为 0

bit 12-8 **PHYADDR<4:0>：**MII 管理 PHY 地址位
该域代表管理周期的 5 位 PHY 地址域。最多可寻址 31 个 PHY （0 是保留地址）。

bit 7-5 **未实现：**读为 0

bit 4-0 **REGADDR<4:0>：**MII 管理寄存器地址位
该域代表管理周期的 5 位寄存器地址域。最多可访问 32 个寄存器。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。

**寄存器 30-34： EMAC1MWTD：以太网控制器 MAC MII 管理写数据寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MWTD<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MWTD<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **MWTD<15:0>：**MII 管理写数据位

在写入时，将使用 16 位数据和 EMAC1MADR 寄存器中预先配置的 PHY 地址和寄存器地址来执行 MII 管理写周期。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。

**寄存器 30-35： EMAC1MRDD：以太网控制器 MAC MII 管理读数据寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MRDD<15:8> | | | | | | | |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | MRDD<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-0 **MRDD<15:0>：**MII 管理读数据位

在 MII 管理读周期后，可以从该单元中读取 16 位数据。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。


© 2013 Microchip Technology Inc.

**寄存器 30-36： EMAC1MIND：以太网控制器 MAC MII 管理指示寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | — | — | — | LINKFAIL | NOTVALID | SCAN | MIIMBUSY |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-4 **未实现：**读为 0

bit 3 **LINKFAIL：**链路故障位
返回 1 时，指示发生了链路故障。该位反映上次从 PHY 状态寄存器读取的值。

bit 2 **NOTVALID：**MII 管理读数据无效位
返回 1 时，指示 MII 管理读周期尚未完成，读数据尚未变为有效。

bit 1 **SCAN：**MII 管理扫描位
返回 1 时，指示正在进行扫描操作 （连续 MII 管理读周期）。

bit 0 **MIIMBUSY：**MII 管理忙状态位
返回 1 时，指示 MII 管理模块当前正在执行 MII 管理读周期或写周期。

**注：** 这些寄存器（包括SET、CLR和INV寄存器）允许16位和32位访问。它们不允许8位访问，硬件会忽略8位访问。

**寄存器 30-37： EMAC1SA0：以太网控制器 MAC 站点地址寄存器 0**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P |
| | STNADDR6<7:0> | | | | | | | |
| 7:0 | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P |
| | STNADDR5<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | P = 可编程位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-8 **STNADDR6<7:0>：**站点地址八位字节 6 位
这些位保存站点地址的第 6 个发送的八位字节。

bit 7-0 **STNADDR5<7:0>：**站点地址八位字节 5 位
这些位保存站点地址的第 5 个发送的八位字节。

**注 1：** 这些寄存器 （包括 SET、 CLR 和 INV 寄存器）允许 16 位和 32 位访问。它们不允许 8 位访问，硬件会忽略 8 位访问。

**2：** 在复位时，会向该寄存器装入出厂时预先设定的站点地址。


© 2013 Microchip Technology Inc.

**寄存器 30-38： EMAC1SA1：以太网控制器 MAC 站点地址寄存器 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P |
| | STNADDR4<7:0> | | | | | | | |
| 7:0 | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P |
| | STNADDR3<7:0> | | | | | | | |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | P = 可编程位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15-8 **STNADDR4<7:0>：**站点地址八位字节 4 位
这些位保存站点地址的第 4 个发送的八位字节。

bit 7-0 **STNADDR3<7:0>：**站点地址八位字节 3 位
这些位保存站点地址的第 3 个发送的八位字节。

**注 1：** 这些寄存器 （包括 SET、 CLR 和 INV 寄存器）允许 16 位和 32 位访问。它们不允许 8 位访问，硬件会忽略 8 位访问。

**2：** 在复位时，会向该寄存器中装入出厂时预先设定的站点地址。

**寄存器 30-39： EMAC1SA2：以太网控制器 MAC 站点地址寄存器 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P |
| | STNADDR2<7:0> | | | | | | | |
| 7:0 | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P | R/W-P |
| | STNADDR1<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | P = 可编程位 | |
| -n = POR 时的值 | 1 = 置 1 | U = 未实现位，读为 0 | |
| | | 0 = 清零 | x = 未知 |

bit 31-16 **保留：**保持为 0；忽略读操作

bit 15-8 **STNADDR2<7:0>：**站点地址八位字节 2 位
这些位保存站点地址的第 2 个发送的八位字节。

bit 7-0 **STNADDR1<7:0>：**站点地址八位字节 1 位
这些位保存站点地址的最高 （第 1 个发送的）八位字节。

**注 1：** 这些寄存器 （包括 SET、 CLR 和 INV 寄存器）允许 16 位和 32 位访问。它们不允许 8 位访问，硬件会忽略 8 位访问。

**2：** 在复位时，会向该寄存器中装入出厂时预先设定的站点地址。


© 2013 Microchip Technology Inc.

## 31.0 比较器

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站 （www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 19 章 “比较器”**（DS61110）。

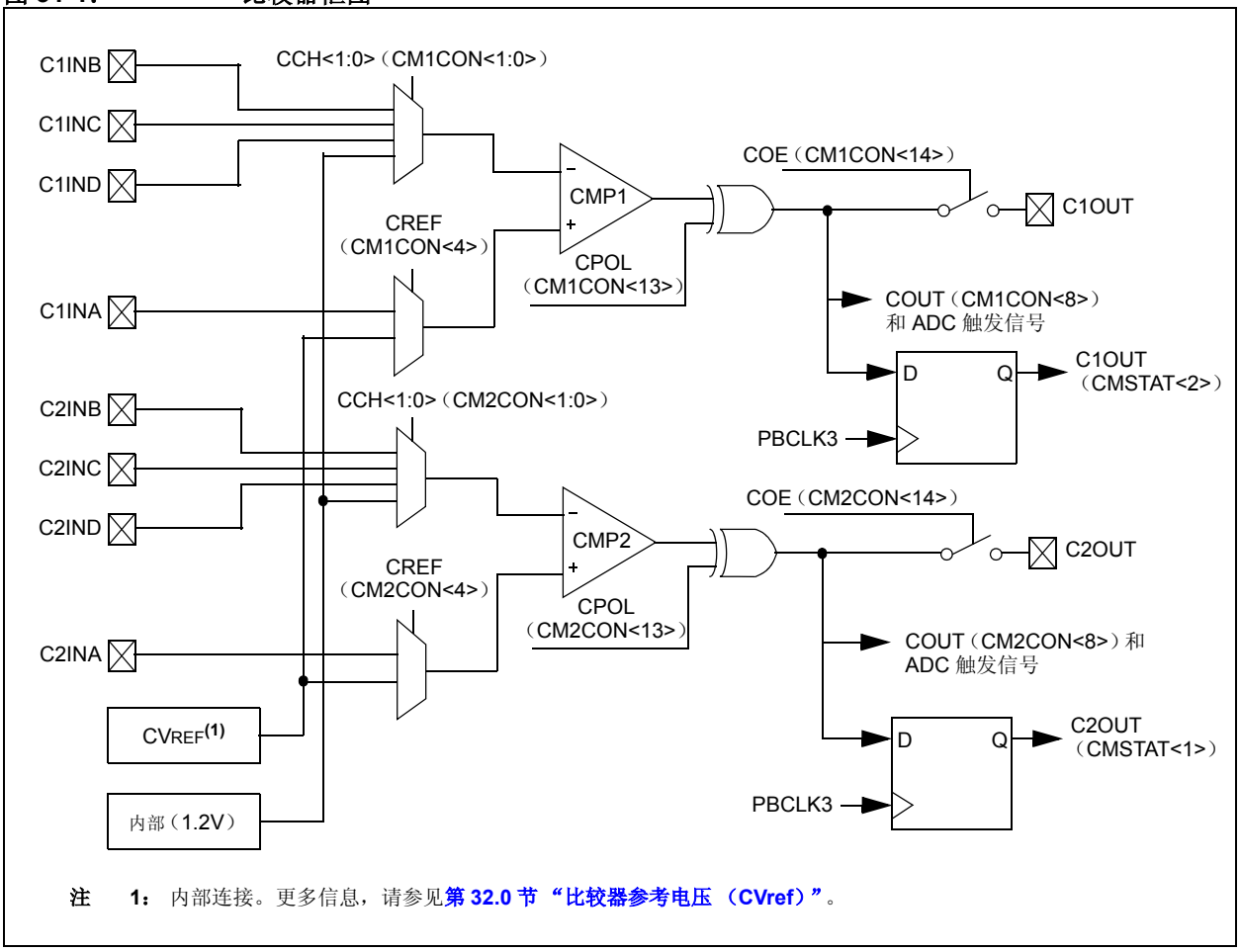
模拟比较器模块由两个能以多种方式进行配置的比较器组成。

模拟比较器模块的主要特性包括：

- 差分输入
- 满幅工作
- 可选择的输出极性
- 可选输入：
  - 与 I/O 引脚复用的模拟输入
  - 片内绝对参考电压
  - 比较器参考电压 （CVREF）
- 可选择产生中断

图 31-1 给出了比较器模块的框图。

**图 31-1： 比较器框图**




**注 1：** 内部连接。更多信息，请参见**第 32.0 节 “比较器参考电压 （CVref）”**。

## 31.1 比较器控制寄存器

**表 31-1： 比较器寄存器映射**

| 虚拟地址 (BF84_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| C000 | CM1CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | COE | CPOL | CLPWR | — | — | — | COUT | EVPOL<1:0> | | — | CREF | — | — | CCH<1:0> | | 00C3 |
| C010 | CM2CON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | COE | CPOL | CLPWR | — | — | — | COUT | EVPOL<1:0> | | — | CREF | — | — | CCH<1:0> | | 00C3 |
| C060 | CMSTAT | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | SIDL | — | — | — | — | — | — | — | — | — | — | — | C2OUT | C1OUT | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。



超前信息

© 2013 Microchip Technology Inc.

**寄存器 31-1： CMxCON：比较器控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | R-0 |
| | ON | COE | CPOL(1) | — | — | — | — | COUT |
| 7:0 | R/W-1 | R/W-1 | U-0 | R/W-0 | U-0 | U-0 | R/W-1 | R/W-1 |
| | EVPOL<1:0> | | — | CREF | — | — | CCH<1:0> | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**比较器使能位
1 = 使能模块。将该位置 1 不会影响寄存器中的其它位
0 = 禁止模块并且不消耗电流。将该位清零不会影响寄存器中的其它位

bit 14 **COE：**比较器输出使能位
1 = 在输出 CxOUT 引脚上驱动比较器输出
0 = 不在输出 CxOUT 引脚上驱动比较器输出

bit 13 **CPOL：**比较器输出反相位 (1)
1 = 输出反相
0 = 输出不反相

bit 12-9 **未实现：**读为 0

bit 8 **COUT：**比较器输出位
1 = 比较器的输出为 1
0 = 比较器的输出为 0

bit 7-6 **EVPOL<1:0>：**中断事件极性选择位
11 = 在比较器输出从低电平跳变为高电平或从高电平跳变为低电平时产生比较器中断
10 = 在比较器输出从高电平跳变为低电平时产生比较器中断
10 = 在比较器输出从低电平跳变为高电平时产生比较器中断
00 = 禁止产生比较器中断

bit 5 **未实现：**读为 0

bit 4 **CREF：**比较器正输入配置位
1 = 比较器同相输入连接到内部 CVREF
0 = 比较器同相输入连接到 CxINA 引脚

bit 3-2 **未实现：**读为 0

bit 1-0 **CCH<1:0>：**比较器负输入选择位
11 = 比较器反相输入连接到 IVREF 电压
10 = 比较器反相输入连接到 CxIND 引脚
01 = 比较器反相输入连接到 CxINC 引脚
00 = 比较器反相输入连接到 CxINB 引脚

**注 1：** 该位置 1 时，到比较器中断发生器的信号也会反相。这会导致在与 EVPOL<1:0> 所选边沿相反的边沿上产生中断。

**寄存器 31-2： CMSTAT：比较器状态寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | U-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | SIDL | — | — | — | — | — |
| 7:0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R-0 | R-0 |
| | — | — | — | — | — | — | C2OUT | C1OUT |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-14 **未实现：**读为 0

bit 13 **SIDL：**空闲模式停止控制位
1 = 在空闲模式下，禁止所有比较器模块
0 = 在空闲模式下，所有比较器模块继续工作

bit 12-2 **未实现：**读为 0

bit 1 **C2OUT：**比较器输出位
1 = 比较器 2 的输出为 1
0 = 比较器 2 的输出为 0

bit 0 **C1OUT：**比较器输出位
1 = 比较器 1 的输出为 1
0 = 比较器 1 的输出为 0


© 2013 Microchip Technology Inc.

## 32.0 比较器参考电压 （CVREF）

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 20 章 “比较器参考电压 （CVREF）”**（DS61109）。

CVREF模块是提供可选参考电压的16阶梯形电阻网络。尽管它的主要目的是为模拟比较器提供参考电压，但是它也可以独立使用。

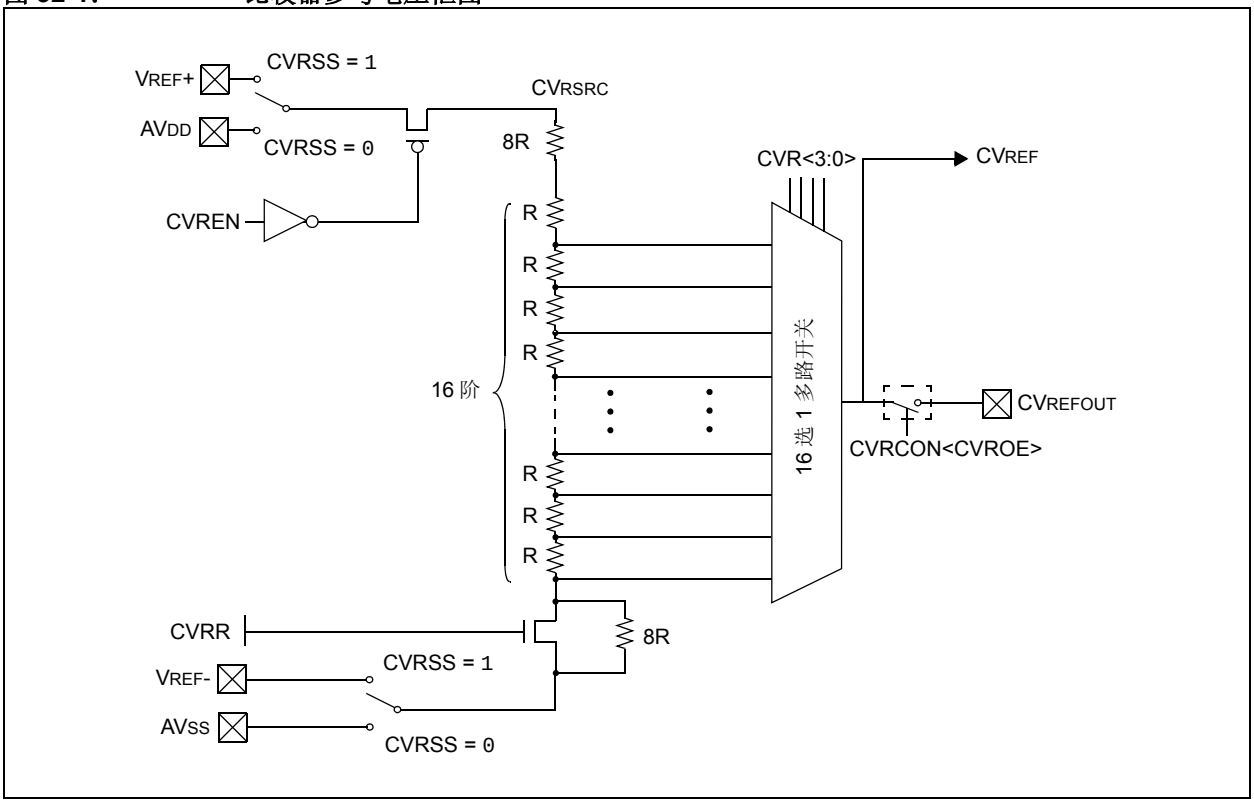
梯形电阻经过分段可提供两种范围的参考电压值，并且还具有关断功能，以在不使用参考电压时节省功耗。可通过器件的VDD/VSS或外部参考电压为此模块提供参考电源。CVREF 输出供比较器使用，通常用作引脚输出。

比较器参考电压模块具有以下特性：

- 高电压范围和低电压范围选择
- 每个范围有 16 个输出电平
- 内部连接到比较器以节省器件引脚
- 输出可连接到引脚

图 32-1 给出了 CVREF 模块的框图。

**图 32-1： 比较器参考电压框图**



## 32.1 比较器参考电压控制寄存器

**表 32-1： 比较器参考电压寄存器映射**

| 虚拟地址 (BF80_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0E00 | CVRCON | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | ON | — | — | — | — | — | — | — | — | CVROE | CVRR | CVRSS | CVR<3:0> | | | | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 此表中的寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。



超前信息

© 2013 Microchip Technology Inc.

**寄存器 32-1： CVRCON：比较器参考电压控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | ON | — | — | — | — | — | — | — |
| 7:0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | CVROE | CVRR | CVRSS | CVR<3:0> | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-16 **未实现：**读为 0

bit 15 **ON：**比较器参考电压使能位
1 = 使能模块
将该位置 1 不会影响寄存器中的其他位。
0 = 禁止模块并且不消耗电流
将该位清零不会影响寄存器中的其他位。

bit 14-7 **未实现：**读为 0

bit 6 **CVROE：**CVREFOUT 使能位
1 = 电平从 CVREFOUT 引脚输出
0 = 电平与 CVREFOUT 引脚断开

bit 5 **CVRR：**CVREF 范围选择位
1 = 0 至 0.67 CVRSRC，步长为 CVRSRC/24
0 = 0.25 CVRSRC 至 0.75 CVRSRC，步长为 CVRSRC/32

bit 4 **CVRSS：**CVREF 源选择位
1 = 比较器参考电压源， CVRSRC = (VREF+) – (VREF-)
0 = 比较器参考电压源， CVRSRC = AVDD – AVSS

bit 3-0 **CVR<3:0>：**CVREF 值选择位 （0 ≤ CVR<3:0> ≤ 15）
当 CVRR = 1 时：
CVREF = (CVR<3:0>/24) • (CVRSRC)
当 CVRR = 0 时：
CVREF = 1/4 • (CVRSRC) + (CVR<3:0>/32) • (CVRSRC)

注：

 © 2013 Microchip Technology Inc.

## 33.0 节能特性

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》的**第 10 章 “节能特性”**（DS61130）。

本章描述了 PIC32MZ EC 器件的节能特性。这些器件提供了多种方法和模式，允许用户在功耗和器件性能之间寻求平衡。在本章描述的所有方法和模式中，节能由软件控制。

## 33.1 CPU 运行时的节能

当 CPU 运行时，可通过降低 CPU 时钟频率、降低 PBCLK7 速度或选择一个功耗较低的时钟源（例如 LPRC 或 SOSC）来控制功耗。

此外，每个外设总线都能使用外设总线分频模式，在此模式下，通过选择相关 PBCLKx 的较高分频比降低外设时钟速度，或完全禁止时钟。

## 33.2 CPU 暂停时的节能

可暂停或禁止外设和 CPU，以进一步降低功耗。

### 33.2.1 休眠模式

休眠模式是器件节能工作模式中的最低功耗模式。在休眠模式下，暂停了 CPU 和大多数外设，禁止了相关时钟。选定外设可以在休眠模式下继续工作并可用于将器件从休眠模式唤醒。请参见各个外设模块章节以了解其在休眠模式下工作的详细信息。

休眠模式具有以下特性：

- 有一个基于振荡器选择的唤醒延迟
- 休眠模式期间，故障保护时钟监视器 （FSCM）不工作
- 休眠模式期间， BOR 电路继续工作
- 如果使能了 WDT，它在进入休眠模式之前不会自动清零
- 有些外设在休眠模式下以有限功能继续工作。这些外设包括检测输入信号电平变化的 I/O 引脚、 WDT、 ADC、 UART 以及使用外部时钟输入或内部 LPRC 振荡器的外设 （例如 RTCC， Timer 1 以及输入捕捉）。
- I/O 引脚将继续按照器件未处于休眠模式下的方式拉或灌电流

发生以下任一事件时，处理器将从休眠模式退出或“唤醒”：

- 在休眠模式下继续工作的已允许中断源的任何中断。此中断优先级必须高于当前的 CPU 优先级。
- 任何形式的器件复位
- WDT 超时

如果中断优先级低于或等于当前优先级，CPU 将保持暂停，但是外设总线时钟将开始运行且器件将进入空闲模式。

### 33.2.2 空闲模式

在空闲模式，CPU 暂停，但是所有时钟仍然使能。这会允许外设继续工作。外设可单独配置为在进入空闲模式时暂停，方法是将其相应的 SIDL 位置 1。由于 CPU 振荡器源保持活动状态，所以退出空闲模式时的时间延迟非常小。

当 SLPEN 位 （OSCCON<4>）清零并执行 WAIT 指令后，器件进入空闲模式。

发生以下事件时，处理器将从空闲模式下唤醒或退出：

- 已允许中断源的任何中断事件。中断事件的优先级必须高于当前的 CPU 优先级。如果中断事件的优先级低于或等于当前的 CPU 优先级，那么 CPU 保持暂停，器件将继续处于空闲模式。
- 任何形式的器件复位
- WDT 超时中断

## 33.3 外设模块禁止

外设模块禁止（Peripheral Module Disable，PMD）寄存器通过停止提供给外设模块的所有时钟源，来提供一种禁止该模块的方法。通过相应的 PMD 控制位禁止某个外设时，外设将处于最低功耗状态。在该状态下，与外设相关的控制和状态寄存器也会被禁止，因此写入这些寄存器不起作用，且读取的值无效。

要禁止一个外设，与其相关的 PMDx 位必须设置为 1。要使能一个外设，与其相关的 PMDx 位必须清零（默认）。更多信息，请参见表 33-1。

**注：** 当外设模块的 ON 位置为 1 时，禁止外设模块，有可能导致未知行为。使用 PMDx 位禁止一个外设模块之前，必须清零与其相关的 ON 位。

**表 33-1： 外设模块禁止位及位置 (1)**

| 外设 | PMDx 位名称 | 寄存器名和位位置 |
|---|---|---|
| ADC1 | AD1MD | PMD1<0> |
| 比较器参考电压 | CVRMD | PMD1<12> |
| 比较器 1 | CMP1MD | PMD2<0> |
| 比较器 2 | CMP2MD | PMD2<1> |
| 输入捕捉 1 | IC1MD | PMD3<0> |
| 输入捕捉 2 | IC2MD | PMD3<1> |
| 输入捕捉 3 | IC3MD | PMD3<2> |
| 输入捕捉 4 | IC4MD | PMD3<3> |
| 输入捕捉 5 | IC5MD | PMD3<4> |
| 输入捕捉 6 | IC6MD | PMD3<5> |
| 输入捕捉 7 | IC7MD | PMD3<6> |
| 输入捕捉 8 | IC8MD | PMD3<7> |
| 输入捕捉 9 | IC9MD | PMD3<8> |
| 输出比较 1 | OC1MD | PMD3<16> |
| 输出比较 2 | OC2MD | PMD3<17> |
| 输出比较 3 | OC3MD | PMD3<18> |
| 输出比较 4 | OC4MD | PMD3<19> |
| 输出比较 5 | OC5MD | PMD3<20> |
| 输出比较 6 | OC6MD | PMD3<21> |
| 输出比较 7 | OC7MD | PMD3<22> |
| 输出比较 8 | OC8MD | PMD3<23> |
| 输出比较 9 | OC9MD | PMD3<24> |
| Timer1 | T1MD | PMD4<0> |
| Timer2 | T2MD | PMD4<1> |
| Timer3 | T3MD | PMD4<2> |
| Timer4 | T4MD | PMD4<3> |
| Timer5 | T5MD | PMD4<4> |
| Timer6 | T6MD | PMD4<5> |
| Timer7 | T7MD | PMD4<6> |
| Timer8 | T8MD | PMD4<7> |
| Timer9 | T9MD | PMD4<8> |
| UART1 | U1MD | PMD5<0> |

**注 1：** 并非所有模块和相关的 PMDx 位在所有器件上都可用。关于适用外设列表，请参见**表 1：“PIC32MZ EC 系列特性 （不带 CAN）”**和**表 2：“PIC32MZ EC 系列特性 （带 CAN）”**。

**2：** 在清零相应的 ON 位后，置 1 USBMD 位之前，模块不能处于忙状态。


© 2013 Microchip Technology Inc.

表 33-1： 外设模块禁止位及位置 (1) （续）

| 外设 | PMDx 位名称 | 寄存器名和位位置 |
|---|---|---|
| UART2 | U2MD | PMD5<1> |
| UART3 | U3MD | PMD5<2> |
| UART4 | U4MD | PMD5<3> |
| UART5 | U5MD | PMD5<4> |
| UART6 | U6MD | PMD5<5> |
| SPI1 | SPI1MD | PMD5<8> |
| SPI2 | SPI2MD | PMD5<9> |
| SPI3 | SPI3MD | PMD5<10> |
| SPI4 | SPI4MD | PMD5<11> |
| SPI5 | SPI5MD | PMD5<12> |
| SPI6 | SPI6MD | PMD5<13> |
| I2C1 | I2C1MD | PMD5<16> |
| I2C2 | I2C2MD | PMD5<17> |
| I2C3 | I2C3MD | PMD5<18> |
| I2C4 | I2C4MD | PMD5<19> |
| I2C5 | I2C5MD | PMD5<20> |
| USB(2) | USBMD | PMD5<24> |
| CAN1 | CAN1MD | PMD5<28> |
| CAN2 | CAN2MD | PMD5<29> |
| RTCC | RTCCMD | PMD6<0> |
| 参考时钟输出 1 | REFO1MD | PMD6<8> |
| 参考时钟输出 2 | REFO2MD | PMD6<9> |
| 参考时钟输出 3 | REFO3MD | PMD6<10> |
| 参考时钟输出 4 | REFO4MD | PMD6<11> |
| PMP | PMPMD | PMD6<16> |
| EBI | EBIMD | PMD6<17> |
| SQI1 | SQI1MD | PMD6<23> |
| 以太网 | ETHMD | PMD6<28> |
| DMA | DMAMD | PMD7<4> |
| 随机数发生器 | RNGMD | PMD7<20> |
| 加密 | CRYPTMD | PMD7<22> |

**注 1：** 并非所有模块和相关的 PMDx 位在所有器件上都可用。关于适用外设列表，请参见**表 1：“PIC32MZ EC 系列特性 （不带 CAN）”**和**表 2：“PIC32MZ EC 系列特性 （带 CAN）”**。

**2：** 在清零相应的 ON 位后，置 1 USBMD 位之前，模块不能处于忙状态。

### 33.3.1 控制配置更改

由于可在运行时禁止外设，因此需要对外设禁止加以某些限制以防止意外更改配置。PIC32MZ EC 器件有以下两种用于阻止更改外设使能和禁止的功能：

- 控制寄存器锁定序列
- 配置位选择锁定

#### 33.3.1.1 控制寄存器锁定

正常工作状态下，不允许写 PMDx 寄存器。尝试的写操作看似正常执行，但寄存器的内容并没有发生变化。要更改这些寄存器的内容，寄存器必须用硬件解锁。寄存器锁定由 PMDLOCK 配置位 （CFGCON<12>）控制。将 PMDLOCK 置 1 将阻止写入控制寄存器；而将 PMDLOCK 清零则允许写入。

要置 1 或清零 PMDLOCK，必须执行一个解锁序列。详情请参见《PIC32 系列参考手册》的**第 42 章 “带有增强型 PLL 的振荡器”**。

#### 33.3.1.2 配置位选择锁定

作为又一层保护，可配置器件以阻止对 PMDx 寄存器执行多次写会话。PMDL1WAY 配置位（DEVCFG3<28>）会阻止 PMDLOCK 位在置 1 后再被清零。若 PMDLOCK 保持置 1 状态，寄存器解锁过程将不会执行，且不能写入 PPS 控制寄存器。清零该位并重新使能 PMD 功能的惟一方法是执行器件复位。

 © 2013 Microchip Technology Inc.

表 33-2： 外设模块禁止寄存器汇总

| 虚拟地址（BF80_#） | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0040 | PMD1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | CVRMD | — | — | — | — | — | — | — | — | — | — | — | ADC1MD | 0000 |
| 0050 | PMD2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | CMP2MD | CMP1MD | 0000 |
| 0060 | PMD3 | 31:16 | — | — | — | — | — | — | — | OC9MD | OC8MD | OC7MD | OC6MD | OC5MD | OC4MD | OC3MD | OC2MD | OC1MD | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | IC9MD | IC8MD | IC7MD | IC6MD | IC5MD | IC4MD | IC3MD | IC2MD | IC1MD | 0000 |
| 0070 | PMD4 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | T9MD | T8MD | T7MD | T6MD | T5MD | T4MD | T3MD | T2MD | T1MD | 0000 |
| 0080 | PMD5 | 31:16 | — | — | CAN2MD | CAN1MD | — | — | — | USBMD | — | — | — | I2C5MD | I2C4MD | I2C3MD | I2C2MD | I2C1MD | 0000 |
| | | 15:0 | — | — | SPI6MD | SPI5MD | SPI4MD | SPI3MD | SPI2MD | SPI1MD | — | — | U6MD | U5MD | U4MD | U3MD | U2MD | U1MD | 0000 |
| 0090 | PMD6 | 31:16 | — | — | — | ETHMD | — | — | — | — | SQI1MD | — | — | — | — | — | EBIMD | PMPMD | 0000 |
| | | 15:0 | — | — | — | — | REFO4MD | REFO3MD | REFO2MD | REFO1MD | — | — | — | — | — | — | — | RTCC1MD | 0000 |
| 00A0 | PMD7 | 31:16 | — | — | — | — | — | — | — | — | — | CRYPTMD | — | RNGMD | — | — | — | — | 0000 |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | DMAMD | — | — | — | — | 0000 |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

**注 1：** 复位值取决于器件类型。

© 2013 Microchip Technology Inc.

注：

 © 2013 Microchip Technology Inc.

## 34.0 特殊功能

**注：** 本数据手册总结了PIC32MZ嵌入式连接性（EC）系列器件的特性。但是不应把本数据手册当作无所不包的参考资料来使用。如需了解本数据手册的补充信息，请参见Microchip 网站（www.microchip.com/PIC32）上提供的《PIC32 系列参考手册》（DS61132）的**第 32 章“配置”**（DS61124）和**第 33 章“编程和诊断”**（DS61129）。

PIC32MZ EC 器件包含的多个功能旨在最大限度地提高应用的灵活性和可靠性，并通过减少外部元件把成本降到最低。这些功能包括：

- 灵活的器件配置
- 联合测试行动小组 （JTAG）接口
- 在线串行编程 （ICSP™）
- 内部温度传感器

## 34.1 配置位

可使用以下寄存器编程配置位以选择各种器件配置。

- DEVSIGN0/ADEVSIGN0：器件签名字寄存器 0
- DEVCP0/ADEVCP0：器件代码保护寄存器 0
- DEVCFG0/ADEVCFG0：器件配置字 0
- DEVCFG1/ADEVCFG1：器件配置字 1
- DEVCFG2/ADEVCFG2：器件配置字 2
- DEVCFG3/ADEVCFG3：器件配置字 3
- CFGCON：配置控制寄存器
- CFGEBIA：外部总线接口地址引脚配置寄存器
- CFGEBIC：外部总线接口控制引脚配置寄存器
- CFGPG：权限组配置寄存器

此外， DEVID 寄存器 （见寄存器 34-11）提供器件和版本信息，DEVADC1 至 DEVADC5 寄存器（见寄存器 34-12）提供 ADC 模块校准数据，而 DEVSN0 至 DEVSN1 寄存器包含器件的唯一序列号 （见寄存器 34-13）。

**注：** 对本章所描述的器件字编程时，请勿使用字编程操作 （NVMOP<3:0> = 0001）。

## 34.2 寄存器

**表 34-1： DEVCFG：器件配置字汇总**

| 虚拟地址 (BFC0_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| FFC0 | DEVCFG3 | 31:16 | — | FUSBIDIO | IOL1WAY | PMDL1WAY | PGL1WAY | — | FETHIO | FMIIEN | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | USERID<15:0> | | | | | | | | | | | | | | | | xxxx |
| FFC4 | DEVCFG2 | 31:16 | UPLLEN | UPLLFSEL | — | — | — | — | — | — | — | — | — | — | — | FPLLODIV<2:0> | | | xxxx |
| | | 15:0 | — | FPLLMULT<6:0> | | | | | | | FPLLICLK | FPLLRNG<2:0> | | | — | FPLLIDIV<2:0> | | | xxxx |
| FFC8 | DEVCFG1 | 31:16 | FDTMEN | DMTCNT<4:0> | | | | | FWDTWINSZ<1:0> | | FWDTEN | WINDIS | WDTSPGM | WDTPS<4:0> | | | | | xxxx |
| | | 15:0 | FCKSM<1:0> | | — | — | — | OSCIOFNC | POSCMOD<1:0> | | IESO | FSOSCEN | DMTINTV<2:0> | | | FNOSC<2:0> | | | xxxx |
| FFCC | DEVCFG0 | 31:16 | — | EJTAGBEN | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | DBGPER<2:0> | | | — | FSLEEP | FECCCON<1:0> | | — | BOOTISA | TRCEN | ICESEL<1:0> | | JTAGEN | DEBUG<1:0> | | xxxx |
| FFD0 | DEVCP3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFD4 | DEVCP2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFD8 | DEVCP1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFDC | DEVCP0 | 31:16 | — | — | — | CP | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFE0 | DEVSIGN3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFE4 | DEVSIGN2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFE8 | DEVSIGN1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FFEC | DEVSIGN0 | 31:16 | 0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。





© 2013 Microchip Technology Inc.

表 34-2： ADEVCFG：备用器件配置字汇总

| 虚拟地址 (BFC0_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| FF40 | ADEVCFG3 | 31:16 | — | FUSBIDIO | IOL1WAY | PMDL1WAY | PGL1WAY | — | FETHIO | FMIIEN | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | USERID<15:0> | | | | | | | | | | | | | | | | xxxx |
| FF44 | ADEVCFG2 | 31:16 | UPLLEN | UPLLFSEL | — | — | — | — | — | — | — | — | — | — | — | FPLLODIV<2:0> | | | xxxx |
| | | 15:0 | — | FPLLMULT<6:0> | | | | | | | FPLLICLK | FPLLRNG<2:0> | | | — | FPLLIDIV<2:0> | | | xxxx |
| FF48 | ADEVCFG1 | 31:16 | FDTMEN | DMTCNT<4:0> | | | | | FWDTWINSZ<1:0> | | FWDTEN | WINDIS | WDTSPGM | WDTPS<4:0> | | | | | xxxx |
| | | 15:0 | FCKSM<1:0> | | — | — | — | OSCIOFNC | POSCMOD<1:0> | | IESO | FSOSCEN | DMTINTV<2:0> | | | FNOSC<2:0> | | | xxxx |
| FF4C | ADEVCFG0 | 31:16 | — | EJTAGBEN | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | DBGPER<2:0> | | | — | FSLEEP | FECCCON<1:0> | | — | BOOTISA | TRCEN | ICESEL<1:0> | | JTAGEN | DEBUG<1:0> | | xxxx |
| FF50 | ADEVCP3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FF54 | ADEVCP2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FF58 | ADEVCP1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FF5C | ADEVCP0 | 31:16 | — | — | — | CP | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FF60 | ADEVSIGN3 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FF64 | ADEVSIGN2 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FF68 | ADEVSIGN1 | 31:16 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| FF6C | ADEVSIGN0 | 31:16 | 0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |
| | | 15:0 | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | — | xxxx |

**图注：** x = 复位时的未知值， — = 未实现，读为 0。复位值用十六进制显示。

© 2013Microchip Technology Inc.

**表 34-3：　器件 ID、版本和配置汇总**

| 虚拟地址 (BF80_#) | 寄存器名称(1) | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值(2) |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 0000 | CFGCON | 31:16 | — | — | — | — | — | — | DMAPRI | CPUPRI | — | — | — | — | — | — | ICACLK | OCACLK | 0000 |
| | | 15:0 | — | — | IOLOCK | PMDLOCK | PGLOCK | — | — | USBSSEN | — | — | ECCCON<1:0> | | JTAGEN | TROEN | — | TDOEN | 000B |
| 0020 | DEVID | 31:16 | VER<3:0> | | | | DEVID<27:16> | | | | | | | | | | | | xxxx |
| | | 15:0 | DEVID<15:0> | | | | | | | | | | | | | | | | xxxx |
| 0030 | SYSKEY | 31:16 | SYSKEY<31:0> | | | | | | | | | | | | | | | | 0000 |
| | | 15:0 | | | | | | | | | | | | | | | | | 0000 |
| 00C0 | CFGEBIA | 31:16 | EBIPINEN | — | — | — | — | — | — | — | EBIA23EN | EBIA22EN | EBIA21EN | EBIA20EN | EBIA19EN | EBIA18EN | EBIA17EN | EBIA16EN | 0000 |
| | | 15:0 | EBIA15EN | EBIA14EN | EBIA13EN | EBIA12EN | EBIA11EN | EBIA10EN | EBIA9EN | EBIA8EN | EBIA7EN | EBIA6EN | EBIA5EN | EBIA4EN | EBIA3EN | EBIA2EN | EBIA1EN | EBIA0EN | 0000 |
| 00D0 | CFGEBIC | 31:16 | — | EBI RDYINV3 | EBI RDYINV2 | EBI RDYINV1 | — | EBI RDYEN3 | EBI RDYEN2 | EBI RDYEN1 | — | — | — | — | — | — | EBI RDYLVL | EBIRPEN | 0000 |
| | | 15:0 | — | — | EBIWEEN | EBIOEEN | — | — | EBIBSEN1 | EBIBSEN0 | EBICSEN3 | EBICSEN2 | EBICSEN1 | EBICSEN0 | — | — | EBIDEN1 | EBIDEN0 | 0000 |
| 00E0 | CFGPG | 31:16 | — | — | — | — | — | — | CRYPTPG<1:0> | | FCPG<1:0> | | SQI1PG<1:0> | | — | — | ETHPG<1:0> | | 0000 |
| | | 15:0 | CAN2PG<1:0> | | CAN1PG<1:0> | | — | — | USBPG<1:0> | | — | — | DMAPG<1:0> | | — | — | CPUPG<1:0> | | 0000 |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　除 DEVID 和 SYSKEY 以外的所有寄存器在其虚拟地址处有对应的 CLR、 SET 和 INV 寄存器且偏移量分别为 0x4、 0x8 和 0xC。更多信息，请参见**第 12.2 节 “CLR、 SET 和 INV 寄存器”**。

**2：**　复位值取决于器件类型。

**表 34-4：　器件 ADC 校准汇总**

| 虚拟地址 (BFC5_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | | 所有复位时的值(1) |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 4000 | DEVADC1 | 31:16 | ADC 校准数据 <31:16> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | ADC 校准数据 <15:0> | | | | | | | | | | | | | | | | xxxx |
| 4004 | DEVADC2 | 31:16 | ADC 校准数据 <31:16> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | ADC 校准数据 <15:0> | | | | | | | | | | | | | | | | xxxx |
| 4008 | DEVADC3 | 31:16 | ADC 校准数据 <31:16> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | ADC 校准数据 <15:0> | | | | | | | | | | | | | | | | xxxx |
| 400C | DEVADC4 | 31:16 | ADC 校准数据 <31:16> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | ADC 校准数据 <15:0> | | | | | | | | | | | | | | | | xxxx |
| 4010 | DEVADC5 | 31:16 | ADC 校准数据 <31:16> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | ADC 校准数据 <15:0> | | | | | | | | | | | | | | | | xxxx |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　复位值取决于器件类型。





© 2013 Microchip Technology Inc.

**表 34-5：　器件序列号汇总**

| 虚拟地址 (BFC5_#) | 寄存器名称 | 位范围 | Bit | | | | | | | | | | | | | | | 所有复位时的值(1) |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | 31/15 | 30/14 | 29/13 | 28/12 | 27/11 | 26/10 | 25/9 | 24/8 | 23/7 | 22/6 | 21/5 | 20/4 | 19/3 | 18/2 | 17/1 | 16/0 | |
| 4020 | DEVSN0 | 31:16 | 器件序列号 <31:16> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | 器件序列号 <15:0> | | | | | | | | | | | | | | | | xxxx |
| 4024 | DEVSN1 | 31:16 | 器件序列号 <31:16> | | | | | | | | | | | | | | | | xxxx |
| | | 15:0 | 器件序列号 <15:0> | | | | | | | | | | | | | | | | xxxx |

**图注：**　x = 复位时的未知值，— = 未实现，读为 0。复位值用十六进制显示。

**注　1：**　复位值取决于器件类型。

© 2013Microchip Technology Inc.

**寄存器 34-1： DEVSIGN0/ADEVSIGN0：器件签名字寄存器 0**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | r-0 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 |
| | — | — | — | — | — | — | — | — |
| 23:16 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 |
| | — | — | — | — | — | — | — | — |
| 15:8 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 |
| | — | — | — | — | — | — | — | — |
| 7:0 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 |
| | — | — | — | — | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **保留：**写为 0

bit 30-0 **保留：**写为 1

**注：** 当对 DEVSIGN0/ADESIGN0 寄存器编程时，DEVSIGN1 至 DEVSIGN3 和 ADEVSIGN1 至 ADEVSIGN3 寄存器用于四字编程操作，且不包含任何有效信息。

**寄存器 34-2： DEVCP0/ADEVCP0：器件代码保护寄存器 0**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | r-1 | r-1 | r-1 | R/P | r-1 | r-1 | r-1 | r-1 |
| | — | — | — | CP | — | — | — | — |
| 23:16 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 |
| | — | — | — | — | — | — | — | — |
| 15:8 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 |
| | — | — | — | — | — | — | — | — |
| 7:0 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 |
| | — | — | — | — | — | — | — | — |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-29 **保留：**写为 1

bit 28 **CP：**代码保护位
防止引导闪存和程序闪存被外部编程器件读取或修改。
1 = 禁止保护
0 = 使能保护

bit 27-0 **保留：**写为 1

**注：** 对 DEVCP0/ADEVCP0 寄存器编程时，DEVCP1 至 DEVCP3 和 ADEVCP1 至 ADEVCP3 寄存器用于四字编程操作，且不包含任何有效信息。


© 2013 Microchip Technology Inc.

**寄存器 34-3： DEVCFG0/ADEVCFG0：器件配置字 0**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | r-0 | R/P | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 |
| | — | EJTAGBEN | — | — | — | — | — | — |
| 23:16 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 |
| | — | — | — | — | — | — | — | — |
| 15:8 | r-1 | R/P | R/P | R/P | r-1 | R/P | R/P | R/P |
| | — | DBGPER<2:0> | | | — | FSLEEP | FECCCON<1:0> | |
| 7:0 | r-1 | R/P | R/P | R/P | R/P | R/P | R/P | R/P |
| | — | BOOTISA | TRCEN | ICESEL<1:0> | | JTAGEN(1) | DEBUG<1:0> | |

| 图注： | r = 保留位 | P = 可编程位 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **保留：**写为 0

bit 30 **EJTAGBEN：**EJTAG 引导使能位
1 = 正常 EJTAG 功能
0 = 精简 EJTAG 功能

bit 29-15 **保留：**写为 1

bit 14-12 **DBGPER<2:0>：**调试模式下 CPU 访问权限位
在调试模式下：
1xx = 允许 CPU 访问权限组 2 的许可区域
x1x = 允许 CPU 访问权限组 1 的许可区域
xx1 = 允许 CPU 访问权限组 0 的许可区域
0xx = 拒绝 CPU 访问权限组 2 的许可区域
x0x = 拒绝 CPU 访问权限组 1 的许可区域
xx0 = 拒绝 CPU 访问权限组 0 的许可区域
当 CPU 处于调试模式且 CPU1PG<1:0> 位 （CFGPG<1:0>）设置为 DBGPER<2:0> 所定义的拒绝的权限组时，为事务请求分配组 3 权限。

bit 11 **保留：**写为 1

bit 10 **FSLEEP：**闪存休眠模式位
1 = 当器件处于休眠模式时闪存掉电
0 = 闪存掉电由 VREGS 位 （PWRCON<1>）控制

bit 9-8 **FECCCON<1:0>：**动态闪存 ECC 配置位
器件复位时，这些位的值复制至 ECCCON<1:0> 位 （CFGCON<5:4>）。
11 = 禁止 ECC 和动态 ECC （ECCCON<1:0> 位可写）
10 = 禁止 ECC 和动态 ECC （ECCCON<1:0> 位锁定）
01 = 使能动态闪存 ECC （ECCCON<1:0> 位锁定）
00 = 使能闪存 ECC （ECCCON<1:0> 位锁定；禁止字闪存写操作）

bit 7 **保留：**写为 1

bit 6 **BOOTISA：**引导 ISA 选择位
1 = 引导代码和异常代码为 MIPS32®
（CP0 Config3 寄存器中的 ISAONEXC 位设置为 0，且 ISA<1:0> 位设置为 10）
0 = 引导代码和异常代码为 microMIPS™
（CP0 Config3 寄存器中的 ISAONEXC 位设置为 1，且 ISA<1:0> 位设置为 11）

bit 5 **TRCEN：**跟踪使能位
1 = 使能 CPU 中的跟踪功能
0 = 禁止 CPU 中的跟踪功能

**注 1：** 该位设置 CFGCON 寄存器中 JTAGEN 位的值。

**寄存器 34-3： DEVCFG0/ADEVCFG0：器件配置字 0 （续）**

| | |
|---|---|
| bit 4-3 | **ICESEL<1:0>**：在线仿真器 / 调试器通信通道选择位<br>11 = 使用 PGEC1/PGED1 对<br>10 = 使用 PGEC2/PGED2 对<br>01 = 保留<br>00 = 保留 |
| bit 2 | **JTAGEN**：JTAG 使能位 (1)<br>1 = 使能 JTAG<br>0 = 禁止 JTAG |
| bit 1-0 | **DEBUG<1:0>**：后台调试器使能位 （如果使能代码保护，则强制为 11）<br>1x = 禁止调试器<br>0x = 使能调试器 |

**注 1：** 该位设置 CFGCON 寄存器中 JTAGEN 位的值。

 © 2013 Microchip Technology Inc.

**寄存器 34-4： DEVCFG1/ADEVCFG1：器件配置字 1**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/P | R/P | R/P | R/P | R/P | R/P | R/P | R/P |
| | FDMTEN | DMTCNT<4:0> | | | | | FWDTWINSZ<1:0> | |
| 23:16 | R/P | R/P | R/P | R/P | R/P | R/P | R/P | R/P |
| | FWDTEN | WINDIS | WDTSPGM | WDTPS<4:0> | | | | |
| 15:8 | R/P | R/P | r-1 | r-1 | r-1 | R/P | R/P | R/P |
| | FCKSM<1:0> | | — | — | — | OSCIOFNC | POSCMOD<1:0> | |
| 7:0 | R/P | R/P | R/P | R/P | R/P | R/P | R/P | R/P |
| | IESO | FSOSCEN | DMTINV<2:0> | | | FNOSC<2:0> | | |

| **图注：** | r = 保留位 | P = 可编程位 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **FDMTEN**：程序监控定时器使能位
1 = 使能程序监控定时器且*无法*用软件禁止
0 = 禁止程序监控定时器且*可*用软件使能

bit 30-26 **DMTCNT<4:0>**：程序监控定时器计数选择位
11111 = 保留
·
·
·
11000 = 保留
10111 = $2^{31}$ （2147483648）
10110 = $2^{30}$ （1073741824）
10101 = $2^{29}$ （536870912）
10100 = $2^{28}$ （268435456）
·
·
·
00001 = $2^{9}$ （512）
00000 = $2^{8}$ （256）

bit 25-24 **FWDTWINSZ<1:0>**：看门狗定时器窗口大小位
11 = 窗口大小为 25%
10 = 窗口大小为 37.5%
01 = 窗口大小为 50%
00 = 窗口大小为 75%

bit 23 **FWDTEN**：看门狗定时器使能位
1 = 使能看门狗定时器且无法用软件禁止
0 = 看门狗定时器未使能；可用软件使能

bit 22 **WINDIS**：看门狗定时器窗口使能位
1 = 看门狗定时器处于非窗口模式
0 = 看门狗定时器处于窗口模式

bit 21 **WDTSPGM**：闪存编程期间看门狗定时器停止位
1 = 闪存编程期间看门狗定时器停止
0 = 闪存编程期间看门狗定时器运行 （编程闪存应用程序时用于读 / 执行操作）

**寄存器 34-4： DEVCFG1/ADEVCFG1：器件配置字 1 （续）**

bit 20-16 **WDTPS<4:0>**：看门狗定时器后分频比选择位
10100 = 1:1048576
10011 = 1:524288
10010 = 1:262144
10001 = 1:131072
10000 = 1:65536
01111 = 1:32768
01110 = 1:16384
01101 = 1:8192
01100 = 1:4096
01011 = 1:2048
01010 = 1:1024
01001 = 1:512
01000 = 1:256
00111 = 1:128
00110 = 1:64
00101 = 1:32
00100 = 1:16
00011 = 1:8
00010 = 1:4
00001 = 1:2
00000 = 1:1
未显示的所有其他组合产生的操作与 10100 设置相同

bit 15-14 **FCKSM<1:0>**：时钟切换和监视选择配置位
11 = 使能时钟切换和时钟监视
10 = 禁止时钟切换，使能时钟监视
01 = 使能时钟切换，禁止时钟监视
00 = 禁止时钟切换和时钟监视

bit 13-11 **保留**：写为 1

bit 10 **OSCIOFNC**：CLKO 使能配置位
1 = CLKO 输出禁止
0 = CLKO 输出信号在 OSCO 引脚上有效；主振荡器必须禁止或配置为外部时钟（External Clock，EC）模式以使 CLKO 有效 （POSCMOD<1:0> = 11 或 00）

bit 9-8 **POSCMOD<1:0>**：主振荡器配置位
11 = 禁止 POSC
10 = 选择 HS 振荡器模式
01 = 保留
00 = 选择 EC 模式

bit 7 **IESO**：内部 / 外部切换位
1 = 使能内部 / 外部切换模式 （使能双速启动）
0 = 禁止内部 / 外部切换模式 （禁止双速启动）

bit 6 **FSOSCEN**：辅助振荡器使能位
1 = 使能 SOSC
0 = 禁止 SOSC

bit 5-3 **DMTINV<2:0>**：程序监控定时器计数窗口时隙位
111 = 窗口 / 时隙值为 127/128 计数器值
110 = 窗口 / 时隙值为 63/64 计数器值
101 = 窗口 / 时隙值为 31/32 计数器值
100 = 窗口 / 时隙值为 15/16 计数器值
011 = 窗口 / 时隙值为 7/8 计数器值
010 = 窗口 / 时隙值为 3/4 计数器值
001 = 窗口 / 时隙值为 1/2 计数器值
000 = 窗口 / 时隙值为 0

bit 4-3 **保留**：写为 1


© 2013 Microchip Technology Inc.

**寄存器 34-4： DEVCFG1/ADEVCFG1：器件配置字 1 （续）**

bit 2-0 **FNOSC<2:0>**：振荡器选择位

111 = FRC 由 FRCDIV<2:0> 位 （FRCDIV）分频
110 = 保留
101 = LPRC
100 = SOSC
011 = 保留
010 = POSC （HS 和 EC）
001 = SPLL
000 = FRC 由 FRCDIV<2:0> 位 （FRCDIV）分频

**寄存器 34-5： DEVCFG2/ADEVCFG2：器件配置字 2**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/P | R/P | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 |
| | UPLLEN | UPLLFSEL | — | — | — | — | — | — |
| 23:16 | r-1 | r-1 | r-1 | r-1 | r-1 | R/P | R/P | R/P |
| | — | — | — | — | — | FPLLODIV<2:0> | | |
| 15:8 | r-1 | R/P | R/P | R/P | R/P | R/P | R/P | R/P |
| | | FPLLMULT<6:0> | | | | | | |
| 7:0 | R/P | R/P | R/P | R/P | r-1 | R/P | R/P | R/P |
| | FPLLICLK | FPLLRNG<2:0> | | | — | FPLLIDIV<2:0> | | |

| 图注： | r = 保留位 | P = 可编程位 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **UPLLEN**：USB PLL 使能位
1 = 使能 USB PLL
0 = 禁止 USB PLL

bit 30 **UPLLFSEL**：USB PLL 输入频率选择位
1 = UPLL 输入时钟为 24MHz
0 = UPLL 输入时钟为 12MHz

bit 29-19 **保留**：写为 1

bit 18-16 **FPLLODIV<2:0>**：默认系统 PLL 输出分频比位
111 = PLL 32 分频输出
110 = PLL 32 分频输出
101 = PLL 32 分频输出
100 = PLL 16 分频输出
011 = PLL 8 分频输出
010 = PLL 4 分频输出
001 = PLL 2 分频输出
000 = PLL 2 分频输出

bit 15 **保留**：写为 1

bit 14-8 **FPLLMULT<6:0>**：系统 PLL 反馈倍频比位
1111111 = 128 倍频
1111110 = 127 倍频
1111101 = 126 倍频
1111100 = 125 倍频
•
•
•
0000000 = 1 倍频

bit 7 **FPLLICLK**：系统 PLL 输入时钟选择位
1 = FRC 选作系统 PLL 的输入
0 = POSC 选作系统 PLL 的输入


© 2013 Microchip Technology Inc.

**寄存器 34-5： DEVCFG2/ADEVCFG2：器件配置字 2 （续）**

bit 6-4 **FPLLRNG<2:0>：**系统 PLL 分频输入时钟频率范围位

111 = 保留
110 = 保留
101 = 34-68 MHz
100 = 21-42 MHz
011 = 13-26 MHz
010 = 8-16 MHz
001 = 5-10 MHz
000 = 旁路

bit 3 **保留：**写为 1

bit 2-0 **FPLLIDIV<2:0>：**PLL 输入分频比位

111 = 8 分频
110 = 7 分频
101 = 6 分频
100 = 5 分频
011 = 4 分频
010 = 3 分频
001 = 2 分频
000 = 1 分频

**寄存器 34-6： DEVCFG3/ADEVCFG3：器件配置字 3**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | r-1 | R/P | R/P | R/P | R/P | r-1 | R/P | R/P |
| | — | FUSBIDIO | IOL1WAY | PMDL1WAY | PGL1WAY | — | FETHIO | FMEIIEN |
| 23:16 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 | r-1 |
| | — | — | — | — | — | — | — | — |
| 15:8 | R/P | R/P | R/P | R/P | R/P | R/P | R/P | R/P |
| | USERID<15:8> | | | | | | | |
| 7:0 | R/P | R/P | R/P | R/P | R/P | R/P | R/P | R/P |
| | USERID<7:0> | | | | | | | |

| 图注： | r = 保留位 | P = 可编程位 | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **保留：**写为 1

bit 30 **FUSBIDIO：**USB USBID 选择位
1 = USBID 引脚由 USB 模块控制
0 = USBID 引脚由端口功能控制
USBMD 为 1 时， USBID 转为端口控制。

bit 29 **IOL1WAY：**外设引脚选择配置位
1 = 仅允许一次重新配置
0 = 允许多次重新配置

bit 28 **PMDI1WAY：**外设模块禁止配置位
1 = 仅允许一次重新配置
0 = 允许多次重新配置

bit 28 **PGL1WAY：**权限组锁定单向配置位
1 = 仅允许一次重新配置
0 = 允许多次重新配置

bit 26 **保留：**写为 1

bit 25 **FETHIO：**以太网 I/O 引脚选择配置位
1 = 默认以太网 I/O 引脚
0 = 备用以太网 I/O 引脚
对于没有备用以太网引脚选择的器件，忽略该位。

bit 24 **FMIIEN：**以太网 MII 使能配置位
1 = 使能 MII
0 = 使能 RMII

bit 23-16 **保留：**写为 1

bit 15-0 **USERID<15:0>：**这是一个用户定义的 16 位值，可通过 ICSP™ 和 JTAG 读取

 © 2013 Microchip Technology Inc.

**寄存器 34-7： CFGCON：配置控制寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | — | DMAPRI(1) | CPUPRI(1) |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | — | ICACLK(1) | OCACLK(1) |
| 15:8 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 |
| | — | — | IOLOCK(1) | PMDLOCK(1) | PGLOCK(1) | — | — | USBSSEN(1) |
| 7:0 | U-0 | U-0 | R/W-1 | R/W-1 | R/W-1 | R/W-0 | U-0 | R/W-1 |
| | — | — | ECCCON<1:0> | | JTAGEN | TROEN | — | TDOEN |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-26 **未实现：**读为 0

bit 25 **DMAPRI：**DMA 读和写 SRAM 仲裁优先级位 (1)
1 = DMA 优先访问 SRAM
0 = DMA 使用最近最少服务仲裁 （与其他启动程序相同）

bit 24 **CPUPRI：**处理中断时 CPU 访问 SRAM 仲裁优先级位 (1)
1 = CPU 优先访问 SRAM
0 = CPU 使用最近最少服务仲裁 （与其他启动程序相同）

bit 23-18 **未实现：**读为 0

bit 17 **ICACLK：**输入捕捉备用时钟选择位 (1)
1 = 输入捕捉模块使用备用定时器对作为其时基时钟
0 = 所有输入捕捉模块使用 Timer2/3 作为其时基时钟

bit 16 **OCACLK：**输出比较备用时钟选择位 (1)
1 = 输出比较模块使用备用定时器对作为其时基时钟
0 = 所有输出比较模块使用 Timer2/3 作为其时基时钟

bit 15-14 **未实现：**读为 0

bit 13 **IOLOCK：**外设引脚选择锁定位 (1)
1 = 外设引脚选择已锁定。不允许写入 PPS 寄存器。
0 = 外设引脚选择未锁定。允许写入 PPS 寄存器。

bit 12 **PMDLOCK：**外设模块禁止位 (1)
1 = 外设模块已锁定。不允许写入 PMD 寄存器。
0 = 外设模块未锁定。允许写入 PMD 寄存器。

bit 11 **PGLOCK：**权限组锁定位 (1)
1 = 权限组寄存器锁定。不允许写入 PG 寄存器。
0 = 权限组寄存器未锁定。允许写入 PG 寄存器。

bit 10-9 **未实现：**读为 0

bit 8 **USBSSEN：**USB 暂停休眠使能位 (1)
使 USB PHY 时钟的功能在休眠模式下关闭。
1 = 处于休眠模式时， USB PHY 时钟关闭
0 = 处于休眠模式时， USB PHY 时钟继续运行

bit 7-6 **未实现：**读为 0

**注 1：** 要更改此位，必须执行解锁序列。详情请参见 《PIC32 系列参考手册》的**第 42 章 “带有增强型 PLL 的振荡器”。**

**寄存器 34-7： CFGCON：配置控制寄存器 （续）**

bit 5-4 **ECCCON<1:0>**：闪存 ECC 配置位
11 = 禁止 ECC 和动态 ECC （ECCCON<1:0> 位可写）
10 = 禁止 ECC 和动态 ECC （ECCCON<1:0> 位锁定）
01 = 使能动态闪存 ECC （ECCCON<1:0> 位锁定）
00 = 使能闪存 ECC （ECCCON<1:0> 位锁定；禁止字闪存写操作）

bit 3 **JTAGEN**：JTAG 端口使能位
1 = 使能 JTAG 端口
0 = 禁止 JTAG 端口

bit 2 **TROEN**：跟踪输出使能位
1 = 使能跟踪输出并启动跟踪时钟 （跟踪探针必须存在）
0 = 禁止跟踪输出并停止跟踪时钟

bit 1 **未实现**：读为 0

bit 0 **TDOEN**：2 线 JTAG 的 TDO 使能位
1 = 2 线 JTAG 协议使用 TDO
0 = 2 线 JTAG 协议不使用 TDO

**注 1**： 要更改此位，必须执行解锁序列。详情请参见 《PIC32 系列参考手册》的**第 42 章 “带有增强型 PLL 的振荡器”**。


© 2013 Microchip Technology Inc.

**寄存器 34-8： CFGEBIA：外部总线接口地址引脚配置寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| | EBIPINEN | — | — | — | — | — | — | — |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | EBIA23EN | EBIA22EN | EBIA21EN | EBIA20EN | EBIA19EN | EBIA18EN | EBIA17EN | EBIA16EN |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | EBIA15EN | EBIA14EN | EBIA13EN | EBIA12EN | EBIA11EN | EBIA10EN | EBIA9EN | EBIA8EN |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| | EBIA7EN | EBIA6EN | EBIA5EN | EBIA4EN | EBIA3EN | EBIA2EN | EBIA1EN | EBIA0EN |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **EBIPINEN**：EBI 引脚使能位
1 = EBI 控制对与 PMP 复用的引脚的访问
0 = 与 EBI 复用的引脚可通用

bit 30-24 **未实现**：读为 0

bit 23-0 **EBIA23EN:EBIA0EN**：EBI 地址引脚使能位
1 = 使能 EBIAx 引脚以供 EBI 使用
0 = EBIAx 引脚可通用

**注：** 当 EBIMD = 1 时，忽略该寄存器中的这些位，且这些引脚可通用。

**寄存器 34-9： CFGEBIC：外部总线接口控制引脚配置寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| | — | EBI RDYINV3 | EBI RDYINV2 | EBI RDYINV1 | — | EBI RDYEN3 | EBI RDYEN2 | EBI RDYEN1 |
| 23:16 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | — | EBIRDYLVL | EBIRPEN |
| 15:8 | U-0 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | EBIWEEN | EBIOEEN | — | — | EBIBSEN1 | EBIBSEN0 |
| 7:0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | EBICSEN3 | EBICSEN2 | EBICSEN1 | EBICSEN0 | — | — | EBIDEN1 | EBIDEN0 |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31 **未实现：**读为 0

bit 30 **EBIRDYINV3：**EBIRDY3 反相控制位
1 = 使用前反相 EBIRDY3 引脚
0 = 使用前不反相 EBIRDY3 引脚

bit 29 **EBIRDYINV2：**EBIRDY2 反相控制位
1 = 使用前反相 EBIRDY2 引脚
0 = 使用前不反相 EBIRDY2 引脚

bit 28 **EBIRDYINV1：**EBIRDY1 反相控制位
1 = 使用前反相 EBIRDY1 引脚
0 = 使用前不反相 EBIRDY1 引脚

bit 27 **未实现：**读为 0

bit 26 **EBIRDYEN3：**EBIRDY3 引脚使能位
1 = 使能 EBIRDY3 引脚以供 EBI 模块使用
0 = EBIRDY3 引脚可通用

bit 25 **EBIRDYEN2：**EBIRDY2 引脚使能位
1 = 使能 EBIRDY2 引脚以供 EBI 模块使用
0 = EBIRDY2 引脚可通用

bit 24 **EBIRDYEN1：**EBIRDY1 引脚使能位
1 = 使能 EBIRDY1 引脚以供 EBI 模块使用
0 = EBIRDY1 引脚可通用

bit 23-18 **未实现：**读为 0

bit 17 **EBIRDYLVL：**EBIRDYx 引脚灵敏度控制位
1 = 对 EBIRDYx 引脚使用电平检测
0 = 对 EBIRDYx 引脚使用边沿检测

bit 16 **EBIRPEN：**EBIRP 引脚灵敏度控制位
1 = 使能 EBIRP 引脚以供 EBI 模块使用
0 = EBIRP 引脚可通用

bit 15-14 **未实现：**读为 0

**注：** 当 EBIMD = 1 时，忽略该寄存器中的这些位，且这些引脚可通用。


© 2013 Microchip Technology Inc.

**寄存器 34-9： CFGEBIC：外部总线接口控制引脚配置寄存器 （续）**

bit 13 **EBIWEEN**：EBIWE 引脚使能位
1 = 使能 EBIWE 引脚以供 EBI 模块使用
0 = EBIWE 引脚可通用

bit 12 **EBIOEEN**：EBIOE 引脚使能位
1 = 使能 EBIOE 引脚以供 EBI 模块使用
0 = EBIOE 引脚可通用

bit 11-10 **未实现**：读为 0

bit 9 **EBIBSEN1**：EBIBS1 引脚使能位
1 = 使能 EBIBS1 引脚以供 EBI 模块使用
0 = EBIBS1 引脚可通用

bit 8 **EBIBSEN0**：EBIBS0 引脚使能位
1 = 使能 EBIBS0 引脚以供 EBI 模块使用
0 = EBIBS0 引脚可通用

bit 7 **EBICSEN3**：EBICS3 引脚使能位
1 = 使能 EBICS3 引脚以供 EBI 模块使用
0 = EBICS3 引脚可通用

bit 6 **EBICSEN2**：EBICS2 引脚使能位
1 = 使能 EBICS2 引脚以供 EBI 模块使用
0 = EBICS2 引脚可通用

bit 5 **EBICSEN1**：EBICS1 引脚使能位
1 = 使能 EBICS1 引脚以供 EBI 模块使用
0 = EBICS1 引脚可通用

bit 4 **EBICSEN0**：EBICS0 引脚使能位
1 = 使能 EBICS0 引脚以供 EBI 模块使用
0 = EBICS0 引脚可通用

bit 3-2 **未实现**：读为 0

bit 1 **EBIDEN1**：EBI 数据高字节引脚使能位
1 = 使能 EBID<15:8> 引脚以供 EBI 模块使用
0 = EBID<15:8> 引脚已转为通用

bit 0 **EBIDEN01**：EBI 数据低字节引脚使能位
1 = 使能 EBID<7:0> 引脚以供 EBI 模块使用
0 = EBID<7:0> 引脚已转为通用

**注：** 当 EBIMD = 1 时，忽略该寄存器中的这些位，且这些引脚可通用。

**寄存器 34-10： CFGPG：权限组配置寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | — | — | — | — | CRYPTPG<1:0> | |
| 23:16 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | FCPG<1:0> | | SQI1PG<1:0> | | — | — | ETHPG<1:0> | |
| 15:8 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | CAN2PG<1:0> | | CAN1PG<1:0> | | — | — | USBPG<1:0> | |
| 7:0 | U-0 | U-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| | — | — | DMAPG<1:0> | | — | — | CPUPG<1:0> | |

| 图注： | | |
|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 |

bit 31-26 **未实现：**读为 0

bit 25-24 **CRYPTPG<1:0>：**加密引擎权限组位
11 = 启动程序分配到权限组 3
10 = 启动程序分配到权限组 2
01 = 启动程序分配到权限组 1
00 = 启动程序分配到权限组 0

bit 23-22 **FCPG<1:0>：**闪存控制权限组位
与 bit 25-24 的定义相同。

bit 21-20 **SQI1PG<1:0>：**SQI 模块权限组位
与 bit 25-24 的定义相同。

bit 19-18 **未实现：**读为 0

bit 17-16 **ETHPG<1:0>：**以太网模块权限组位
与 bit 25-24 的定义相同。

bit 15-14 **CAN2PG<1:0>：**CAN2 模块权限组位
与 bit 25-24 的定义相同。

bit 13-12 **CAN1PG<1:0>：**CAN1 模块权限组位
与 bit 25-24 的定义相同。

bit 11-10 **未实现：**读为 0

bit 9-8 **USBPG<1:0>：**USB 模块权限组位
与 bit 25-24 的定义相同。

bit 7-6 **未实现：**读为 0

bit 5-4 **DMAPG<1:0>：**DMA 模块权限组位
与 bit 25-24 的定义相同。

bit 3-2 **未实现：**读为 0

bit 1-0 **CPUPG<1:0>：**CPU 权限组位
与 bit 25-24 的定义相同。


© 2013 Microchip Technology Inc.

**寄存器 34-11： DEVID：器件和版本 ID 寄存器**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R | R | R | R | R | R | R | R |
| | VER<3:0>(1) | | | | DEVID<27:24>(1) | | | |
| 23:16 | R | R | R | R | R | R | R | R |
| | DEVID<23:16>(1) | | | | | | | |
| 15:8 | R | R | R | R | R | R | R | R |
| | DEVID<15:8>(1) | | | | | | | |
| 7:0 | R | R | R | R | R | R | R | R |
| | DEVID<7:0>(1) | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-28 **VER<3:0>**：版本标识位 (1)

bit 27-0 **DEVID<27:0>**：器件 ID(1)

**注 1：** 请参见 《PIC32 闪存编程规范》（DS61145G_CN）中的版本和器件 ID 值列表。

**寄存器 34-12： DEVADCx：器件 ADC 校准寄存器 x （x = 1-5）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R | R | R | R | R | R | R | R |
| | ADCAL<31:24> | | | | | | | |
| 23:16 | R | R | R | R | R | R | R | R |
| | ADCAL<23:16> | | | | | | | |
| 15:8 | R | R | R | R | R | R | R | R |
| | ADCAL<15:8> | | | | | | | |
| 7:0 | R | R | R | R | R | R | R | R |
| | ADCAL<7:0> | | | | | | | |

| 图注： | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **ADCAL<31:0>**：ADC 模块的校准数据位

该数据必须复制至相应的 AD1CALx 寄存器。更多信息，请参见**第 28.0 节 “12 位流水线型模数转换器（ADC）”**。

**寄存器 34-13： DEVSNx：器件序列号寄存器 x （x = 0 和 1）**

| 位范围 | Bit 31/23/15/7 | Bit 30/22/14/6 | Bit 29/21/13/5 | Bit 28/20/12/4 | Bit 27/19/11/3 | Bit 26/18/10/2 | Bit 25/17/9/1 | Bit 24/16/8/0 |
|---|---|---|---|---|---|---|---|---|
| 31:24 | R | R | R | R | R | R | R | R |
| | SN<31:24> | | | | | | | |
| 23:16 | R | R | R | R | R | R | R | R |
| | SN<23:16> | | | | | | | |
| 15:8 | R | R | R | R | R | R | R | R |
| | SN<15:8> | | | | | | | |
| 7:0 | R | R | R | R | R | R | R | R |
| | SN<7:0> | | | | | | | |

| **图注：** | | | |
|---|---|---|---|
| R = 可读位 | W = 可写位 | U = 未实现位，读为 0 | |
| -n = POR 时的值 | 1 = 置 1 | 0 = 清零 | x = 未知 |

bit 31-0 **SN<31:0>：**器件唯一序列号位


© 2013 Microchip Technology Inc.

## 34.3 片内稳压器

所有PIC32MZ EC器件的内核和数字逻辑都设计为使用标称 1.8V 的电压工作。为简化系统设计，PIC32MZ EC系列中的器件都使用片内稳压器通过VDD提供所需的内核逻辑电压。

### 34.3.1 片内稳压器和 POR

片内稳压器需要一段固定的延时才能产生输出。在这段称为 TPU 的时间内，禁止代码执行。每次掉电后，在器件恢复工作 （包括从休眠模式唤醒）时都需要经历 TPU 延时。

### 34.3.2 片内稳压器和 BOR

PIC32MZ EC 器件还具有一个简单的欠压复位功能。如果向稳压器提供的电压不足以维持一个稳定的电平，那么稳压器复位电路将产生欠压复位。 BOR 标志位（RCON<1>）将捕捉该事件。**第 36.1 节 “直流特性”** 规定了欠压电压值。

## 34.4 片内温度传感器

PIC32MZ EC 器件包含一个可精确测量器件结温的温度传感器 （更多信息，请参见**第 36.2 节 “交流特性和时序参数”**）。

温度传感器与 ADC 模块相连，可使用复用 S&H 电路进行测量（更多信息，请参见**第 28.0 节 “12 位流水线型模数转换器 （ADC）”**）。

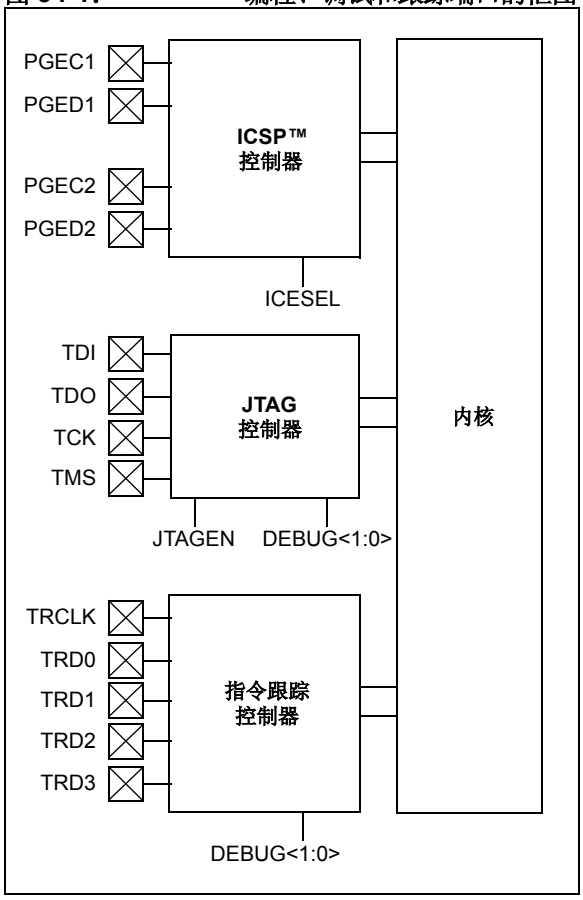
## 34.5 编程和诊断

PIC32MZ EC 器件提供全部的编程和诊断功能，可增强任何使用这两个功能的应用的灵活性。这两个功能允许系统设计人员执行以下操作：

- 使用双线在线串行编程 （ICSP）接口以简化现场编程
- 使用 ICSP 进行调试
- 使用 EJTAG （扩展 JTAG）执行编程和调试功能
- 用于器件和电路板诊断的 JTAG 边界扫描测试

PIC32 器件具有两个编程和诊断模块以及一个跟踪控制器，为应用开发人员提供了丰富的功能。

**图 34-1： 编程、调试和跟踪端口的框图**



注：

 © 2013 Microchip Technology Inc.

## 35.0 指令集

PIC32MZ 嵌入式连接性 （EC）系列指令集符合 MIPS32® 第 2 版指令集架构的要求。PIC32MZ EC 器件系列 *不*支持以下特性：

- 内核扩展指令
- 协处理器 1 指令
- 协处理器 2 指令

**注：** 更多信息请参见 www.mips.com 上的 *“MIPS32® Architecture for Programmers Volume II：The MIPS32® Instruction Set”*。

注：

 © 2013 Microchip Technology Inc.

## 36.0 电气特性

本章概述了 PIC32MZ EC 的电气特性。其余信息将在该文档的后续版本中给出。

下面列出了 PIC32MZ EC 系列器件的绝对最大值。器件长时间工作在最大值条件下，其稳定性会受到影响。我们建议不要使器件在该规范规定的参数范围以外运行。

### 绝对最大值
**（见注 1）**

环境温度 ..... -40°C 至 +125°C
存储温度 ..... -65°C 至 +150°C
$V_{DD}$ 引脚相对于 $V_{SS}$ 的电压 ..... -0.3V 至 +4.0V
任何不能承受 5V 电压的引脚相对于 $V_{SS}$ 的电压 **（注 3）** ..... -0.3V 至 （$V_{DD}$ + 0.3V）
任何可承受 5V 电压的引脚相对于 $V_{SS}$ 的电压 （$V_{DD} \geq 2.3V$ 时）**（注 3）** ..... -0.3V 至 +5.5V
任何可承受 5V 电压的引脚相对于 $V_{SS}$ 的电压 （$V_{DD} < 2.3V$ 时）**（注 3）** ..... -0.3V 至 +3.6V
D+ 或 D- 引脚相对于 $V_{USB3V3}$ 的电压 ..... -0.3V 至 （$V_{USB3V3}$ + 0.3V）
$V_{BUS}$ 相对于 $V_{SS}$ 的电压 ..... -0.3V 至 +5.5V
$V_{SS}$ 引脚的最大输出电流 ..... 200 mA
$V_{DD}$ 引脚的最大输入电流 **（注 2）** ..... 200 mA
任一 4x I/O 引脚的最大灌 / 拉电流 **（注 4）** ..... 15 mA
任一 8x I/O 引脚的最大灌 / 拉电流 **（注 4）** ..... 25 mA
任一 12x I/O 引脚的最大灌 / 拉电流 **（注 4）** ..... 33 mA
所有端口的最大灌电流 ..... 150 mA
所有端口的最大拉电流 **（注 2）** ..... 150 mA

**注** **1：** 如果器件工作条件超过上述 **“绝对最大值”**，可能引起器件永久性损坏。上述值仅为运行条件最大值，我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下，其稳定性会受到影响。

**2：** 最大允许电流由器件的最大功耗决定 （见表 36-2）。

**3：** 关于可承受 5V 电压的引脚，请参见引脚名表 （表 3 至表 5）。

**4：** 特征值，未经测试。关于 4x、 8x 和 12x I/O 引脚列表，请参见参数 DO10、 DO20 和 DO20a。

## 36.1 直流特性

**表 36-1： 工作 MIPS——电压关系**

| 特性 | VDD 范围 （V）（注 1） | 温度范围 （°C） | 最大频率 |
|---|---|---|---|
| | | | PIC32MZ EC 器件 |
| DC5 | 2.3-3.6V | -40°C 至 +85°C | 200 MHz |
| DC5b | 2.3-3.6V | -40°C 至 +125°C | 200 MHz |

**注 1：** VBORMIN < VDD < VDDMIN 可保证器件整体操作，但不是特征值。低于 VDDMIN 时所有器件模拟模块 （例如， ADC 等）将工作，但性能下降。请参见表 36-5 中的参数 BO10 获取 BOR 值。

**表 36-2： 温度工作条件**

| 额定值 | 符号 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|
| **工业级温度器件** | | | | | |
| 工作结温范围 | TJ | -40 | — | +125 | °C |
| 工作环境温度范围 | TA | -40 | — | +85 | °C |
| **扩展级温度器件** | | | | | |
| 工作结温范围 | TJ | -40 | — | +140 | °C |
| 工作环境温度范围 | TA | -40 | — | +125 | °C |
| 功耗：<br>内部芯片功耗：<br>PINT = VDD x (IDD – S IOH)<br>I/O 引脚功耗：<br>PI/O = S (({VDD – VOH} x IOH) + S (VOL x IOL)) | PD | PINT + PI/O | | | W |
| 允许的最大功耗 | PDMAX | (TJ – TA)/θJA | | | W |

**表 36-3： 热封装特性**

| 特性 | 符号 | 典型值 | 最大值 | 单位 | 注 |
|---|---|---|---|---|---|
| 封装热阻， 64 引脚 QFN （9 x 9 x 0.9 mm） | θJA | 28 | — | °C/W | **1** |
| 封装热阻， 64 引脚 TQFP （10 x 10 x 1 mm） | θJA | 55 | — | °C/W | **1** |
| 封装热阻， 100 引脚 TQFP （12 x 12 x 1 mm） | θJA | 52 | — | °C/W | **1** |
| 封装热阻， 100 引脚 TQFP （14 x 14 x 1 mm） | θJA | 50 | — | °C/W | **1** |
| 封装热阻， 124 引脚 VTLA （9 x 9 x 0.9 mm） | θJA | 21 | — | °C/W | **1** |
| 封装热阻， 144 引脚 TQFP （16 x 16 x 1 mm） | θJA | 42 | — | °C/W | **1** |
| 封装热阻， 144 引脚 LQFP （20 x 20 x 1.4 mm） | θJA | 35 | — | °C/W | **1** |

**注 1：** 通过封装模拟获得结点与环境的热阻值 Theta-JA （θJA）。


© 2013 Microchip Technology Inc.

**表 36-4： 直流温度和电压规范**

| 直流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | **最小值** | **典型值** | **最大值** | **单位** | **条件** |
| 工作电压 | | | | | | | |
| DC10 | VDD | **电源电压 （注 1）** | 2.3 | — | 3.6 | V | — |
| DC12 | VDR | **RAM 数据保持电压 （注 2）** | 1.75 | — | — | V | — |
| DC16 | VPOR | **VDD 启动电压**<br>确保内部上电复位信号 **（注 3）** | 1.75 | — | — | V | — |
| DC17 | SVDD | **VDD 上升速率**<br>确保内部上电复位信号 | 0.03 | — | 0.115 | V/µs | — |

**注 1：** VBORMIN < VDD < VDDMIN 可保证器件整体操作，但不是特征值。低于 VDDMIN 时所有器件模拟模块 （例如， ADC 等）将工作，但性能下降。请参见表 36-5 中的参数 BO10 获取 BOR 值。

**2：** 这是在不丢失 RAM 数据的前提下， VDD 的下限值。

**3：** 这是在确保上电复位的前提下， VDD 的下限值。

**表 36-5： 电气特性：BOR**

| 直流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | **最小值 (1)** | **典型值** | **最大值** | **单位** | **条件** |
| BO10 | VBOR | VDD 发生由高到低的跳变时的 BOR 事件 **（注 2）** | 2.0 | — | 2.3 | V | — |

**注 1：** 这些参数仅供设计参考，未经生产测试。

**2：** VBORMIN < VDD < VDDMIN 可保证器件整体操作，但不是特征值。低于 VDDMIN 时所有器件模拟模块 （例如， ADC 等）将工作，但性能下降。

**表 36-6： 直流特性：工作电流 （IDD）**

| 直流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | |
|---|---|---|---|---|
| **参数编号** | **典型值 (3)** | **最大值** | **单位** | **条件** |
| **工作电流 （IDD）(1,2)** | | | | |
| DC20 | 4 | — | mA | 4 MHz （注 4） |
| DC21 | 5 | — | mA | 10 MHz |
| DC22 | 12 | — | mA | 60 MHz （注 4） |
| DC23 | 16 | — | mA | 80 MHz （注 4） |
| DC25 | 26 | — | mA | 130 MHz （注 4） |
| DC26 | 32 | — | mA | 160 MHz （注 4） |
| DC27a | 40 | — | mA | 200 MHz |
| DC27b | 40 | — | mA | 200 MHz （从 L1 高速缓存执行代码）（注 5） |

**注 1：** 器件的 IDD 供电电流主要受工作电压和频率的影响。其他因素，如 PBCLK （外设总线时钟）频率、使能的外设模块数、内部代码执行模式、从程序闪存还是从 SRAM 执行、 I/O 引脚负载和开关速率、振荡器类型以及温度，也会对电流消耗产生影响。

**2：** IDD 测量的测试条件如下：

- 振荡器模式为 EC （针对 8 MHz 及以下频率）和 EC+PLL （针对 8 MHz 以上频率）且 OSC1 由满幅的外部方波驱动 （要求 OSC1 输入时钟输入过冲 / 下冲 < 100 mV）
- OSC2/CLKO 配置为 I/O 输入引脚
- 禁止 USB PLL， PBCLKx 分频比 = 1:8 （x ≠ 7）
- CPU、程序闪存和 SRAM 数据存储器都正常工作， SRAM 数据存储器等待状态等于 1，程序闪存存储器等待状态等于 2
- 禁止 L1 高速缓存和预取模块
- 禁止所有外设模块 （ON 位 = 0），但相关的 PMD 位清零
- 禁止 WDT、 DMT、时钟切换、故障保护时钟监视器和辅助振荡器
- 所有 I/O 引脚都配置为输入且被拉至 VSS
- $\overline{MCLR}$ = VDD
- CPU 从闪存执行 `while(1)` 语句
- 禁止 RTCC 和 JTAG

**3：** 除非另外声明，否则 “典型值”栏中的数据都是在指定工作频率以及 3.3V、 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**4：** 这些参数为特征值，未经生产测试。

**5：** 注 2 适应于从 L1 高速缓存执行，但以下情况除外：使能了 L1 高速缓存和预取模块。


© 2013 Microchip Technology Inc.

**表 36-7： 直流特性：空闲电流 （IIDLE）**

| 直流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | |
|---|---|---|---|---|
| **参数编号** | **典型值 (2)** | **最大值** | **单位** | **条件** |
| **空闲电流 （IIDLE）：内核关断且时钟工作时的基本电流 （注 1）** | | | | |
| DC30a | 3 | — | mA | 4 MHz （注 3） |
| DC31a | 4 | — | mA | 10 MHz |
| DC32a | 6 | — | mA | 60 MHz （注 3） |
| DC33a | 13 | — | mA | 130 MHz （注 3） |
| DC35 | 20 | — | mA | 200 MHz |

**注 1：** IIDLE 电流测量的测试条件如下：

- 振荡器模式为 EC （针对 8 MHz 及以下频率）和 EC+PLL （针对 8 MHz 以上频率）且 OSC1 由满幅的外部方波驱动 （要求 OSC1 输入时钟输入过冲 / 下冲 < 100 mV）
- OSC2/CLKO 配置为 I/O 输入引脚
- 禁止 USB PLL， PBCLKx 分频比 = 1:8 （x ≠ 7）
- CPU 处于空闲模式 （CPU 内核停止），且 SRAM 数据存储器等待状态等于 1
- 禁止 L1 高速缓存和预取模块
- 禁止所有外设模块 （ON 位 = 0），但相关的 PMD 位清零
- 禁止 WDT、 DMT、时钟切换、故障保护时钟监视器和辅助振荡器
- 所有 I/O 引脚都配置为输入且被拉至 VSS
- $\overline{MCLR}$ = VDD
- 禁止 RTCC 和 JTAG

**2：** 除非另外声明，否则 “典型值” 栏中的数据都是在 3.3V、 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**3：** 这些参数为特征值，未经生产测试。

**表 36-8： 直流特性：掉电电流 （IPD）**

| 直流特性 | | | 标准工作条件：2.3V 至 3.6V （除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | |
|---|---|---|---|---|---|
| 参数编号 | 典型值 (2) | 最大值 | 单位 | 条件 | |
| **掉电电流 （IPD）（注 1）** | | | | | |
| DC40k | 500 | — | µA | -40°C | 基本掉电电流 |
| DC40l | 600 | — | µA | +25°C | |
| DC40n | 1.8 | — | mA | +85°C | |
| DC40m | 2 | — | mA | +125ºC | |
| **模块差分电流** | | | | | |
| DC41e | 5 | — | µA | 3.6V | 看门狗定时器电流：ΔIWDT （注 3） |
| DC42e | 25 | — | µA | 3.6V | RTCC 和使用 32 kHz 晶振的 Timer1：ΔIRTCC （注 3） |
| DC43d | 3 | — | mA | 3.6V | ADC：ΔIADC （注 3 和 4） |
| DC44 | 5 | — | µA | 3.6V | 程序监控定时器电流：ΔIDMT （注 3） |

**注 1：** IPD 电流测量的测试条件如下：

- 振荡器模式为 EC （针对 8 MHz 及以下频率）和 EC+PLL （针对 8 MHz 以上频率）且 OSC1 由满幅的外部方波驱动 （要求 OSC1 输入时钟输入过冲 / 下冲 < 100 mV）
- OSC2/CLKO 配置为 I/O 输入引脚
- 禁止 USB PLL， PBCLKx 分频比 = 1:8 （x ≠ 7）
- CPU 处于休眠模式，且 SRAM 数据存储器等待状态等于 1
- 禁止 L1 高速缓存和预取模块
- 禁止所有外设模块 （ON 位 = 0），且相关的 PMD 位置 1
- 禁止 WDT、 DMT、时钟切换、故障保护时钟监视器和辅助振荡器
- 所有 I/O 引脚都配置为输入且被拉至 VSS
- $\overline{MCLR}$ = VDD
- 禁止 RTCC 和 JTAG
- 稳压器处于待机模式 （VREGS = 0）

**2：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**3：** Δ 电流为模块使能时额外消耗的电流。掉电时外设模块的电流消耗是这一电流与基本 IPD 电流之和。

**4：** 稳压器正常工作 （VREGS = 1）。


© 2013 Microchip Technology Inc.

**表 36-9： 直流特性：I/O 引脚输入规范**

| 直流特性 | | | 标准工作条件：2.3V 至 3.6V （除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | **最小值** | **典型值 (1)** | **最大值** | **单位** | **条件** |
| | VIL | **输入低电压** | | | | | |
| DI10 | | 带 PMP 的 I/O 引脚 | VSS | — | 0.15 VDD | V | |
| | | I/O 引脚 | VSS | — | 0.2 VDD | V | |
| DI18 | | SDAx 和 SCLx | VSS | — | 0.3 VDD | V | 禁止 SMBus （**注 4**） |
| DI19 | | SDAx 和 SCLx | VSS | — | 0.8 | V | 使能 SMBus （**注 4**） |
| | VIH | **输入高电压** | | | | | |
| DI20 | | 不能承受 5V 电压的 I/O 引脚 **(5)** | 0.8 VDD | — | VDD | V | （**注 4**） |
| | | 可承受 5V 电压且带 PMP 的 I/O 引脚 **(5)** | 0.25 VDD + 0.8V | — | 5.5 | V | （**注 4**） |
| | | 可承受 5V 电压的 I/O 引脚 **(5)** | 0.8 VDD | — | 5.5 | V | |
| DI28a | | SDAx 和 SCLx 在不能承受 5V 电压的引脚上 **(5)** | 0.8 VDD | — | VDD | V | 禁止 SMBus （**注 4**） |
| DI29a | | SDAx 和 SCLx 在不能承受 5V 电压的引脚上 **(5)** | 2.1 | — | VDD | V | 使能 SMBus，<br>2.3V ≤ VPIN ≤ 5.5<br>（**注 4**） |
| DI28b | | SDAx 和 SCLx 在可承受 5V 电压的引脚上 **(5)** | 0.8 VDD | — | 5.5 | V | 禁止 SMBus<br>（**注 4**） |
| DI29b | | SDAx 和 SCLx 在可承受 5V 电压的引脚上 **(5)** | 2.1 | — | 5.5 | V | 使能 SMBus，<br>2.3V ≤ VPIN ≤ 5.5<br>（**注 4**） |
| DI30 | ICNPU | **电平变化通知上拉电流** | 50 | 250 | 400 | µA | VDD = 3.3V，<br>VPIN = VSS |
| DI31 | ICNPD | **电平变化通知下拉电流 (4)** | -50 | -250 | -400 | µA | VDD = 3.3V，<br>VPIN = VDD |
| | IIL | **输入泄漏电流 （注 3）** | | | | | |
| DI50 | | I/O 端口 | — | — | ±1 | µA | VSS ≤ VPIN ≤ VDD，<br>引脚处于高阻态 |
| DI51 | | 模拟输入引脚 | — | — | ±1 | µA | VSS ≤ VPIN ≤ VDD，<br>引脚处于高阻态 |
| DI55 | | $\overline{\text{MCLR}}$ **(2)** | — | — | ±1 | µA | VSS ≤ VPIN ≤ VDD |
| DI56 | | OSC1 | — | — | ±1 | µA | VSS ≤ VPIN ≤ VDD，<br>HS 模式 |

**注 1：** 除非另外声明，否则 “典型值” 栏中的数据都是在 3.3V、 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**2：** $\overline{\text{MCLR}}$ 引脚上的泄漏电流主要取决于施加在该引脚上的电平。表中给定的数值表示正常工作条件下的泄漏电流。在不同输入电压条件下可能测得更高的泄漏电流。

**3：** 负电流定义为从引脚流出的电流。

**4：** 这些参数为特征值，未经生产测试。

**5：** 关于可承受 5V 电压的引脚，请参见引脚名表 （表 3 至表 5）。

**表 36-10： 直流特性：I/O 引脚输出规范**

| 直流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数** | **符号** | **特性** | **最小值** | **典型值** | **最大值** | **单位** | **条件 (1)** |
| DO10 | VOL | **输出低电压**<br>I/O 引脚<br>4x 灌电流驱动引脚——<br>RA3、 RA9、 RA10、 RA14 和 RA15<br>RB0-7、 RB11 和 RB13<br>RC12-RC15<br>RD0、 RD6-RD7、 RD11 和 RD14<br>RE8 和 RE9<br>RF2、 RF3 和 RF8<br>RG15<br>RH0、 RH1、 RH4-RH6 和 RH8-RH13<br>RJ0-RJ2、 RJ8、 RJ9 和 RJ11 | — | — | 0.4 | V | IOL ≤ 10 mA， VDD = 3.3V |
| | | **输出低电压**<br>I/O 引脚：<br>8x 灌电流驱动引脚——<br>RA0-RA2、 RA4 和 RA5<br>RB8-RB10、 RB12、 RB14 和 RB15<br>RC1-RC4<br>RD1-RD5、RD9、RD10、RD12、RD13 和 RD15<br>RE4-RE7<br>RF0、 RF4、 RF5、 RF12 和 RF13<br>RG0、 RG1 和 RG6-RG9<br>RH2、 RH3、 RH7、 RH14 和 RH15<br>RJ3-RJ7、 RJ10 和 RJ12-RJ15<br>RK0-RK7 | — | — | 0.4 | V | IOL ≤ 15 mA， VDD = 3.3V |
| | | **输出低电压**<br>I/O 引脚：<br>12x 灌电流驱动引脚——<br>RA6 和 RA7<br>RE0-RE3<br>RF1<br>RG12-RG14 | — | — | 0.4 | V | IOL ≤ 20 mA， VDD = 3.3V |

**注 1：** 这些参数仅为特征值，未经测试。


© 2013 Microchip Technology Inc.

**表 36-10： 直流特性：I/O 引脚输出规范 （续）**

| 直流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数** | **符号** | **特性** | **最小值** | **典型值** | **最大值** | **单位** | **条件 (1)** |
| DO20 | VOH | **输出高电压**<br>I/O 引脚：<br>4x 拉电流驱动引脚——<br>RA3、 RA9、 RA10、 RA14 和 RA15<br>RB0-7、 RB11 和 RB13<br>RC12-RC15<br>RD0、 RD6-RD7、 RD11 和 RD14<br>RE8 和 RE9<br>RF2、 RF3 和 RF8<br>RG15<br>RH0、 RH1、 RH4-RH6 和 RH8-RH13<br>RJ0-RJ2、 RJ8、 RJ9 和 RJ11 | 2.4 | — | — | V | IOH ≥ -10 mA， VDD = 3.3V |
| | | **输出高电压**<br>I/O 引脚：<br>8x 拉电流驱动引脚——<br>RA0-RA2、 RA4 和 RA5<br>RB8-RB10、 RB12、 RB14 和 RB15<br>RC1-RC4<br>RD1-RD5、RD9、RD10、RD12、RD13 和 RD15<br>RE4-RE7<br>RF0、 RF4、 RF5、 RF12 和 RF13<br>RG0、 RG1 和 RG6-RG9<br>RH2、 RH3、 RH7、 RH14 和 RH15<br>RJ3-RJ7、 RJ10 和 RJ12-RJ15<br>RK0-RK7 | 2.4 | — | — | V | IOH ≥ -15 mA， VDD = 3.3V |
| | | **输出高电压**<br>I/O 引脚：<br>12x 拉电流驱动引脚——<br>RA6 和 RA7<br>RE0-RE3<br>RF1<br>RG12-RG14 | 2.4 | — | — | V | IOH ≥ -20 mA， VDD = 3.3V |

**注 1：** 这些参数仅为特征值，未经测试。

**表 36-10： 直流特性：I/O 引脚输出规范 （续）**

| 直流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数** | **符号** | **特性** | **最小值** | **典型值** | **最大值** | **单位** | **条件 (1)** |
| DO20a | VOH1 | **输出高电压**<br>I/O 引脚：<br>4x 拉电流驱动引脚——<br>RA3、 RA9、 RA10、 RA14 和 RA15<br>RB0-7、 RB11 和 RB13<br>RC12-RC15<br>RD0、 RD6-RD7、 RD11 和 RD14<br>RE8 和 RE9<br>RF2、 RF3 和 RF8<br>RG15<br>RH0、 RH1、 RH4-RH6 和 RH8-RH13<br>RJ0-RJ2、 RJ8、 RJ9 和 RJ11 | 1.5 | — | — | V | IOH ≥ -14 mA， VDD = 3.3V |
| | | | 2.0 | — | — | V | IOH ≥ -12 mA， VDD = 3.3V |
| | | | 3.0 | — | — | V | IOH ≥ -7 mA， VDD = 3.3V |
| | | **输出高电压**<br>I/O 引脚：<br>8x 拉电流驱动引脚——<br>RA0-RA2、 RA4 和 RA5<br>RB8-RB10、 RB12、 RB14 和 RB15<br>RC1-RC4<br>RD1-RD5、RD9、RD10、RD12、RD13 和 RD15<br>RE4-RE7<br>RF0、 RF4、 RF5、 RF12 和 RF13<br>RG0、 RG1 和 RG6-RG9<br>RH2、 RH3、 RH7、 RH14 和 RH15<br>RJ3-RJ7、 RJ10 和 RJ12-RJ15<br>RK0-RK7 | 1.5 | — | — | V | IOH ≥ -22 mA， VDD = 3.3V |
| | | | 2.0 | — | — | V | IOH ≥ -18 mA， VDD = 3.3V |
| | | | 3.0 | — | — | V | IOH ≥ -10 mA， VDD = 3.3V |
| | | **输出高电压**<br>I/O 引脚：<br>12x 拉电流驱动引脚——<br>RA6 和 RA7<br>RE0-RE3<br>RF1<br>RG12-RG14 | 1.5 | — | — | V | IOH ≥ -32 mA， VDD = 3.3V |
| | | | 2.0 | — | — | V | IOH ≥ -25 mA， VDD = 3.3V |
| | | | 3.0 | — | — | V | IOH ≥ -14 mA， VDD = 3.3V |

**注 1：** 这些参数仅为特征值，未经测试。


© 2013 Microchip Technology Inc.

**表 36-11： 直流特性：程序存储器 (3)**

| 直流特性 | | | 标准工作条件：2.3V 至 3.6V （除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 (1) | 最大值 | 单位 | 条件 |
| D130a | EP | 单元耐擦写能力 | 10,000 | — | — | E/W | 不使用 ECC |
| D130b | | | 20,000 | — | — | E/W | 使用 ECC |
| D131 | VPR | 读操作时的 VDD | VDDMIN | — | VDDMAX | V | — |
| D132 | VPEW | 擦除或写操作时的 VDD | VDDMIN | — | VDDMAX | V | — |
| D134a | TRETD | 特性保持时间 | 10 | — | — | 年 | 不使用 ECC |
| D134b | | | 20 | — | — | 年 | 使用 ECC |
| D135 | IDDP | 编程时的供电电流 | — | — | 30 | mA | — |
| D136 | TRW | 行写周期 **（注 2 和 4）** | — | 66813 | — | FRC 周期 | — |
| D137 | TQWW | 四字写周期 **（注 4）** | — | 773 | — | FRC 周期 | — |
| D138 | TWW | 字写周期 **（注 4）** | — | 383 | — | FRC 周期 | — |
| D139 | TCE | 片擦除周期 **（注 4）** | — | 515373 | — | FRC 周期 | — |
| D140 | TPFE | 所有程序闪存 （上下区域）擦除周期 **（注 4）** | — | 256909 | — | FRC 周期 | — |
| D141 | TPBE | 程序闪存 （上 / 下区域）擦除周期 **（注 4）** | — | 128453 | — | FRC 周期 | — |
| D142 | TPGE | 页擦除周期 **（注 4）** | — | 128453 | — | FRC 周期 | — |

**注 1：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。

**2：** 行编程时的最小 PBCLK5 为 4 MHz。

**3：** 请参见 《PIC32 闪存编程规范》（DS61145G_CN），以了解编程和擦除周期期间的工作条件。

**4：** 该参数取决于 FRC 精度 （请参见表 36-18）和 FRC 调节值 （请参见 OSCTUN 寄存器：寄存器 8-2）。

**表 36-12： 直流特性：程序闪存等待状态**

| 直流特性 | 标准工作条件：2.3V 至 3.6V （除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | |
|---|---|---|---|
| 所需的闪存等待状态 (1) | SYSCLK | 单位 | 条件 |
| **使用 ECC：** | | | |
| 0 等待状态 | 0 < SYSCLK ≤ 66 | MHz | — |
| 1 等待状态 | 66 < SYSCLK ≤ 133 | | |
| 2 等待状态 | 133 < SYSCLK ≤ 200 | | |
| **不使用 ECC：** | | | |
| 0 等待状态 | 0 < SYSCLK ≤ 83 | MHz | — |
| 1 等待状态 | 83 < SYSCLK ≤ 166 | | |
| 2 等待状态 | 166 < SYSCLK ≤ 200 | | |

**注 1：** 要使用等待状态，必须使能预取模块 （PREFEN<1:0> ≠ 00）且必须将所需的等待状态值写入 PFMWS<2:0> 位。

**表 36-13： 比较器规范**

| 直流特性 | | | 标准工作条件 （见注 4）：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | **最小值** | **典型值** | **最大值** | **单位** | **备注** |
| D300 | VIOFF | 输入失调电压 | — | ±10 | — | mV | AVDD = VDD，<br>AVSS = VSS |
| D301 | VICM | 输入共模电压 | 0 | — | VDD | V | AVDD = VDD，<br>AVSS = VSS （注 2） |
| D302 | CMRR | 共模抑制比 | 55 | — | — | dB | 最大 VICM = (Vdd - 1)V<br>（注 2） |
| D303 | TRESP | 响应时间 | — | 150 | — | ns | AVDD = VDD，AVSS = VSS<br>（注 1 和 2） |
| D304 | ON2OV | 比较器使能到输出有效的时间 | — | — | 10 | µs | 在将比较器的 ON 位置 1 之前配置比较器模块<br>（注 2） |
| D305 | IVREF | 内部参考电压 | — | 1.2 | — | V | — |
| D312 | TSET | 内部参考电压稳定时间 （注 3） | — | — | 10 | µs | — |

**注 1：** 响应时间是在比较器的一个输入端电压为 (VDD – 1.5)/2 而另一个输入端从 VSS 变化到 VDD 时测得的。

**2：** 这些参数为特征值，未经测试。

**3：** 稳定时间是在 CVRR = 1 且 CVR<3:0> 从 0000 变化到 1111 时测得的。此参数为特征值，未经生产测试。

**4：** 比较器模块可在 VBORMIN < VDD < VDDMIN 的条件下工作，但性能下降。除非另外声明，否则可保证模块功能，但不是特征值。


© 2013 Microchip Technology Inc.

## 36.2 交流特性和时序参数

本节包含的信息说明了PIC32MZ EC器件的交流特性和
时序参数。

**图 36-1： 器件时序规范的负载条件**

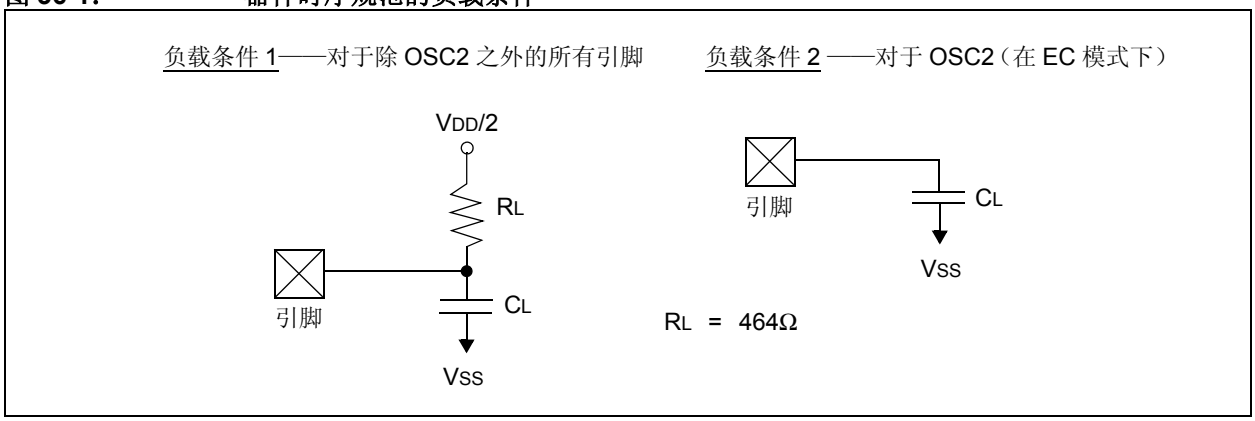



**表 36-14： 输出引脚上的容性负载要求**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 (1) | 最大值 | 单位 | 条件 |
| DO56 | CL | 所有 I/O 引脚 | — | — | 50 | pF | 对于 OSC2，为 EC 模式 |
| DO58 | CB | SCLx 和 SDAx | — | — | 400 | pF | 在 $I^2C$™ 模式下 |

**注 1：** 除非另外声明，否则“典型值”栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**图 36-2： 外部时钟时序**

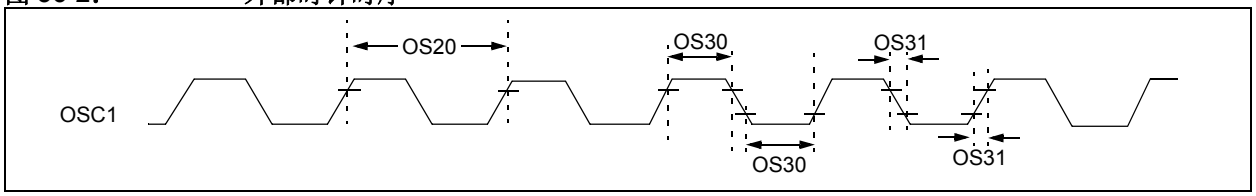



**表 36-15： 外部时钟时序要求**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | **最小值** | **典型值 (1)** | **最大值** | **单位** | **条件** |
| OS10 | FOSC | 外部 CLKI 频率（仅允许在 EC 和 ECPLL 模式下使用外部时钟） | DC | — | 64 | MHz | EC （注 2） |
| OS13 | | 振荡器晶振频率 | 4 | — | 32 | MHz | HS （注 2） |
| OS15 | | | 32 | 32.768 | 100 | kHz | SOSC （注 2） |
| OS20 | TOSC | TOSC = 1/FOSC | — | — | — | — | FOSC 值请参见参数 OS10 |
| OS30 | TOSL, TOSH | 外部时钟输入 （OSC1）高电平或低电平时间 | 0.375 x TOSC | — | — | ns | EC （注 2） |
| OS31 | TOSR, TOSF | 外部时钟输入 （OSC1）上升或下降时间 | — | — | 7.5 | ns | EC （注 2） |
| OS40 | TOST | 振荡器起振定时器周期（仅适用于 HS、 HSPLL、和 SOSC 时钟振荡器模式） | — | 1024 | — | TOSC | （注 2） |
| OS41 | TFSCM | 主时钟故障保护超时周期 | — | 2 | — | ms | （注 2） |
| OS42 | GM | 外部振荡器的跨导 | — | 16 | — | mA/V | VDD = 3.3V, TA = +25°C （注 2） |

**注 1：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。参数仅为特征值，未经测试。

**2：** 此参数为特征值，未经生产测试。


© 2013 Microchip Technology Inc.

**表 36-16： 系统时序要求**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | **最小值** | **典型值 (1)** | **最大值** | **单位** | **条件** |
| OS51 | FSYS | 系统频率 | 10 | — | 200 | MHz | — |
| OS55a | FPB | 外设总线频率 | DC | — | 100 | MHz | 对于 PBCLKx （x ≠ 7） |
| OS55b | | | DC | — | 200 | MHz | 对于 PBCLK7 |
| OS56 | FREF | 参考时钟频率 | — | — | 50 | MHz | — |

**表 36-17： PLL 时钟时序规范**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (1)** | **最小值** | **典型值** | **最大值** | **单位** | **条件** |
| OS50 | FIN | PLL 输入频率范围 | 5 | — | 90 | MHz | ECPLL、 HSPLL 和 FRCPLL 模式 |
| OS52 | TLOCK | PLL 启动时间 （锁定时间） | — | — | 100 | μs | — |
| OS53 | DCLK | CLKO 稳定性 (2)<br>（周期抖动或累计抖动） | -0.25 | — | +0.25 | % | 测量时间为 100 ms |
| OS54 | Fvco | PLL 输出频率范围 | 350 | — | 700 | MHz | — |

**注 1：** 这些参数为特征值，未经生产测试。

**2：** 此抖动规范基于逐个时钟周期测量。要得到通信时钟上各个时基的有效抖动，请使用以下公式：

$$有效抖动 = \frac{D_{CLK}}{\sqrt{\frac{PBCLK2}{通信时钟}}}$$

例如，如果 PBCLK2 = 100 MHz 而 SPI 比特率 = 50 MHz，则有效抖动如下：

$$有效抖动 = \frac{D_{CLK}}{\sqrt{\frac{100}{50}}} = \frac{D_{CLK}}{1.41}$$

**表 36-18： 内部 FRC 精度**

| 交流特性 | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|
| 参数编号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| 内部 FRC 精度 @ 8.00 MHz(1) | | | | | | |
| F20 | FRC | — | ± 0.9 | — | % | -40°C ≤ TA ≤ +85°C |
| | | — | ± 5 | — | % | -40°C ≤ TA ≤ +125°C |

**注 1：** 已在 25°C、 3.3V 条件下进行了频率校准。 TUN 位可用来补偿温度漂移。

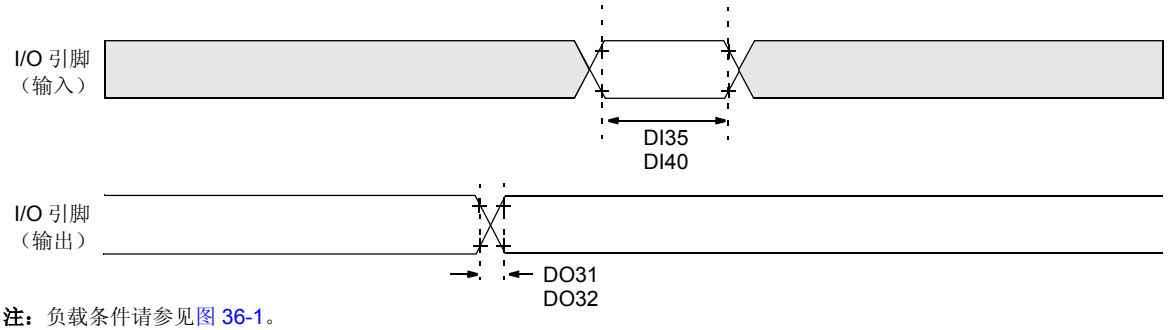
**表 36-19： 内部 LPRC 精度**

| 交流特性 | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|
| 参数编号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| LPRC @ 31.25 kHz(1) | | | | | | |
| F21 | LPRC | — | ± 5 | — | % | — |

**注 1：** LPRC 频率将随 VDD 的变化而变化。


© 2013 Microchip Technology Inc.

**图 36-3： I/O 时序特性**




**注：** 负载条件请参见图 36-1。

**表 36-20： I/O 时序要求**

| 交流特性 | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (2)** | **最小值** | **典型值 (1)** | **最大值** | **单位** | **条件** |
| DO31 | TIOR | **端口输出上升时间**<br>I/O 引脚：<br>4x 拉电流驱动引脚——<br>RA3、RA9、RA10、RA14 和 RA15<br>RB0-7、 RB11 和 RB13<br>RC12-RC15 | — | — | 9.5 | ns | CLOAD = 50 pF |
| | | RD0、 RD6-RD7、 RD11 和 RD14<br>RE8 和 RE9<br>RF2、 RF3 和 RF8<br>RG15<br>RH0、 RH1、 RH4-RH6 和 RH8-RH13<br>RJ0-RJ2、 RJ8、 RJ9 和 RJ11 | — | — | 6 | ns | CLOAD = 20 pF |
| | | **端口输出上升时间**<br>I/O 引脚：<br>8x 拉电流驱动引脚——<br>RA0-RA2、 RA4 和 RA5<br>RB8-RB10、RB12、RB14 和 RB15<br>RC1-RC4 | — | — | 8 | ns | CLOAD = 50 pF |
| | | RD1-RD5、RD9、RD10、RD12、RD13 和 RD15<br>RE4-RE7<br>RF0、RF4、RF5、RF12 和 RF13<br>RG0、 RG1 和 RG6-RG9<br>RH2、RH3、RH7、RH14 和 RH15<br>RJ3-RJ7、 RJ10 和 RJ12-RJ15<br>RK0-RK7 | — | — | 6 | ns | CLOAD = 20 pF |
| | | **端口输出上升时间**<br>I/O 引脚：<br>12x 拉电流驱动引脚——<br>RA6 和 RA7<br>RE0-RE3<br>RF1<br>RG12-RG14 | — | — | 3.5 | ns | CLOAD = 50 pF |
| | | | — | — | 2 | ns | CLOAD = 20 pF |

**注 1：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。

**2：** 此参数为特征值，未经生产测试。

**表 36-20： I/O 时序要求 （续）**

| 交流特性 | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） |
|---|---|

| 参数编号 | 符号 | 特性 (2) | 最小值 | 典型值 (1) | 最大值 | 单位 | 条件 |
|---|---|---|---|---|---|---|---|
| DO32 | TIOF | **端口输出下降时间**<br>I/O 引脚：<br>4x 拉电流驱动引脚——<br>RA3、 RA9、 RA10、 RA14 和 RA15<br>RB0-7、 RB11 和 RB13<br>RC12-RC15 | — | — | 9.5 | ns | CLOAD = 50 pF |
| | | RD0、 RD6-RD7、 RD11 和 RD14<br>RE8 和 RE9<br>RF2、 RF3 和 RF8<br>RG15<br>RH0、 RH1、 RH4-RH6 和 RH8-RH13<br>RJ0-RJ2、 RJ8、 RJ9 和 RJ11 | — | — | 6 | ns | CLOAD = 20 pF |
| | | **端口输出下降时间**<br>I/O 引脚：<br>8x 拉电流驱动引脚——<br>RA0-RA2、 RA4 和 RA5<br>RB8-RB10、 RB12、 RB14 和 RB15<br>RC1-RC4 | — | — | 8 | ns | CLOAD = 50 pF |
| | | RD1-RD5、RD9、RD10、RD12、RD13 和 RD15<br>RE4-RE7<br>RF0、RF4、RF5、RF12 和 RF13<br>RG0、 RG1 和 RG6-RG9<br>RH2、 RH3、 RH7、 RH14 和 RH15<br>RJ3-RJ7、 RJ10 和 RJ12-RJ15<br>RK0-RK7 | — | — | 6 | ns | CLOAD = 20 pF |
| | | **端口输出下降时间**<br>I/O 引脚：<br>12x 拉电流驱动引脚——<br>RA6 和 RA7<br>RE0-RE3<br>RF1<br>RG12-RG14 | — | — | 3.5 | ns | CLOAD = 50 pF |
| | | | — | — | 2 | ns | CLOAD = 20 pF |
| DI35 | TINP | INTx 引脚高电平或低电平时间 | 5 | — | — | ns | — |
| DI40 | TRBP | CNx 高电平或低电平时间 （输入） | 5 | — | — | ns | — |

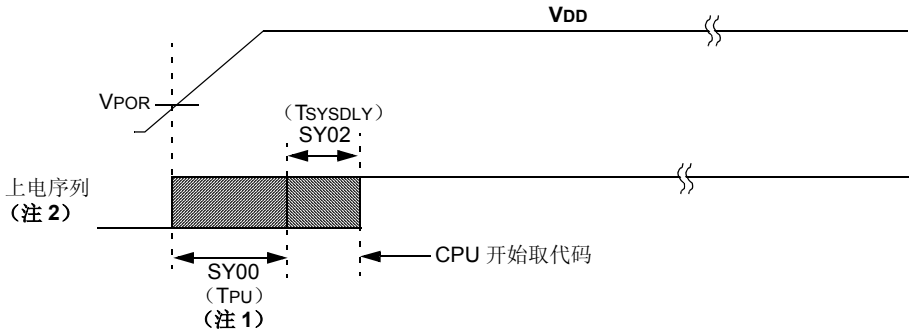
**注 1：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。

**2：** 此参数为特征值，未经生产测试。

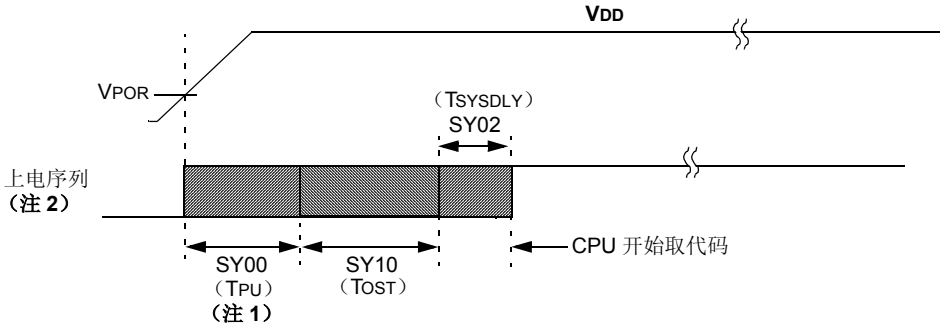

© 2013 Microchip Technology Inc.

**图 36-4： 上电复位时序特性**

**使能内部稳压器**
**时钟源 =（FRC、FRCDIV、FRCDIV16、FRCPLL、EC、ECPLL 和 LPRC）**




**使能内部稳压器**
**时钟源 =（HS、HSPLL 和 SOSC）**




**注 1：** 如果在器件退出欠压复位 （VDD < VDDMIN）之前已完成上电序列，那么将延长上电周期。

**2：** 包含内部稳压器稳定延时。

**图 36-5： 外部复位时序特性**

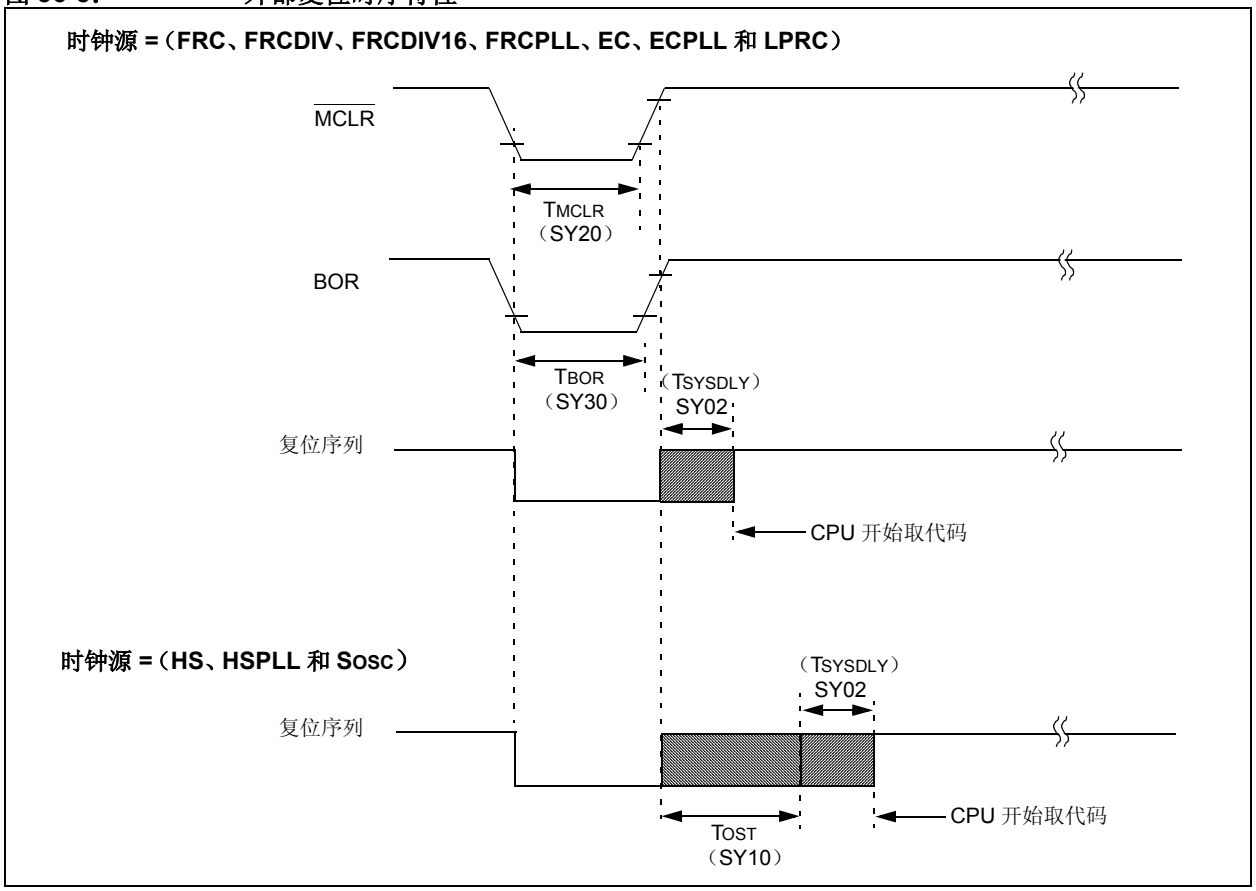



**表 36-21： 复位时序**

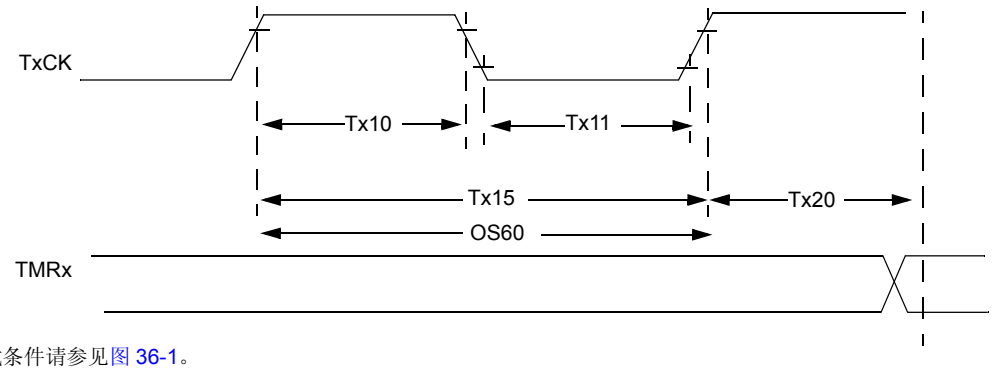
| 交流特性 | | | 标准工作条件：2.3V 至 3.6V（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (1)** | **最小值** | **典型值 (2)** | **最大值** | **单位** | **条件** |
| SY00 | TPU | 上电延时周期<br>使能内部稳压器 | — | 400 | 600 | µs | — |
| SY02 | TSYSDLY | 系统延时周期：<br>在取出第一条指令之前重载器件配置熔丝位所需的时间和 SYSCLK 延时之和。 | — | 1 µs + 8 个 SYSCLK 周期 | — | — | — |
| SY20 | TMCLR | MCLR 脉冲宽度 （低电平） | 2 | — | — | µs | — |
| SY30 | TBOR | BOR 脉冲宽度 （低电平） | — | 1 | — | µs | — |

**注 1：** 这些参数为特征值，未经生产测试。

**2：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。此为特征值，仅供设计参考，未经测试。


© 2013 Microchip Technology Inc.

**图 36-6： TIMER1-TIMER9 的外部时钟时序特性**




**注：** 负载条件请参见图 36-1。

**表 36-22： TIMER1 外部时钟时序要求 (1)**

| 交流特性 | | | | 标准工作条件：2.3V 至 3.6V （除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (2)** | | **最小值** | **典型值** | **最大值** | **单位** | **条件** |
| TA10 | TTxH | TxCK 高电平时间 | 同步，带预分频器 | [(12.5 ns 或 1 TPBCLK3) /N] + 20 ns | — | — | ns | 也必须满足参数 TA15 **（注 3）** |
| | | | 异步，带预分频器 | 10 | — | — | ns | — |
| TA11 | TTxL | TxCK 低电平时间 | 同步，带预分频器 | [(12.5 ns 或 1 TPBCLK3) /N] + 20 ns | — | — | ns | 也必须满足参数 TA15 **（注 3）** |
| | | | 异步，带预分频器 | 10 | — | — | ns | — |
| TA15 | TTxP | TxCK 输入周期 | 同步，带预分频器 | [(20 ns 或 2 TPBCLK3 中的较大值 )/N] + 30 ns | — | — | ns | VDD > 2.7V **（注 3）** |
| | | | | [(20 ns 或 2 TPBCLK3 中的较大值 )/N] +50 ns | — | — | ns | VDD < 2.7V **（注 3）** |
| | | | 异步，带预分频器 | 20 | — | — | ns | VDD > 2.7V |
| | | | | 50 | — | — | ns | VDD < 2.7V |
| OS60 | FT1 | SOSC1/T1CK 振荡器输入频率范围 （通过将 TCS 位 （T1CON<1>）置 1 使能振荡器） | | 32 | — | 50 | kHz | — |
| TA20 | TCKEXTMRL | 从外部 TxCK 时钟边沿到定时器递增的延时 | | — | | 1 | TPBCLK3 | — |

**注 1：** Timer1 属于 A 类定时器。

**2：** 此参数为特征值，未经生产测试。

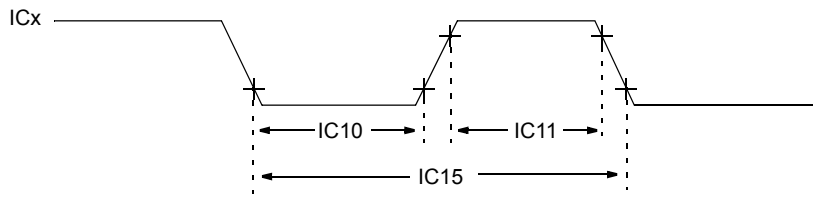
**3：** N = 预分频值 （1、 8、 64 和 256）。

**表 36-23： TIMER2-TIMER9 的外部时钟时序要求**

| 交流特性 | | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|---|
| 参数编号 | 符号 | 特性 (1) | | 最小值 | 最大值 | 单位 | 条件 | |
| TB10 | TTxH | TxCK 高电平时间 | 同步，带预分频器 | [(12.5 ns 或 1 TPBCLK3) /N] +25 ns | — | ns | 也必须满足参数 TB15 | N = 预分频值（1、 2、 4、 8、 16、 32、 64 和 256） |
| TB11 | TTxL | TxCK 低电平时间 | 同步，带预分频器 | [(12.5 ns 或 1 TPBCLK3) /N] +25 ns | — | ns | 也必须满足参数 TB15 | |
| TB15 | TTxP | TxCK 输入周期 | 同步，带预分频器 | [(25 ns 或 2 TPBCLK3 的较大值 )/N] + 30 ns | — | ns | VDD > 2.7V | |
| | | | | [(25 ns 或 2 TPBCLK3 的较大值 )/N] +50 ns | — | ns | VDD < 2.7V | |
| TB20 | TCKEXT-MRL | 从外部 TxCK 时钟边沿到定时器递增之间的延时 | | — | 1 | TPBCLK3 | — | |

**注 1：** 这些参数为特征值，未经生产测试。

**图 36-7： 输入捕捉 （CAPx）时序特性**




**注：** 负载条件请参见图 36-1。

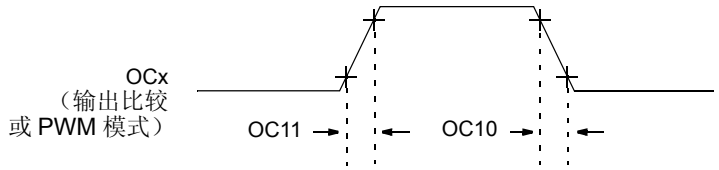
**表 36-24： 输入捕捉模块时序要求**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| 参数编号 | 符号 | 特性 (1) | 最小值 | 最大值 | 单位 | 条件 | |
| IC10 | TCCL | ICx 输入低电平时间 | [(12.5 ns 或 1 TPBCLK3)/N] +25 ns | — | ns | 也必须满足参数 IC15。 | N = 预分频值（1、 4 和 16） |
| IC11 | TCCH | ICx 输入高电平时间 | [(12.5 ns 或 1 TPBCLK3)/N] +25 ns | — | ns | 也必须满足参数 IC15。 | |
| IC15 | TCCP | ICx 输入周期 | [(25 ns 或 2 TPBCLK3)/N] +50 ns | — | ns | — | |

**注 1：** 这些参数为特征值，未经生产测试。


© 2013 Microchip Technology Inc.

**图 36-8： 输出比较模块 （OCx）时序特性**




**注：** 负载条件请参见图 36-1。

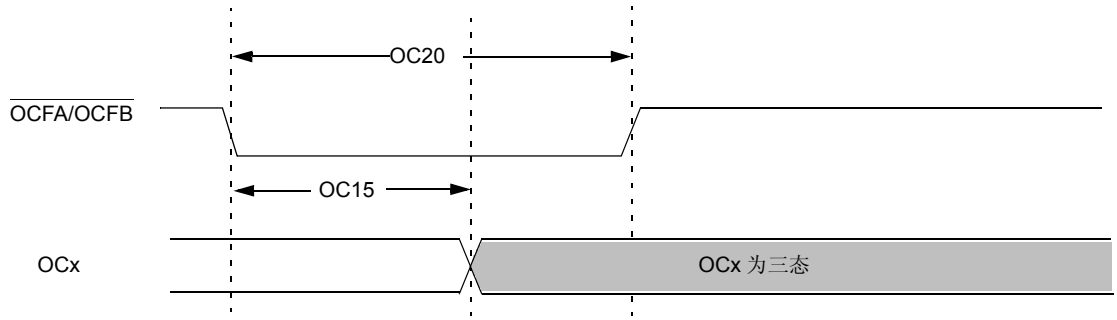
**表 36-25： 输出比较模块时序要求**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (1)** | **最小值** | **典型值 (2)** | **最大值** | **单位** | **条件** |
| OC10 | TccF | OCx 输出下降时间 | — | — | — | ns | 参见参数 DO32 |
| OC11 | TccR | OCx 输出上升时间 | — | — | — | ns | 参见参数 DO31 |

**注 1：** 这些参数为特征值，未经生产测试。

**2：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**图 36-9： OCx/PWM 模块时序特性**




**注：** 负载条件请参见图 36-1。

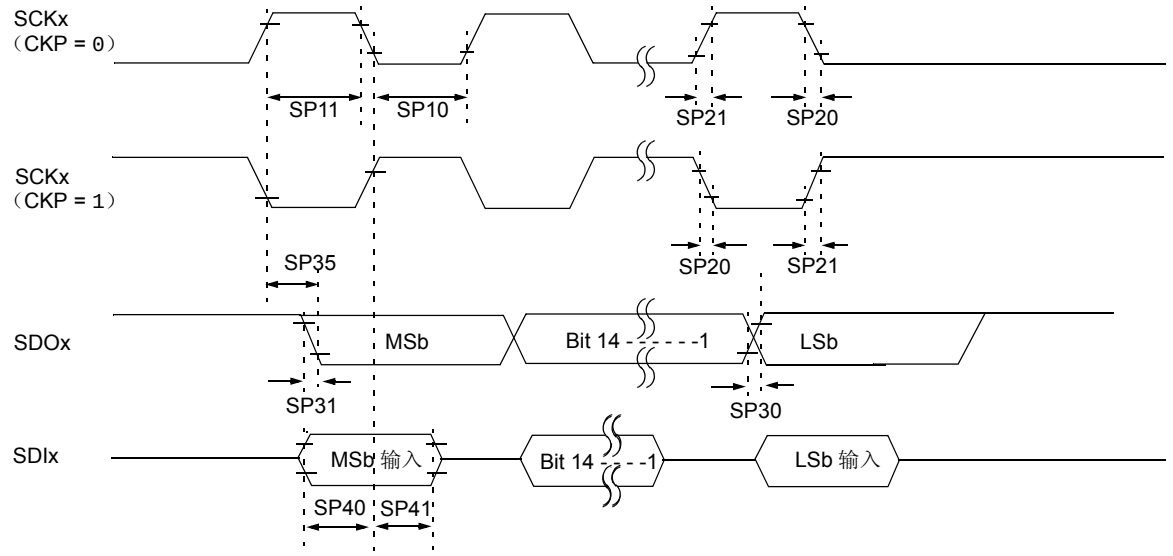
**表 36-26： 简单 OCx/PWM 模式时序要求**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (1)** | **最小值** | **典型值 (2)** | **最大值** | **单位** | **条件** |
| OC15 | TFD | 故障输入至 PWM I/O 发生变化的时间 | — | — | 50 | ns | — |
| OC20 | TFLT | 故障输入脉冲宽度 | 50 | — | — | ns | — |

**注 1：** 这些参数为特征值，未经生产测试。

**2：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**图 36-10： SPIx 模块主模式 （CKE = 0）时序特性**




**注：** 负载条件请参见图 36-1。

**表 36-27： SPIx 主模式 （CKE = 0）时序要求**

| **交流特性** | | | **标准工作条件：2.3V 至 3.6V**<br>**（除非另外声明）**<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (1)** | **最小值** | **典型值 (2)** | **最大值** | **单位** | **条件** |
| SP10 | TscL | SCKx 输出低电平时间 **（注 3）** | Tsck/2 | — | — | ns | — |
| SP11 | TscH | SCKx 输出高电平时间 **（注 3）** | Tsck/2 | — | — | ns | — |
| SP20 | TscF | SCKx 输出下降时间 **（注 4）** | — | — | — | ns | 参见参数 DO32 |
| SP21 | TscR | SCKx 输出上升时间 **（注 4）** | — | — | — | ns | 参见参数 DO31 |
| SP30 | TdoF | SDOx 数据输出下降时间 **（注 4）** | — | — | — | ns | 参见参数 DO32 |
| SP31 | TdoR | SDOx 数据输出上升时间 **（注 4）** | — | — | — | ns | 参见参数 DO31 |
| SP35 | TscH2doV 和 TscL2doV | SCKx 边沿到 SDOx 数据输出有效的时间 | — | — | 7 | ns | VDD > 2.7V |
| | | | — | — | 10 | ns | VDD < 2.7V |
| SP40 | TdiV2scH 和 TdiV2scL | SDIx 数据输入到 SCKx 边沿的建立时间 | 5 | — | — | ns | — |
| SP41 | TscH2diL 和 TscL2diL | SDIx 数据输入到 SCKx 边沿的保持时间 | 5 | — | — | ns | — |

**注 1：** 这些参数为特征值，未经生产测试。

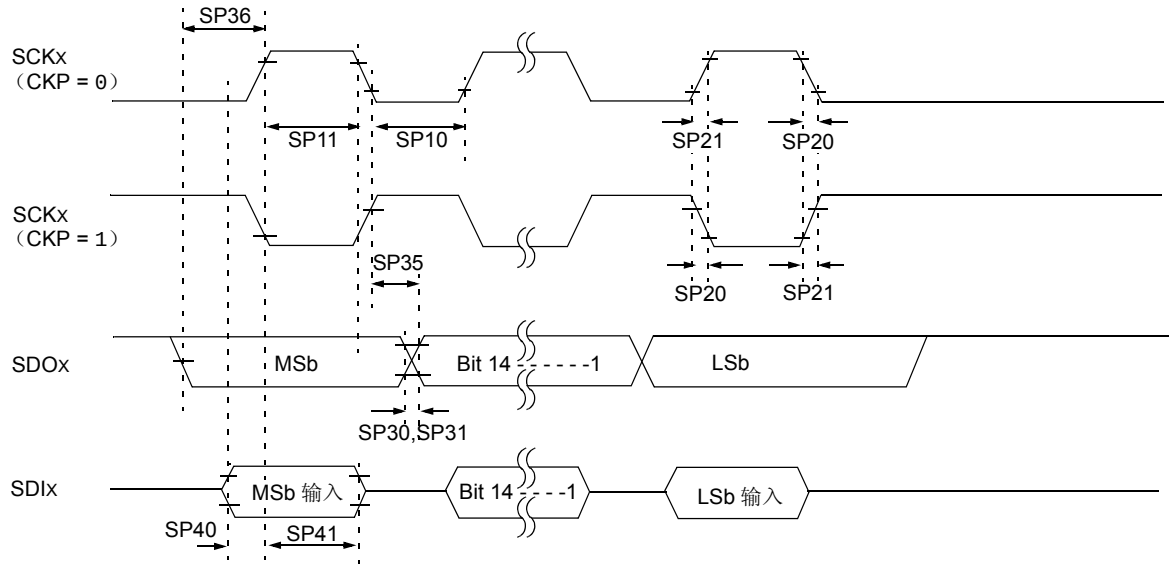
**2：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**3：** SCKx 的最小时钟周期为 20 ns。因此，主模式下产生的时钟不得违反此规范。

**4：** 假定所有 SPIx 引脚上的负载均为 10 pF。


© 2013 Microchip Technology Inc.

**图 36-11： SPIx 模块主模式 （CKE = 1）时序特性**




**注：** 负载条件请参见图 36-1。

**表 36-28： SPIx 模块主模式 （CKE = 1）时序特性**

| **交流特性** | | | **标准工作条件：2.3V 至 3.6V（除非另外声明）**<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C（扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (1)** | **最小值** | **典型值 (2)** | **最大值** | **单位** | **条件** |
| SP10 | TscL | SCKx 输出低电平时间 （注 3） | Tsck/2 | — | — | ns | — |
| SP11 | TscH | SCKx 输出高电平时间 （注 3） | Tsck/2 | — | — | ns | — |
| SP20 | TscF | SCKx 输出下降时间 （注 4） | — | — | — | ns | 参见参数 DO32 |
| SP21 | TscR | SCKx 输出上升时间 （注 4） | — | — | — | ns | 参见参数 DO31 |
| SP30 | TdoF | SDOx 数据输出下降时间 （注 4） | — | — | — | ns | 参见参数 DO32 |
| SP31 | TdoR | SDOx 数据输出上升时间 （注 4） | — | — | — | ns | 参见参数 DO31 |
| SP35 | TscH2doV 和 TscL2doV | SSx 边沿到 SDOx 数据输出有效的时间 | — | — | 7 | ns | VDD > 2.7V |
| | | | — | | 10 | | VDD < 2.7V |
| SP36 | TdoV2sc 和 TdoV2scL | SDOx 数据输出建立到第一个 SCKx 边沿的时间 | 7 | — | — | ns | — |
| SP40 | TdiV2scH 和 TdiV2scL | SDIx 数据输入到 SCKx 边沿的建立时间 | 7 | — | — | ns | VDD > 2.7V |
| | | | 10 | | | | VDD < 2.7V |
| SP41 | TscH2diL 和 TscL2diL | SDIx 数据输入到 SCKx 边沿的保持时间 | 7 | — | — | ns | VDD > 2.7V |
| | | | 10 | — | — | ns | VDD < 2.7V |

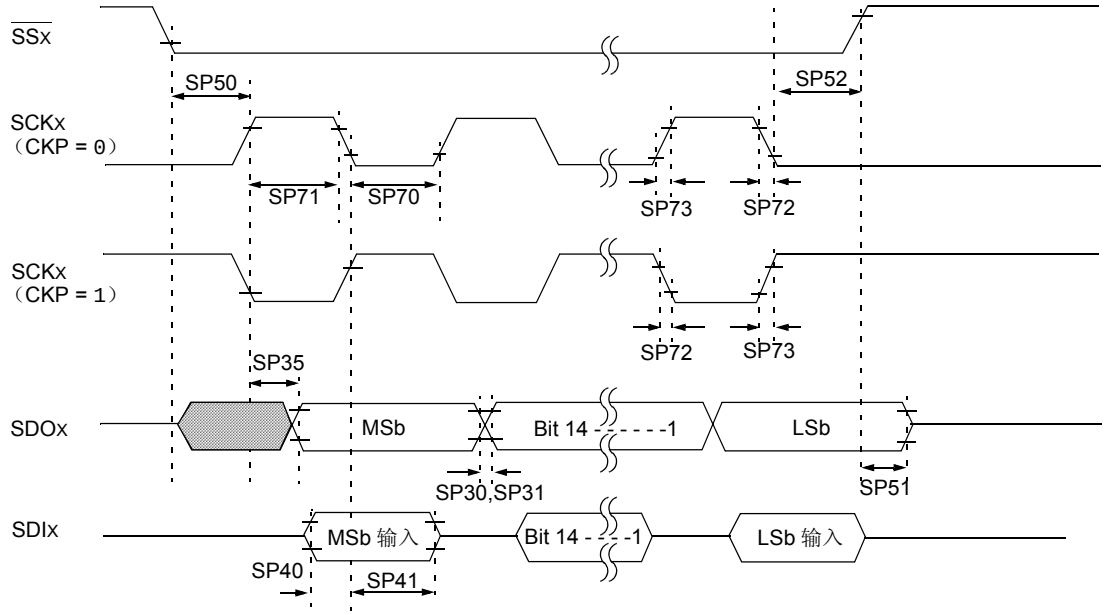
**注 1：** 这些参数为特征值，未经生产测试。

**2：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**3：** SCKx 的最小时钟周期为 20 ns。因此，主模式下产生的时钟不得违反此规范。

**4：** 假定所有 SPIx 引脚上的负载均为 10 pF。

**图 36-12： SPIx 模块从模式 （CKE = 0）时序特性**




**注：** 负载条件请参见图 36-1。

**表 36-29： SPIx 模块从模式 （CKE = 0）时序要求**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V （除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (1)** | **最小值** | **典型值 (2)** | **最大值** | **单位** | **条件** |
| SP70 | TscL | SCKx 输入低电平时间 （注 3） | Tsck/2 | — | — | ns | — |
| SP71 | TscH | SCKx 输入高电平时间 （注 3） | Tsck/2 | — | — | ns | — |
| SP72 | TscF | SCKx 输入下降时间 | — | — | — | ns | 参见参数 DO32 |
| SP73 | TscR | SCKx 输入上升时间 | — | — | — | ns | 参见参数 DO31 |
| SP30 | TdoF | SDOx 数据输出下降时间 （注 4） | — | — | — | ns | 参见参数 DO32 |
| SP31 | TdoR | SDOx 数据输出上升时间 （注 4） | — | — | — | ns | 参见参数 DO31 |
| SP35 | TscH2doV 和 TscL2doV | SCKx 边沿到 SDOx 数据输出有效的时间 | — | — | 7 | ns | VDD > 2.7V |
| | | | — | — | 10 | ns | VDD < 2.7V |
| SP40 | TdiV2scH 和 TdiV2scL | SDIx 数据输入到 SCKx 边沿的建立时间 | 5 | — | — | ns | — |
| SP41 | TscH2diL 和 TscL2diL | SDIx 数据输入到 SCKx 边沿的保持时间 | 5 | — | — | ns | — |
| SP50 | TssL2scH 和 TssL2scL | $\overline{SSx}$ ↓ 到 SCKx↑ 或 SCKx 输入的时间 | 88 | — | — | ns | — |
| SP51 | TssH2doZ | $\overline{SSx}$↑ 到 SDOx 输出高阻态的时间 （注 3） | 2.5 | — | 12 | ns | — |
| SP52 | TscH2ssH TscL2ssH | SCKx 边沿到 $\overline{SSx}$ 的时间 | 10 | — | — | ns | — |

**注** **1：** 这些参数为特征值，未经生产测试。

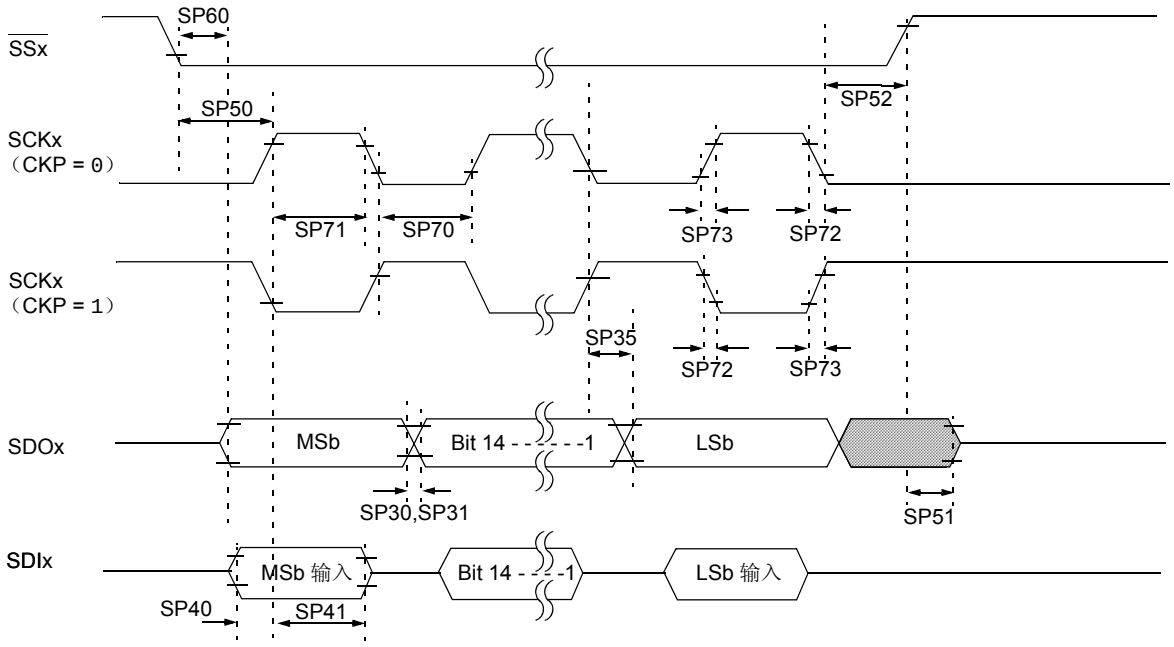
**2：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**3：** SCKx 的最小时钟周期为 20 ns。

**4：** 假定所有 SPIx 引脚上的负载均为 10 pF。


© 2013 Microchip Technology Inc.

**图 36-13： SPIx 模块从模式 （CKE = 1）时序特性**




**注：** 负载条件请参见图 36-1。

**表 36-30： SPIx 模块从模式 （CKE = 1）时序要求**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V （除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (1)** | **最小值** | **典型值 (2)** | **最大值** | **单位** | **条件** |
| SP70 | TscL | SCKx 输入低电平时间 （注 3） | Tsck/2 | — | — | ns | — |
| SP71 | TscH | SCKx 输入高电平时间 （注 3） | Tsck/2 | — | — | ns | — |
| SP72 | TscF | SCKx 输入下降时间 | — | — | 10 | ns | — |
| SP73 | TscR | SCKx 输入上升时间 | — | — | 10 | ns | — |
| SP30 | TdoF | SDOx 数据输出下降时间 （注 4） | — | — | — | ns | 参见参数 DO32 |
| SP31 | TdoR | SDOx 数据输出上升时间 （注 4） | — | — | — | ns | 参见参数 DO31 |
| SP35 | TscH2doV 和 TscL2doV | SCKx 边沿到 SDOx 数据输出有效的时间 | — | — | 10 | ns | VDD > 2.7V |
| | | | — | — | 15 | ns | VDD < 2.7V |
| SP40 | TdiV2scH 和 TdiV2scL | SDIx 数据输入到 SCKx 边沿的建立时间 | 0 | — | — | ns | — |
| SP41 | TscH2diL 和 TscL2diL | SDIx 数据输入到 SCKx 边沿的保持时间 | 7 | — | — | ns | — |

**注 1：** 这些参数为特征值，未经生产测试。

**2：** 除非另外声明，否则 “典型值” 栏中的数据都是在 3.3V、 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**3：** SCKx 的最小时钟周期为 20 ns。

**4：** 假定所有 SPIx 引脚上的负载均为 10 pF。

**表 36-30： SPIx 模块从模式 （CKE = 1）时序要求 （续）**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| 参数编号 | 符号 | 特性 (1) | 最小值 | 典型值 (2) | 最大值 | 单位 | 条件 |
| SP50 | TssL2scH 和 TssL2scL | $\overline{SSx}$ ↓到SCKx ↓或SCKx ↑输入的时间 | 88 | — | — | ns | — |
| SP51 | TssH2doZ | $\overline{SSx}$ ↑到SDOx输出高阻态的时间（注 4） | 2.5 | — | 12 | ns | — |
| SP52 | TscH2ssH TscL2ssH | SCKx 边沿到 $\overline{SSx}$ ↑ 的时间 | 10 | — | — | ns | — |
| SP60 | TssL2doV | $\overline{SSx}$ 边沿到 SDOx 数据输出有效的时间 | — | — | 12.5 | ns | — |

**注 1：** 这些参数为特征值，未经生产测试。

**2：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。

**3：** SCKx 的最小时钟周期为 20 ns。

**4：** 假定所有 SPIx 引脚上的负载均为 10 pF。


© 2013 Microchip Technology Inc.

**图 36-14： SQI 串行输入时序特性**

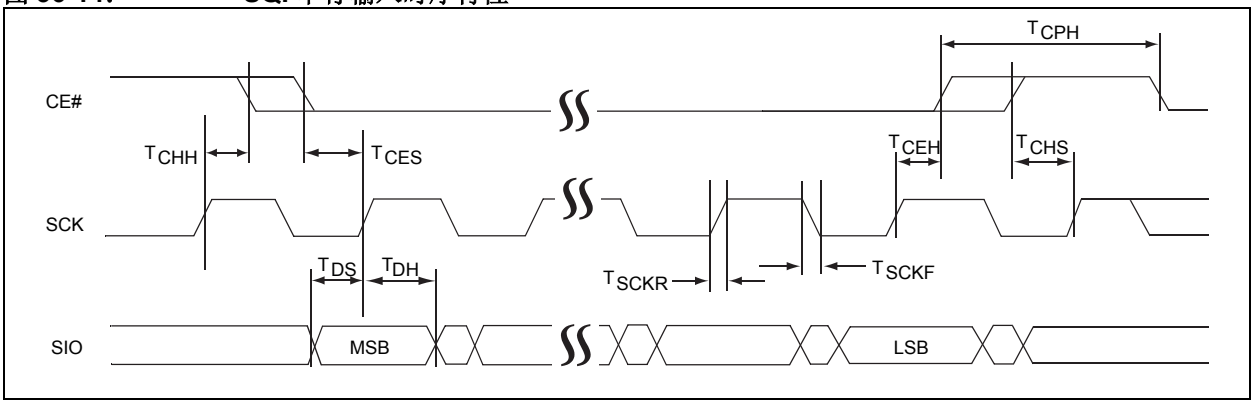



**图 36-15： SQI 串行输出时序特性**

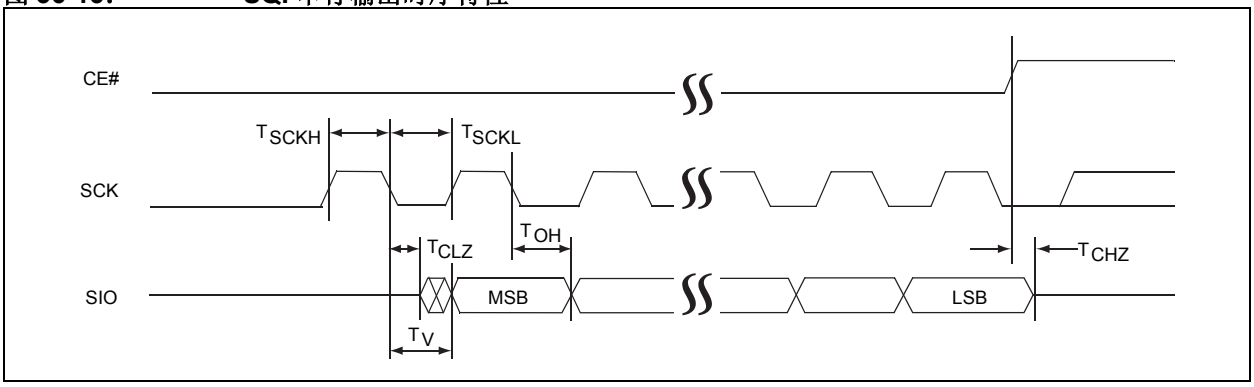
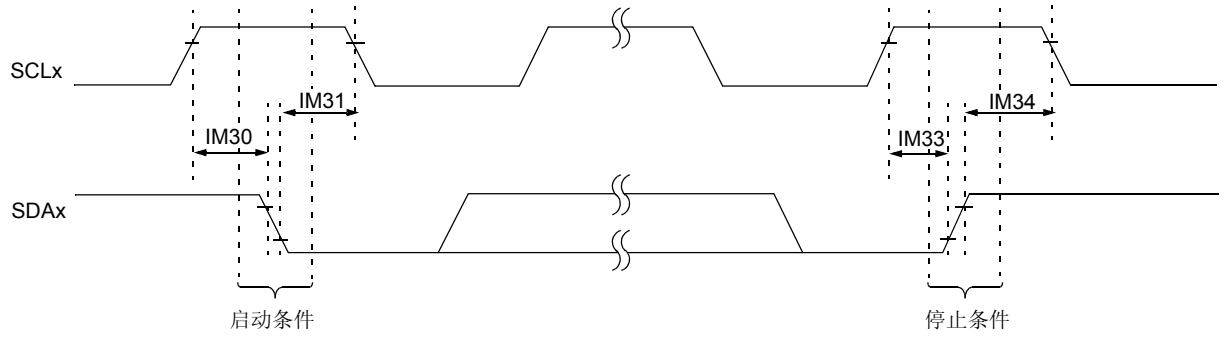



**表 36-31： SQI 时序要求**

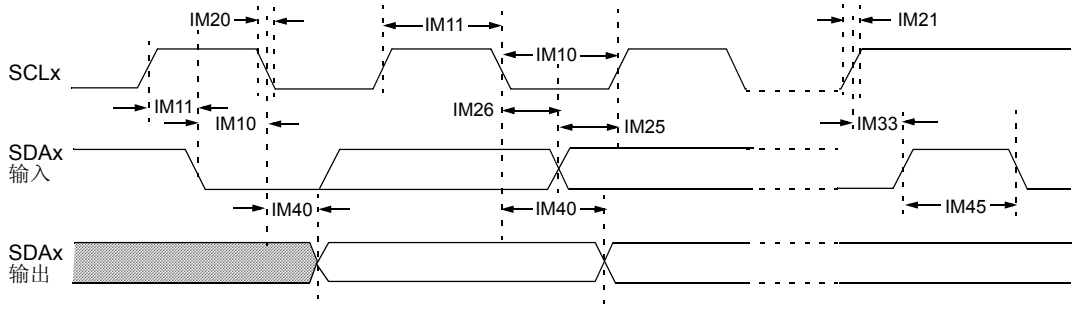
| **交流特性** | | | **标准工作条件：2.3V 至 3.6V（除非另外声明）**<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | **最小值** | **典型值** | **最大值** | **单位** | **条件** |
| SQ10 | FCLK | 串行时钟频率 （1/TSQI） | — | — | 50 | MHz | 串行闪存模式 |
| | | | — | — | 25 | MHz | SPI 模式 0 和 3 |
| SQ11 | TSCKH | 串行时钟高电平时间 | 12.5 | — | — | ns | — |
| SQ12 | TSCKL | 串行时钟低电平时间 | 12.5 | — | — | ns | — |
| SQ13 | TSCKR | 串行时钟上升时间 | — | — | — | ns | — |
| SQ14 | TSCKF | 串行时钟下降时间 | — | — | — | ns | — |
| SQ15 | TCSS （TCES） | $\overline{CS}$ 有效的建立时间 | 5 | — | — | ns | — |
| SQ16 | TCSH （TCEH） | $\overline{CS}$ 有效的保持时间 | 5 | — | — | ns | — |
| SQ17 | TCHS | $\overline{CS}$ 无效的建立时间 | 3 | — | — | ns | — |
| SQ18 | TCHH | $\overline{CS}$ 无效的保持时间 | 3 | — | — | ns | — |
| SQ19 | TCPH | $\overline{CS}$ 高电平时间 | 12.5 | — | — | ns | — |
| SQ20 | TCHZ | $\overline{CS}$ 高电平到高阻态数据输出时间 | — | — | 12.5 | ns | — |
| SQ21 | TCLZ | SCK 低电平到低阻态数据输出时间 | 0 | — | — | ns | — |
| SQ22 | TDS | 数据输入建立时间 | 3 | — | — | ns | — |
| SQ23 | TDH | 数据输入保持时间 | 4 | — | — | ns | — |
| SQ24 | TOH | 数据输出保持时间 | 0 | — | — | ns | — |
| SQ25 | TOV （TV） | 数据输出有效时间 | — | — | 6 | ns | — |

**图 36-16： I2Cx 总线启动 / 停止位时序特性 （主模式）**




**注：** 负载条件请参见图 36-1。

**图 36-17： I2Cx 总线数据时序特性 （主模式）**




**注：** 负载条件请参见图 36-1。

**表 36-32： I2Cx 总线数据时序要求 （主模式）**

| 交流特性 | | | | 标准工作条件：2.3V 至 3.6V （除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | | **最小值 (1)** | **最大值** | **单位** | **条件** |
| IM10 | TLO:SCL | 时钟低电平时间 | 100 kHz 模式 | TPBCLK2 * (BRG + 2) | — | µs | — |
| | | | 400 kHz 模式 | TPBCLK2 * (BRG + 2) | — | µs | — |
| | | | 1 MHz 模式 （注 2） | TPBCLK2 * (BRG + 2) | — | µs | — |
| IM11 | THI:SCL | 时钟高电平时间 | 100 kHz 模式 | TPBCLK2 * (BRG + 2) | — | µs | — |
| | | | 400 kHz 模式 | TPBCLK2 * (BRG + 2) | — | µs | — |
| | | | 1 MHz 模式 （注 2） | TPBCLK2 * (BRG + 2) | — | µs | — |
| IM20 | TF:SCL | SDAx 和 SCLx 下降时间 | 100 kHz 模式 | — | 300 | ns | CB 规定为 10 至 400 pF |
| | | | 400 kHz 模式 | 20 + 0.1 CB | 300 | ns | |
| | | | 1 MHz 模式 （注 2） | — | 100 | ns | |

**注** **1：** BRG 为 I2C™ 波特率发生器的值。

**2：** 所有 I2Cx 引脚的最大引脚电容 = 10 pF （仅 1 MHz 模式）。

**3：** 此参数的典型值为 104 ns。


© 2013 Microchip Technology Inc.

**表 36-32： I2Cx 总线数据时序要求 （主模式）（续）**

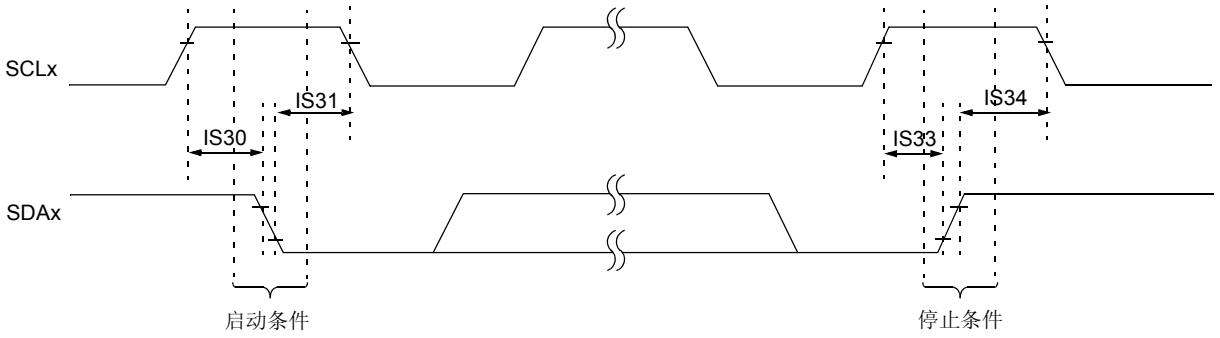
| 交流特性 | | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | |
|---|---|---|---|---|---|---|---|
| 参数编号 | 符号 | 特性 | | 最小值 (1) | 最大值 | 单位 | 条件 |
| IM21 | TR:SCL | SDAx 和 SCLx 上升时间 | 100 kHz 模式 | — | 1000 | ns | CB 规定为 10 至 400 pF |
| | | | 400 kHz 模式 | 20 + 0.1 CB | 300 | ns | |
| | | | 1 MHz 模式 （注 2） | — | 300 | ns | |
| IM25 | TSU:DAT | 数据输入建立时间 | 100 kHz 模式 | 250 | — | ns | — |
| | | | 400 kHz 模式 | 100 | — | ns | |
| | | | 1 MHz 模式 （注 2） | 100 | — | ns | |
| IM26 | THD:DAT | 数据输入保持时间 | 100 kHz 模式 | 0 | — | µs | — |
| | | | 400 kHz 模式 | 0 | 0.9 | µs | |
| | | | 1 MHz 模式 （注 2） | 0 | 0.3 | µs | |
| IM30 | TSU:STA | 启动条件建立时间 | 100 kHz 模式 | TPBCLK2 * (BRG + 2) | — | µs | 仅与重复启动条件相关 |
| | | | 400 kHz 模式 | TPBCLK2 * (BRG + 2) | — | µs | |
| | | | 1 MHz 模式 （注 2） | TPBCLK2 * (BRG + 2) | — | µs | |
| IM31 | THD:STA | 启动条件保持时间 | 100 kHz 模式 | TPBCLK2 * (BRG + 2) | — | µs | 在此时间之后将产生第一个时钟脉冲 |
| | | | 400 kHz 模式 | TPBCLK2 * (BRG + 2) | — | µs | |
| | | | 1 MHz 模式 （注 2） | TPBCLK2 * (BRG + 2) | — | µs | |
| IM33 | TSU:STO | 停止条件建立时间 | 100 kHz 模式 | TPBCLK2 * (BRG + 2) | — | µs | — |
| | | | 400 kHz 模式 | TPBCLK2 * (BRG + 2) | — | µs | |
| | | | 1 MHz 模式 （注 2） | TPBCLK2 * (BRG + 2) | — | µs | |
| IM34 | THD:STO | 停止条件保持时间 | 100 kHz 模式 | TPBCLK2 * (BRG + 2) | — | ns | — |
| | | | 400 kHz 模式 | TPBCLK2 * (BRG + 2) | — | ns | |
| | | | 1 MHz 模式 （注 2） | TPBCLK2 * (BRG + 2) | — | ns | |
| IM40 | TAA:SCL | 自时钟边沿到输出有效的时间 | 100 kHz 模式 | — | 3500 | ns | — |
| | | | 400 kHz 模式 | — | 1000 | ns | — |
| | | | 1 MHz 模式 （注 2） | — | 350 | ns | — |
| IM45 | TBF:SDA | 总线空闲时间 | 100 kHz 模式 | 4.7 | — | µs | 在新的传输启动之前总线必须保持空闲的时间 |
| | | | 400 kHz 模式 | 1.3 | — | µs | |
| | | | 1 MHz 模式 （注 2） | 0.5 | — | µs | |
| IM50 | CB | 总线容性负载 | | — | — | pF | 参见参数 DO58 |
| IM51 | TPGD | 脉冲干扰抑制电路延时 | | 52 | 312 | ns | 参见**注 3** |

**注 1：** BRG 为 $I^2C$™ 波特率发生器的值。

**2：** 所有 I2Cx 引脚的最大引脚电容 = 10 pF （仅 1 MHz 模式）。

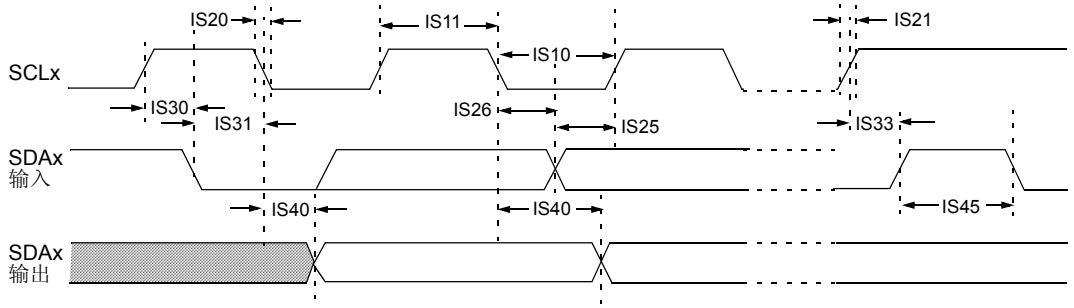
**3：** 此参数的典型值为 104 ns。

**图 36-18： I2Cx 总线启动 / 停止位时序特性 （从模式）**




**注：** 负载条件请参见图 36-1。

**图 36-19： I2Cx 总线数据时序特性 （从模式）**




**注：** 负载条件请参见图 36-1。

**表 36-33： I2Cx 总线数据时序要求 （从模式）**

| **交流特性** | | | | **标准工作条件：2.3V 至 3.6V**<br>**（除非另外声明）**<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | | **最小值** | **最大值** | **单位** | **条件** |
| IS10 | TLO:SCL | 时钟低电平时间 | 100 kHz 模式 | 4.7 | — | µs | PBCLK 的工作频率不得低于 800 KHz |
| | | | 400 kHz 模式 | 1.3 | — | µs | PBCLK 的工作频率不得低于 3.2 MHz |
| | | | 1 MHz 模式 **（注 1）** | 0.5 | — | µs | — |
| IS11 | THI:SCL | 时钟高电平时间 | 100 kHz 模式 | 4.0 | — | µs | PBCLK 的工作频率不得低于 800 KHz |
| | | | 400 kHz 模式 | 0.6 | — | µs | PBCLK 的工作频率不得低于 3.2 MHz |
| | | | 1 MHz 模式 **（注 1）** | 0.5 | — | µs | — |

**注 1：** 所有 I2Cx 引脚的最大引脚电容 = 10 pF （仅 1 MHz 模式）。


© 2013 Microchip Technology Inc.

**表 36-33： I2Cx 总线数据时序要求 （从模式）（续）**

| 交流特性 | | | | 标准工作条件：2.3V 至 3.6V（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | | **最小值** | **最大值** | **单位** | **条件** |
| IS20 | TF:SCL | SDAx 和 SCLx 下降时间 | 100 kHz 模式 | — | 300 | ns | CB 规定为 10 至 400 pF |
| | | | 400 kHz 模式 | 20 + 0.1 CB | 300 | ns | |
| | | | 1 MHz 模式 （注 1） | — | 100 | ns | |
| IS21 | TR:SCL | SDAx 和 SCLx 上升时间 | 100 kHz 模式 | — | 1000 | ns | CB 规定为 10 至 400 pF |
| | | | 400 kHz 模式 | 20 + 0.1 CB | 300 | ns | |
| | | | 1 MHz 模式 （注 1） | — | 300 | ns | |
| IS25 | TSU:DAT | 数据输入建立时间 | 100 kHz 模式 | 250 | — | ns | — |
| | | | 400 kHz 模式 | 100 | — | ns | |
| | | | 1 MHz 模式 （注 1） | 100 | — | ns | |
| IS26 | THD:DAT | 数据输入保持时间 | 100 kHz 模式 | 0 | — | ns | — |
| | | | 400 kHz 模式 | 0 | 0.9 | µs | |
| | | | 1 MHz 模式 （注 1） | 0 | 0.3 | µs | |
| IS30 | TSU:STA | 启动条件建立时间 | 100 kHz 模式 | 4700 | — | ns | 仅与重复启动条件相关 |
| | | | 400 kHz 模式 | 600 | — | ns | |
| | | | 1 MHz 模式 （注 1） | 250 | — | ns | |
| IS31 | THD:STA | 启动条件保持时间 | 100 kHz 模式 | 4000 | — | ns | 在此时间之后将产生第一个时钟脉冲 |
| | | | 400 kHz 模式 | 600 | — | ns | |
| | | | 1 MHz 模式 （注 1） | 250 | — | ns | |
| IS33 | TSU:STO | 停止条件建立时间 | 100 kHz 模式 | 4000 | — | ns | — |
| | | | 400 kHz 模式 | 600 | — | ns | |
| | | | 1 MHz 模式 （注 1） | 600 | — | ns | |
| IS34 | THD:STO | 停止条件保持时间 | 100 kHz 模式 | 4000 | — | ns | — |
| | | | 400 kHz 模式 | 600 | — | ns | |
| | | | 1 MHz 模式 （注 1） | 250 | | ns | |
| IS40 | TAA:SCL | 自时钟边沿到输出有效的时间 | 100 kHz 模式 | 0 | 3500 | ns | — |
| | | | 400 kHz 模式 | 0 | 1000 | ns | |
| | | | 1 MHz 模式 （注 1） | 0 | 350 | ns | |
| IS45 | TBF:SDA | 总线空闲时间 | 100 kHz 模式 | 4.7 | — | µs | 在新的传输操作启动之前总线必须保持空闲的时间 |
| | | | 400 kHz 模式 | 1.3 | — | µs | |
| | | | 1 MHz 模式 （注 1） | 0.5 | — | µs | |
| IS50 | CB | 总线容性负载 | | — | — | pF | 参见参数 DO58 |

**注 1：** 所有 I2Cx 引脚的最大引脚电容 = 10 pF （仅 1 MHz 模式）。

**图 36-20： CANx 模块 I/O 时序特性**

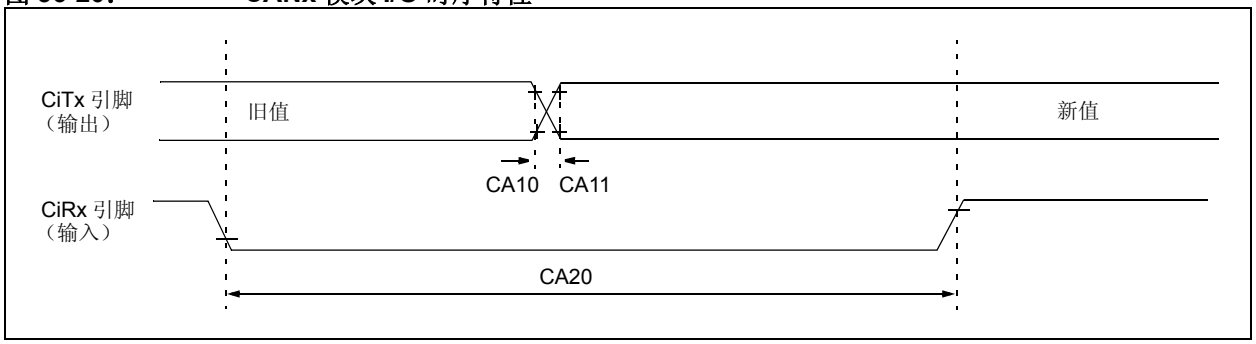



**表 36-34： CANx 模块 I/O 时序要求**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (1)** | **最小值** | **典型值 (2)** | **最大值** | **单位** | **条件** |
| CA10 | TioF | 端口输出下降时间 | — | — | — | ns | 参见参数 DO32 |
| CA11 | TioR | 端口输出上升时间 | — | — | — | ns | 参见参数 DO31 |
| CA20 | Tcwf | 触发 CAN 唤醒滤波器的脉冲宽度 | 700 | — | — | ns | — |

**注 1：** 这些参数为特征值，未经生产测试。

**2：** 除非另外声明，否则 “典型值”栏中的数据都是在 3.3V、 25°C 的条件下给出的。这些参数仅供设计参考，未经测试。


© 2013 Microchip Technology Inc.

**表 36-35： ADC1 模块规范**

| 交流特性 | | | 标准工作条件 （见注 5）：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | **最小值** | **典型值** | **最大值** | **单位** | **条件** |
| **器件电源** | | | | | | | |
| AD01 | AVDD | 模块电源 VDD | 取 VDD – 0.3 或 2.5 中的较大值 | — | 取 VDD + 0.3 或 3.6 中的较小值 | V | — |
| AD02 | AVSS | 模块电源 VSS | VSS | — | VSS + 0.3 | V | — |
| **参考输入** | | | | | | | |
| AD05<br>AD05a | VREFH | 参考电压高电压 | AVSS + 1.7<br>2.5 | —<br>— | AVDD<br>3.6 | V<br>V | （注 1）<br>VREFH = AVDD （注 3） |
| AD06 | VREFL | 参考电压低电压 | AVSS | — | VREFH – 1.7 | V | （注 1） |
| AD07 | VREF | 绝对参考电压<br>（VREFH – VREFL） | 1.8 | — | AVDD | V | （注 3） |
| AD08<br>AD08a | IREF | 汲取电流 | —<br>— | 0.5<br>0.002 | 10<br>1 | µA<br>µA | ADC 工作<br>ADC 关闭 |
| **模拟输入** | | | | | | | |
| AD12 | VINH-VINL | 满量程输入范围 | VREFL | — | VREFH | V | — |
| AD13 | VINL | 绝对输入电压 VINL | AVSS – 0.3 | — | AVDD/2 | V | — |
| AD14 | VIN | 绝对输入电压 | AVSS – 0.3 | — | AVDD + 0.3 | V | — |
| AD15 | — | 泄漏电流 | — | ± 0.001 | ± 0.610 | µA | VINL = AVSS = VREFL = 0V，<br>AVDD = VREFH = 3.3V<br>源阻抗 = 10 kΩ |
| AD17 | RIN | 模拟电压源的推荐阻抗 | — | 660 | — | kΩ | （注 1） |
| **ADC 精度——使用外部 VREF+/VREF- 进行测量** | | | | | | | |
| AD20c | Nr | 分辨率 | 12 个数据位 | | | 位 | — |
| AD21c | INL | 积分非线性误差 | > -2 | — | < 2 | LSb | VINL = AVSS = VREFL = 0V，<br>AVDD = VREFH = 3.3V |
| AD22c | DNL | 微分非线性误差 | > -1 | — | < 1 | LSb | VINL = AVSS = VREFL = 0V，<br>AVDD = VREFH = 3.3V<br>（注 2） |
| AD23c | GERR | 增益误差 | > -3 | — | < 3 | LSb | VINL = AVSS = VREFL = 0V，<br>AVDD = VREFH = 3.3V |
| AD24c | EOFF | 失调误差 | > -3 | — | < 3 | LSb | VINL = AVSS = 0V，<br>AVDD = 3.3V |
| AD25c | — | 单调性 | — | — | — | — | 保证 |
| **动态特性** | | | | | | | |
| AD31b | SINAD | 信噪比和失真 | 60 | — | > 65 | dB | （注 3 和 4） |
| AD34b | ENOB | 有效位数 | 9.7 | — | 10.5 | 位 | （注 3 和 4） |

**注 1：** 这些参数不是特征值或未经生产测试。

**2：** 不会丢失代码。

**3：** 这些参数为特征值，未经生产测试。

**4：** 特征值为 1 kHz 正弦波。

**5：** ADC 模块可在 VBORMIN < VDD < VDDMIN 的条件下工作，但性能下降。除非另外声明，否则可保证模块功能，但不是特征值。

**表 36-36： 模数转换时序要求**

| 交流特性 (2) | | | 标准工作条件 （见注 2）：2.5V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 (1) | 最大值 | 单位 | 条件 |
| **时钟参数** | | | | | | | |
| AD50 | TAD | ADC 时钟周期 | 35.8 | — | 1000 | ns | — |
| **吞吐率** | | | | | | | |
| AD51 | FTP | SH0 – SH4<br>（第 1 类输入） | — | — | 7.0 | Msps | 单一第 1 类输入，28 MHz ADC 时钟，源阻抗 ≤ 200 Ω，触发率为 4 TAD，触发时无正在等待的转换。 |
| | | SH5<br>（第 2 类和第 3 类输入） | — | — | 4.0 | Msps | 单一第 2 类或第 3 类输入， 28 MHz ADC 时钟，源阻抗 ≤ 200 Ω， SAMC = 2，假设触发时无正在等待的采样转换操作。 |
| | | 转换流水线 | — | — | 28 | Msps | — |
| **时序参数** | | | | | | | |
| AD60 | TSAMP | SH0-SH4 的采样时间<br>（第 1 类输入） | 1<br>2<br>3<br>11<br>22<br>43<br>107 | — | — | TAD | 源阻抗 ≤ 200 Ω， 28 MHz ADC 时钟<br>源阻抗 ≤ 500 Ω， 28 MHz ADC 时钟<br>源阻抗 ≤ 1 KΩ， 28 MHz ADC 时钟<br>源阻抗 ≤ 5 KΩ， 28 MHz ADC 时钟<br>源阻抗 ≤ 10 KΩ， 28 MHz ADC 时钟<br>源阻抗 ≤ 20 KΩ， 28 MHz ADC 时钟<br>源阻抗 ≤ 50 KΩ， 28 MHz ADC 时钟 |
| | | SH5 的采样时间<br>（第 2 类和第 3 类输入） | 3<br>6<br>9<br>35<br>68<br>133<br>256 | — | — | TAD | 源阻抗 ≤ 200 Ω， 28 MHz ADC 时钟<br>源阻抗 ≤ 500 Ω， 28 MHz ADC 时钟<br>源阻抗 ≤ 1 KΩ， 28 MHz ADC 时钟<br>源阻抗 ≤ 5 KΩ， 28 MHz ADC 时钟<br>源阻抗 ≤ 10 KΩ， 28 MHz ADC 时钟<br>源阻抗 ≤ 20 KΩ， 28 MHz ADC 时钟<br>源阻抗 ≤ 35 KΩ， 28 MHz ADC 时钟 |
| AD62 | TCONV | 转换时间 （采样时间完成后） | — | — | 10 | TAD | 对于 SH0-SH4，该值表示触发数据就绪时序；<br>对于 SH5， TSAMP + TCONV 表示触发数据就绪时序；<br>假设 ADC 时钟为 28 MHz 且 PBCLK3 时钟为 100 MHz。 |
| AD64 | TCAL | 校准时间 | — | 160 | — | TAD | — |
| AD65 | TWAKE | 从低功耗模式唤醒的时间 | — | 2 | — | TAD | — |

**注 1：** 这些参数为特征值，未经生产测试。

**2：** ADC 模块可在 VBORMIN < VDD < VDDMIN 的条件下工作，但性能下降。除非另外声明，否则可保证模块功能，但不是特征值。


© 2013 Microchip Technology Inc.

**表 36-37： 温度传感器规范**

| 交流特性 | | | 标准工作条件 （见注 1）：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性** | **最小值** | **典型值** | **最大值** | **单位** | **条件** |
| TS10 | VTS | 变化率 | — | 5 | — | mV/ºC | — |
| TS11 | TR | 分辨率 | -2 | — | +2 | ºC | — |
| TS12 | IVTEMP | 电压范围 | 0.5 | — | 1.5 | V | — |
| TS13 | TMIN | 最低温度 | — | -40 | — | ºC | IVTEMP = 0.5V |
| TS14 | TMAX | 最高温度 | — | 160 | — | ºC | IVTEMP = 1.5V |

**注 1：** 温度传感器可在 VBORMIN < VDD < VDDMIN 的条件下工作，但性能下降。除非另外声明，否则模块功能均已经测试，但不是特征值。

**图 36-21：　　并行从端口时序**

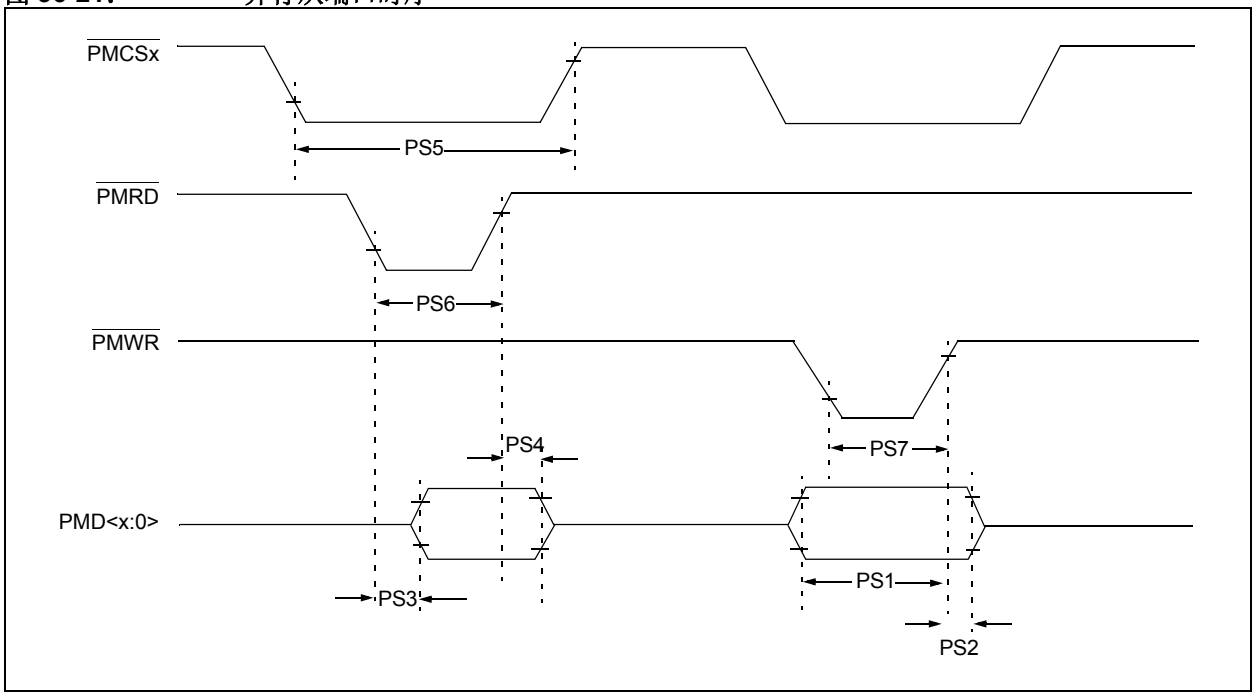



**表 36-38：　　并行从端口要求**

| **交流特性** | | | **标准工作条件：2.3V 至 3.6V（除非另外声明）**<br>工作温度　　-40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (1)** | **最小值** | **典型值** | **最大值** | **单位** | **条件** |
| PS1 | TdtV2wrH | 数据输入有效到 $\overline{\text{PMWR}}$ 或 $\overline{\text{PMCSx}}$ 无效的时间 （建立时间） | 20 | — | — | ns | — |
| PS2 | TwrH2dtI | $\overline{\text{PMWR}}$ 或 $\overline{\text{PMCSx}}$ 无效到数据输入无效的时间 （保持时间） | 40 | — | — | ns | — |
| PS3 | TrdL2dtV | $\overline{\text{PMRD}}$ 和 $\overline{\text{PMCSx}}$ 有效到数据输出有效的时间 | — | — | 60 | ns | — |
| PS4 | TrdH2dtI | $\overline{\text{PMRD}}$ 有效或 $\overline{\text{PMCSx}}$ 无效到数据输出无效的时间 | 0 | — | 10 | ns | — |
| PS5 | Tcs | $\overline{\text{PMCSx}}$ 有效时间 | TPBCLK2 + 40 | — | — | ns | — |
| PS6 | TWR | $\overline{\text{PMWR}}$ 有效时间 | TPBCLK2 + 25 | — | — | ns | — |
| PS7 | TRD | $\overline{\text{PMRD}}$ 有效时间 | TPBCLK2 + 25 | — | — | ns | — |

**注　1：** 这些参数为特征值，未经生产测试。


© 2013 Microchip Technology Inc.

**图 36-22：　　并行主端口读时序图**

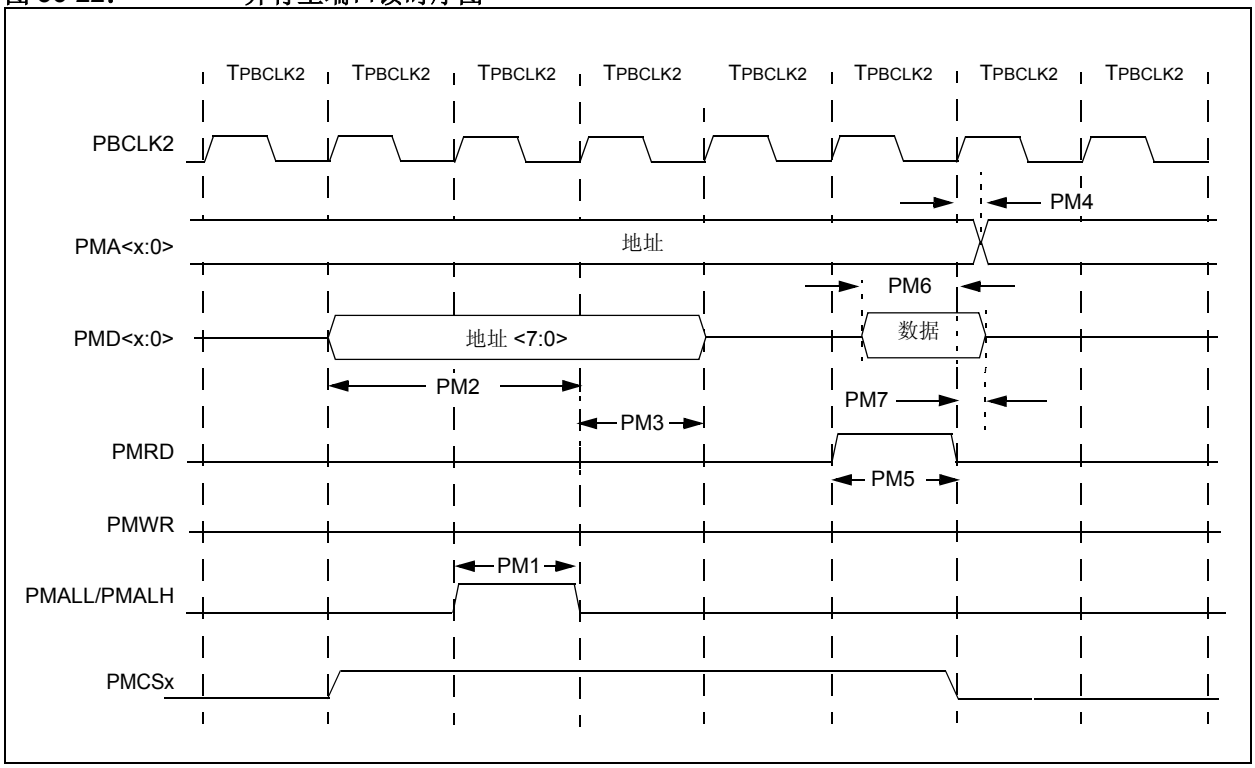



**表 36-39：　　并行主端口读时序要求**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V （除非另外声明）<br>工作温度　　-40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| 参数编号 | 符号 | 特性 (1) | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| PM1 | TLAT | PMALL/PMALH 脉冲宽度 | — | 1 TPBCLK2 | — | — | — |
| PM2 | TADSU | 地址输出有效到 PMALL/PMALH 无效的时间 （地址建立时间） | — | 2 TPBCLK2 | — | — | — |
| PM3 | TADHOLD | PMALL/PMALH 无效到地址输出无效的时间 （地址保持时间） | — | 1 TPBCLK2 | — | — | — |
| PM4 | TAHOLD | PMRD 无效到地址输出无效的时间 （地址保持时间） | 5 | — | — | ns | — |
| PM5 | TRD | PMRD 脉冲宽度 | — | 1 TPBCLK2 | — | — | — |
| PM6 | TDSU | PMRD 或 PMENB 有效到数据输入有效的时间 （数据建立时间） | 15 | — | — | ns | — |
| PM7 | TDHOLD | PMRD 或 PMENB 无效到数据输入无效的时间 （数据保持时间） | — | 80 | — | ns | — |

**注　1：** 这些参数为特征值，未经生产测试。

**图 36-23：　　并行主端口写时序图**

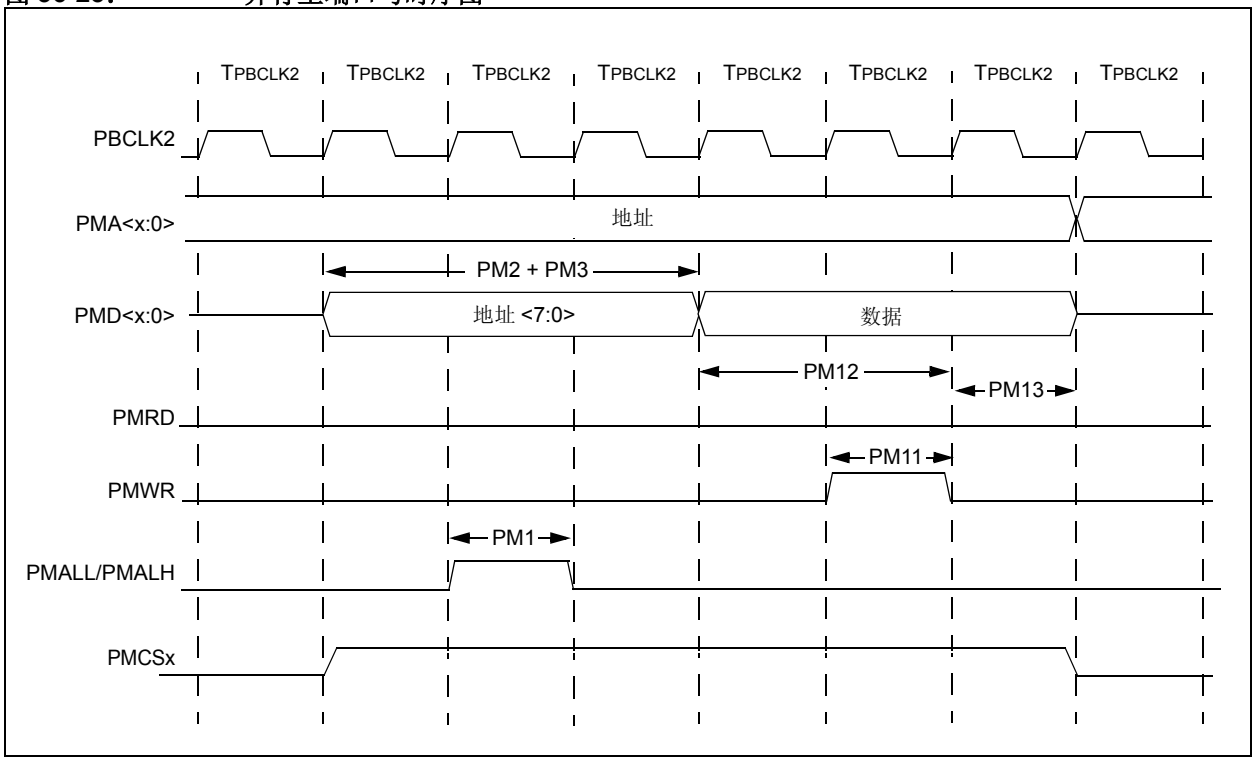



**表 36-40：　　并行主端口写时序要求**

| **交流特性** | | | **标准工作条件：2.3V 至 3.6V（除非另外声明）**<br>工作温度　　-40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **特性 (1)** | **最小值** | **典型值** | **最大值** | **单位** | **条件** |
| PM11 | TWR | PMWR 脉冲宽度 | — | 1 TPBCLK2 | — | — | — |
| PM12 | TDVSU | 数据输出有效到 PMWR 或 PMENB 无效的时间 （数据建立时间） | — | 2 TPBCLK2 | — | — | — |
| PM13 | TDVHOLD | PMWR 或 PMEMB 无效到数据输出无效的时间 （数据保持时间） | — | 1 TPBCLK2 | — | — | — |

**注　1：** 这些参数为特征值，未经生产测试。


© 2013 Microchip Technology Inc.

**表 36-41： USB OTG 电气规范**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| 参数编号 | 符号 | 特性 (1) | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| USB313 | VUSB3V3 | USB 电压 | 3.0 | — | 3.6 | V | 为确保 USB 正常工作，VUSB3V3 上的电压必须在此范围内。 |
| USB315 | VILUSB | 用于 USB 缓冲器的输入低电压 | — | — | 0.8 | V | — |
| USB316 | VIHUSB | 用于 USB 缓冲器的输入高电压 | 2.0 | — | — | V | — |
| USB318 | VDIFS | 差分输入灵敏度 | — | — | 0.2 | V | 当满足 VCM 时， D+ 和 D- 之间的压差必须大于此值 |
| USB319 | VCM | 差分共模范围 | 0.8 | — | 2.5 | V | — |
| USB320 | ZOUT | 驱动器输出阻抗 | 28.0 | — | 44.0 | Ω | — |
| USB321 | VOL | 输出低电压 | 0.0 | — | 0.3 | V | 将 14.25 kΩ 的负载连接到 3.6V 的引脚上 |
| USB322 | VOH | 输出高电压 | 2.8 | — | 3.6 | V | 将 14.25 kΩ 的负载接地 |

**注 1：** 这些参数为特征值，未经生产测试。

**表 36-42： 以太网模块规范**

| 交流特性 | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|
| 参数编号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| **MIIM 时序要求** | | | | | | |
| ET1 | MDC 占空比 | 40 | — | 60 | % | — |
| ET2 | MDC 周期 | 400 | — | — | ns | — |
| ET3 | MDIO 输出建立和保持时间 | 10 | — | 10 | ns | 参见图 36-24 |
| ET4 | MDIO 输入建立和保持时间 | 0 | — | 300 | ns | 参见图 36-25 |
| **MII 时序要求** | | | | | | |
| ET5 | 发送时钟频率 | — | 25 | — | MHz | — |
| ET6 | 发送时钟占空比 | 35 | — | 65 | % | — |
| ET7 | ETXDx、 ETEN 和 ETXERR 输出延时 | 0 | — | 25 | ns | 参见图 36-26 |
| ET8 | 接收时钟频率 | — | 25 | — | MHz | — |
| ET9 | 接收时钟占空比 | 35 | — | 65 | % | — |
| ET10 | ERXDx、 ERXDV 和 ERXERR 建立和保持时间 | 10 | — | 30 | ns | 参见图 36-27 |
| **RMII 时序要求** | | | | | | |
| ET11 | 参考时钟频率 | — | 50 | — | MHz | — |
| ET12 | 参考时钟占空比 | 35 | — | 65 | % | — |
| ET13 | ETXDx 和 ETEN 建立和保持时间 | 2 | — | 16 | ns | — |
| ET14 | ERXDx、 ERXDV 和 ERXERR 建立和保持时间 | 2 | — | 16 | ns | — |

**图 36-24： PIC32 器件提供的 MDIO**

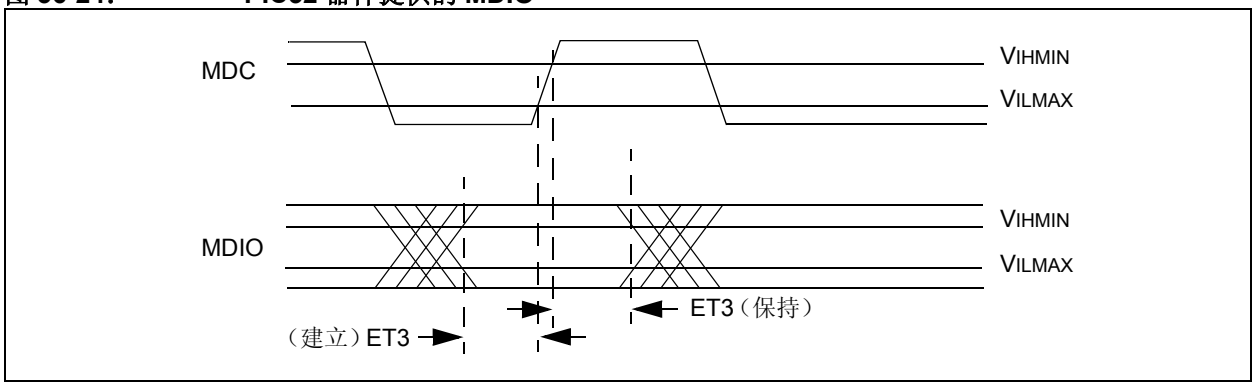
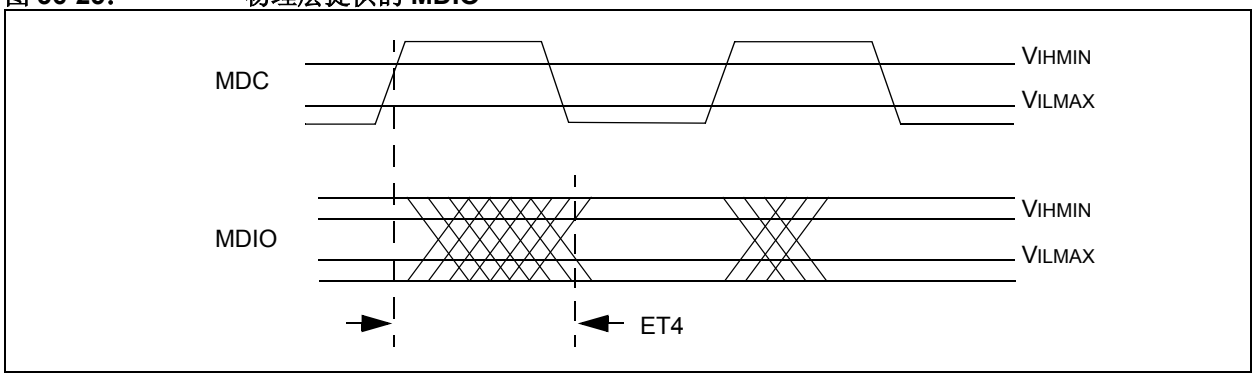



**图 36-25： 物理层提供的 MDIO**





© 2013 Microchip Technology Inc.

**图 36-26： MII 上的发送信号时序关系**

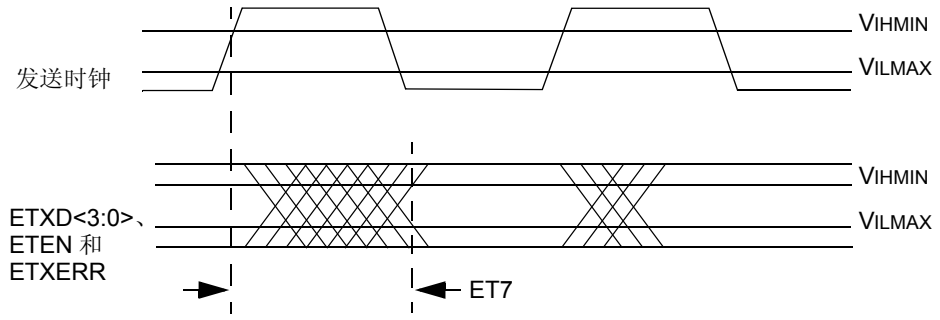



**图 36-27： MII 上的接收信号时序关系**

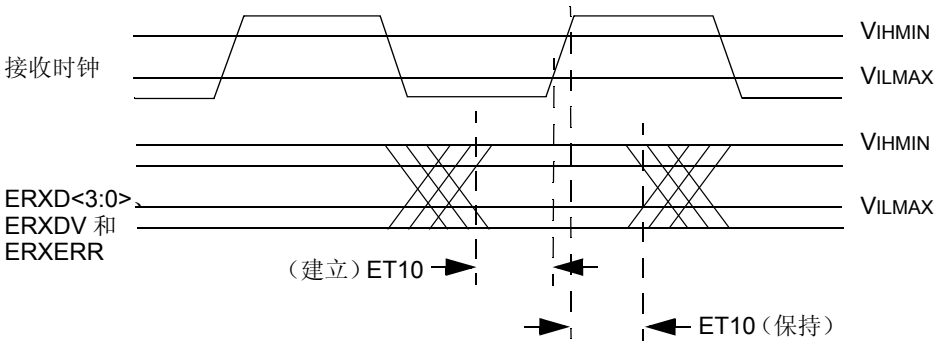


**图 36-28： EBI 页读时序**

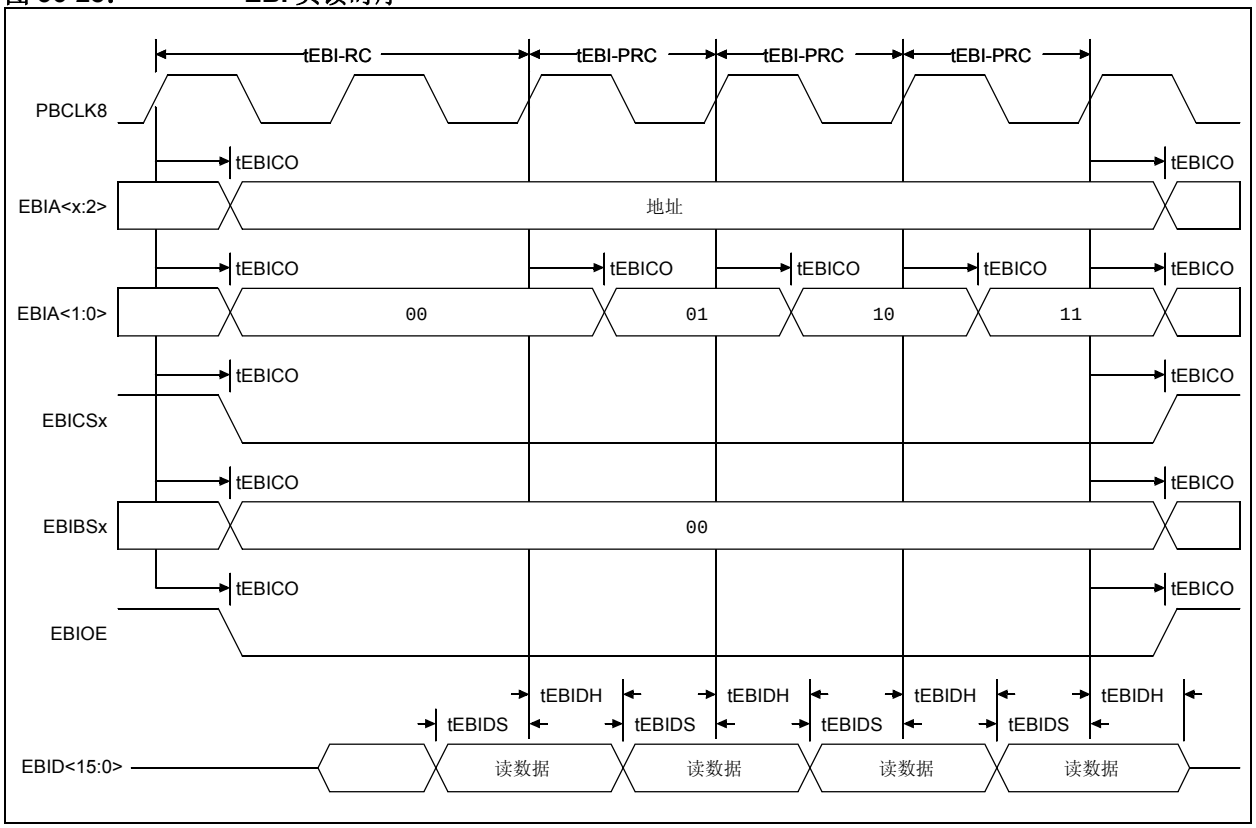
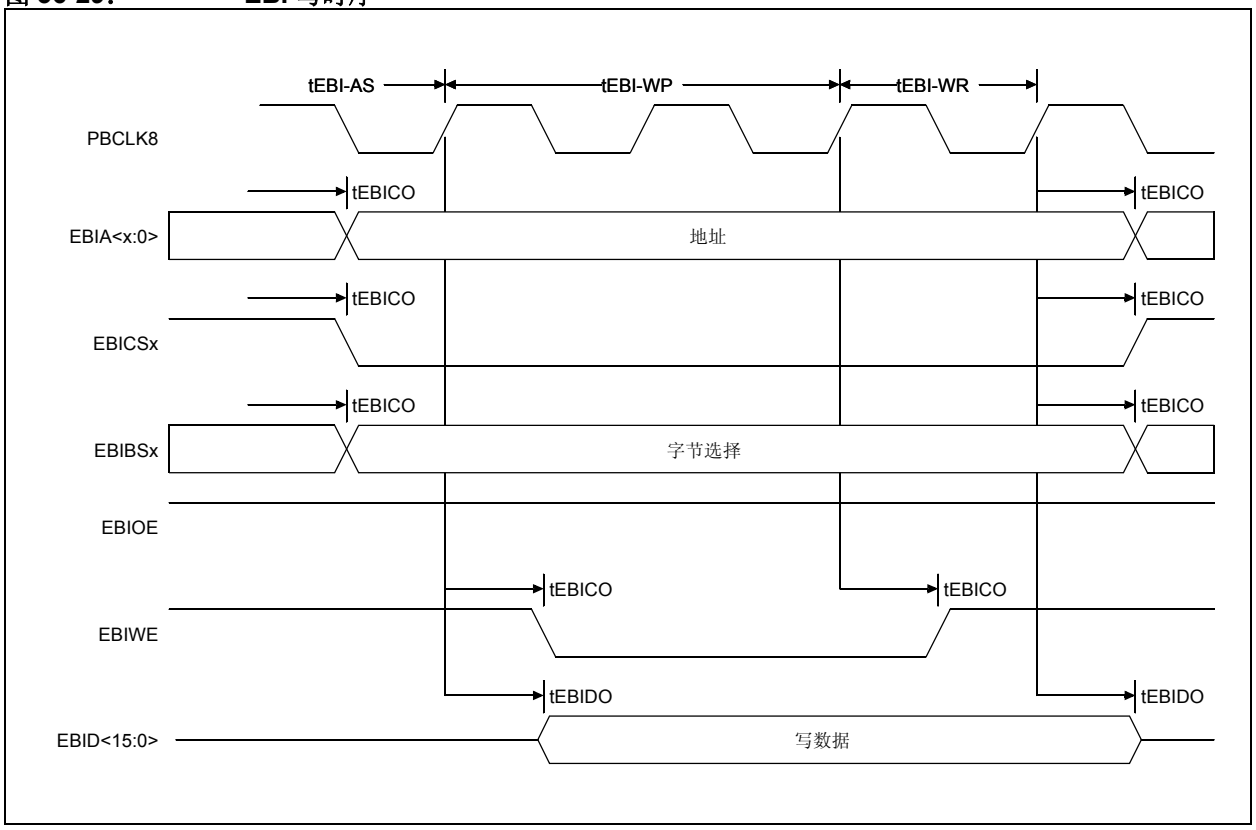



**图 36-29： EBI 写时序**




 © 2013 Microchip Technology Inc.

**表 36-43： EBI 时序要求**

| 交流特性 | | | 标准工作条件：2.3V 至 3.6V<br>（除非另外声明）<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | | |
|---|---|---|---|---|---|---|---|
| 参数编号 | 符号 | 特性 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| EB10 | TEBICLK | 内部 EBI 时钟周期 （PBCLK8） | — | — | ns | 10 | — |
| EB11 | TEBIRC | EBI 读周期 （TRC<5:0>） | — | — | ns | 20 | — |
| EB12 | TEBIPRC | EBI 页读周期 （TPRC<3:0>） | — | — | ns | 20 | — |
| EB13 | TEBIAS | EBI 写地址建立时间 （TAS<1:0>） | — | — | ns | 10 | — |
| EB14 | TEBIWP | EBI 写脉冲宽度 （TWP<5:0>） | — | — | ns | 10 | — |
| EB15 | TEBIWR | EBI 写恢复时间 （TWR<1:0>） | — | — | ns | 10 | — |
| EB16 | TEBICO | EBI 输出控制信号延时 | — | 5 | ns | — | 参见**注 1** |
| EB17 | TEBIDO | EBI 输出数据信号延时 | — | 5 | ns | — | 参见**注 1** |
| EB18 | TEBIDS | EBI 输入数据建立时间 | — | — | ns | 5 | 参见**注 1** |
| EB19 | TEBIDH | EBI 输入数据保持时间 | — | — | ns | 3 | 参见**注 1 和 2** |

**注 1：** 最大引脚电容 = 10 pF。

**2：** EBI 地址变化的保持时间为 0 ns。

**图 36-30： EJTAG 时序特性**

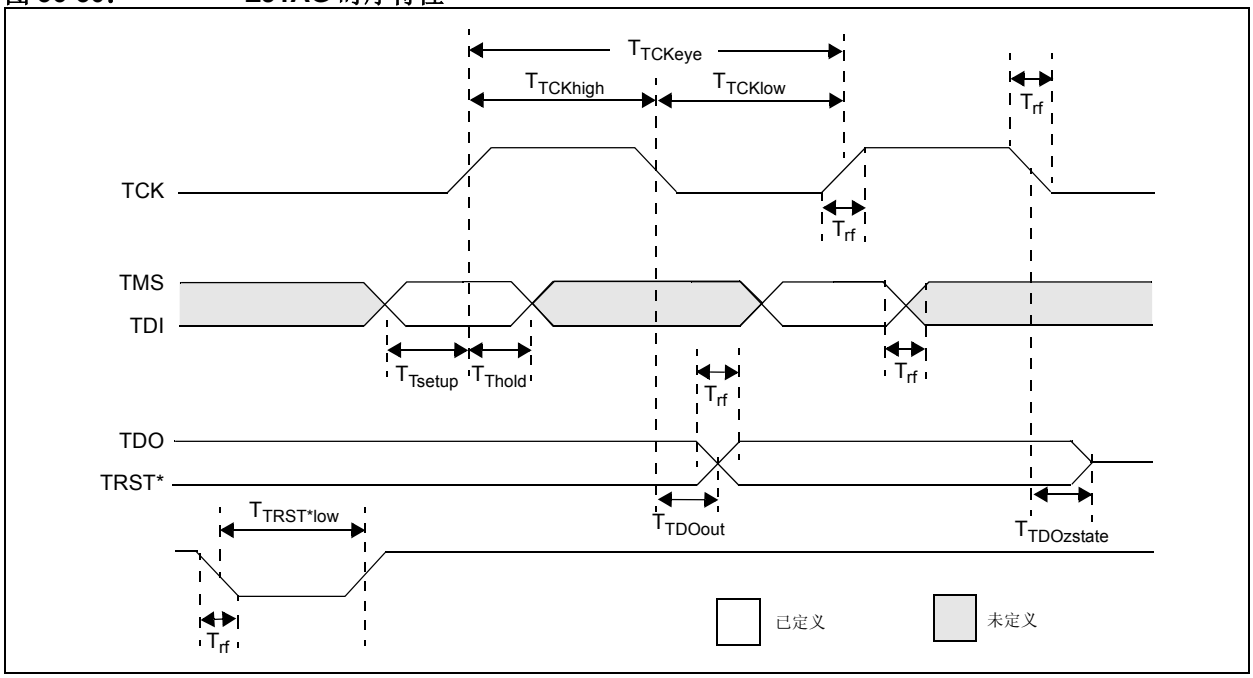



**表 36-44： EJTAG 时序要求**

| **交流特性** | | | **标准工作条件：2.3V 至 3.6V（除非另外声明）**<br>工作温度 -40°C ≤ TA ≤ +85°C （工业级）<br>-40°C ≤ TA ≤ +125°C （扩展级） | | | |
|---|---|---|---|---|---|---|
| **参数编号** | **符号** | **说明 (1)** | **最小值** | **最大值** | **单位** | **条件** |
| EJ1 | TTCKCYC | TCK 周期 | 25 | — | ns | — |
| EJ2 | TTCKHIGH | TCK 高电平时间 | 10 | — | ns | — |
| EJ3 | TTCKLOW | TCK 低电平时间 | 10 | — | ns | — |
| EJ4 | TTSETUP | TCK 上升沿之前 TAP 信号的建立时间 | 5 | — | ns | — |
| EJ5 | TTHOLD | TCK 上升沿之后 TAP 信号的保持时间 | 3 | — | ns | — |
| EJ6 | TTDOOUT | TCK 下降沿之后的 TDO 输出延时 | — | 5 | ns | — |
| EJ7 | TTDOZSTATE | TCK 下降沿之后的 TDO 三态延时 | — | 5 | ns | — |
| EJ8 | TTRSTLOW | TRST 低电平时间 | 25 | — | ns | — |
| EJ9 | TRF | TAP 信号上升 / 下降时间 （所有输入和输出） | — | — | ns | — |

**注 1：** 这些参数为特征值，未经生产测试。


© 2013 Microchip Technology Inc.

## 37.0 交流和直流特性图表

**注：** 以下图表是基于有限样本数的统计结果，仅供参考。所列出的性能特性未经测试，我们不做保证。一些图表中列出的数据可能超出规定的工作范围（如：超出了规定的电源电压范围），因此不在担保范围。

**图 37-1： VOH——4x 驱动引脚**

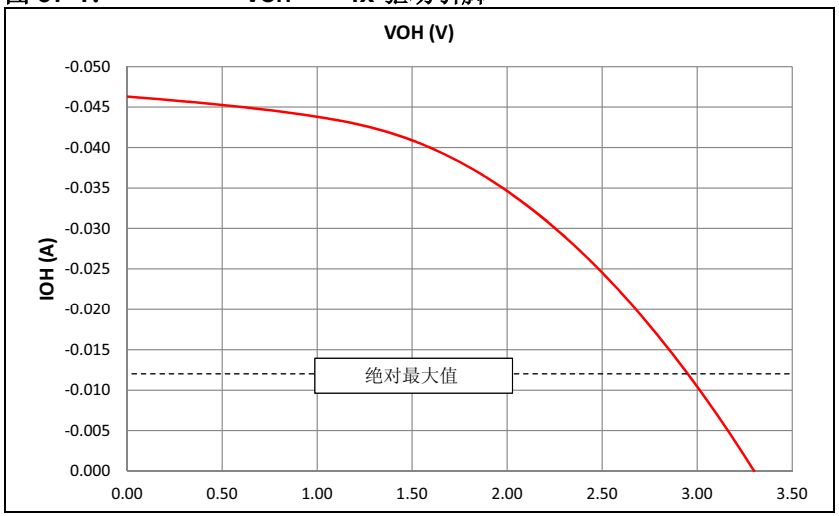



**图 37-2： VOL——4x 驱动引脚**

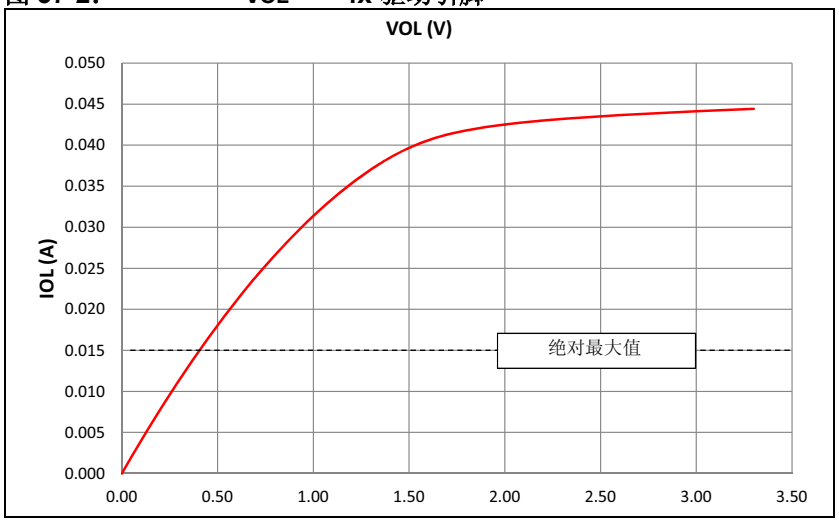



**图 37-3： VOH——8x 驱动引脚**

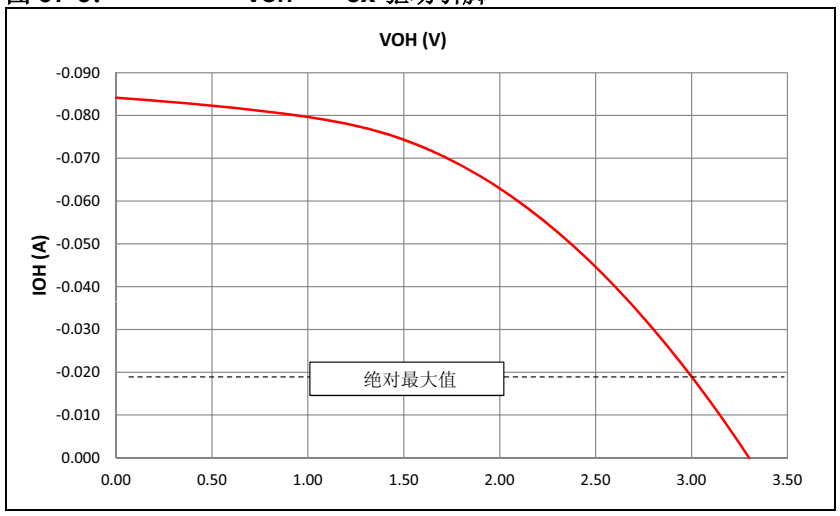
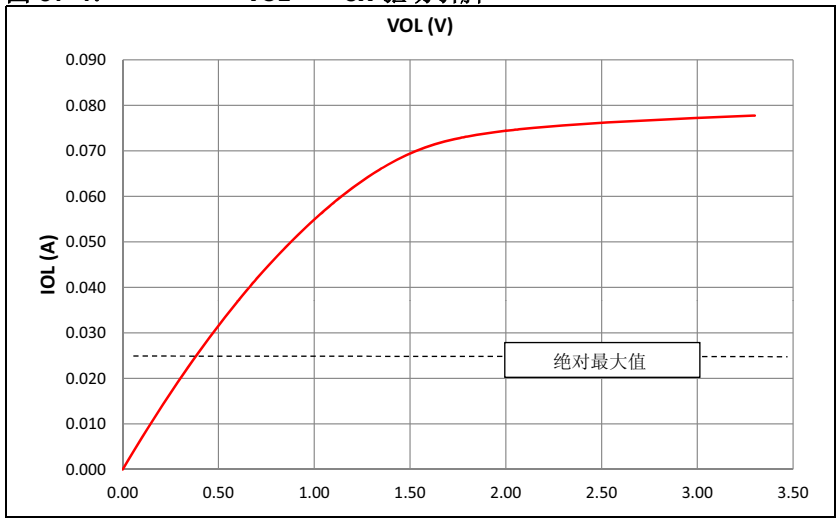



**图 37-4： VOL——8x 驱动引脚**




© 2013 Microchip Technology Inc.

图 37-5：　　VOH——12x 驱动引脚

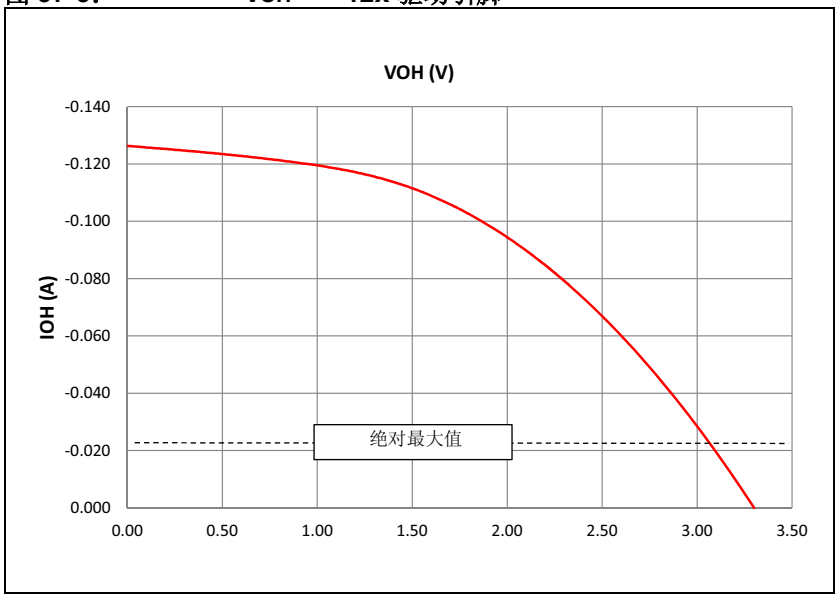



图 37-6：　　VOL——12x 驱动引脚

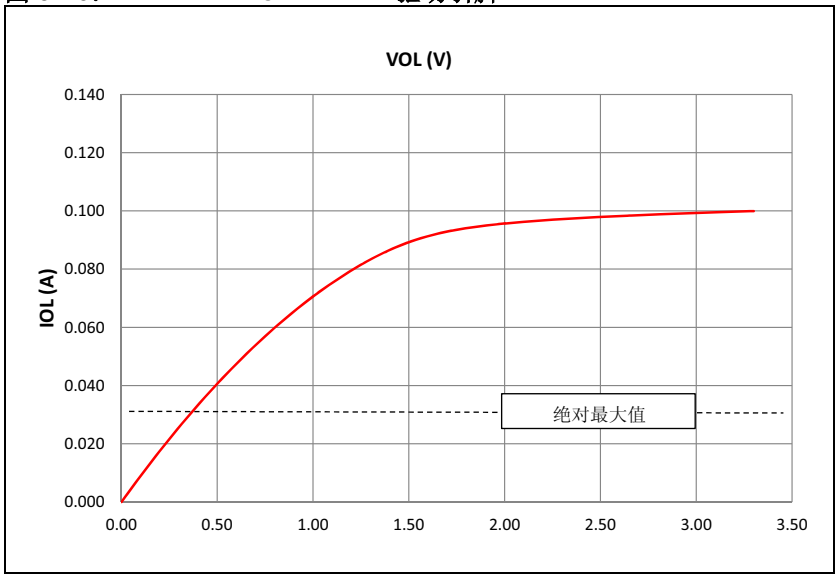
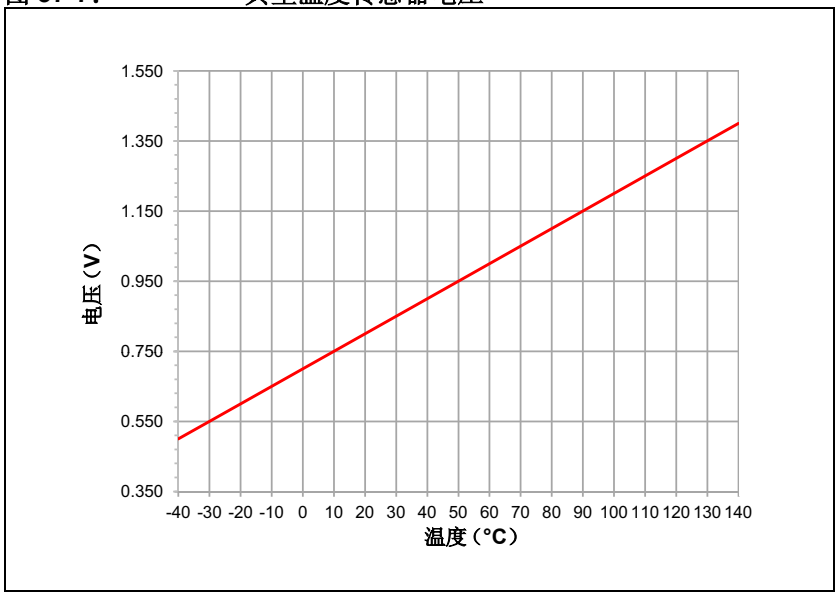



图 37-7：　　典型温度传感器电压





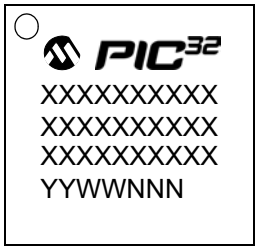



© 2013 Microchip Technology Inc.

## 38.0 封装信息

### 38.1 封装标识信息

64 引脚 QFN（9x9x0.9 mm）




示例




64 引脚 TQFP（10x10x1 mm）




示例




100 引脚 TQFP（14x14x1 mm）




示例




| | | |
|---|---|---|
| **图注：** | XX...X | 客户指定信息 |
| | Y | 年份代码 （日历年的最后一位数字） |
| | YY | 年份代码 （日历年的最后两位数字） |
| | WW | 星期代码 （一月一日的星期代码为 “01”） |
| | NNN | 以字母数字排序的追踪代码 |
| | | 雾锡 （Matte Tin， Sn）的 JEDEC 无铅标志 |
| | * | 表示无铅封装。JEDEC 无铅标志 （e3） 标示于此种封装的外包装上。 |

**注：** Microchip 部件编号如果无法在同一行内完整标注，将换行标出，因此会限制表示客户指定信息的字符数。

## 38.1 封装标识信息 （续）

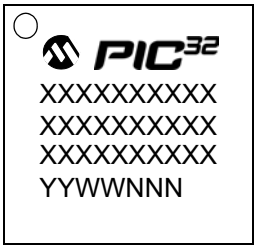
100 引脚 TQFP（12x12x1 mm）



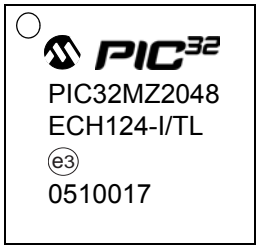

示例



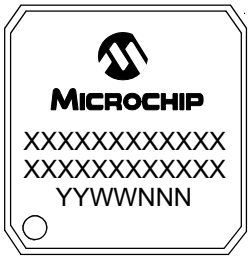

124 引脚 VTLA（9x9x0.9 mm）




示例



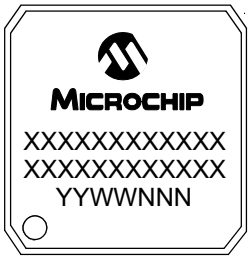

144 引脚 TQFP（16x16x1 mm）




示例




144 引脚 LQFP（20x20x1.40 mm）




示例




| | | |
|---|---|---|
| **图注：** | XX...X | 客户指定信息 |
| | Y | 年份代码 （日历年的最后一位数字） |
| | YY | 年份代码 （日历年的最后两位数字） |
| | WW | 星期代码 （一月一日的星期代码为 “01”） |
| | NNN | 以字母数字排序的追踪代码 |
| | | 雾锡 （Matte Tin， Sn）的 JEDEC 无铅标志 |
| | * | 表示无铅封装。JEDEC 无铅标志 （e3） |
| | | 标示于此种封装的外包装上。 |
| **注：** | Microchip 部件编号如果无法在同一行内完整标注，将换行标出，因此会限制表示客户指定信息的字符数。 | |

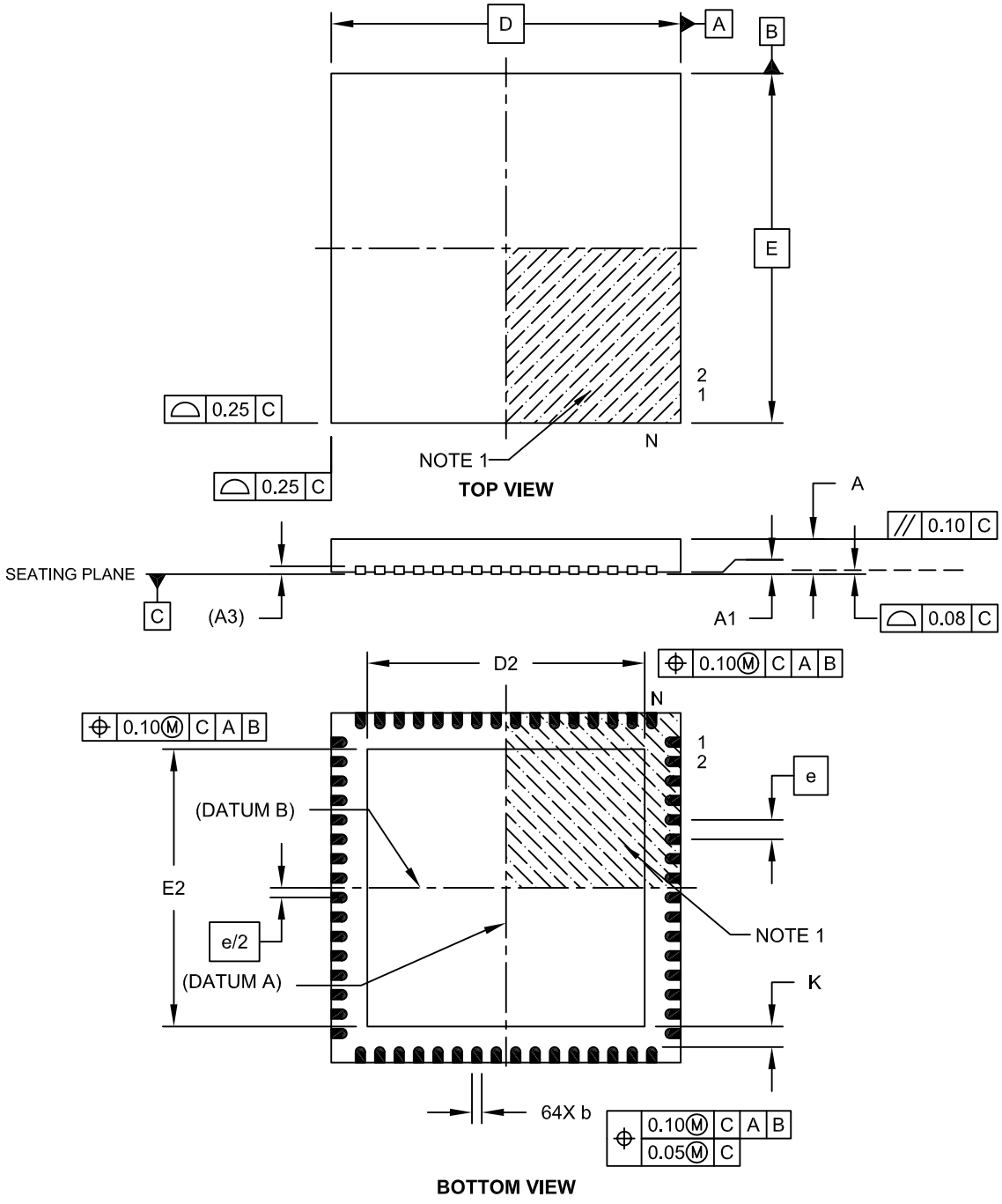

© 2013 Microchip Technology Inc.

## 38.2 封装详细信息

以下部分将介绍各种封装的技术细节。

### 64 引脚塑封四方扁平无引线封装 （MR）——主体 9x9x0.9 mm，外露焊盘 7.15 x 7.15 [QFN]

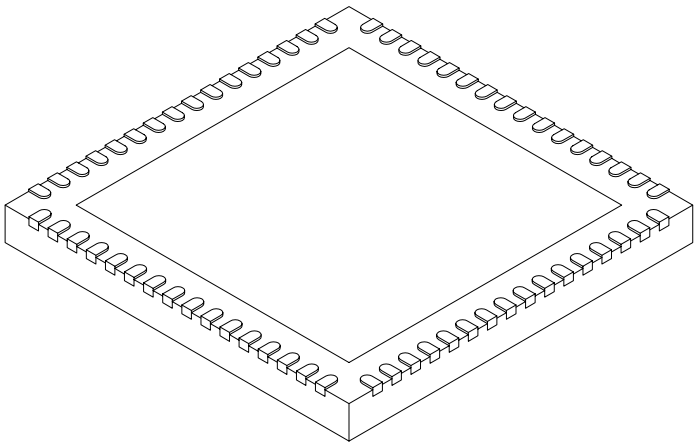
**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。




Microchip Technology Drawing C04-149C Sheet 1 of 2

**64 引脚塑封四方扁平无引线封装 （MR）——主体 9x9x0.9 mm，外露焊盘 7.15 x 7.15 [QFN]**

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Pins | N | | 64 | |
| Pitch | e | | 0.50 BSC | |
| Overall Height | A | 0.80 | 0.90 | 1.00 |
| Standoff | A1 | 0.00 | 0.02 | 0.05 |
| Contact Thickness | A3 | | 0.20 REF | |
| Overall Width | E | | 9.00 BSC | |
| Exposed Pad Width | E2 | 7.05 | 7.15 | 7.50 |
| Overall Length | D | | 9.00 BSC | |
| Exposed Pad Length | D2 | 7.05 | 7.15 | 7.50 |
| Contact Width | b | 0.18 | 0.25 | 0.30 |
| Contact Length | L | 0.30 | 0.40 | 0.50 |
| Contact-to-Exposed Pad | K | 0.20 | - | - |

**Notes:**

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated.
3. Dimensioning and tolerancing per ASME Y14.5M.

   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

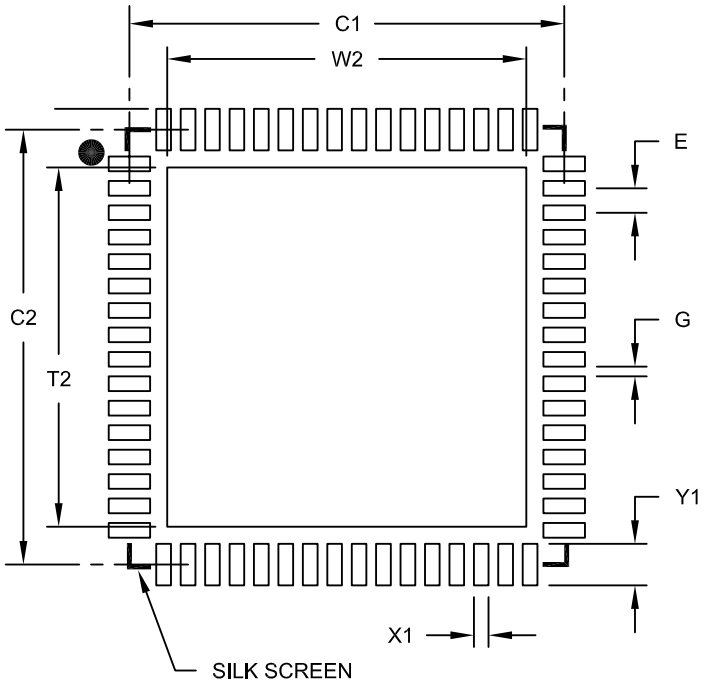
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-149C Sheet 2 of 2


© 2013 Microchip Technology Inc.

**64 引脚塑封四方扁平无引线封装 （MR）——主体 9x9x0.9 mm，触点长度 0.40 mm [QFN]**

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。




RECOMMENDED LAND PATTERN

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Contact Pitch | E | 0.50 BSC | | |
| Optional Center Pad Width | W2 | | | 7.35 |
| Optional Center Pad Length | T2 | | | 7.35 |
| Contact Pad Spacing | C1 | | 8.90 | |
| Contact Pad Spacing | C2 | | 8.90 | |
| Contact Pad Width (X64) | X1 | | | 0.30 |
| Contact Pad Length (X64) | Y1 | | | 0.85 |
| Distance Between Pads | G | 0.20 | | |

Notes:

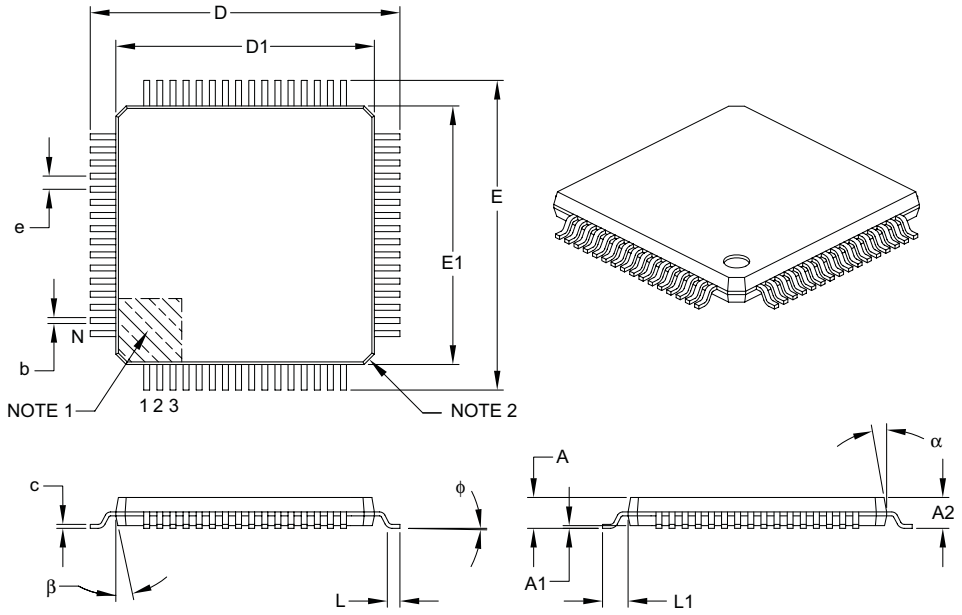
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2149A

**64 引脚塑封薄型四方扁平封装 （PT）——主体 10x10x1 mm，引脚占位 2.00 mm [TQFP]**

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。




| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Leads | N | | 64 | |
| Lead Pitch | e | | 0.50 BSC | |
| Overall Height | A | – | – | 1.20 |
| Molded Package Thickness | A2 | 0.95 | 1.00 | 1.05 |
| Standoff | A1 | 0.05 | – | 0.15 |
| Foot Length | L | 0.45 | 0.60 | 0.75 |
| Footprint | L1 | | 1.00 REF | |
| Foot Angle | ϕ | 0° | 3.5° | 7° |
| Overall Width | E | | 12.00 BSC | |
| Overall Length | D | | 12.00 BSC | |
| Molded Package Width | E1 | | 10.00 BSC | |
| Molded Package Length | D1 | | 10.00 BSC | |
| Lead Thickness | c | 0.09 | – | 0.20 |
| Lead Width | b | 0.17 | 0.22 | 0.27 |
| Mold Draft Angle Top | α | 11° | 12° | 13° |
| Mold Draft Angle Bottom | β | 11° | 12° | 13° |

**Notes:**

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Chamfers at corners are optional; size may vary.
3. Dimensions D1 and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.25 mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M.

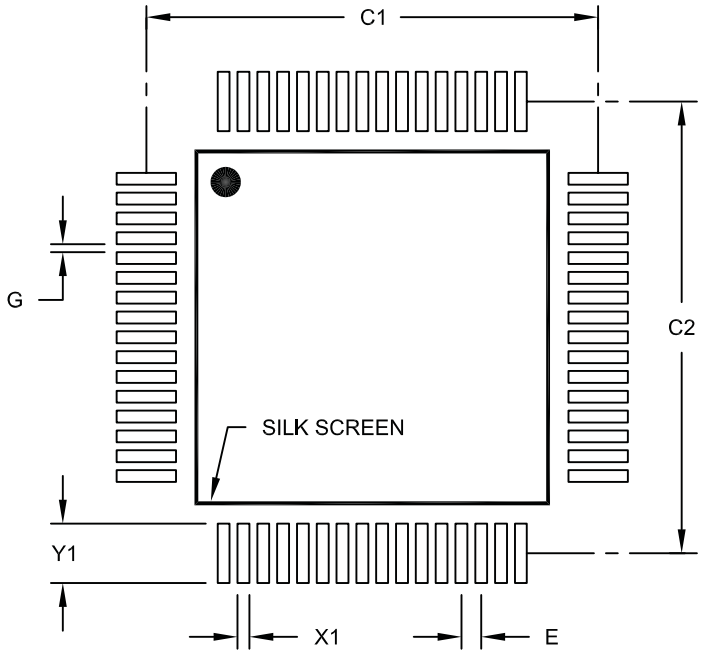
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-085B


© 2013 Microchip Technology Inc.

**64 引脚塑封薄型四方扁平封装 （PT）——主体 10x10x1 mm，引脚占位 2.00 mm [TQFP]**

| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |
|---|---|




RECOMMENDED LAND PATTERN

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Contact Pitch | E | | 0.50 BSC | |
| Contact Pad Spacing | C1 | | 11.40 | |
| Contact Pad Spacing | C2 | | 11.40 | |
| Contact Pad Width (X64) | X1 | | | 0.30 |
| Contact Pad Length (X64) | Y1 | | | 1.50 |
| Distance Between Pads | G | 0.20 | | |

Notes:

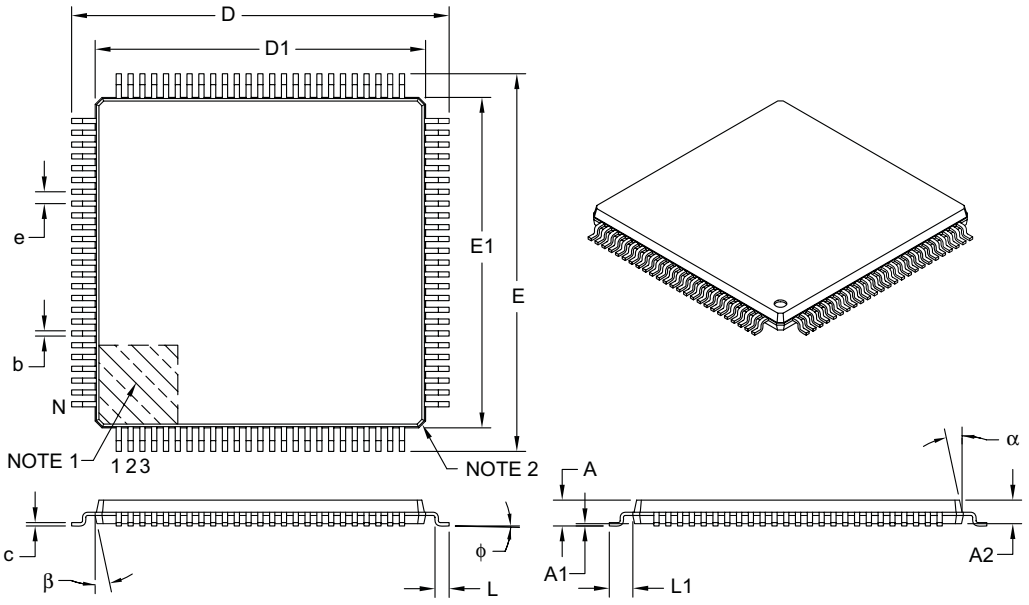
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2085A

**100 引脚塑封薄型四方扁平封装 （PF）——主体 14x14x1 mm，引脚占位 2.00 mm [TQFP]**

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。




| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Leads | N | | 100 | |
| Lead Pitch | e | | 0.50 BSC | |
| Overall Height | A | – | – | 1.20 |
| Molded Package Thickness | A2 | 0.95 | 1.00 | 1.05 |
| Standoff | A1 | 0.05 | – | 0.15 |
| Foot Length | L | 0.45 | 0.60 | 0.75 |
| Footprint | L1 | | 1.00 REF | |
| Foot Angle | ϕ | 0° | 3.5° | 7° |
| Overall Width | E | | 16.00 BSC | |
| Overall Length | D | | 16.00 BSC | |
| Molded Package Width | E1 | | 14.00 BSC | |
| Molded Package Length | D1 | | 14.00 BSC | |
| Lead Thickness | c | 0.09 | – | 0.20 |
| Lead Width | b | 0.17 | 0.22 | 0.27 |
| Mold Draft Angle Top | α | 11° | 12° | 13° |
| Mold Draft Angle Bottom | β | 11° | 12° | 13° |

**Notes:**

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Chamfers at corners are optional; size may vary.
3. Dimensions D1 and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.25 mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M.

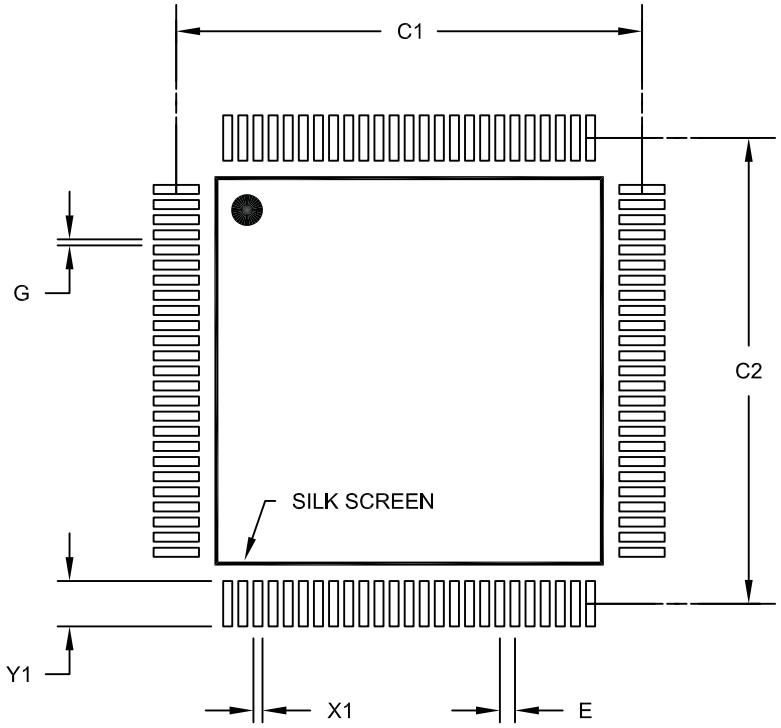
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-110B


© 2013 Microchip Technology Inc.

**100 引脚塑封薄型四方扁平封装 （PF）——主体 14x14x1 mm，引脚占位 2.00 mm [TQFP]**

| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |
|---|---|




RECOMMENDED LAND PATTERN

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Contact Pitch | E | | 0.50 BSC | |
| Contact Pad Spacing | C1 | | 15.40 | |
| Contact Pad Spacing | C2 | | 15.40 | |
| Contact Pad Width (X100) | X1 | | | 0.30 |
| Contact Pad Length (X100) | Y1 | | | 1.50 |
| Distance Between Pads | G | 0.20 | | |

Notes:

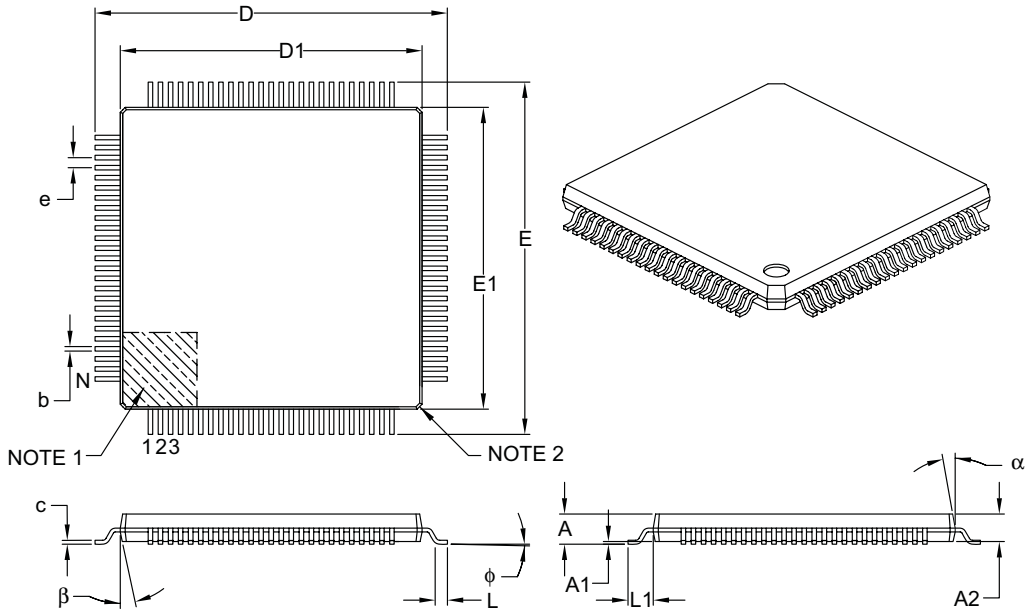
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2110A

**100 引脚塑封薄型四方扁平封装 （PT）——主体 12x12x1 mm，引脚占位 2.00 mm [TQFP]**

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。




| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Leads | N | | 100 | |
| Lead Pitch | e | | 0.40 BSC | |
| Overall Height | A | – | – | 1.20 |
| Molded Package Thickness | A2 | 0.95 | 1.00 | 1.05 |
| Standoff | A1 | 0.05 | – | 0.15 |
| Foot Length | L | 0.45 | 0.60 | 0.75 |
| Footprint | L1 | | 1.00 REF | |
| Foot Angle | | 0° | 3.5° | 7° |
| Overall Width | E | | 14.00 BSC | |
| Overall Length | D | | 14.00 BSC | |
| Molded Package Width | E1 | | 12.00 BSC | |
| Molded Package Length | D1 | | 12.00 BSC | |
| Lead Thickness | c | 0.09 | – | 0.20 |
| Lead Width | b | 0.13 | 0.18 | 0.23 |
| Mold Draft Angle Top | | 11° | 12° | 13° |
| Mold Draft Angle Bottom | | 11° | 12° | 13° |

**Notes:**

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Chamfers at corners are optional; size may vary.
3. Dimensions D1 and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.25 mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M.

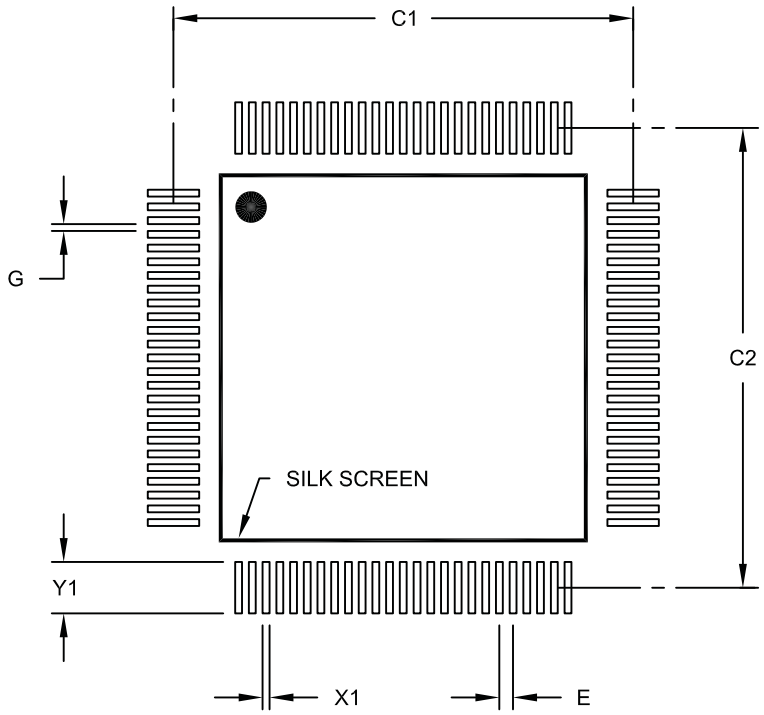
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-100B


© 2013 Microchip Technology Inc.

**100 引脚塑封薄型四方扁平封装 （PT）——主体 12x12x1 mm，引脚占位 2.00 mm [TQFP]**

| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |
|---|---|




RECOMMENDED LAND PATTERN

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Contact Pitch | E | | 0.40 BSC | |
| Contact Pad Spacing | C1 | | 13.40 | |
| Contact Pad Spacing | C2 | | 13.40 | |
| Contact Pad Width (X100) | X1 | | | 0.20 |
| Contact Pad Length (X100) | Y1 | | | 1.50 |
| Distance Between Pads | G | 0.20 | | |

Notes:

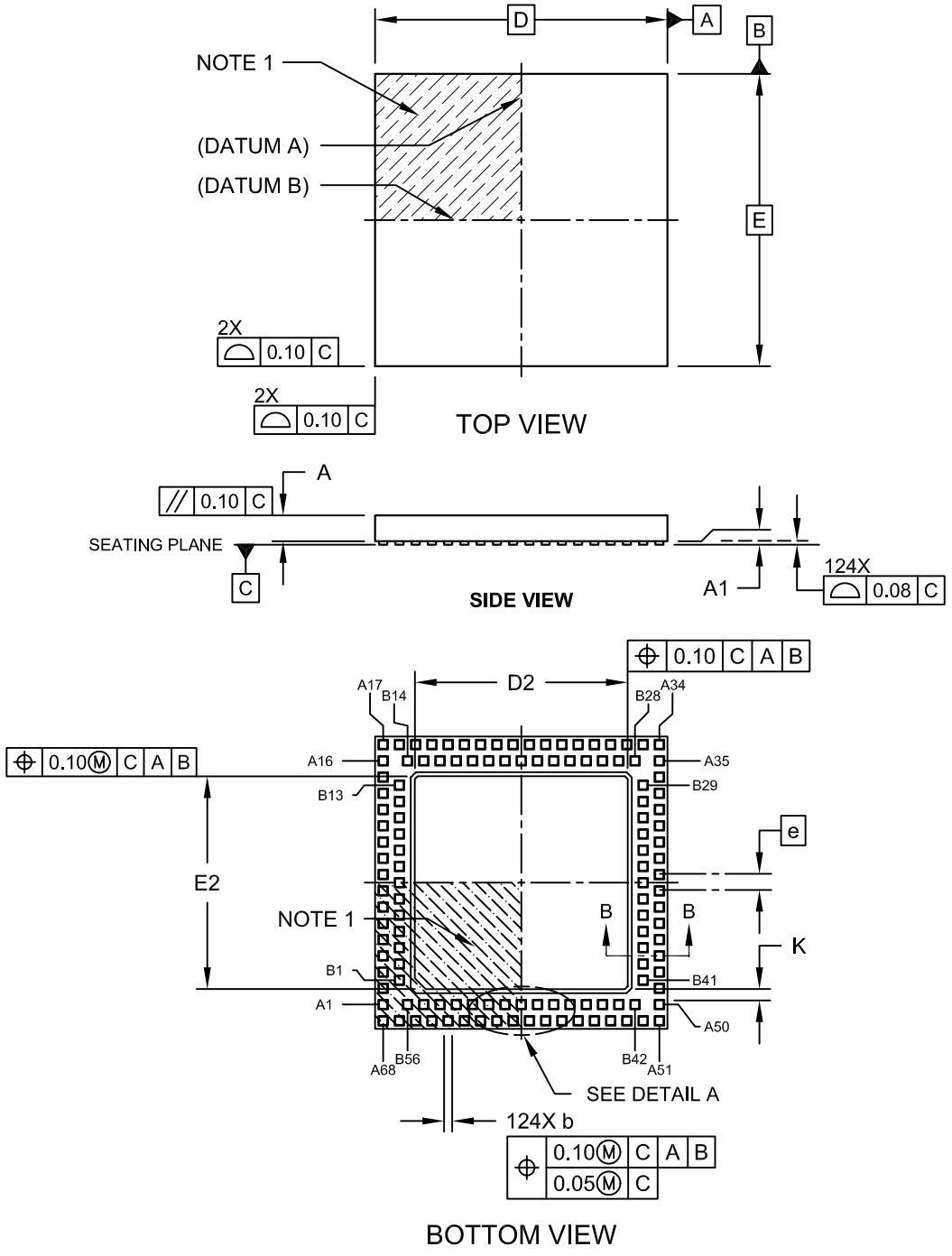
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2100A

**124 端超薄无引线阵列封装 （TL）——主体 9x9x0.9 mm [VTLA]**

| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |
|---|---|

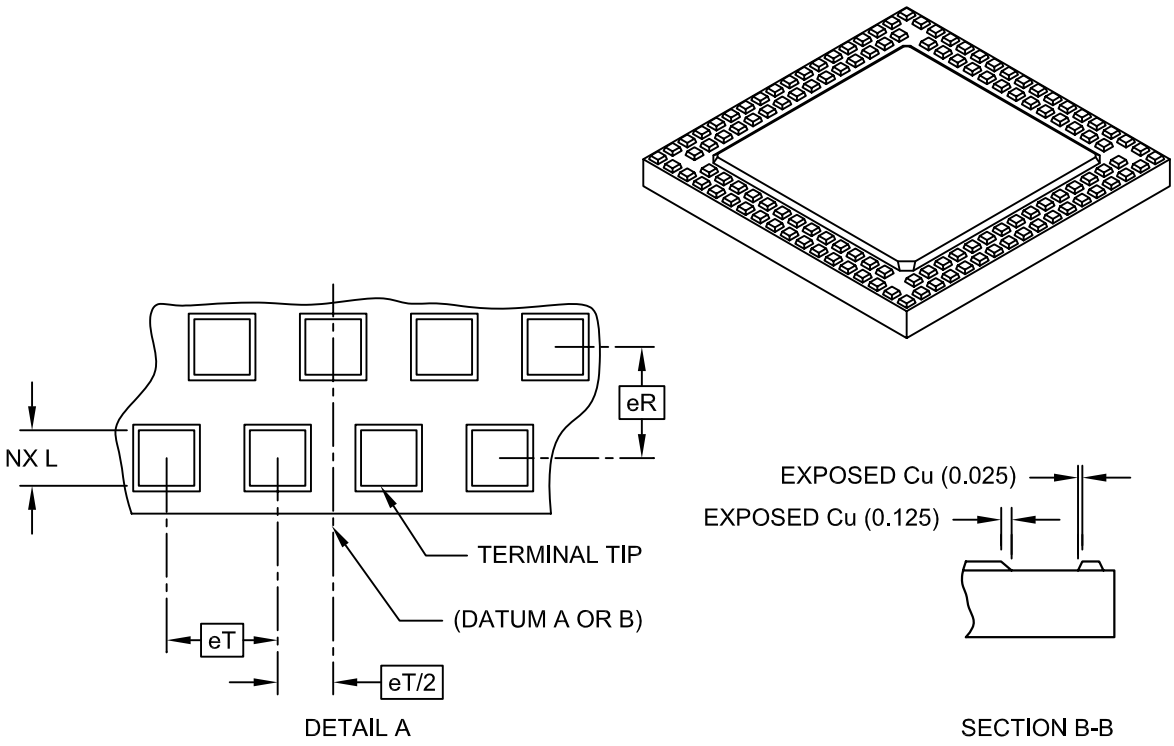



Microchip Technology Drawing C04-193A Sheet 1 of 2

 © 2013 Microchip Technology Inc.

**124 端超薄无引线阵列封装 （TL）——主体 9x9x0.9 mm [VTLA]**

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。




| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Pins | N | | 124 | |
| Pitch | eT | | 0.50 BSC | |
| Pitch (Inner to outer terminal ring) | eR | | 0.50 BSC | |
| Overall Height | A | 0.80 | 0.85 | 0.90 |
| Standoff | A1 | 0.00 | - | 0.05 |
| Overall Width | E | | 9.00 BSC | |
| Exposed Pad Width | E2 | 6.40 | 6.55 | 6.70 |
| Overall Length | D | | 9.00 BSC | |
| Exposed Pad Length | D2 | 6.40 | 6.55 | 6.70 |
| Contact Width | b | 0.20 | 0.25 | 0.30 |
| Contact Length | L | 0.20 | 0.25 | 0.30 |
| Contact-to-Exposed Pad | K | 0.20 | - | - |

**Notes:**

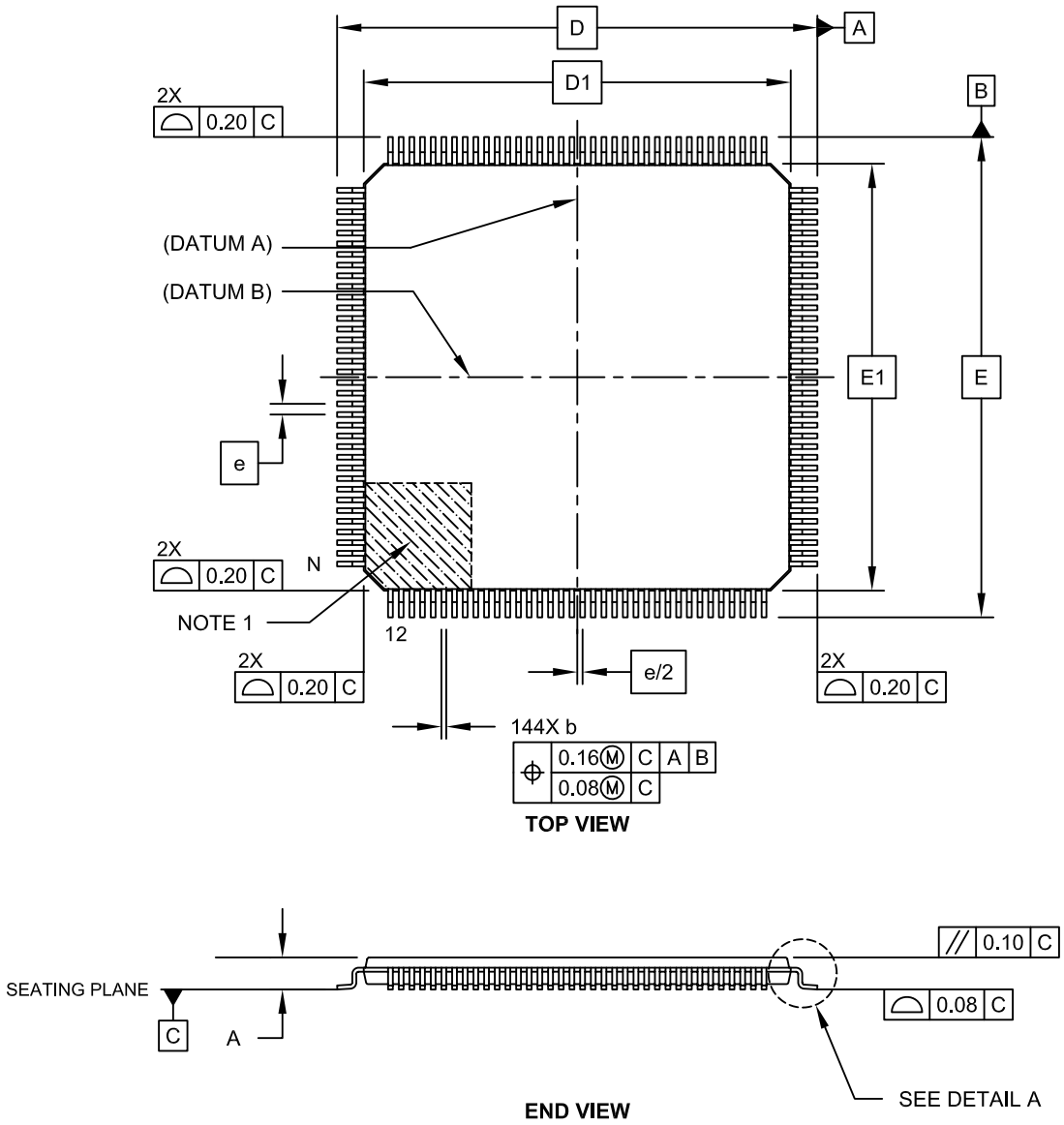
1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated.
3. Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-193A Sheet 2 of 2

**144 引脚塑封薄型四方扁平封装 （PH）——主体 16x16x1 mm，引脚占位 2.00 mm [TQFP]**

| **注：** | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |
|---|---|

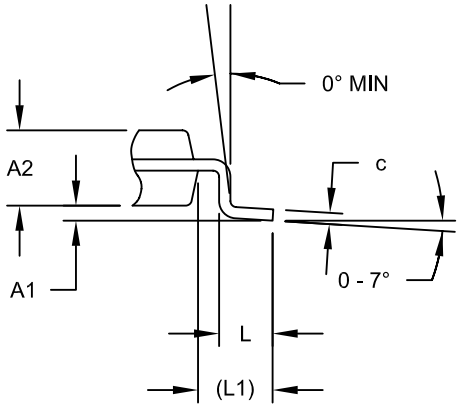


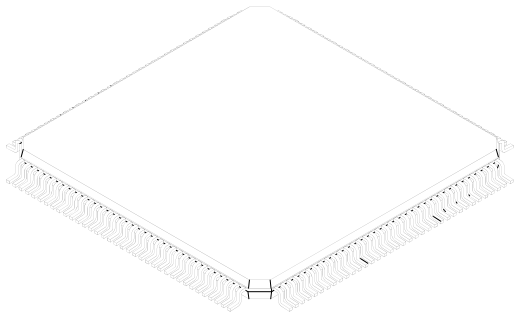

Microchip Technology Drawing C04-155B Sheet 1 of 2

 © 2013 Microchip Technology Inc.

**144 引脚塑封薄型四方扁平封装 （PH）——主体 16x16x1 mm，引脚占位 2.00 mm [TQFP]**

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



**DETAIL A**

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Pins | N | | 144 | |
| Lead Pitch | e | | 0.40 BSC | |
| Overall Height | A | - | - | 1.20 |
| Molded PackageThickness | A2 | 0.95 | 1.00 | 1.05 |
| Standoff | A1 | 0.05 | - | 0.15 |
| Foot Length | L | 0.45 | 0.60 | 0.75 |
| Footprint | L1 | | 1.00 REF | |
| Overall Width | D | | 18.00 BSC | |
| Overall Length | E | | 18.00 BSC | |
| Molded Body Width | D1 | | 16.00 BSC | |
| Molded Body Length | E1 | | 16.00 BSC | |
| Lead Thickness | c | 0.09 | - | 0.20 |
| Lead Width | b | 0.13 | - | 0.23 |

**Notes:**

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated.
3. Dimensioning and tolerancing per ASME Y14.5M.

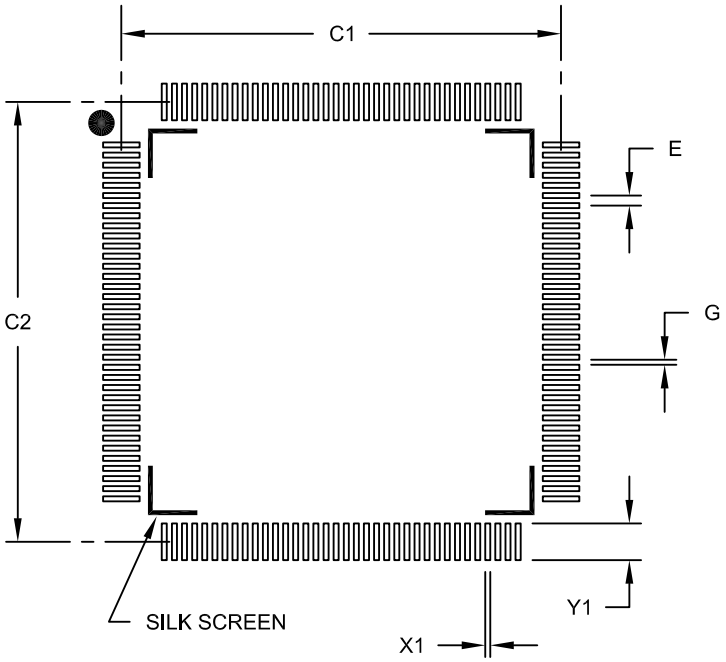
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-155B Sheet 2 of 2

**144 引脚塑封薄型四方扁平封装 （PH）——主体 16x16 mm，引脚占位 2.00 mm [TQFP]**

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。




RECOMMENDED LAND PATTERN

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Contact Pitch | E | 0.40 BSC | | |
| Contact Pad Spacing | C1 | | 17.40 | |
| Contact Pad Spacing | C2 | | 17.40 | |
| Contact Pad Width (X144) | X1 | | | 0.20 |
| Contact Pad Length (X144) | Y1 | | | 1.45 |
| Distance Between Pads | G | 0.20 | | |

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

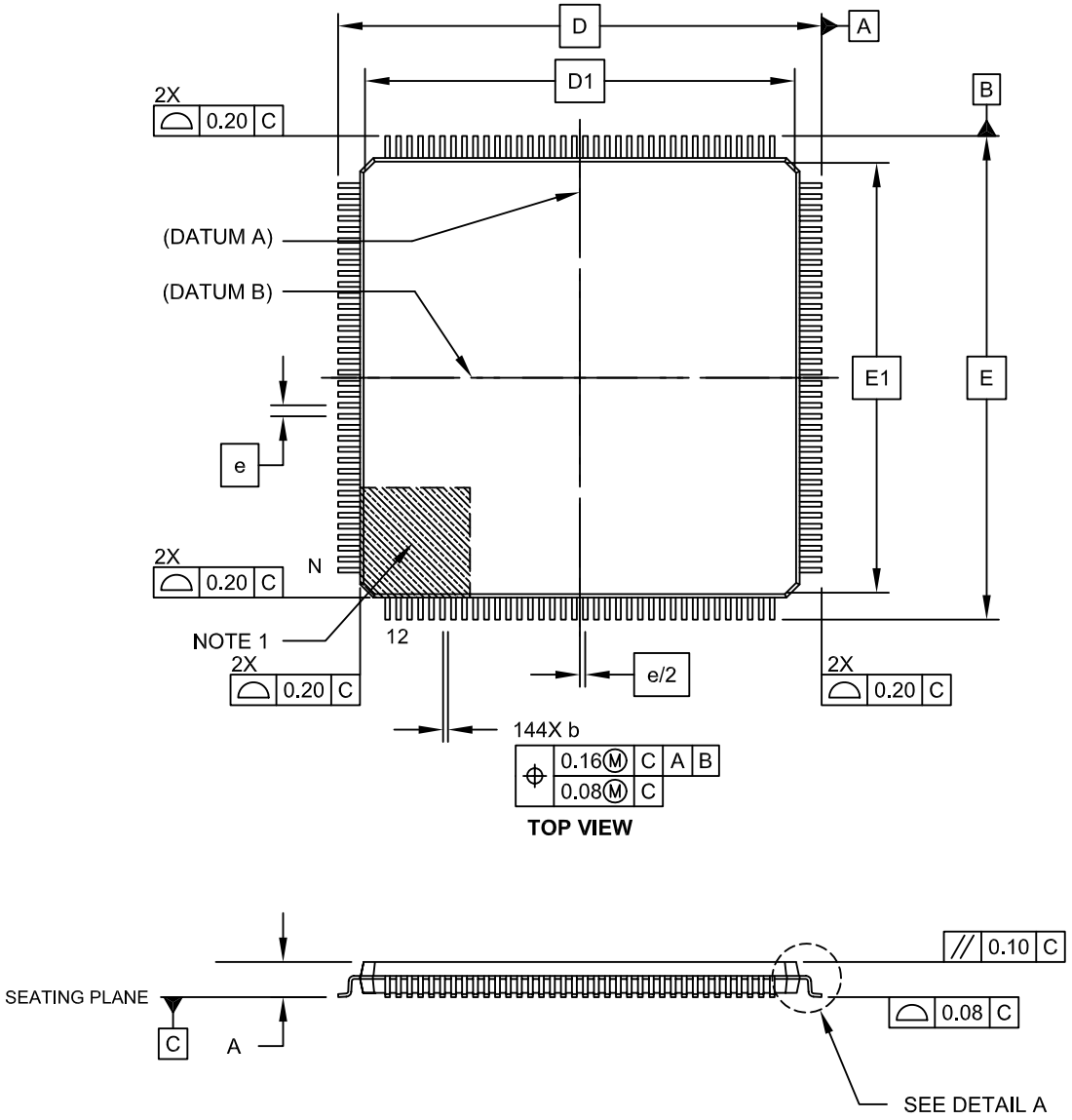
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2155B


© 2013 Microchip Technology Inc.

**144 引脚塑封低剖面四方扁平封装（PL）——主体 20x20x1.40 mm，引脚占位 2.00 mm [LQFP]**

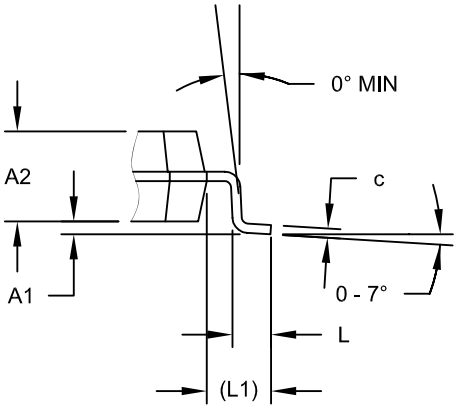
| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |
|---|---|

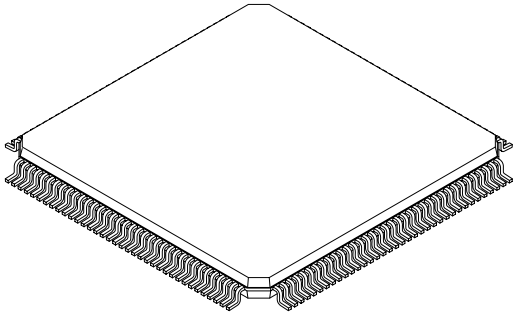



Microchip Technology Drawing C04-044B Sheet 1 of 2

**144 引脚塑封低剖面四方扁平封装（PL）——主体 20x20x1.40 mm，引脚占位 2.00 mm [LQFP]**

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



**DETAIL A**

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Leads | N | | 144 | |
| Lead Pitch | e | | 0.50 BSC | |
| Overall Height | A | - | - | 1.60 |
| Molded Package Height | A2 | 1.35 | 1.40 | 1.45 |
| Standoff | A1 | 0.05 | - | 0.15 |
| Foot Length | L | 0.45 | 0.60 | 0.75 |
| Footprint | L1 | | 1.00 (REF) | |
| Overall Width | E | | 22.00 BSC | |
| Overall Length | D | | 22.00 BSC | |
| Molded Body Width | E1 | | 20.00 BSC | |
| Molded Body Length | D1 | | 20.00 BSC | |
| Lead Thickness | c | 0.09 | - | 0.20 |
| Lead Width | b | 0.17 | 0.22 | 0.27 |

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated.
3. Dimensioning and tolerancing per ASME Y14.5M.

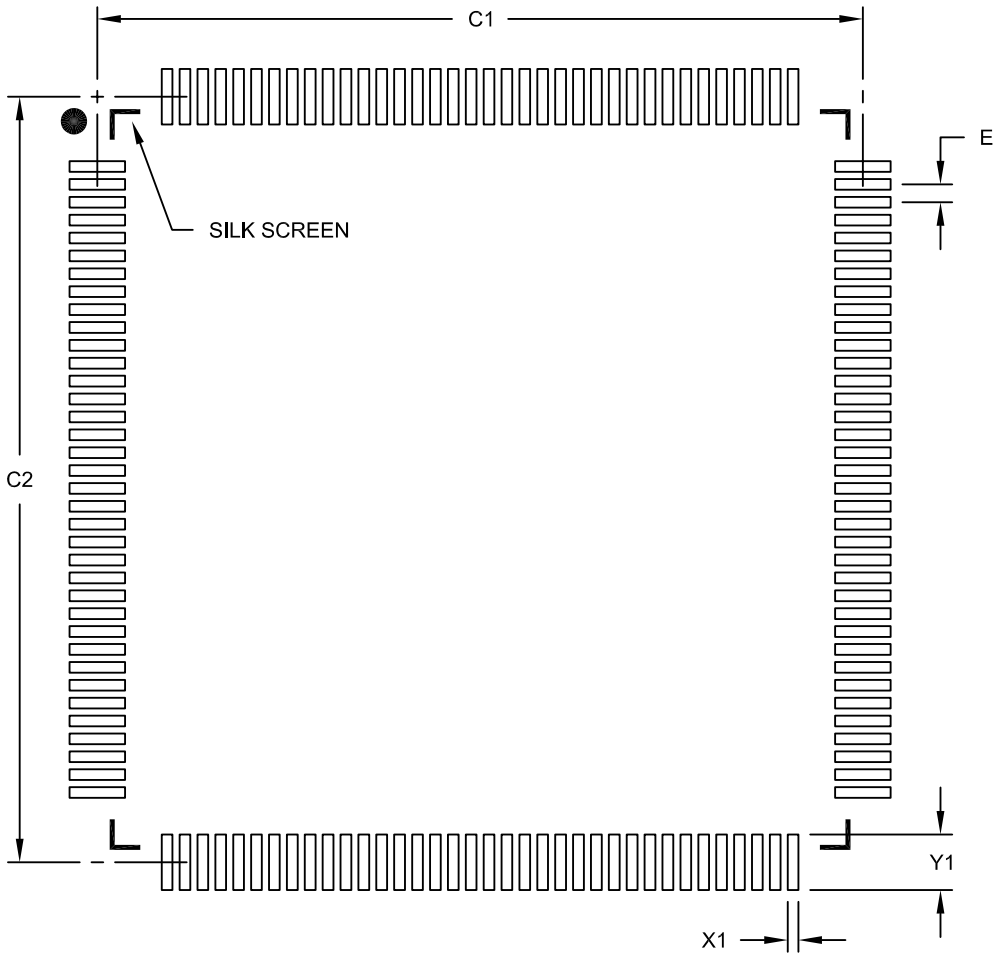
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-044B Sheet 2 of 2


© 2013 Microchip Technology Inc.

**144 引脚塑封低剖面四方扁平封装（PL）——主体 20x20x1.40 mm，引脚占位 2.00 mm [LQFP]**

| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |
|---|---|




RECOMMENDED LAND PATTERN

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Contact Pitch | E | | 0.50 BSC | |
| Contact Pad Spacing | C1 | | 21.40 | |
| Contact Pad Spacing | C2 | | 21.40 | |
| Contact Pad Width (X144) | X1 | | | 0.30 |
| Contact Pad Length (X144) | Y1 | | | 1.55 |

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2044B

注：

 © 2013 Microchip Technology Inc.

## 附录 A： 版本历史

### 版本 A （2013 年 2 月）

这是本文档的初始版本。

注：

 © 2013 Microchip Technology Inc.

# 索引


## B

版本历史 ..... 619
比较器
    规范 ..... 562
比较器参考电压 （CVref） ..... 515
比较器模块 ..... 511
变更通知客户服务 ..... 625
并行主端口 （PMP） ..... 347

## C

CP0 寄存器 16，选择 1 ..... 50
CP0 寄存器 16，选择 2 ..... 52
CP0 寄存器 16，选择 3 ..... 51
CPU
    EJTAG 调试支持 ..... 48
    功耗管理 ..... 48
    架构概述 ..... 45
    内核异常类型 ..... 108
    协处理器 0 寄存器 ..... 46
CPU 模块 ..... 37, 43
串行四接口 （SQI） ..... 307
串行外设接口 （SPI） ..... 297
存储器构成 ..... 53
    布局 ..... 53
存储器映射
    具有 1024 KB 程序存储器和 256 KB RAM 的器件 .... 56
    具有 1024 KB 程序存储器和 512 KB RAM 的器件 .... 57
    具有 2048 KB 程序存储器的器件 ..... 58
    具有 256 KB 程序存储器的器件 ..... 54
    具有 512 KB 程序存储器的器件 ..... 55

## D

电气特性 ..... 551
    交流 ..... 563
读者反馈表 ..... 626

## E

ETHPMM0 （以太网控制器模式匹配屏蔽器
    寄存器 0） ..... 477
ETHPMM1 （以太网控制器模式匹配屏蔽器
    寄存器 1） ..... 477

## F

封装 ..... 599
    标识 ..... 599
    详细信息 ..... 601

## G

高电压检测 （HVD） ..... 103

## I

I/O 端口 ..... 229
    并行 I/O （PIO） ..... 230
    写 / 读时序 ..... 230
I2C ..... 331

## J

寄存器
    [ *引脚名称* ]R （外设引脚选择输入寄存器） ..... 262
    AD1CAL1 （ADC1 校准 1） ..... 427
    AD1CALx （ADC1 校准寄存器） ..... 427
    AD1CMPn （ADC1 数字比较器 1） ..... 421
    AD1CON1 （A/D 控制 1） ..... 374
    AD1CON1 （ADC 控制寄存器 1） ..... 374
    AD1CON2 （ADC1 控制寄存器 2） ..... 409
    AD1CON3 （ADC1 控制寄存器 3） ..... 411
    AD1DATAn （ADC1 数据输出） ..... 426
    AD1FLTRn （ADC1 滤波器寄存器） ..... 422
    AD1IMOD （ADC1 输入模式控制寄存器） ..... 413
    AD1IRQEN1 （ADC1 全局中断允许寄存器 1） ..... 415
    ALRMDATE （闹钟日期值寄存器） ..... 374
    ALRMDATECLR （ALRMDATE 清零寄存器） ..... 374
    ALRMDATESET （ALRMDATE 置 1 寄存器） ..... 374
    ALRMTIME （闹钟时间值寄存器） ..... 373
    ALRMTIMECLR （ALRMTIME 清零寄存器） ..... 374
    ALRMTIMEINV （ALRMTIME 反相寄存器） ..... 374
    ALRMTIMESET （ALRMTIME 置 1 寄存器） ..... 374
    CHECON （高速缓存控制寄存器） ..... 155, 156
    CMSTAT （比较器控制寄存器） ..... 514
    CNCONx （PORTx 的电平变化通知控制
        寄存器） ..... 263
    CONFIG
        （CP0 寄存器 16，选择 0） ..... 49
    CONFIG1
        （CONFIG1 寄存器 ..... 50
    CONFIG2
        （CONFIG2 寄存器 ..... 52
    CONFIG3
        （CONFIG3 寄存器 ..... 51
    CVRCON （比较器参考电压控制寄存器） ..... 517
    DCHxCON （DMA 通道 x 控制寄存器） ..... 170
    DCHxCPTR （DMA 通道 x 单元指针寄存器） ..... 178
    DCHxCSIZ （DMA 通道 x 单元大小寄存器） ..... 178
    DCHxDAT （DMA 通道 x 模式数据寄存器） ..... 179
    DCHxDPTR （通道 x 目标指针寄存器） ..... 177
    DCHxDSA （DMA 通道 x 目标
        起始地址寄存器） ..... 175
    DCHxDSIZ （DMA 通道 x 目标大小寄存器） ..... 176
    DCHxECON （DMA 通道 x 事件控制寄存器） ..... 172
    DCHxINT （DMA 通道 x 中断寄存器） ..... 173
    DCHxSPTR （DMA 通道 x 源指针寄存器） ..... 177
    DCHxSSA （DMA 通道 x 源起始地址寄存器） ..... 175
    DCHxSSIZ （DMA 通道 x 源大小寄存器） ..... 176
    DCRCCON （DMA CRC 控制寄存器） ..... 167
    DCRCDATA （DMA CRC 数据寄存器） ..... 169
    DCRCXOR （DMA CRCXOR 使能寄存器） ..... 169
    DEVCFG0 （器件配置字 0） ..... 531
    DEVCFG1 （器件配置字 1） ..... 533
    DEVCFG2 （器件配置字 2 ..... 536
    DEVCFG3 （器件配置字 3 ..... 538
    DEVID （器件和版本 ID 寄存器） ..... 62, 530, 545
    DMAADDR （DMA 地址寄存器） ..... 166
    DMAADDR （DMR 地址寄存器） ..... 166
    DMACON （DMA 控制器控制寄存器） ..... 165
    DMASTAT （DMA 状态寄存器） ..... 166
    DMSTAT （程序监控定时器状态） ..... 279
    DMTCLR （程序监控定时器清零） ..... 278
    DMTCNT （程序监控定时器计数） ..... 280
    DMTCON （程序监控定时器控制寄存器） ..... 277
    DMTPRECLR （程序监控定时器预清零） ..... 277
    EBICSx （外部总线接口片选） ..... 359, 362, 541, 542
    EBIMSKx （外部总线接口地址掩码） ..... 360
    EBISMCON （外部总线接口静态存储器控制） ..... 363
    EBISMTx （外部总线接口静态存储器时序） ..... 361
    EMAC1CFG1 （以太网控制器 MAC 配置
        寄存器 1） ..... 494
    EMAC1CFG2 （以太网控制器 MAC 配置

寄存器 2） ..... 495
EMAC1CLRT （以太网控制器 MAC 冲突窗口 / 重试限制寄存器） ..... 499
EMAC1IPGR （以太网控制器 MAC 非背靠背包间间隔寄存器） ..... 498
EMAC1IPGT （以太网控制器 MAC 背靠背包间间隔寄存器） ..... 497
EMAC1MADR （以太网控制器 MAC MII 管理地址寄存器） ..... 505
EMAC1MAXF （以太网控制器 MAC 最大帧长寄存器） ..... 500
EMAC1MCFG （以太网控制器 MAC MII 管理配置寄存器） ..... 503
EMAC1MCMD （以太网控制器 MAC MII 管理命令寄存器） ..... 504
EMAC1MIND （以太网控制器 MAC MII 管理指示寄存器） ..... 507
EMAC1MWTD （以太网控制器 MAC MII 管理写数据寄存器） ..... 506
EMAC1SA0 （以太网控制器 MAC 站点地址寄存器 0） ..... 508
EMAC1SA1 （以太网控制器 MAC 站点地址寄存器 1） ..... 509
EMAC1SA2 （以太网控制器 MAC 站点地址寄存器 2） ..... 510
EMAC1SUPP （以太网控制器 MAC PHY 支持寄存器） ..... 501
EMAC1TEST （以太网控制器 MAC 测试寄存器） ..... 502
ETHALGNERR （以太网控制器对齐错误统计寄存器） ..... 493
ETHCON1 （以太网控制器控制寄存器 1） ..... 472
ETHCON2 （以太网控制器控制寄存器 2） ..... 474
ETHFCSERR （以太网控制器帧校验序列错误统计寄存器） ..... 492
ETHFRMRXOK （以太网控制器正常接收帧统计寄存器） ..... 491
ETHFRMTXOK （以太网控制器正常发送帧统计寄存器） ..... 488
ETHHT0 （以太网控制器哈希表寄存器 0） ..... 476
ETHHT1 （以太网控制器哈希表寄存器 1） ..... 476
ETHIEN （以太网控制器中断允许寄存器） ..... 482
ETHIRQ （以太网控制器中断请求寄存器） ..... 483
ETHMCOLFRM （以太网控制器多次冲突帧统计寄存器） ..... 490
ETHPMCS （以太网控制器模式匹配校验和寄存器） ..... 478
ETHPMM0 （以太网控制器模式匹配屏蔽器寄存器 0） ..... 477
ETHPMM1 （以太网控制器模式匹配屏蔽器寄存器 1） ..... 477
ETHPMO （以太网控制器模式匹配偏移寄存器） ..... 478
ETHRXFC （以太网控制器接收过滤器配置寄存器） ..... 479
ETHRXOVFLOW （以太网控制器接收溢出统计寄存器） ..... 487
ETHRXST （以太网控制器接收数据包描述符起始地址寄存器） ..... 475
ETHRXWM （以太网控制器接收水印寄存器） ..... 481
ETHSCOLFRM （以太网控制器单次冲突帧统计寄存器） ..... 489
ETHSTAT （以太网控制器状态寄存器） ..... 485
ETHTXST （以太网控制器发送数据包描述符起始地址寄存器） ..... 475
I2CxCON （I2C 控制） ..... 335
I2CxSTAT （I2C 状态） ..... 337
ICxCON （输入捕捉 x 控制） ..... 290
IFSx （中断标志状态） ..... 136
INTCON （中断控制） ..... 132
INTSTAT （中断状态） ..... 135
IPCx （中断优先级控制） ..... 137
IPTMR 中断接近定时器寄存器） ..... 135
NVMADDR （闪存地址） ..... 95
NVMBWP （闪存引导 （页）写保护） ..... 98
NVMCON （编程控制） ..... 93
NVMDATA （闪存数据） ..... 96
NVMKEY （编程解锁） ..... 95
NVMPWP （程序闪存写保护） ..... 97
NVMSRCADDR （源数据地址） ..... 96
OCxCON （输出比较 x 控制寄存器） ..... 295
OSCCON （振荡器控制寄存器） ..... 145
OSCTUN （FRC 调节寄存器） ..... 147
PMADDR （并行端口地址寄存器） ..... 353
PMAEN （并行端口引脚使能寄存器） ..... 354
PMCON （并行端口控制寄存器） ..... 349
PMMODE （并行端口模式寄存器） ..... 351
PMSTAT （并行端口状态寄存器（仅限从模式）） ..... 355
PRISS （优先影子选择） ..... 133
PSCNT （传递状态配置 DMT 计数状态） ..... 280
PSINTV （传递状态配置 DMT 时隙状态） ..... 281
REFOCON （参考振荡器控制寄存器） ..... 150
REFOxTRIM （参考振荡器微调寄存器） ..... 151
RPnR （外设引脚选择输出寄存器寄存器） ..... 262
RSWRST ( 软件复位寄存器 ) ..... 104, 105, 106
RTCCON （RTCC 控制） ..... 367
RTCDATE （RTC 日期值寄存器） ..... 372
RTCTIME （RTC 时间值寄存器） ..... 371
SBFLAG （系统总线状态标志） ..... 82
SBTxECLRM （系统总线目标 x 多个错误清除） ..... 86
SBTxECLRS （系统总线目标 x 单个错误清除） ..... 86
SBTxECON （系统总线目标 x 错误控制） ..... 85
SBTxELOG1 （系统总线目标 x 错误日志 1） ..... 83
SBTxELOG2 （系统总线目标 x 错误日志 2） ..... 85
SBTxRDy （系统总线目标 x 区域 y 读权限） ..... 88
SBTxREGy （系统总线目标 x 区域 y） ..... 87
SBTxWRy （系统总线目标 x 区域 y 写权限） ..... 89
SPIxCON （SPI 控制寄存器） ..... 300
SPIxCON2 （SPI 控制寄存器 2） ..... 303
SPIxSTAT （SPI 状态寄存器） ..... 304
SQI1XCON1 （SQI XIP 控制 1） ..... 310
SQI1XCON2 （SQI XIP 控制寄存器 2） ..... 312
T1CON (A 类定时器控制寄存器 ) ..... 267
TxCON （B 类定时器控制寄存器） ..... 273
WDTCON （看门狗定时器控制寄存器） ..... 285
USBCSR0 （USB 控制状态 0） ..... 190
USBCSR1 （USB 控制状态 1） ..... 192
USBCSR2 （USB 控制状态 2） ..... 193
USBCSR3 （USB 控制状态 3） ..... 195
USBDMAxA （USB DMA 通道 x 存储器地址寄存器） ..... 222
USBDMAxC （USB DMA 通道 x 计数寄存器） ..... 222
USBDMAxC （USB DMA 通道 x 控制寄存器） ..... 221
USBDPBDF （USB 双数据包缓冲禁止） ..... 223
USBEOFRST （USB 帧结束 / 软复位控制） ..... 217

 © 2013 Microchip Technology Inc.

USBExRPC （USB 端点 x 请求数据包计数寄存器 （仅主机模式）） ..... 223
USBExRXA （USB 端点 x 接收地址寄存器） ..... 219
USBExTXA （USB 端点 x 发送地址寄存器） ..... 218
USBFIFOA （USB FIFO 地址） ..... 214
USBHWVER （USB 硬件版本） ..... 215
USBICSR0 （USB 索引端点控制状态 0（端点 0）） ..... 197
USBICSR0 （USB 索引端点控制状态 0（端点 1-7）） ..... 201
USBICSR1 （USB 索引端点控制状态 1（端点 1-7）） ..... 204
USBICSR2 （USB 索引端点控制状态 2（端点 0）） ..... 199
USBICSR2 （USB 索引端点控制状态 2（端点 1-7）） ..... 207
USBICSR3 （USB 索引端点控制状态 3（端点 0）） ..... 200
USBICSR3 （USB 索引端点控制状态 3（端点 1-7）） ..... 208
USBINFO （USB 信息） ..... 216
USBLPMR1 （USB 链接功耗管理控制） ..... 225
USBLPMR2 （USB 链接功耗管理控制 2） ..... 227
USBTMCON1 （USB 时序控制 1） ..... 224
USBTMCON2 （USB 时序控制 2） ..... 224
寄存器映射
ADC ..... 402
比较器 ..... 512
比较器参考电压 ..... 516
并行主端口 ..... 348
DMA CRC ..... 158
DMA 全局 ..... 158
DMA 通道 0-3 ..... 159
EBI ..... 358
I2C1 至 I2C5 ..... 333
PORTA ..... 237
PORTB ..... 238
PORTC ..... 239, 240
PORTD ..... 241, 242
PORTF ..... 246, 247
PORTG ..... 248, 249
PORTH ..... 250, 251
PORTJ ..... 252, 253
PORTK ..... 254
器件 ADC 校准汇总 ..... 528
器件配置字汇总 ..... 526, 527
器件序列号汇总 ..... 529
RTCC ..... 366
SPI1 到 SPI6 ..... 298
闪存控制器 ..... 92, 276, 284
输出比较 1-9 ..... 293
输入捕捉 1-9 ..... 289
Timer1 到 Timer9 ..... 266, 271
UART1-5 ..... 340
USB ..... 183
外设引脚选择输出 ..... 259
外设引脚选择输入 ..... 255
系统控制 ..... 102, 144
系统总线 ..... 67
系统总线目标 0 ..... 67
系统总线目标 1 ..... 68
系统总线目标 10 ..... 78
系统总线目标 11 ..... 79
系统总线目标 12 ..... 80
系统总线目标 13 ..... 81
系统总线目标 2 ..... 70
系统总线目标 3 ..... 71
系统总线目标 4 ..... 72
系统总线目标 5 ..... 73
系统总线目标 6 ..... 74
系统总线目标 7 ..... 75
系统总线目标 8 ..... 76
系统总线目标 9 ..... 77
预取 ..... 154
中断 ..... 116
加密引擎 ..... 375
交流特性 ..... 563
ADC 规范 ..... 585
并行从端口要求 ..... 588
并行主端口读要求 ..... 589
并行主端口写 ..... 590
并行主端口写要求 ..... 590
EJTAG 时序要求 ..... 596
模数转换要求 ..... 586
内部 FRC 精度 ..... 566
内部 RC 精度 ..... 566
OTG 电气规范 ..... 591
PLL 时钟时序 ..... 565
以太网 ..... 592
节能特性 ..... 519
CPU 运行时 ..... 519


## K


勘误表 ..... 12
客户通知服务 ..... 625
客户支持 ..... 625
框图
比较器参考电压 ..... 515
比较器 I/O 工作模式 ..... 511
CPU ..... 44
串行四接口 （SQI） ..... 307
DMA ..... 157
典型复用端口结构 ..... 229
复位系统 ..... 101
I2C ..... 332
JTAG 编程、调试和跟踪端口 ..... 547
加密引擎 ..... 375
PIC32 CAN 模块 ..... 429
PMP 模块的引脚排列以及与外部器件的连接 ..... 347
RTCC ..... 365
SPI 模块 ..... 297
输出比较模块 ..... 291
输入捕捉 ..... 287
随机数发生器 （RNG） ..... 393
Timer1 ..... 265
Timer2/3/4/5 （16 位） ..... 269
UART ..... 339
WDT 和上电延时定时器 ..... 283
以太网控制器 ..... 467
预取模块 ..... 153
预取模块框图 ..... 153
中断控制器 ..... 107


## M


Microchip 因特网网站 ..... 625


## P


PIC32 系列 USB 接口图 ..... 182
配置模拟端口引脚 ..... 230
配置位 ..... 525
片内稳压器 ..... 547

**Q**

欠压复位 （BOR）
和片内稳压器 ..... 547

**R**

RTCALRM （RTC 闹钟控制） ..... 369

**S**

闪存程序存储器 ..... 91, 101
RTSP 操作 ..... 91
上电复位 （POR）
和片内稳压器 ..... 547
实时时钟和日历 （RTCC） ..... 365
时序规范
CAN I/O 要求 ..... 584
I2Cx 总线数据要求 （从模式） ..... 582
I2Cx 总线数据要求 （主模式） ..... 580
简单 OCx/PWM 模式要求 ..... 573
SPIx 从模式 （CKE = 1）要求 ..... 577
SPIx 从模式要求 （CKE = 0） ..... 576
SPIx 主模式 （CKE = 0）要求 ..... 574
SPIx 主模式 （CKE = 1）要求 ..... 575
输出比较要求 ..... 573
输入捕捉要求 ..... 572
时序图
并行从端口 ..... 588
并行主端口读 ..... 589
并行主端口写 ..... 590
CAN I/O ..... 584
EJTAG ..... 596
I/O 特性 ..... 567
I2Cx 总线启动 / 停止位 （从模式） ..... 582
I2Cx 总线启动 / 停止位 （主模式） ..... 580
I2Cx 总线数据 （从模式） ..... 582
I2Cx 总线数据 （主模式） ..... 580
OCx/PWM ..... 573
SPIx 从模式 （CKE = 0） ..... 576
SPIx 从模式 （CKE = 1） ..... 577
SPIx 主模式 （CKE = 0） ..... 574
SPIx 主模式 （CKE = 1） ..... 575
输出比较 （OCx） ..... 573
输入捕捉 （CAPx） ..... 572
Timer1、 2、 3、 4 和 5 外部时钟 ..... 571
UART 发送 （8 位或 9 位数据） ..... 346
UART 接收 ..... 346
外部时钟 ..... 564
时序要求
CLKO 和 I/O ..... 567
输出比较 ..... 291
输入电平变化通知 ..... 230
随机数发生器 （RNG） ..... 393

**T**

Timer1 模块 ..... 265
Timer2/3、 Timer4/5、 Timer6/7 和 Timer8/9 模块 ..... 269
特性 ..... 525

**U**

UART ..... 339
USB On-The-Go （OTG） ..... 181

**W**

WWW，在线支持 ..... 12
WWW 地址 ..... 625
外部时钟
时序要求 ..... 564
Timer1 时序要求 ..... 571
Timer2、 3、 4 和 5 的时序要求 ..... 572
外部总线接口 （EBI） ..... 357

**Y**

以太网控制器 ..... 467
引脚 I/O 说明表 ..... 16, 18, 19, 20, 24, 25, 26, 27, 28, 29, 31, 32, 33, 34, 35
因特网地址 ..... 625
预取模块 ..... 153

**Z**

振荡器配置 ..... 141
直接存储器访问 （DMA）控制器 ..... 157
指令集 ..... 549
直流特性 ..... 552
程序存储器 ..... 561
掉电电流 （IPD） ..... 556
I/O 引脚输出规范 ..... 558
I/O 引脚输入规范 ..... 557
空闲电流 （IIDLE） ..... 555
温度和电压规范 ..... 553
中断控制器
IRQ、向量和位所在的存储单元 ..... 110


 © 2013 Microchip Technology Inc.

## MICROCHIP 网站

Microchip 网站 （www.microchip.com）为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的互联网浏览器即可访问。网站提供以下信息：

- **产品支持**——数据手册和勘误表、应用笔记和示例程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及归档软件
- **一般技术支持**——常见问题解答 （FAQ）、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

## 变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

欲注册，请登录 Microchip 网站 www.microchip.com。在“支持”（Support）下，点击“变更通知客户（Customer Change Notification）”服务后按照注册说明完成注册。

## 客户支持

Microchip 产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师 （FAE）
- 技术支持

客户应联系其代理商、代表或应用工程师 （FAE）寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

**也可通过 http://microchip.com/support 获得网上技术支持。**

## 读者反馈表

我们努力为您提供最佳文档，以确保您能够成功使用 Microchip 产品。如果您对文档的组织、条理性、主题及其他有助于提高文档质量的方面有任何意见或建议，请填写本反馈表并传真给我公司 TRC 经理，传真号码为 86-21-5407-5066。

请填写以下信息，并从下面各方面提出您对本文档的意见。

致: TRC 经理　　总页数 _____

关于: 读者反馈

发自: 姓名 _____

公司 _____

地址 _____

国家 / 省份 / 城市 / 邮编 _____

电话: （_____）_____　　传真:（_____）_____

应用（选填）:

您希望收到回复吗？是____ 否____

器件: PIC32MZ 嵌入式连接性（EC）系列　文献编号: DS61191A_CN

问题:

1. 本文档中哪些部分最有特色？

2. 本文档是否满足了您的软硬件开发要求？如何满足的？

3. 您认为本文档的组织结构便于理解吗？如果不便于理解，那么问题何在？

4. 您认为本文档应该添加哪些内容以改善其结构和主题？

5. 您认为本文档中可以删减哪些内容，而又不会影响整体使用效果？

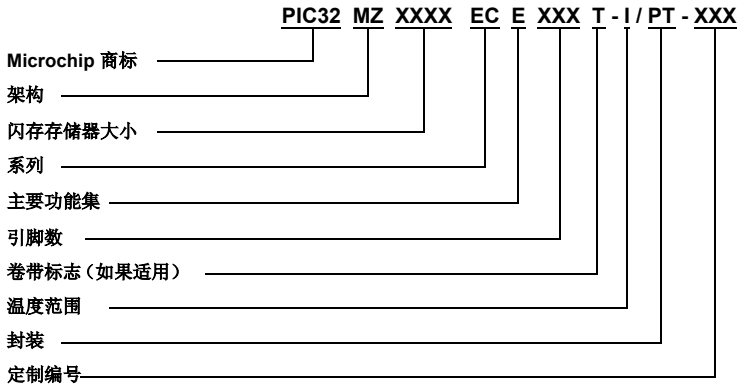
6. 本文档中是否存在错误或误导信息？如果存在，请指出是什么信息及其具体页数。

7. 您认为本文档还有哪些方面有待改进？


© 2013 Microchip Technology Inc.

## 产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。




**示例：**

PIC32MZ2048ECH144-I/PT：
嵌入式连接性 PIC32，
MIPS32® microAptiv™ MPU 内核，
2048 KB 程序存储器，
144 引脚，工业级温度，
TQFP 封装。

**闪存存储器系列**

| | |
|---|---|
| 架构 | MZ = MIPS32® microAptiv™ MPU 内核 |
| 闪存存储器大小 | 0256 = 256 KB<br>0512 = 512 KB<br>1024 = 1024 KB<br>2048 = 2048 KB |
| 系列 | EC = 嵌入式连接性单片机系列 |
| 主要功能 | E = PIC32 EC 系列功能 （不带 CAN）<br>F = PIC32 EC 系列功能 （带 CAN）<br>G = PIC32 EC 系列功能 （不带 CAN）<br>H = PIC32 EC 系列功能 （带 CAN） |
| 引脚数 | 064 = 64 引脚<br>100 = 100 引脚<br>124 = 124 引脚<br>144 = 144 引脚 |
| 温度范围 | I = -40°C 到 +85°C （工业级）<br>E = -40°C 到 +125°C （扩展级） |
| 封装 | MR = 64 引脚 （9x9x0.9mm） QFN （塑封四方扁平封装）<br>PT = 64 引脚 （10x10x1 mm） TQFP （薄型四方扁平封装）<br>PT = 100 引脚 （12x12x1 mm） TQFP （薄型四方扁平封装）<br>PF = 100 引脚 （14x14x1 mm） TQFP （薄型四方扁平封装）<br>TL = 124 引脚 （9x9x0.9 mm） VTLA （超薄无引线阵列封装）<br>PH = 144 引脚 （16x16x1 mm） TQFP （薄型四方扁平封装）<br>PL = 144 引脚 （20x20x1.40 mm） LQFP （低剖面四方扁平封装） |
| 定制编号 | 3 位数字表示 QTP、 SQTP、编码或特殊要求 （其它情况均为空白）<br>ES = 工程样片 |

注：

 © 2013 Microchip Technology Inc.

**请注意以下有关 Microchip 器件代码保护功能的要点：**

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下， Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是 “牢不可破”的。

代码保护功能处于持续发展中。 Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 （Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

**提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。**

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。**Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。** Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。在 Microchip 知识产权保护下，不得暗中或以其他方式转让任何许可证。

**商标**

Microchip 的名称和徽标组合、 Microchip 徽标、 dsPIC、 FlashFlex、 KEELOQ、 KEELOQ 徽标、 MPLAB、 PIC、 PICmicro、 PICSTART、 PIC32 徽标、 rfPIC、 SST、 SST 徽标、 SuperFlash 和 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

FilterLab、 Hampshire、 HI-TECH C、 Linear Active Thermistor、 MTP、 SEEVAL 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

Analog-for-the-Digital Age、 Application Maestro、 BodyCom、 chipKIT、 chipKIT 徽标、 CodeGuard、 dsPICDEM、 dsPICDEM.net、 dsPICworks、 dsSPEAK、 ECAN、 ECONOMONITOR、 FanSense、 HI-TIDE、 In-Circuit Serial Programming、 ICSP、 Mindi、 MiWi、 MPASM、 MPF、 MPLAB Certified 徽标、 MPLIB、 MPLINK、 mTouch、 Omniscient Code Generation、 PICC、 PICC-18、 PICDEM、 PICDEM.net、 PICkit、 PICtail、 REAL ICE、 rfLAB、 Select Mode、 SQI、 Serial Quad I/O、 Total Endurance、 TSHARC、 UniWinDriver、 WiperLock、 ZENA 和 Z-Scale 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

GestIC 和 ULPP 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2013, Microchip Technology Inc. 版权所有。

ISBN：978-1-62077-237-9

**QUALITY MANAGEMENT SYSTEM**
**CERTIFIED BY DNV**
**═ ISO/TS 16949 ═**

*Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。 Microchip 的 PIC® MCU 与 dsPIC® DSC、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品严格遵守公司的质量体系流程。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。*

# 全球销售及服务网点


## 美洲

**公司总部 Corporate Office**
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277
技术支持：
http://www.microchip.com/support
网址：www.microchip.com

**亚特兰大 Atlanta**
Duluth, GA
Tel: 1-678-957-9614
Fax:1-678-957-1455

**波士顿 Boston**
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

**芝加哥 Chicago**
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

**克里夫兰 Cleveland**
Independence, OH
Tel: 1-216-447-0464
Fax: 1-216-447-0643

**达拉斯 Dallas**
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

**底特律 Detroit**
Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

**印第安纳波利斯 Indianapolis**
Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453

**洛杉矶 Los Angeles**
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

**圣克拉拉 Santa Clara**
Santa Clara, CA
Tel: 1-408-961-6444
Fax: 1-408-961-6445

**加拿大多伦多 Toronto**
Mississauga, Ontario, Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

## 亚太地区

**亚太总部 Asia Pacific Office**
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

**中国 – 北京**
Tel: 86-10-8569-7000
Fax: 86-10-8528-2104

**中国 – 成都**
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

**中国 – 重庆**
Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

**中国 – 杭州**
Tel: 86-571-2819-3187
Fax: 86-571-2819-3189

**中国 – 香港特别行政区**
Tel: 852-2943-5100
Fax: 852-2401-3431

**中国 – 南京**
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

**中国 – 青岛**
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

**中国 – 上海**
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

**中国 – 沈阳**
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

**中国 – 深圳**
Tel: 86-755-8864-2200
Fax: 86-755-8203-1760

**中国 – 武汉**
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

**中国 – 西安**
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

**中国 – 厦门**
Tel: 86-592-238-8138
Fax: 86-592-238-8130

**中国 – 珠海**
Tel: 86-756-321-0040
Fax: 86-756-321-0049

## 亚太地区

**台湾地区 – 高雄**
Tel: 886-7-213-7828
Fax: 886-7-330-9305

**台湾地区 – 台北**
Tel: 886-2-2508-8600
Fax: 886-2-2508-0102

**台湾地区 – 新竹**
Tel: 886-3-5778-366
Fax: 886-3-5770-955

**澳大利亚 Australia - Sydney**
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

**印度 India - Bangalore**
Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

**印度 India - New Delhi**
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

**印度 India - Pune**
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

**日本 Japan - Osaka**
Tel: 81-6-6152-7160
Fax: 81-6-6152-9310

**日本 Japan - Tokyo**
Tel: 81-3-6880-3770
Fax: 81-3-6880-3771

**韩国 Korea - Daegu**
Tel: 82-53-744-4301
Fax: 82-53-744-4302

**韩国 Korea - Seoul**
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

**马来西亚 Malaysia - Kuala Lumpur**
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

**马来西亚 Malaysia - Penang**
Tel: 60-4-227-8870
Fax: 60-4-227-4068

**菲律宾 Philippines - Manila**
Tel: 63-2-634-9065
Fax: 63-2-634-9069

**新加坡 Singapore**
Tel: 65-6334-8870
Fax: 65-6334-8850

**泰国 Thailand - Bangkok**
Tel: 66-2-694-1351
Fax: 66-2-694-1350

## 欧洲

**奥地利 Austria - Wels**
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

**丹麦 Denmark-Copenhagen**
Tel: 45-4450-2828
Fax: 45-4485-2829

**法国 France - Paris**
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

**德国 Germany - Munich**
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

**意大利 Italy - Milan**
Tel: 39-0331-742611
Fax: 39-0331-466781

**荷兰 Netherlands - Drunen**
Tel: 31-416-690399
Fax: 31-416-690340

**西班牙 Spain - Madrid**
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

**英国 UK - Wokingham**
Tel: 44-118-921-5869
Fax: 44-118-921-5820


11/29/12


© 2013 Microchip Technology Inc.