4 Schma



Bevor ein PCB erstellt werden kann müssen alle Bauteile beschriftet sein	Danach kann eine Netzliste erstellt werden. Diese ist für die Bauteile und Verbindungen
gn Iools Beports Window Help Find Cgmponent Up/Down Hierarchy Convert Part To Sheet Symbol Annotate Back Annotate Import FPGA Pin-Data to Sheet Import FPGA Pin-Data to Sheet Ecross Probe Reset Component Unique IDs Preferences	generieren. I Maturegal 32,25,0,0000 I Blace Update PCB Schema Atmega 32,PCBDDC I Dif for PCB Browse Library Add/Remove Library Make Project Library I emplate Vetlist Create Sheet From Symbol Create Symbol From Sheet Uptions Spice
Mit Updat PCB Schema werden die Verbindungen (Netze) Und Bauteile in das PCB übergeben.	Das übergeben muss man quittieren. Wenn alle Netze grün gekennzeichnet sind, wird alle Verbindungen übernommen. Die Bauteile sind ein PCD Dokument.
Place Design Iools Reports Window Help Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCBD0C Image: Schema Atmega 32 PCB0C Image: Schema Attmega 32 PCB0C Image: Schema Atttmega 32 PCB0C Image: Schema At	Inspirative Modication Statu Action Attended Dipact Attended Dipact Overtil Overtill Overtill <td< td=""></td<>