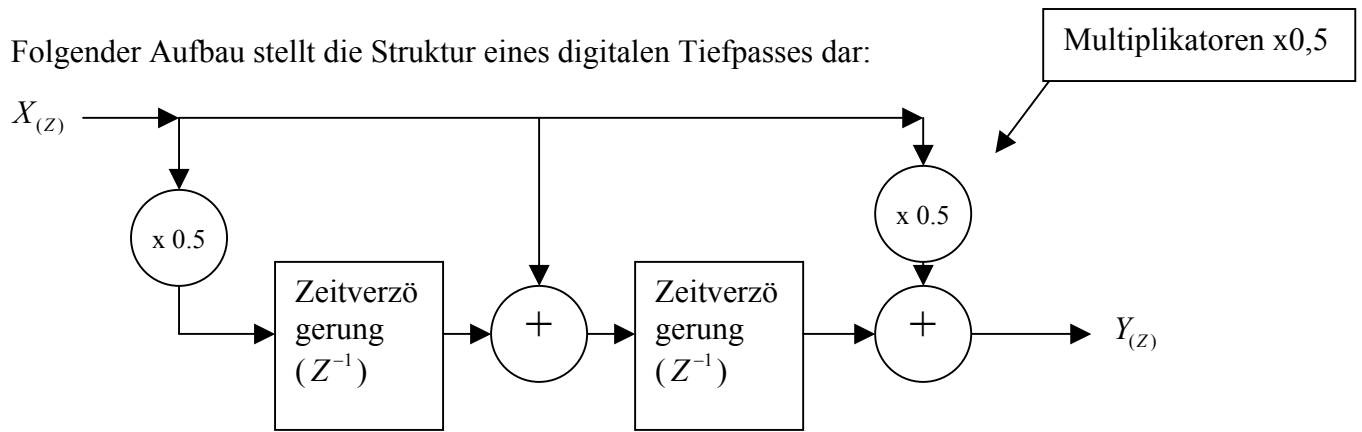
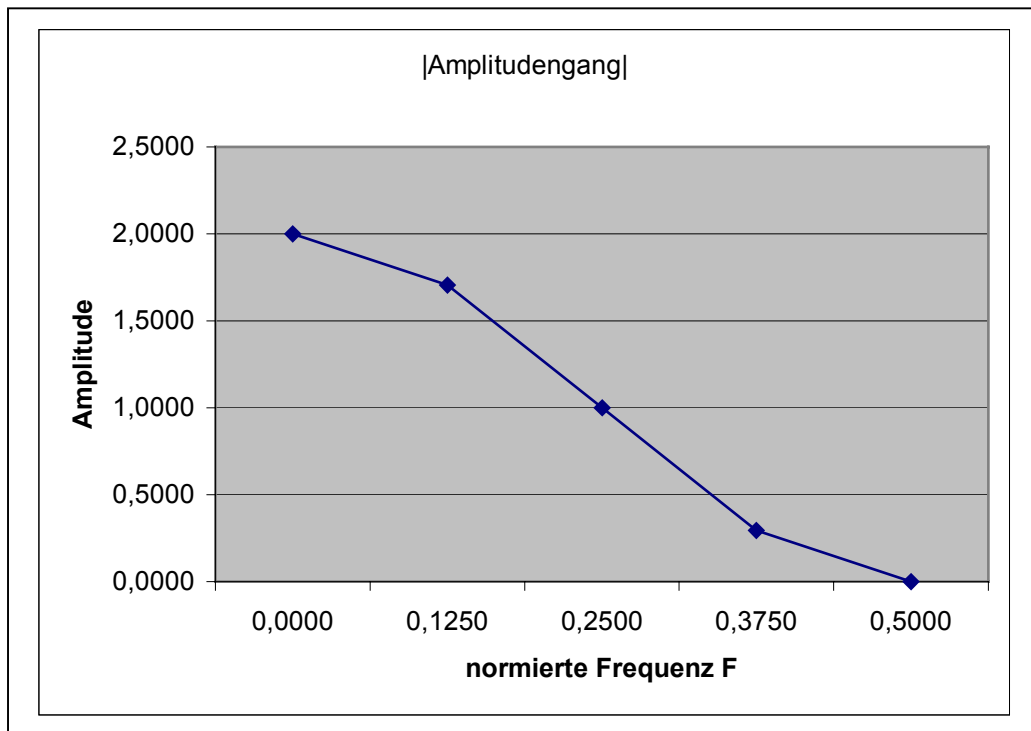


Folgender Aufbau stellt die Struktur eines digitalen Tiefpasses dar:



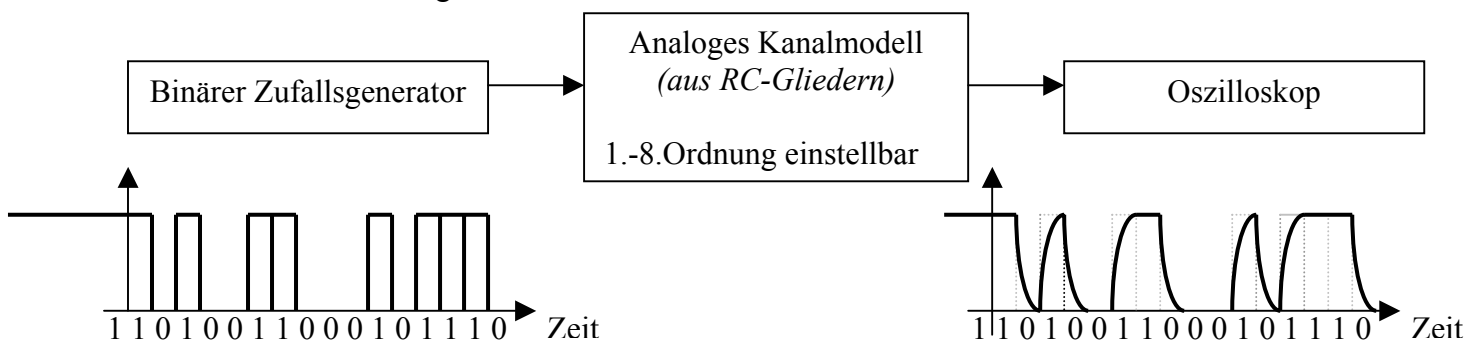
Formel: $Y_{[z]} = 0,5 \cdot Z^{-2} \cdot X_{[z]} + X_{[z]} Z^{-1} + 0,5 \cdot X_{[z]} \rightarrow$ Amplitudengang

Amplitudengang $G(j\Omega)$ mit der normierten Frequenz $F = \frac{f}{f_A}$ mit f_A : Abtastfrequenz beachte $\Omega=2\pi F$



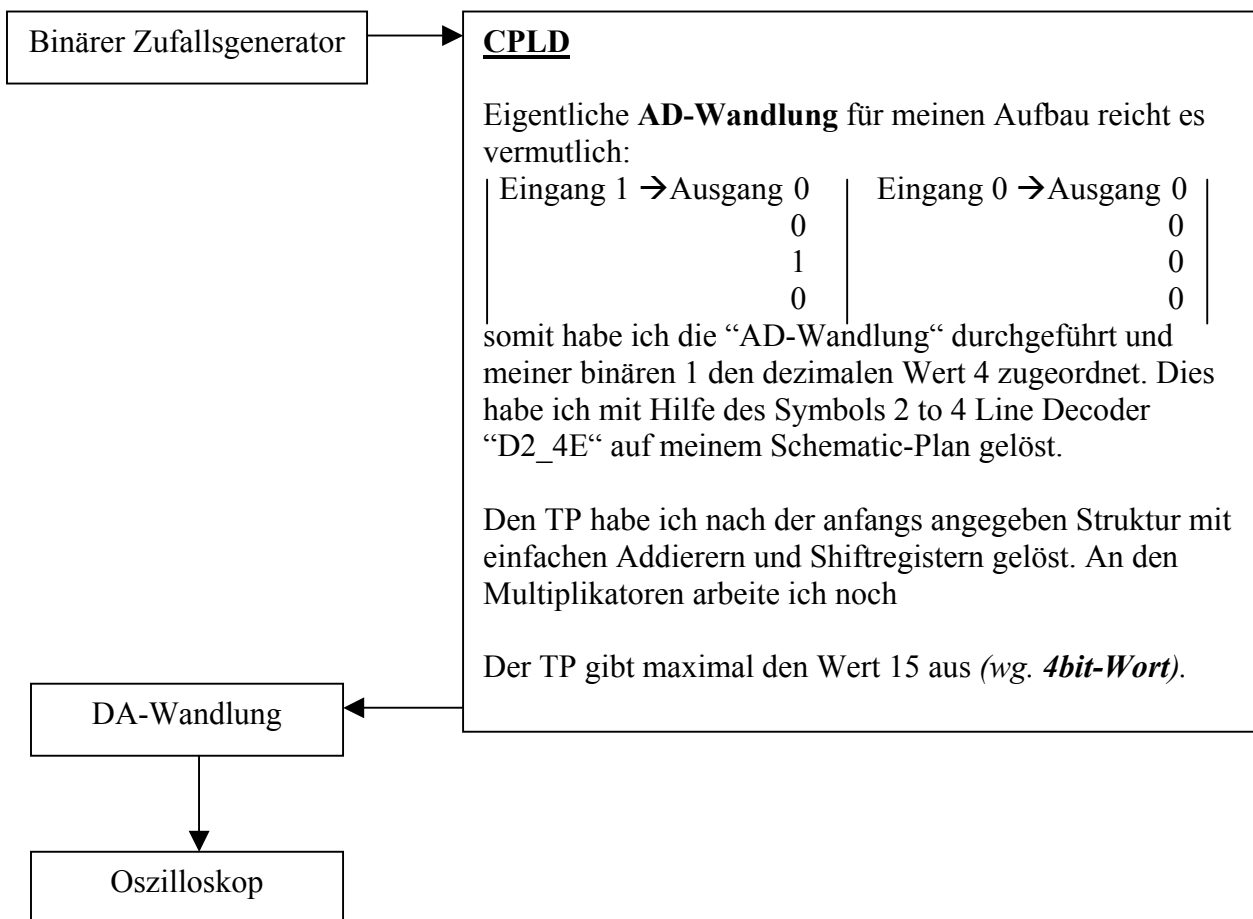
Aufgabe:

Versuchsaufbau analog:



Nun sind 5 dieser Testaufbauten in Betrieb, jedoch weicht, durch diverse thermische Einflüsse, Bauteiletoleranzen etc., jedes Kanalmodell in seinen Eigenschaften vom anderen ab. Deshalb soll das Kanalmodell durch ein Digitales ersetzt werden.

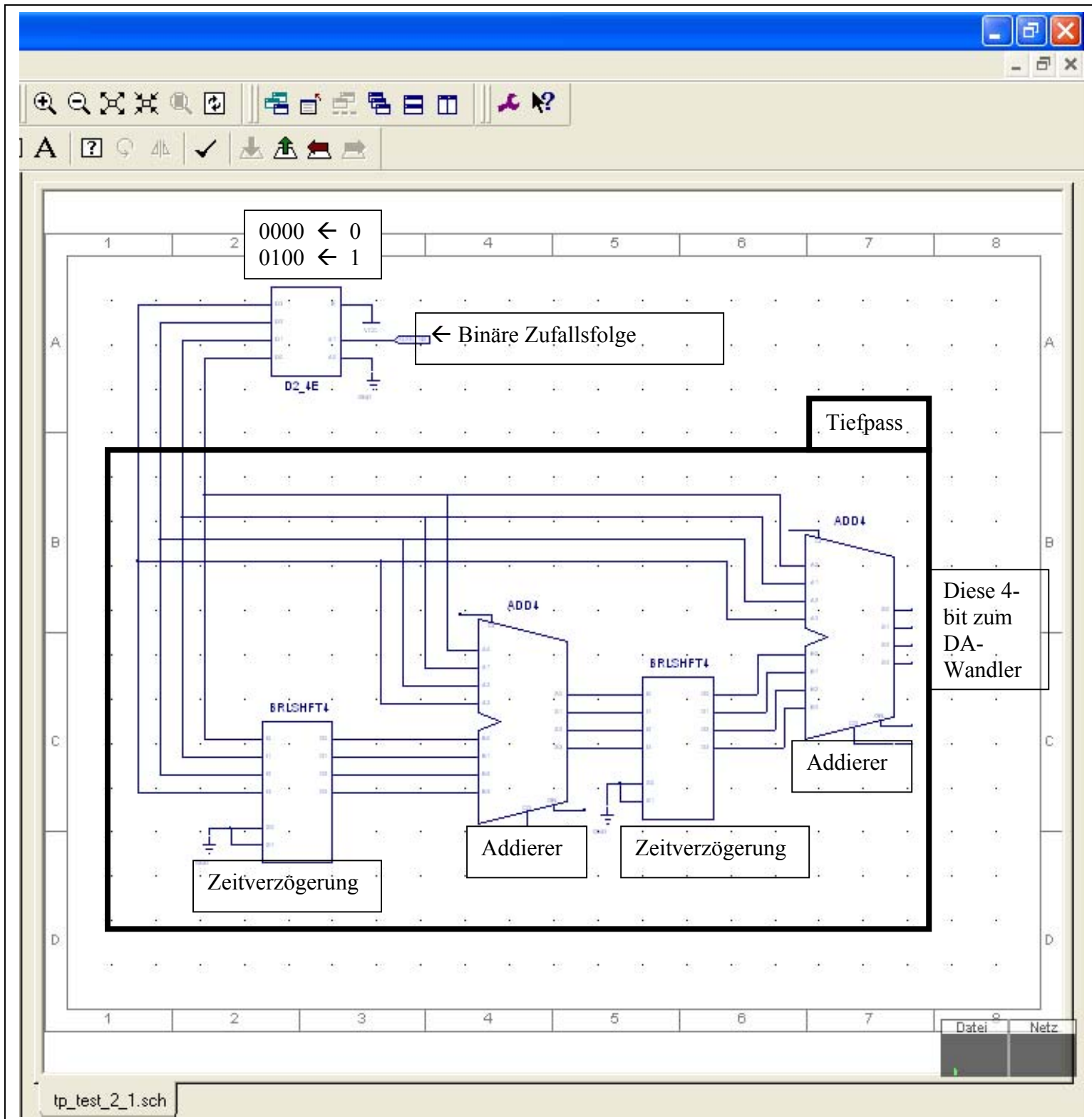
Nach einigen Denkanstößen (*Dank an Falk und TheMason*) bin ich jetzt zu folgendem zunächst ziemlich einfachen digitalen Nachbau gelangt.



Theoretisch sollte ich dann doch an dieser Stelle, genau wie im analogen Aufbau, die Zufallseingangsfolge ähnlich verfälscht (*je nach TP*) am Oszilloskop beobachten können ?

? Die abgewandelte AC-Wandlung ist doch nötig, da ein digitaler TP nicht nur mit den Werten 0 und 1 arbeiten kann, da dann an den Additionsstellen des TP Überläufe (*Carry bits*) entstehen. Deshalb habe ich der 1 am Eingang den Dezimalwert 4 zugeordnet, so wird der TP vermutlich niemals den maximal möglichen Wert 15 erreichen

Mein bisheriger Schematic-Plan (*ohne Multiplizierer*) sieht folgendermaßen aus:



(werde jetzt erst nachrechnen was ich ohne Multiplizierer für ein Verhalten bekomme)

Des weiteren weiß ich nicht genau mit welcher Abtastfrequenz ich beim DA-Wandler arbeiten sollte da ich dazu keine verständlichen Informationen in den Datenblättern zum CPLD finde, aber vermutlich werde ich noch einen Clock einführen.