

































































ANHANG A

Pinzuordnung der Stamp Module

AVR	Z180	all	A	B	all	Z180	AVR
nc	DESEL	DESEL	 1	1	 +3.3V	+3.3V	+3.3V
/ARESET	nc	/ARESET	 2	2	 +5.0V	+5.0V	+5.0V
nc	A19	A19	 3	3	 A18	A18	PE4
PF0	D0	D0	 4	4	 A17	A17	PE3
PF1	D1	D1	 5	5	 A16	A16	PE2
PF2	D2	D2	 6	6	 A15	A15	PC7
PF3	D3	D3	 7	7	 A14	A14	PC6
PF4	D4	D4	 8	8	 A13	A13	PC5
PF5	D5	D5	 9	9	 A12	A12	PC4
PF6	D6	D6	 10	10	 A11	A11	PC3
PF7	D7	D7	 11	11	 A10	A10	PC2
PG4	/RTS0	do not stack	 12	12	 A9	A9	PC1
PG5	/CTS0	do not stack	 13	13	 A8	A8	PC0
SCK	/DCD0	do not stack	 14	14	 A7	A7	PA7
MOSI	TXA0	do not stack	 15	15	 A6	A6	PA6
MISO	RXA0	do not stack	 16	16	 A5	A5	PA5
PB4	CKA0	do not stack	 17	17	 A4	A4	PA4
PB5	TXA1	do not stack	 18	18	 A3	A3	PA3
PB6	RXA1	do not stack	 19	19	 A2	A2	PA2
PB7	CKA1	do not stack	 20	20	 A1	A1	PA1
PG3	TXS	do not stack	 21	21	 A0	A0	PA0
PG2	RXS	do not stack	 22	22	 /NMI	/NMI	nc
PG1	CKS	do not stack	 23	23	 /ZRESET	/RESET	PD5
PG0	/DREQ1	do not stack	 24	24	 /BUSREQ	/BUSREQ	PD7
SDA	/TEND1	do not stack	 25	25	 /BUSACK	/BUSACK	PD6
SCL	/HALT	do not stack	 26	26	 do not stack	/WAIT	RXD0
nc	/RFSH	/RFSH	 27	27	 do not stack	PHI	TXD0
PE7	EXTAL	CLKO	 28	28	 /RD	/RD	PD3
nc	/INT0	/INT0	 29	29	 /WR	/WR	PD2
nc	/INT1	/INT1	 30	30	 /M1	/M1	nc
nc	/INT2	/INT2	 31	31	 /MREQ	/MREQ	PD4
GND	GND	GND	 32	32	 /IORQ	/IORQ	nc