

## Projektdetails:

### Konfiguration des GPIOs

#### EINGANG PB2

PB2 (INT0) wird als Eingang konfiguriert. Pull-Ups sind ausgeschaltet.  
Der Pegelwechsel wird mittels externem Interrupt überwacht.

#### Bits 1:0 – ISC0[1:0]: Interrupt Sense Control 0

The External Interrupt 0 is activated by the external pin INT0 if the SREG I-flag and the corresponding interrupt mask are set. The level and edges on the external INT0 pin that activate the interrupt are defined in table below. The value on the INT0 pin is sampled before detecting edges. If edge or toggle interrupt is selected, pulses that last longer than one clock period will generate an interrupt. Shorter pulses are not guaranteed to generate an interrupt. If low level interrupt is selected, the low level must be held until the completion of the currently executing instruction to generate an interrupt.

Value	Description
00	The low level of INT0 generates an interrupt request.
01	Any logical change on INT0 generates an interrupt request.
10	The falling edge of INT0 generates an interrupt request.
11	The rising edge of INT0 generates an interrupt request.

#### AUSGANG PB0

PB0 soll als normaler Ausgang definiert werden, der nach einem Power On Reset Low-Pegel führt.  
PB0 führt generell immer das invertierte Potential von PB1.

#### OPEN-DRAIN AUSGANG PB1

PB1 soll die Funktion eines OpenDrain-Outputs bekommen. D.h. der Pin PB1 darf entweder GND (Low) führen oder auf Tri-State (High) stehen. **Es darf zu keinem Zeitpunkt Vcc ausgegeben werden!** Da der ATtiny keine OpenDrain-Outputs hat, wird dies mit einem Trick simuliert. Wenn PB1 wird auf Ausgang geschaltet, wenn er Low-Signal führen soll ...

Table 12-1 Port Pin Configurations

DDxn	PORTxn	PUExn	I/O	Pull-up	Comment
0	x	0	Input	No	Tri-state (hi-Z)
0	x	1	Input	Yes	Sources current if pulled low externally
1	0	0	Output	No	Output low (sink)
1	0	1	Output	Yes	NOT RECOMMENDED. Output low (sink) and internal pull-up active. Sources current through the internal pull-up resistor and consumes power constantly
1	1	0	Output	No	Output high (source)
1	1	1	Output	Yes	Output high (source) and internal pull-up active

... bzw. auf Eingang geschaltet, wenn er Tri-State High-Signal führen soll.

**Table 12-1 Port Pin Configurations**

DDxn	PORTxn	PUExn	I/O	Pull-up	Comment
0	x	0	Input	No	Tri-state (hi-Z)
0	x	1	Input	Yes	Sources current if pulled low externally
1	0	0	Output	No	Output low (sink)
1	0	1	Output	Yes	NOT RECOMMENDED. Output low (sink) and internal pull-up active. Sources current through the internal pull-up resistor and consumes power constantly
1	1	0	Output	No	Output high (source)
1	1	1	Output	Yes	Output high (source) and internal pull-up active

Nach einem Power On Reset soll der "Ausgang" Tri-State High-Signal führen, wird also tatsächlich als Eingang konfiguriert.

Programmablauf

Um möglichst wenig Energie zu verbrauchen, verbringt der ATtiny die meiste Zeit im Idle-Mode. Es wird mit Interrupts gearbeitet, die ihn aus dem Idle-Mode wecken und in den Normal-Mode überführen. Es kommen 3 Interrupts zur Anwendung:

1. der externe Interrupt INT0 am Pin PB2, der auf steigende und fallende Flanken des Eingangssignals reagiert,
2. der Output Compare Interrupt A nach 200ms, um die Impulsfolge an den beiden Ausgängen zu erzeugen,
3. der Output Compare Interrupt B nach 5000ms, um einen Wechsel des Eingangssignals innerhalb dieser Zeit zu ignorieren.

Alles Weitere sollte sich aus den Programmaufbauplänen und dem Timing-Diagramm ergeben.