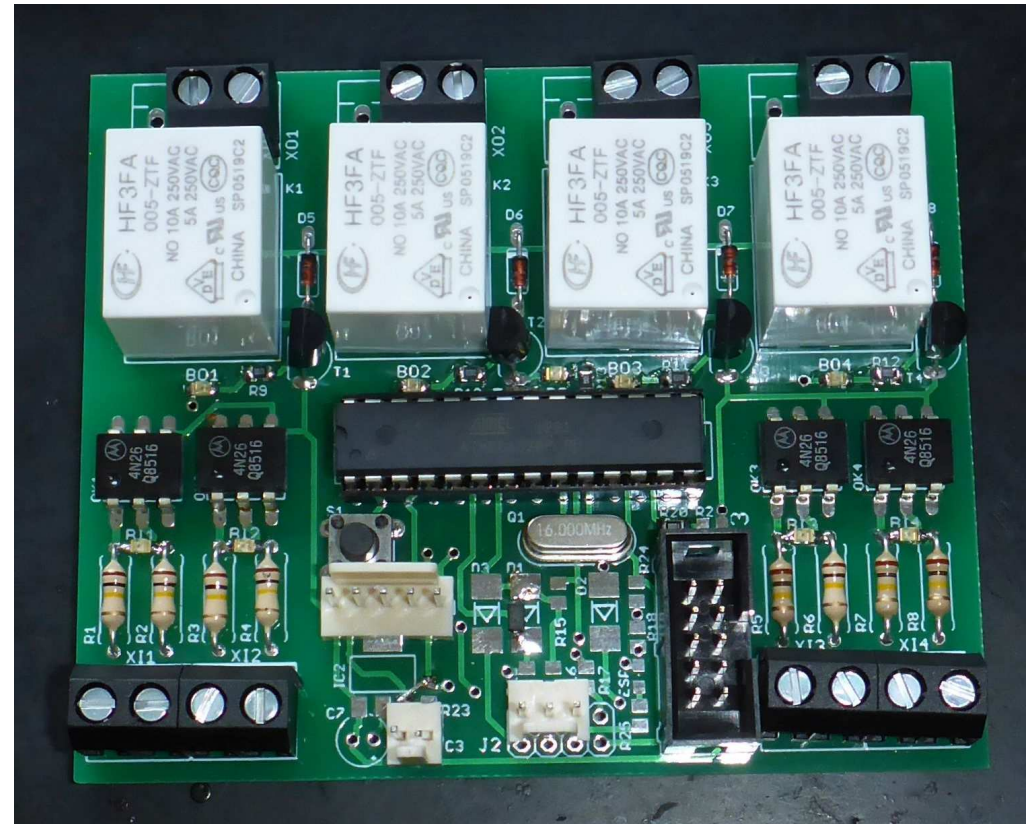
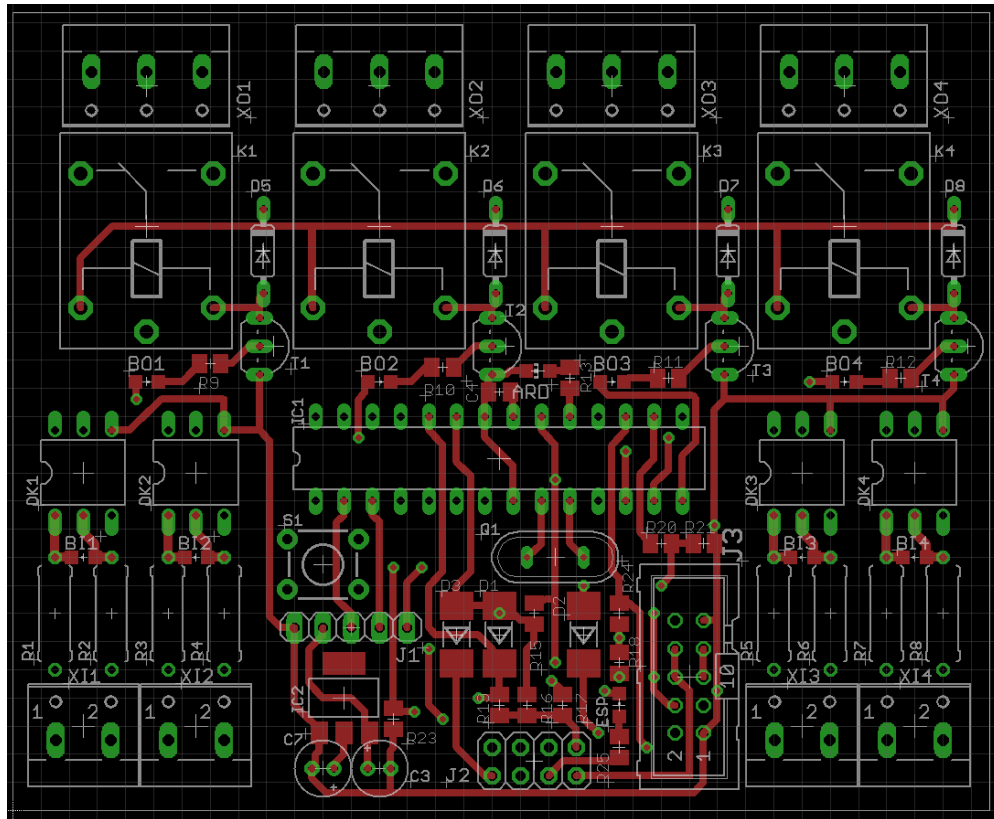
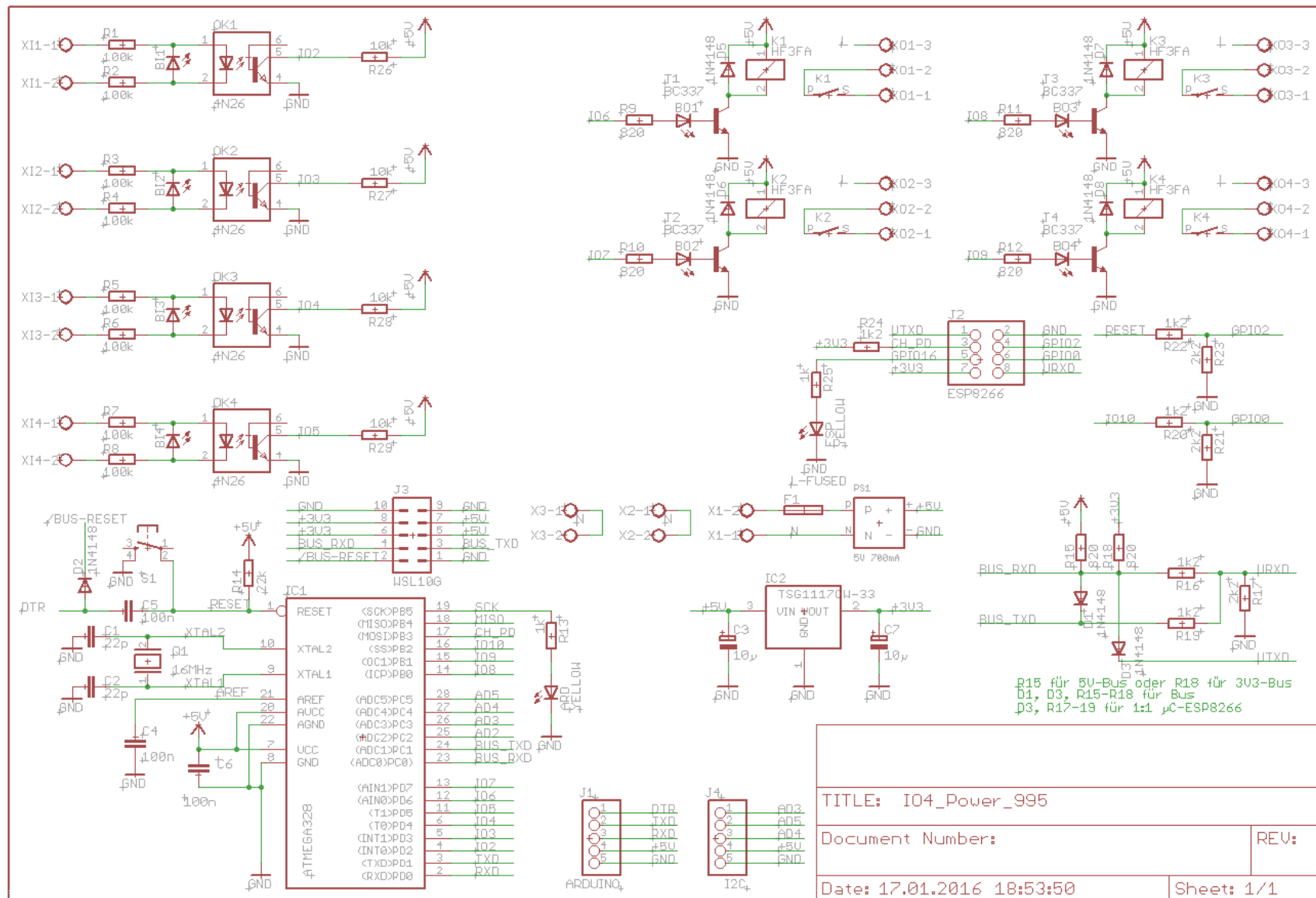




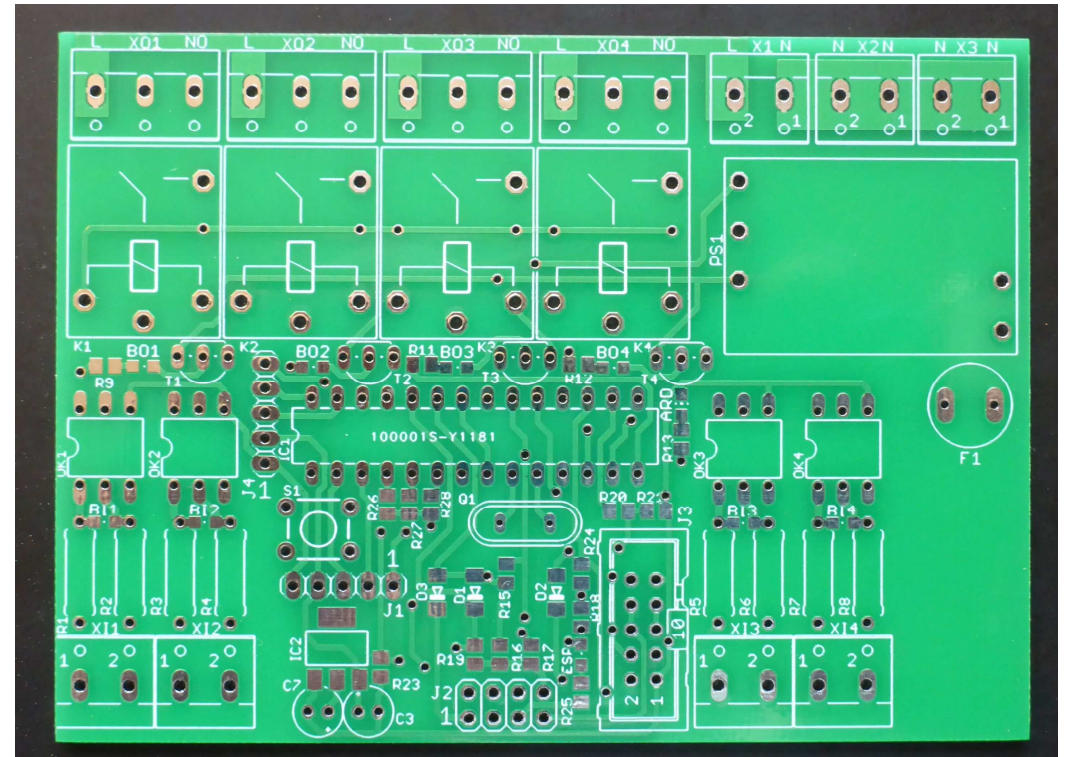
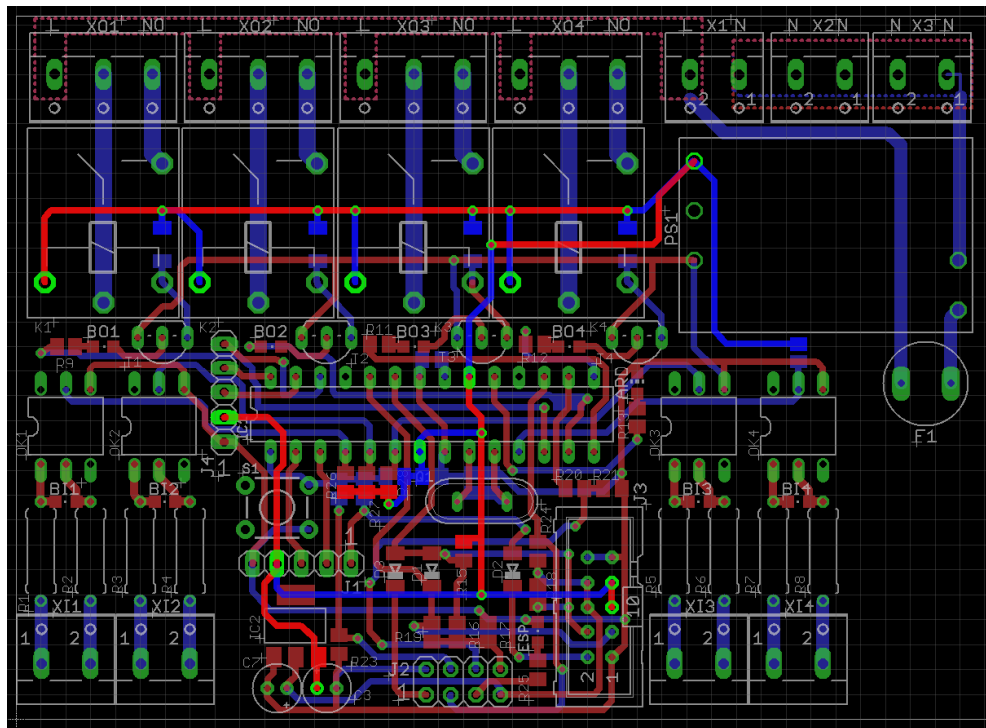
Version 1 der IO-Platine

Noch ohne Netzteil, Relaiskontakte als Umschalter herausgeführt

Stecker für ESP8266 zweckentfremdet

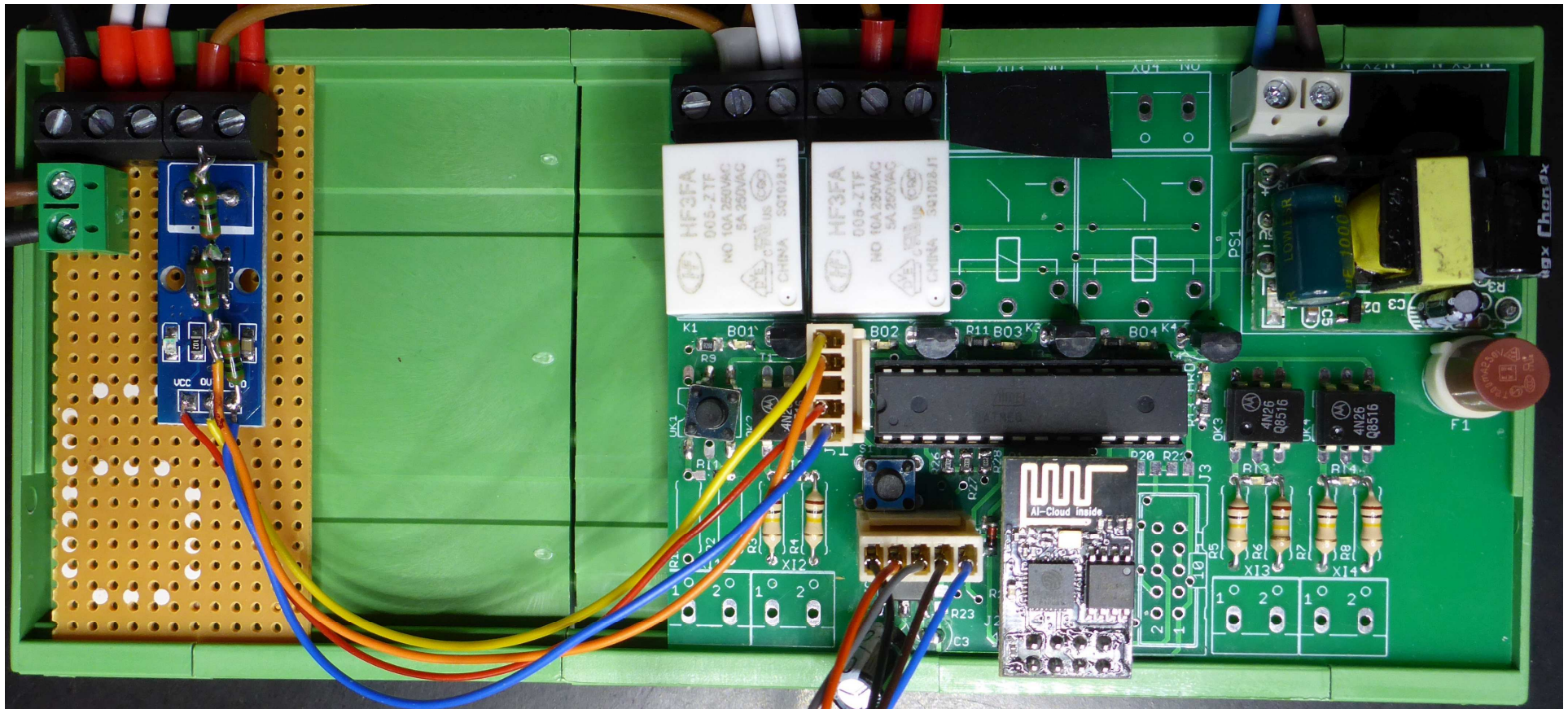


Version 1 der IO-Platine



Version 2 der IO-Platine, jetzt mit Netzteil

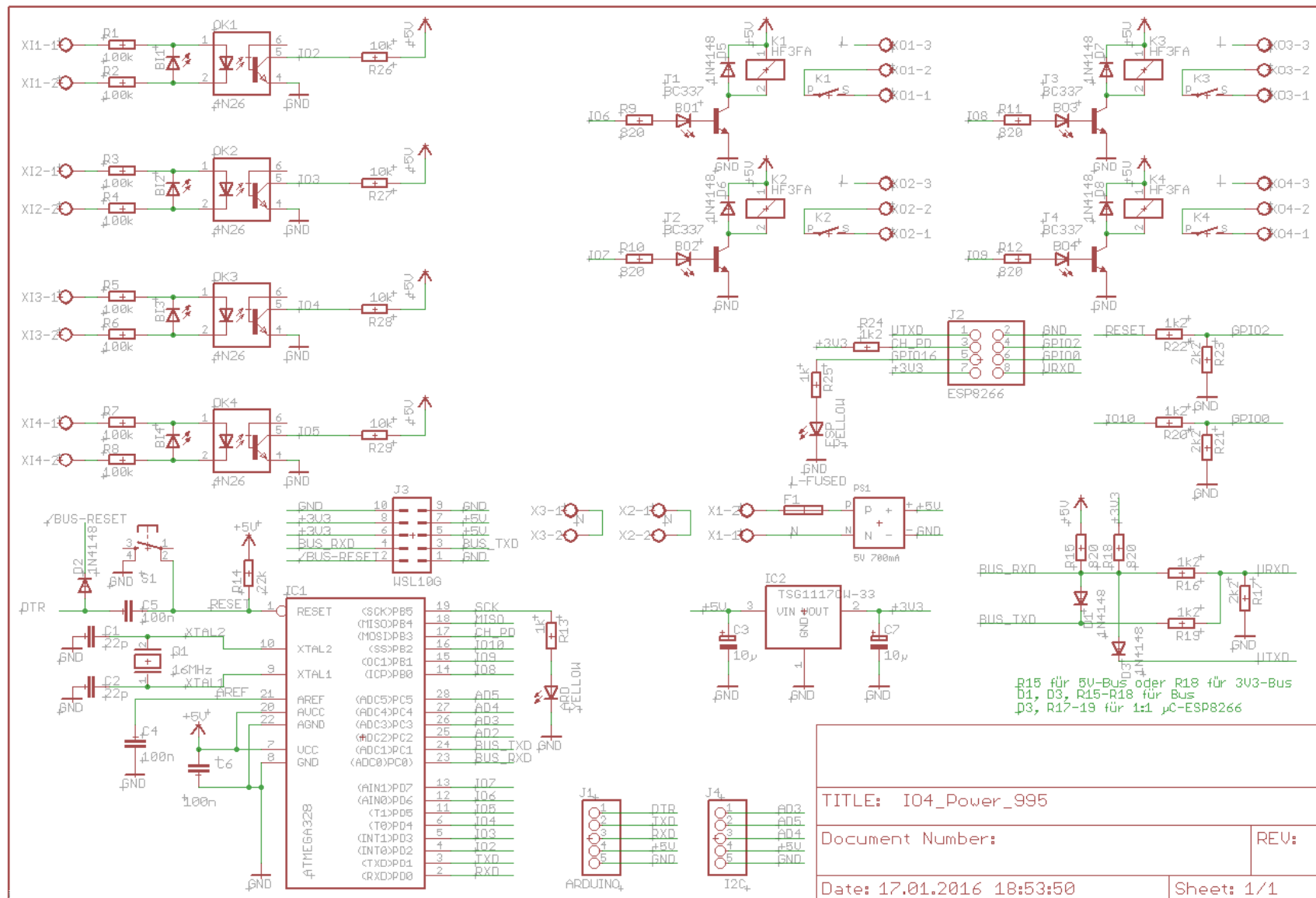
Ausgänge der Relais installationsfreundlicher: L-Klemme statt NC des Relais



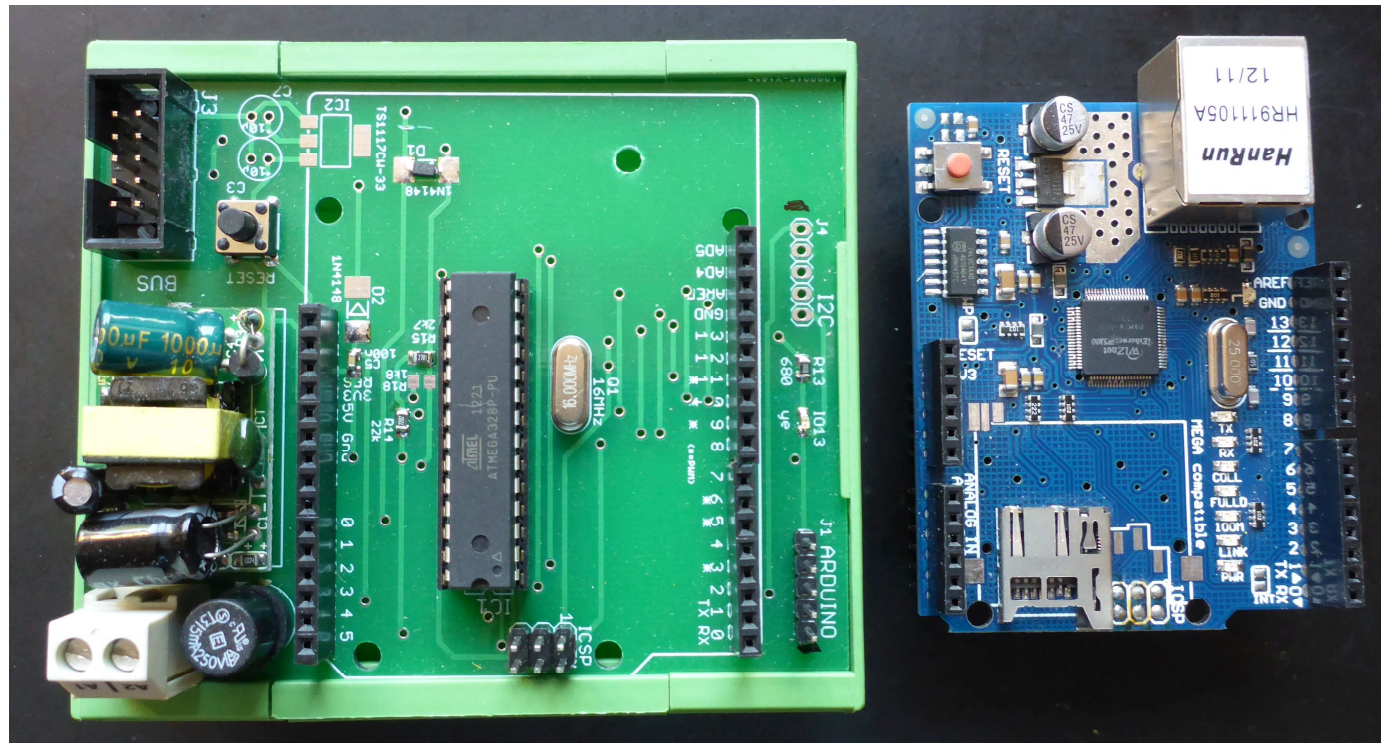
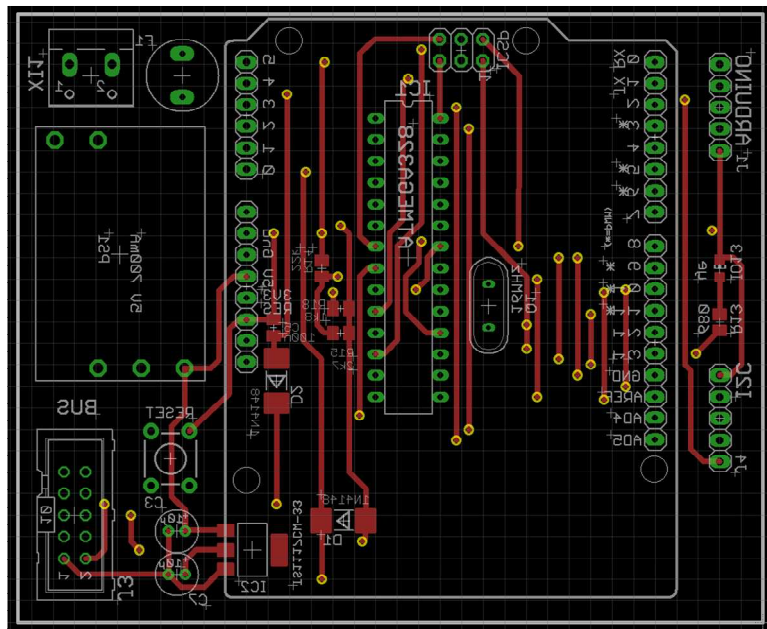
Version 2 der IO-Platine, jetzt mit Netzteil

Hier teilbestückt als Akkutester mit WLAN-Anbindung,

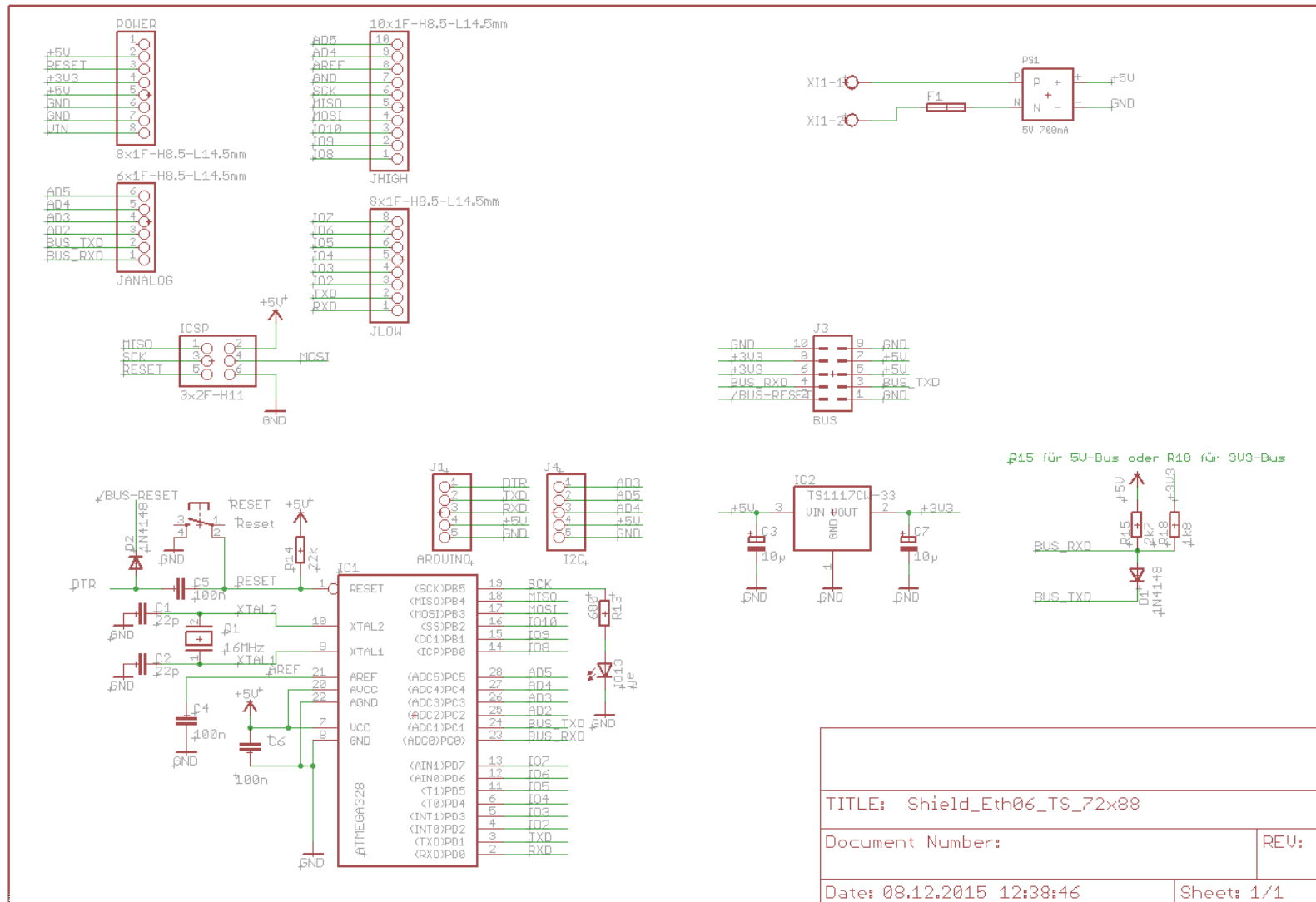
Stromsensor ACS712 abgesetzt wegen der magn. Beeinflussung durch Relais



Version 2 der IO-Platine, jetzt mit Netzteil



Netzwerkkoppler mit Netzteil, serieller Bus an Pfostenstecker



Netzwerkko pler mit Netzteil, serieller Bus an Pfostenstecker

Problem:

BUS_TXD liegt immer am Bus an, kollidiert mit anderen Busteilnehmern, Leiterbahn neben R19 auftrennen

Optimierung:

Widerstandswerte optimieren

BUS_TXD über Brücke auf Busleitung, um im 1-Draht-Betrieb Kollisionen zu vermeiden

Footprint Transistoren kleiner

433-RX und TX gleich fest vorsehen

Power oben rechts nicht im Raster

Evtl. Relais und Klemmen ins Raster, Platz reicht

Platz der Optokoppler für Sensoranschluss vorbereiten, Lötbrücke auf Pin 6

LED an ESP GPIO2 gegen 3V3 drehen (oder weg?) > weg!

Klemmen weiter vom Rand weg für Beschriftung

J1 und J4 als PSS vorsehen

Bestückungsvarianten BUS als Lötbrücken ausführen, damit Umbau im verbautem Zustand möglich

N-Einspeisung für Eingänge vorsehen

ESP-IO so nicht optimal:

GPIO2 ist DebugSerial, müsste ausgeschaltet werden, wenn als Reset zu nutzen - ok, machbar

GPIO16 nicht als Ausgang nutzbar, LED an GPIO0 anklemmen, aber auch einlesbar für ATMEGA lassen

> sicheres Wissen, dass keine Verbindung nach oben besteht

Alternative: Gekapseltes Netzteil Hi-Link

Alternative: Schraubanschluss als Steckverbinder

Notizen zur Verbesserung der I/O-Platine bei einer Neuauflage