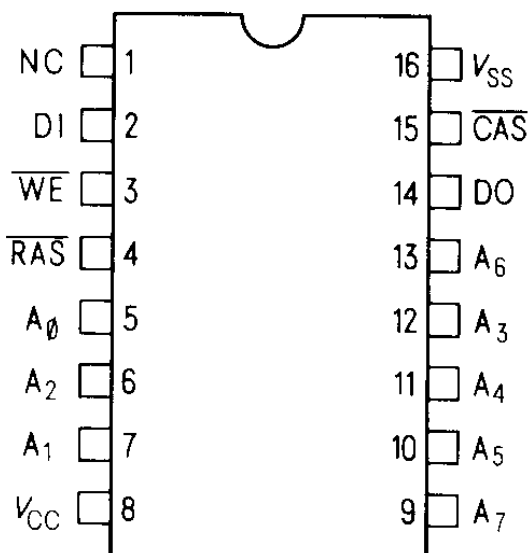


HYB 4164-P1, HYB 4164-P2, HYB 4164-P3

65.536-Bit dynamischer Schreib-/Lese-Speicher (RAM)

- 65.536 × 1 bit Organisation
- 16poliges DIP-Gehäuse (JEDEC)
- Nur eine Versorgungsspannung (5 V) ± 10% Toleranz
- Geringe Verlustleistung
 - max. 150mW im aktiven Betrieb
 - max. 20mW im Standby-Betrieb
- Zugriffszeit: 120ns
Schreib-/Lesezyklus: 220ns (HYB 4164-P1)
Zugriffszeit: 150ns
Schreib-/Lesezyklus: 280ns (HYB 4164-P2)
Zugriffszeit: 200ns
Schreib-/Lesezyklus: 330ns (HYB 4164-P3)
- Alle Ein- und Ausgänge TTL-kompatibel
- Hohe Beständigkeit gegen Überschwinger am Eingang
- Geringe Ausgleichsströme
- $\overline{\text{CAS}}$ -gesteuerter Ausgang, ermöglicht wahlweise Speicherung von Daten im Ausgangsregister
- Gemeinsamer E/A bei Verwendung von Early-Write
- Lese-Änderungs-Schreibbetrieb, $\overline{\text{RAS}}$ -Only-Auffrischung, Hidden-Refresh
- 256 Auffrischzyklen von je 4ms Dauer
- Seiten-Betriebsart für Lesen und Schreiben

Anschlußbelegung



Anschlußbezeichnungen

A ₀ -A ₇	Adressen-Eingänge
$\overline{\text{CAS}}$	Spaltenadressen-Übernahmeimpuls
DI	Daten-Eingang
NC	kein Anschluß
DO	Daten-Ausgang
$\overline{\text{RAS}}$	Zeilenadressen-Übernahmeimpuls
$\overline{\text{WE}}$	Schreib-Freigabe
V _{CC}	Versorgungsspannung (+ 5V)
V _{SS}	Masse (0V)

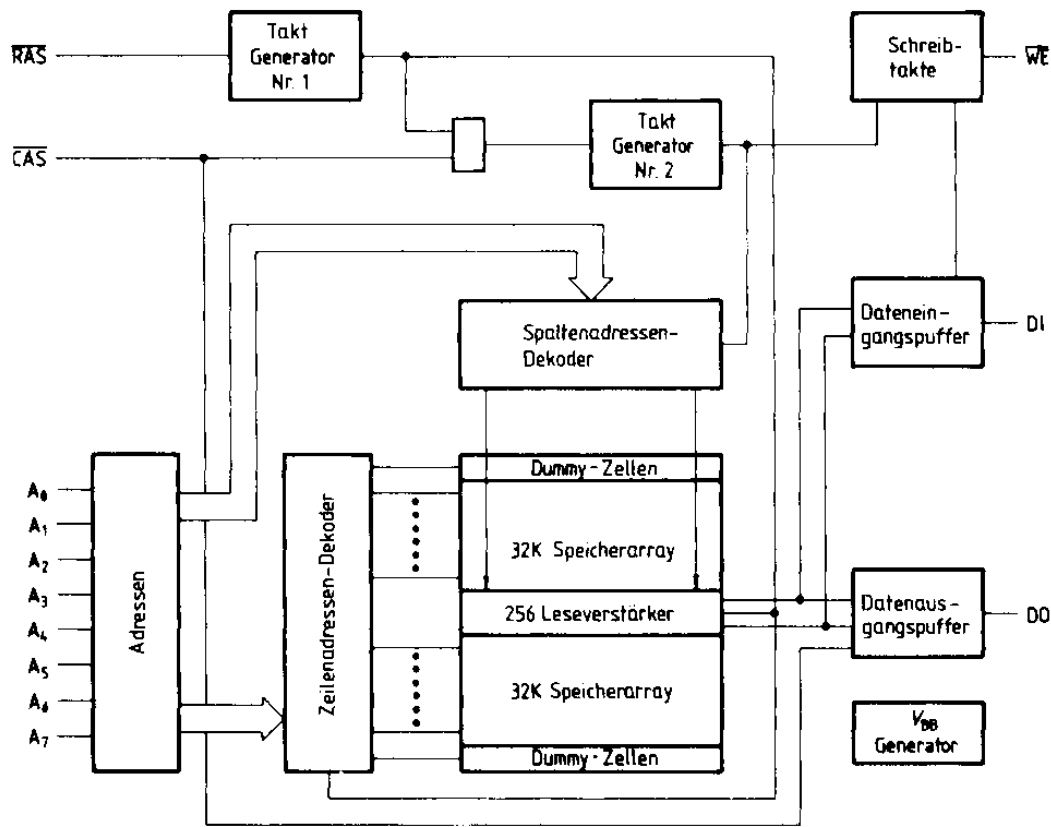
Der HYB 4164 ist ein MOS Schreib-/Lese-Speicher mit 65.536 Worten zu je 1 bit. Er wird in Siemens N-Kanal Silizium-Gate-Technologie mit doppellagigem Polysilizium gefertigt und benötigt nur eine Spannungsversorgung von + 5V. Eine Siemens-eigene Chip-Bedeckung schützt den Baustein gegen Alpha-Strahlung. Der Einsatz von dynamischen Speicherzellen, die mit einem einzelnen Transistor aufgebaut sind, sowie von dynamischen Steuerkreisen erzielt eine hohe Geschwindigkeit bei sehr geringer Verlustleistung.

Durch den Multiplexbetrieb an den Adressen-Eingängen ist es möglich, den HYB 4164 im platzsparenden, 16poligen Dual-in-Line-Gehäuse nach Industrie-Standard zu liefern.

System-orientierte Charakteristiken sind u.a. eine einzelne Spannungsversorgung mit ± 10% Toleranz, auf dem Chip integrierte Adressen- und Daten-Ausgangsregister (dadurch werden Schnittstellen-Register nicht mehr benötigt) sowie voll TTL-kompatible Ein- und Ausgänge (einschließlich Takt).

Zusätzlich zu den üblichen Lese-, Schreib- und Lese-Änderungs-Schreib-Zyklen, können mit dem HYB 4164 auch frühzeitige und verzögerte Schreibzyklen (Early- und Delayed-Write), RAS-Only-Auffrischung und Hidden Refresh ausgeführt werden. Ein gemeinsamer E/A-Betrieb ist aufgrund von Early-Write möglich.

Blockschaltbild



Funktionsbeschreibung

Adressierung (A_0 - A_7)

Zur Auswahl von einer der 65536 Speicherzellen werden insgesamt 16 Adressenbits benötigt. Zuerst werden 8 Zeilenadressenbits an den Anschlüssen A_0 bis A_7 aufgestellt und durch den Zeilenadressen-Übernahmeimpuls (\overline{RAS}) in die Zeilenadress-Register übernommen. Danach erfolgt die Aufstellung der 8 Spaltenadressbits an den Anschlüssen A_0 bis A_7 und die Übernahme in die Spaltenadress-Register durch den Spaltenadressen-Übernahmeimpuls (\overline{CAS}). Alle Eingangsadressen müssen bei oder kurz nach der fallenden Flanke von \overline{RAS} bzw. \overline{CAS} stabil sein. \overline{CAS} wird intern durch \overline{RAS} gesteuert; dadurch werden die Spaltenadressen-Speicher aktiviert, sobald die Zeilenadressen-Haltezeit (t_{RAH}) abgelaufen ist und die Adresseneingänge von Zeilenadressen auf Spaltenadressen umgestellt sind.

Da das Signal \overline{RAS} sowohl die Abtastverstärker als auch den Zeilendekoder aktiviert, entspricht es einer Chip-Freigabe. \overline{CAS} wird als Chip-Auswahlsignal eingesetzt, das den Spaltendekoder und die Ein-/Ausgangspuffer aktiviert.

Schreib-Freigabe (\overline{WE})

Der Lese- oder Schreib-Betrieb wird durch den Eingang \overline{WE} ausgewählt. Ein H-Pegel (V_{IH}) an \overline{WE} veranlaßt den Lese-Betrieb, ein L-Pegel (V_{IL}) den Schreib-Betrieb. Bei Auswahl des Lese-Betriebs wird der Dateneingang gesperrt. Wird \overline{WE} vor \overline{CAS} auf L-Pegel gesetzt, so bleibt der Datenausgang (DO) während des gesamten Zyklus im hochohmigen Zustand und ermöglicht dadurch einen gemeinsamen E/A-Betrieb.

Daten-Eingang (DI)

Das Schreiben von Daten erfolgt während eines Schreib- oder Lese-Änderungs-Schreib-Zyklus. Die fallende Flanke von \overline{CAS} oder \overline{WE} veranlaßt die Übernahme der Daten ins Daten-Ausgangs-Register. Im Early-Write-Zyklus wird \overline{WE} vor \overline{CAS} auf LOW gesetzt und die Datenübernahme dann durch \overline{CAS} aktiviert, wobei sich die Vorlauf- und Haltezeiten auf \overline{CAS} beziehen. Im verzögerten Schreibzyklus oder Lese-Änderungs-Schreibzyklus ist \overline{CAS} bereits auf LOW gesetzt und die Datenübernahme erfolgt daher durch \overline{WE} ; die Vorlauf- und Haltezeiten sind nun auf \overline{WE} bezogen.

Einschalten der Versorgungsspannung

Nach dem Einschalten der Versorgungsspannung wird bis zum Erreichen eines normalen Bausteinbetriebs eine Anfangspause von $200\mu\text{s}$ benötigt, gefolgt von mindestens 8 Anfangszyklen (es eignet sich jede Zyklus Kombination, die einen $\overline{\text{RAS}}$ -Takt enthält, wie z. B. $\overline{\text{RAS}}$ -Only-Auffrischung). Der Stromverbrauch des HYB 4164 hängt beim Einschalten der Versorgungsspannung jedoch von den Eingangsspegeln $\overline{\text{RAS}}$ und $\overline{\text{CAS}}$ sowie der Anstiegszeit von V_{CC} ab (siehe Diagramm).

Daten-Ausgang (DO)

Der Tri-State Ausgangspuffer ist TTL-kompatibel und hat einen Ausgangslastfaktor von $2 \times$ Standard-TTL-Last. Der Daten-Ausgang hat die gleiche Polarität wie der Daten-Eingang. Der Ausgang bleibt hochohmig bis $\overline{\text{CAS}}$ auf LOW gesetzt wird. In einem Lese- oder Lese-Schreibzyklus wird der Ausgang am Ende der Zeit t_{RAC} (welche mit dem $\overline{\text{RAS}}$ -Übergang beginnt) freigegeben, und zwar so lange, wie $t_{\text{RCD}}(\text{min})$ vorhanden ist; oder er wird am Ende von t_{CAC} , die mit dem $\overline{\text{CAS}}$ -Übergang beginnt, aktiviert, wenn der Übergang nach $t_{\text{RCD}}(\text{max})$ stattfindet. Wird $\overline{\text{CAS}}$ auf HIGH gesetzt, so geht der Ausgang wieder in seinen hochohmigen Zustand über. Beim Early-Write-Zyklus ist der Ausgang immer hochohmig. Beim verzögerten Schreib- oder Lese-Änderungs-Schreib-Zyklus hat der Ausgang dieselbe Folge wie im Lesezyklus.

Hidden-Refresh-Betrieb

Die $\overline{\text{RAS}}$ -Only-Auffrischung kann auch dann ablaufen, wenn die gültige Information auf der Ausgangsleitung bereitgestellt ist und beibehalten wird. Diese Eigenschaft wird als verborgene Auffrischung (Hidden-Refresh) bezeichnet. Der Hidden-Refresh wird ausgeführt, indem man $\overline{\text{CAS}}$ auf dem V_{IL} -Pegel des vorangegangenen Speicher-Lesezyklus hält.

Auffrischungszyklus

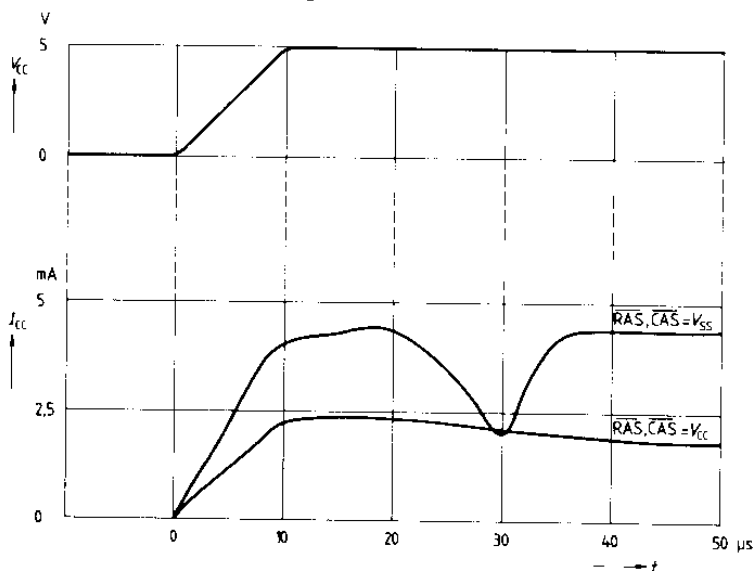
Um die Informationen nicht zu verlieren, muß wenigstens alle vier Millisekunden eine Auffrischung erfolgen. Da sich der Ausgangspuffer im hochohmigen Zustand befindet bis $\overline{\text{CAS}}$ angelegt wird, kann während einer Auffrischung im $\overline{\text{RAS}}$ -Only-Zyklus kein Ausgangssignal beeinflußt werden. Indem man jeder der 256 Zeilenadressen (A_0 bis A_7) den Zeilenadressen-Übernahmeimpuls $\overline{\text{RAS}}$ zuführt, werden alle Bits einer jeden Reihe aufgefrischt. Um eine geringere Verlustleistung zu erzielen, kann $\overline{\text{CAS}}$ während dieser Auffrischung auf H-Pegel (inaktiv) bleiben.

Seiten-Betriebsart

Durch die Seiten-Betriebsart (Page Mode) erhält man eine schnellere Datenübertragung. Dabei wird die Zeilenadresse aufrecht erhalten, während aufeinanderfolgende Spaltenadressen auf den Chip übernommen werden. Die Zeit, die man normalerweise zum Aufbau und Übernehmen von sequentiellen Zeilenadressen einer Seite benötigt, kann dadurch eingespart werden.

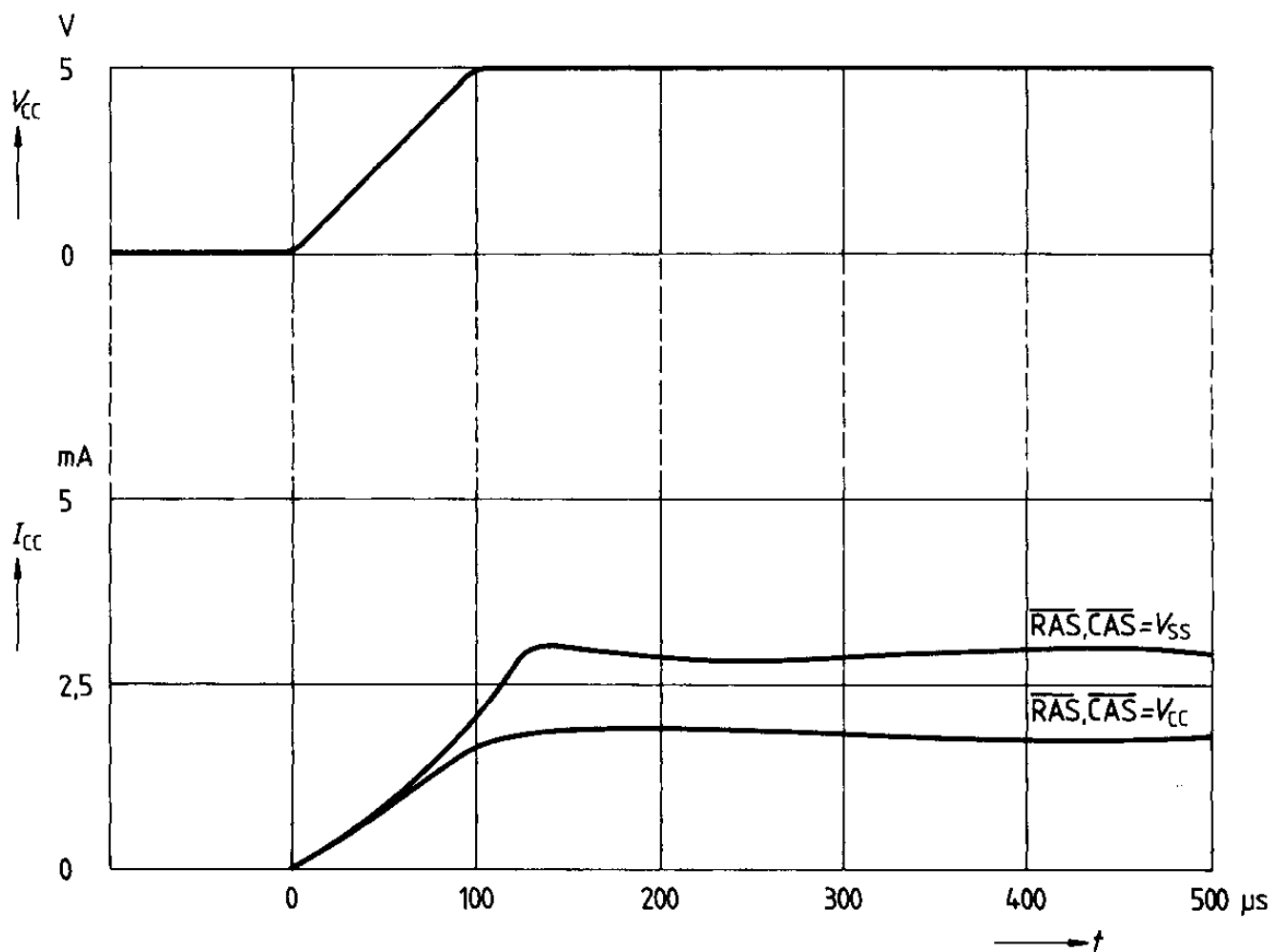
Stromverbrauch während des Einschaltvorgangs

(V_{CC} -Anstiegszeit: $10\mu\text{s}$)



Stromverbrauch während des Einschaltvorgangs

(V_{CC} -Anstiegszeit: $100\mu\text{s}$)



Grenzdaten*

Betriebstemperatur	0 bis + 70 °C
Lagertemperatur	-65 bis + 150 °C
Spannungen an jedem Anschluß, bezogen auf V_{SS}	- 1 bis + 7V
Verlustleistung	1 W
Ausgangs-Kurzschlußstrom	50 mA

Prüfbedingungen (Schaltzeiten)

Impulspegel am Eingang	0,8 bis 2,4V
Anstiegs- und Abfallzeiten am Eingang	5 ns zwischen 0,8 und 2,4V
Bezugspegel für Zeitmessung am Eingang	0,8 bis 2,4V
Bezugspegel für Zeitmessung am Ausgang	0,4 bis 2,4V
Ausgangsbelastung	entspricht $2 \times$ Standard-TTL-Last und 100pF

* Die Überschreitung der angegebenen Grenzdaten kann zu Dauerschäden am Bauelement führen. Längere Belastungen unter Grenzwertbedingungen können die Zuverlässigkeit des Bauelements beeinträchtigen.

Statische Kenndaten und Betriebsbedingungen

$T_U = 0$ bis 70°C ; $V_{CC} = +5\text{V} \pm 10\%$

Symbol	Bezeichnung	Grenzwerte		Einheit	Prüfbedingung ¹⁾
		Min.	Max.		
V_{IH}	H-Eingangsspannung (alle Eingänge) ²⁾	2,4	6,0	V	
V_{IL}	L-Eingangsspannung ²⁾	-1,0	0,8		
V_{OH}	H-Ausgangsspannung	2,4	V_{CC}		$I_O = -5\text{mA}$
V_{OL}	L-Ausgangsspannung		0,4		$I_O = 4,2\text{mA}$
I_{CC1}	Mittlere Stromaufnahme, V_{CC} ³⁾		27	mA	-
I_{CC2}	Ruhestromaufnahme, V_{CC}		3,5		$\overline{\text{RAS}}$ at V_{IH} $\overline{\text{CAS}}$ at V_{IH}
I_{CC3}	Mittlere Stromaufnahme, V_{CC} bei Auf- frischung ³⁾		24		$\overline{\text{RAS}}$ cycling $\overline{\text{CAS}}$ at V_{IH}
I_{CC4}	Strom bei Seiten-Betriebsart ³⁾		20		$\overline{\text{RAS}}$ at V_{IL} $\overline{\text{CAS}}$ cycling
$I_{I(L)}$	Eingangs-Reststrom (alle Eingänge) ⁴⁾	-10	10	μA	-
$I_{O(L)}$	Ausgangs-Reststrom				$\overline{\text{CAS}}$ at V_{IH} $V_O = V_{SS}$ to V_{CC}

Kapazitäten⁵⁾

Symbol	Bezeichnung ⁶⁾	Grenzwerte		Einheit	Prüfbedingung
		Min.	Max.		
C_{I1}	Eingangskapazität ($A_0 - A_7$), DI		5	pF	
C_{I2}	Eingangskapazität ($\overline{\text{RAS}}$, $\overline{\text{CAS}}$, WRITE)	-	10		-
C_O	Ausgangskapazität		7		DO disabled

Anmerkungen:

¹⁾ Nach dem Einschalten der Versorgungsspannung wird bis zum Erreichen eines normalen Bausteinbetriebs eine Anfangspause von $200\mu\text{s}$ benötigt, gefolgt von mindestens 8 Anfangszyklen.

²⁾ Störimpulse der Eingangssignale bis zu Pegeln von $6,5\text{V}$ oder -2V , die nicht länger als 30ns andauern, beeinflussen die Funktion und Zuverlässigkeit des Bausteins nicht.

³⁾ I_{CC} ist abhängig von der Betriebsfrequenz. Der maximale Stromwert wurde bei einer Zyklusrate von 260ns gemessen.

⁴⁾ Alle Bausteinanschlüsse auf 0V ; Prüfanschluß auf $+5,5\text{V}$.

⁵⁾ Die Kapazität wird mit einem Boonton-Meßgerät 72 BD gemessen oder die effektive Kapazität wird nach der Gleichung

$$C = \frac{I \cdot \Delta t}{\Delta V}, \text{ wobei } \Delta V = 3\text{V},$$

bestimmt.

⁶⁾ Dieser Parameter unterliegt keinem 100% Test, sondern wird periodisch überprüft.

Schaltzeiten

$T_U = 0$ bis $+70^\circ\text{C}$; $V_{CC} = +5\text{V} \pm 10\%$

Symbol	Beschreibung	Grenzwerte						Einheit
		HYB 4164-1		HYB 4164-2		HYB 4164-3		
		Min.	Max.	Min.	Max.	Min.	Max.	
t_{RC}	Zykluszeit, wahlfreies Schreiben ²⁾	220	–	280	–	330	–	ns
t_{RWC}	Lese-/Schreib-Zykluszeit ²⁾	–	–	–	–	–	–	
t_{PC}	Zykluszeit bei Seiten-Betriebsart	125	–	170	–	225	–	
t_{RMWC}	Lese-Änderungs-Schreib-Zykluszeit ²⁾	255	–	280	–	330	–	
t_{RAC}	Zugriffszeit ab \overline{RAS} ³⁾⁴⁾	–	120	–	150	–	200	
t_{CAC}	Zugriffszeit ab \overline{CAS} ³⁾⁵⁾⁷⁾	–	80	–	100	–	135	
t_{OFF}	Ausgabepuffer-Abschaltverzögerung ⁶⁾	–	35	–	40	–	50	
t_{RP}	\overline{RAS} -Vorladezeit	90	–	100	–	120	–	
t_{RAS}	\overline{RAS} -Impulsdauer	120	10^4	150	10^4	200	10^4	
t_{RAS}	\overline{RAS} -Haltezeit	80	–	100	–	135	–	
t_{CSH}	\overline{CAS} -Haltezeit	120	–	150	–	200	–	
t_{CAS}	\overline{CAS} -Impulsdauer	80	–	100	–	135	–	
t_{RCD}	\overline{CAS} auf \overline{RAS} Verzögerungszeit ⁷⁾	25	40	30	50	35	65	
t_{ASR}	Zeilenadressen-Vorlaufzeit	0	–	0	–	0	–	
t_{RAH}	Zeilenadressen-Haltezeit	15	–	20	–	25	–	
t_{ASC}	Spaltenadressen-Vorlaufzeit	0	–	0	–	0	–	
t_{CAH}	Spaltenadressen-Haltezeit	40	–	45	–	55	–	
t_{AR}	Spaltenadressen-Haltezeit ab \overline{RAS}	80	–	95	–	120	–	
t_{RCS}	Lesebefehl-Vorlaufzeit (RMW)	0	–	0	–	0	–	
t_{RCH}	Lesebefehl-Haltezeit	0	–	0	–	0	–	
t_{WCH}	Schreibbefehl-Haltezeit	40	–	45	–	55	–	

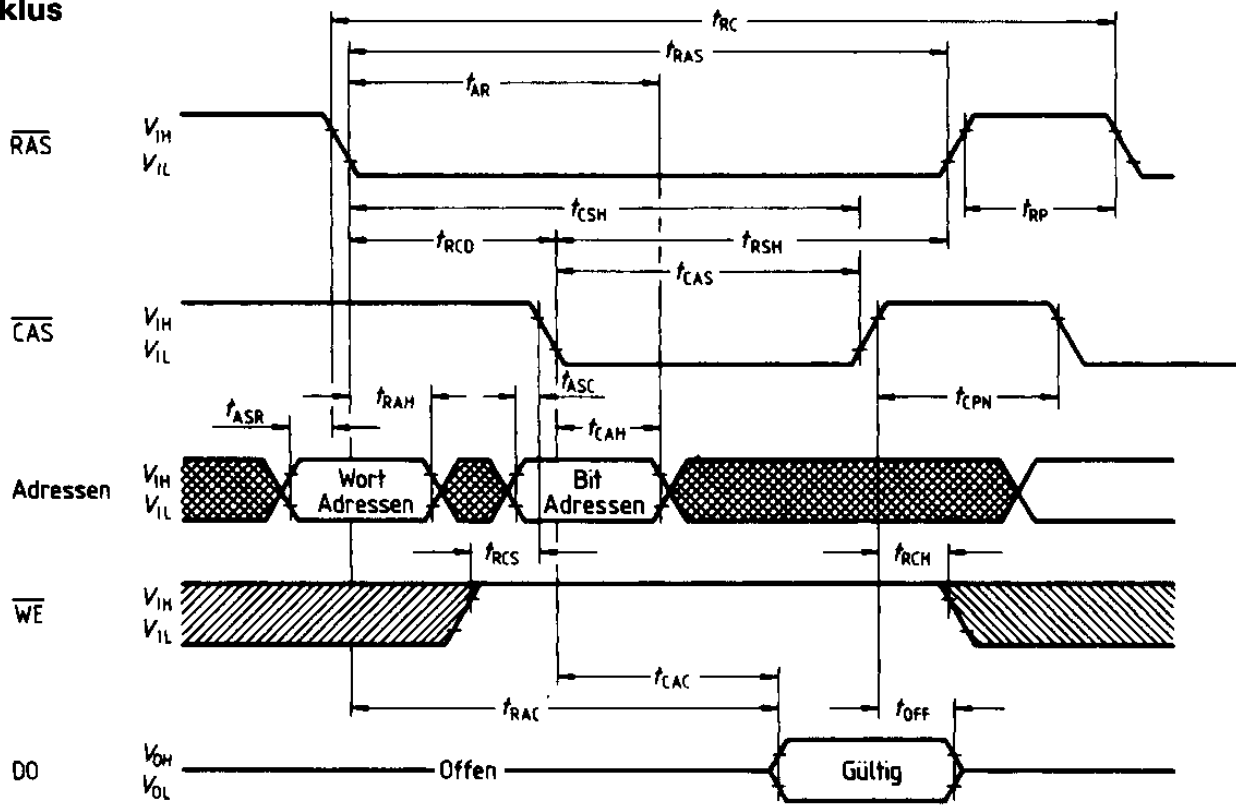
Symbol	Beschreibung	Grenzwerte						Einheit
		HYB 4164-1		HYB 4164-2		HYB 4164-3		
		Min.	Max.	Min.	Max.	Min.	Max.	
t_{WCR}	Schreibbefehl-Haltezeit ab \overline{RAS}	95	–	110	–	120	–	ns
t_{WCS}	Schreibbefehl-Vorlaufzeit ³⁾	–10	–	–10	–	–10	–	
t_{WP}	Schreibbefehl-Impulsdauer	40	–	45	–	55	–	
t_{RWL}	Schreibbefehl-Startflanke bis \overline{RAS} -Endflanke	40	–	50	–	60	–	
t_{CWL}	Schreibbefehl-Startflanke bis \overline{CAS} -Endflanke	40	–	50	–	60	–	
t_{DS}	Dateneingang-Vorlaufzeit	0	–	0	–	0	–	
t_{DH}	Dateneingang-Haltezeit ⁹⁾	40	–	45	–	55	–	
t_{DHR}	Dateneingang-Haltezeit ⁹⁾ ab \overline{RAS}	95	–	110	–	120	–	
t_{CP}	\overline{CAS} -Vorladezeit (Seiten-Betriebsart)	35	–	60	–	80	–	
t_{CPN}	\overline{CAS} -Vorladezeit ¹⁰⁾	40	–	50	–	60	–	
t_{RF}	Auffrischzeit	–	4	–	4	–	4	ms
t_{CWD}	Verzögerung \overline{CAS} auf \overline{WE} ⁸⁾	60	–	60	–	80	–	ns
t_{RWD}	Verzögerung \overline{RAS} auf \overline{WE} ⁸⁾	110	–	120	–	145	–	
t_T	Übergangszeit (Anstieg und Abfall)	3	35	3	35	3	50	

Anmerkungen:

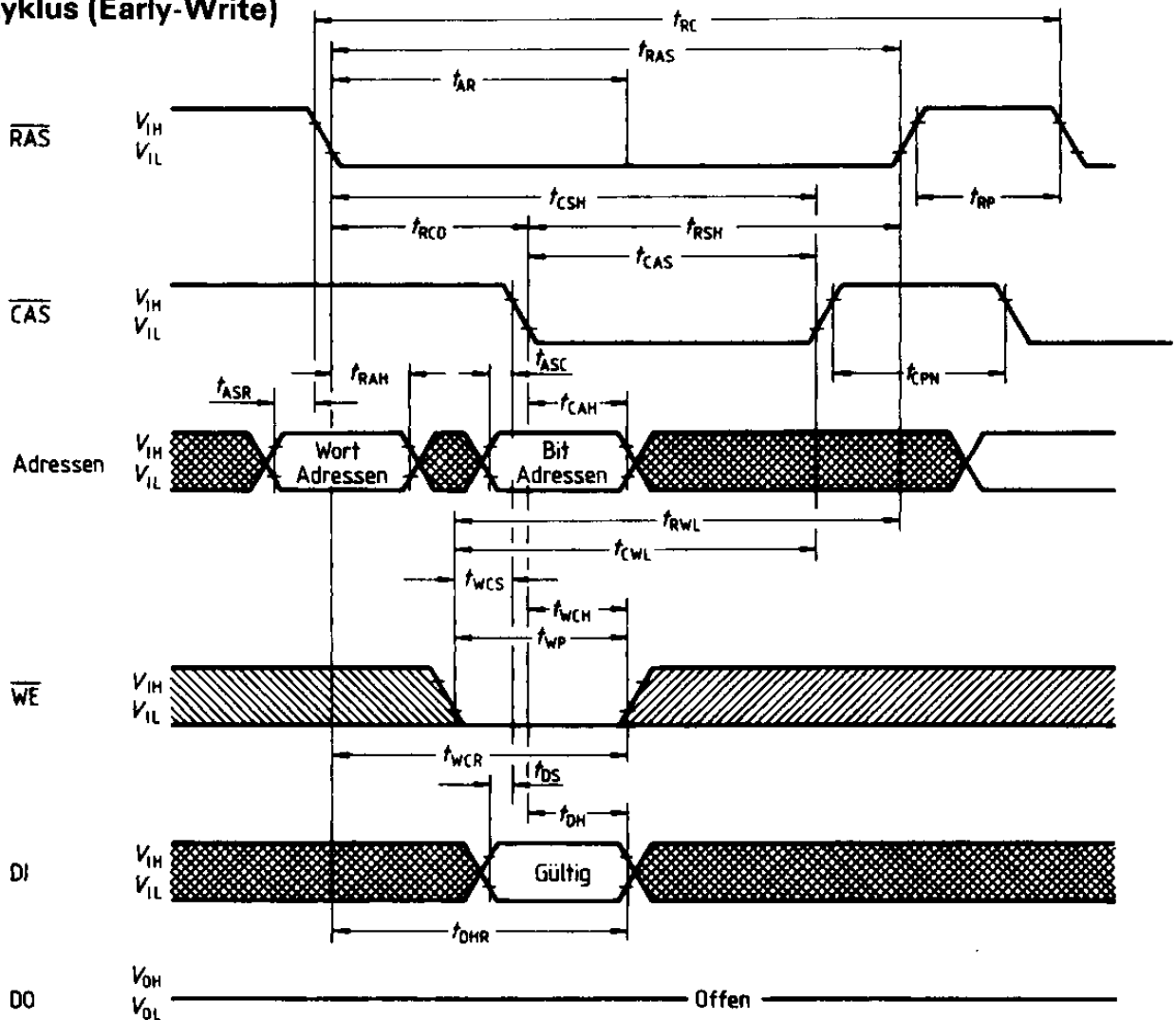
- 1) V_{IH} und V_{IL} sind Bezugspegel für die Zeitmessung der Eingangssignale. Außerdem werden die Übergangszeiten zwischen V_{IH} und V_{IL} gemessen.
- 2) $t_{RC(min)}$ und $t_{RWC(min)}$ dienen nur zur Angabe der Zykluszeit für die ein ordnungsgemäßer Betrieb über den gesamten Temperaturbereich ($0^\circ C \leq T_U \leq 70^\circ C$) garantiert wird.
- 3) Gemessen bei einer Belastung entsprechend $2 \times$ Standard-TTL-Last und 100pF.
- 4) In der Annahme $t_{RCD} \leq t_{RCD(max)}$. Ist t_{RCD} größer als der maximal in dieser Tabelle empfohlene Wert, so erhöht sich t_{RAC} um den Wert, mit dem t_{RCD} den spezifizierten Wert übersteigt.
- 5) In der Annahme $t_{RCD} \geq t_{RCD(max)}$.
- 6) $t_{OFF(max)}$ definiert die Zeit, bei der der Ausgang den hochohmigen Zustand erreicht. Sie ist nicht auf Ausgangsspannungen bezogen.
- 7) Durch einen Betrieb innerhalb der Grenze von $t_{RCD(max)}$ wird das Erreichen des Parameters $t_{RAC(max)}$ garantiert. $t_{RCD(max)}$ wird nur als Bezugspunkt angegeben. Ist t_{RCD} größer als der angegebene $t_{RCD(max)}$ Grenzwert, so wird die Zugriffszeit ausschließlich durch t_{CAC} gesteuert.
- 8) t_{WCS} , t_{CWD} und t_{RWD} sind keine einschränkenden Betriebsparameter. Sie werden im Datenblatt nur als elektrische Kenndaten aufgeführt. Ist $t_{CWD} \geq t_{CWD(min)}$, so handelt es sich um einen Early-Write-Zyklus und der Datenausgang bleibt während des gesamten Zyklus im hochohmigen Zustand. Ist $t_{CWD} \geq t_{CWD(min)}$ und $t_{RWD} \geq t_{RWD(min)}$, so handelt es sich um einen Lese-Schreib-Zyklus und der Datenausgang trägt die Daten, die aus der ausgewählten Zelle ausgelesen werden. Trifft keine der genannten Bedingungen zu, ist der Datenausgang (zur Zugriffszeit) unbestimmt.
- 9) t_{DS} und t_{DH} werden bei Early-Write-Zyklen auf die steigende Flanke von \overline{CAS} und bei verzögerten Schreib- oder Lese-Änderungs-Schreib-Zyklen auf die steigende Flanke von \overline{WE} bezogen.
- 10) Trifft bei Seiten-Betriebsart nicht zu.

Impulsdiagramme

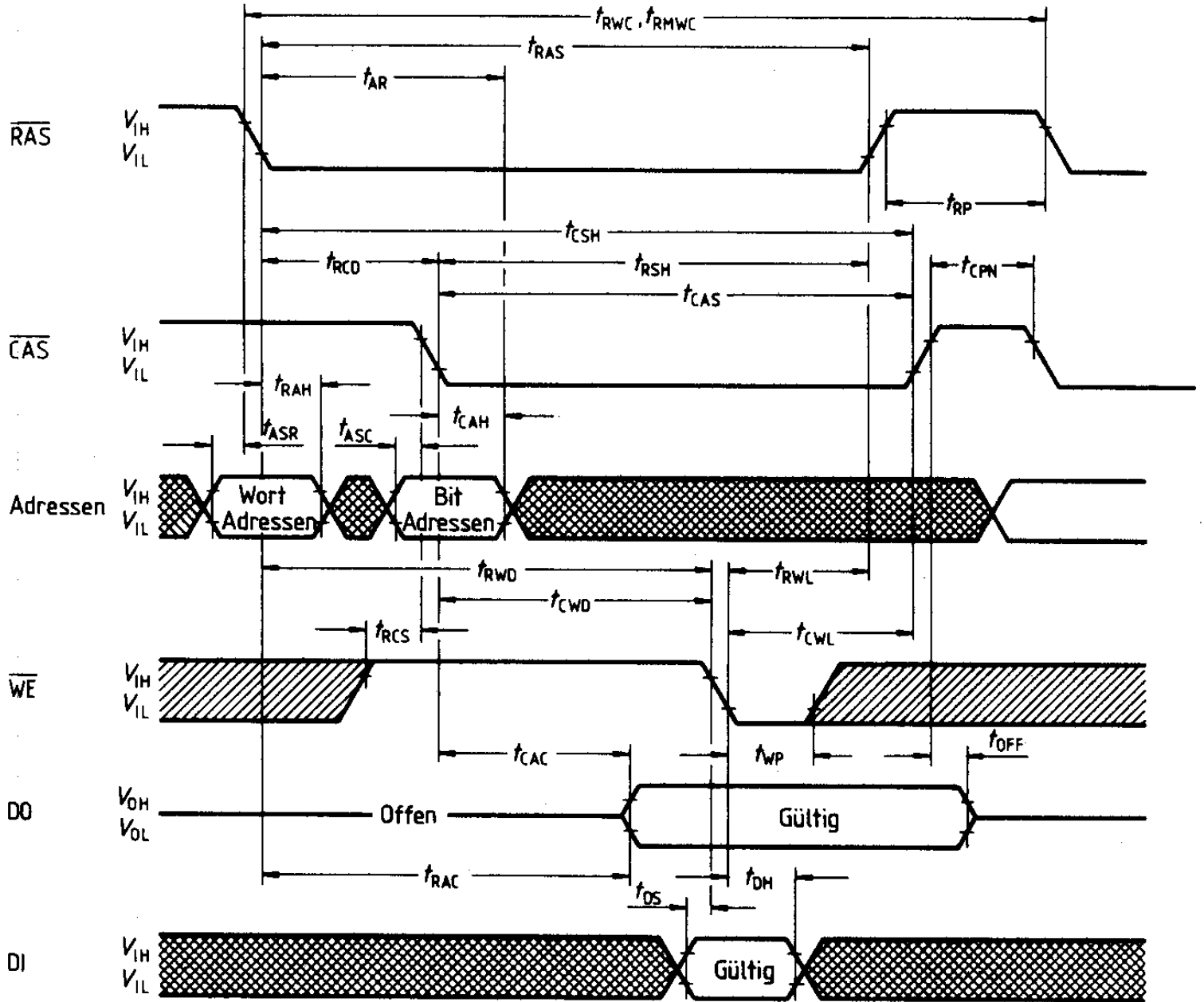
Lesezyklus



Schreibzyklus (Early-Write)

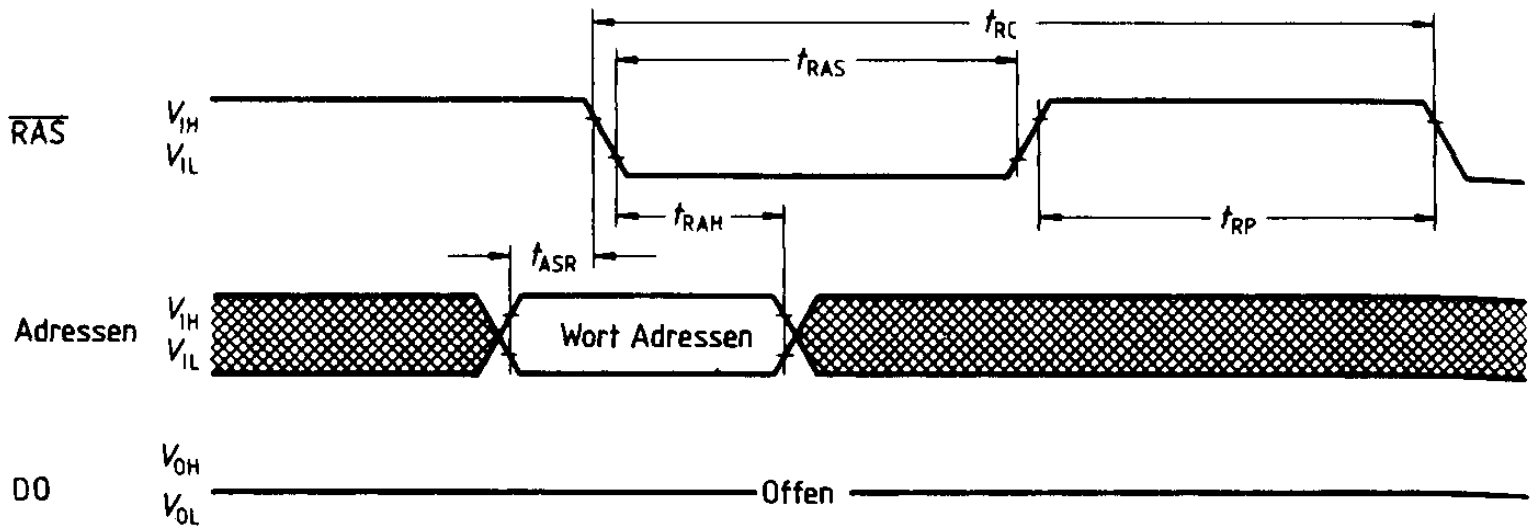


Schreib-Lese-/Lese-Änderungs-Schreib-Zyklus

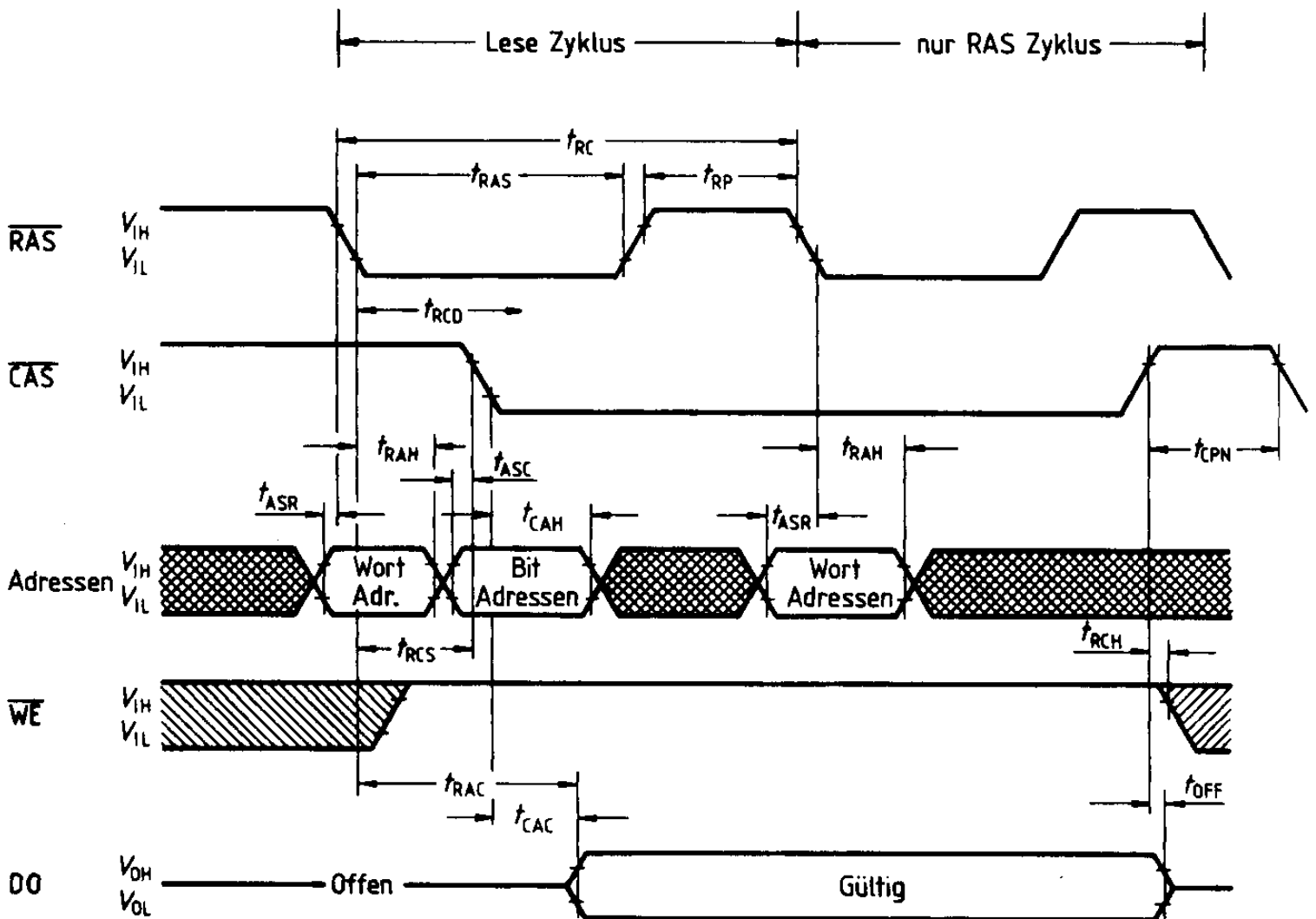


RAS-Only-Auffrischungs-Zyklus

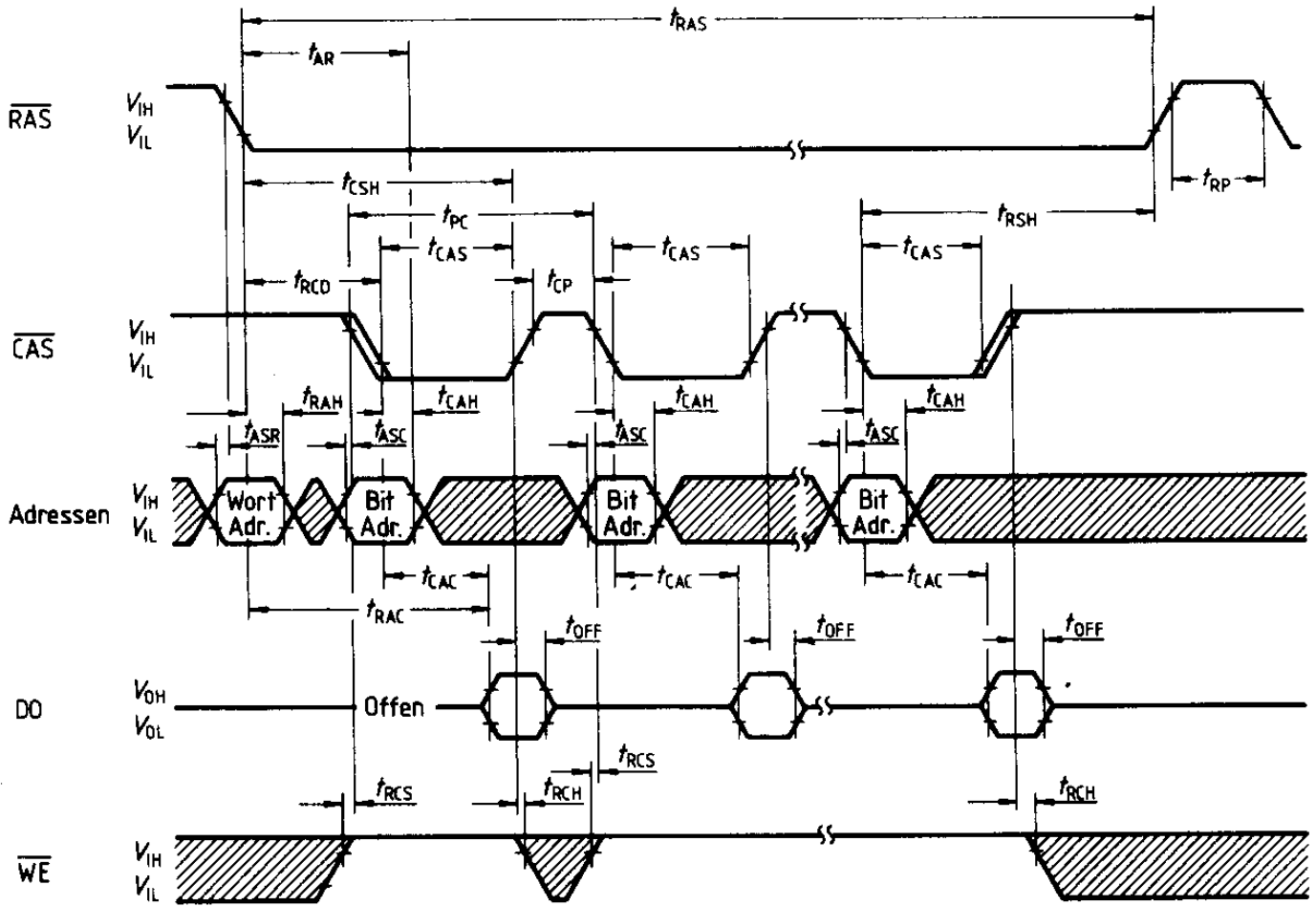
Hinweis: $\overline{\text{CAS}} = V_{IH}$; $\overline{\text{WE}} = \text{nicht beachten}$



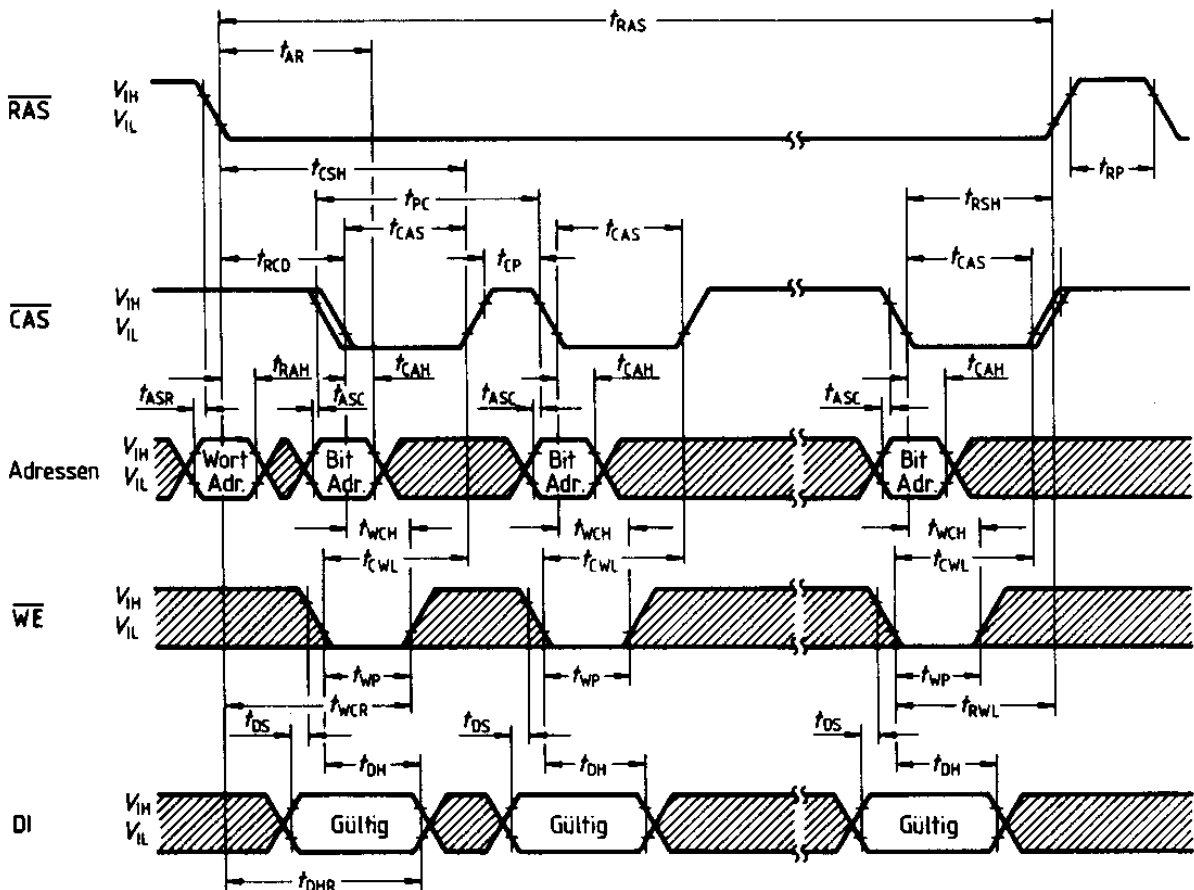
Hidden-Refresh



Lesezyklus bei Seiten-Betriebsart

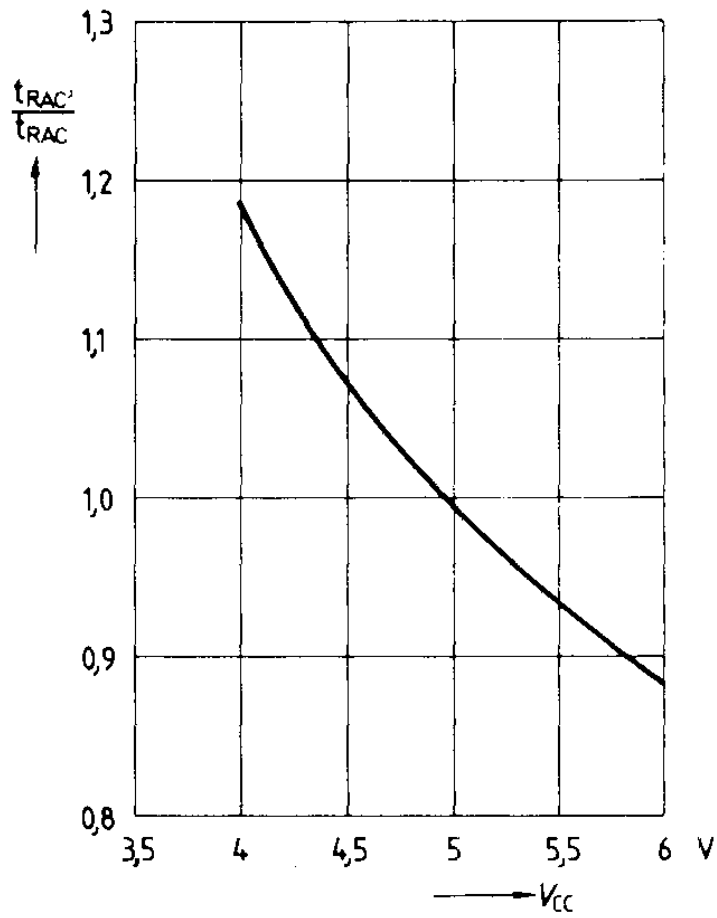


Schreibzyklus bei Seiten-Betriebsart

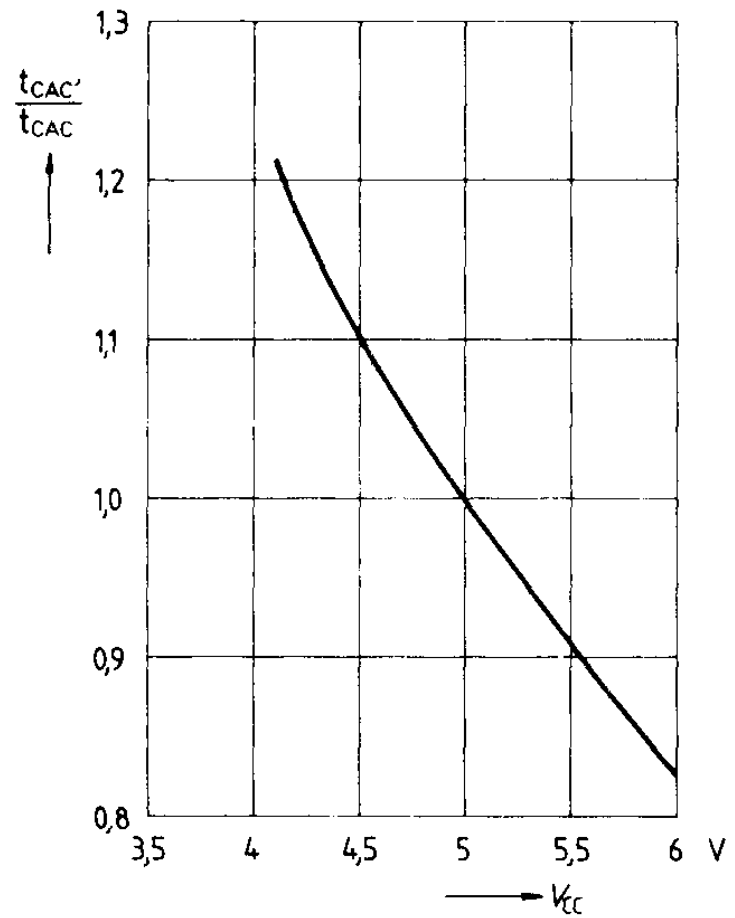


Typischer Kurvenverlauf, Zugriffszeit

$\overline{\text{RAS}}$ Zugriffszeit als Funktion von Versorgungsspannung
 $T_U = 25^\circ\text{C}$

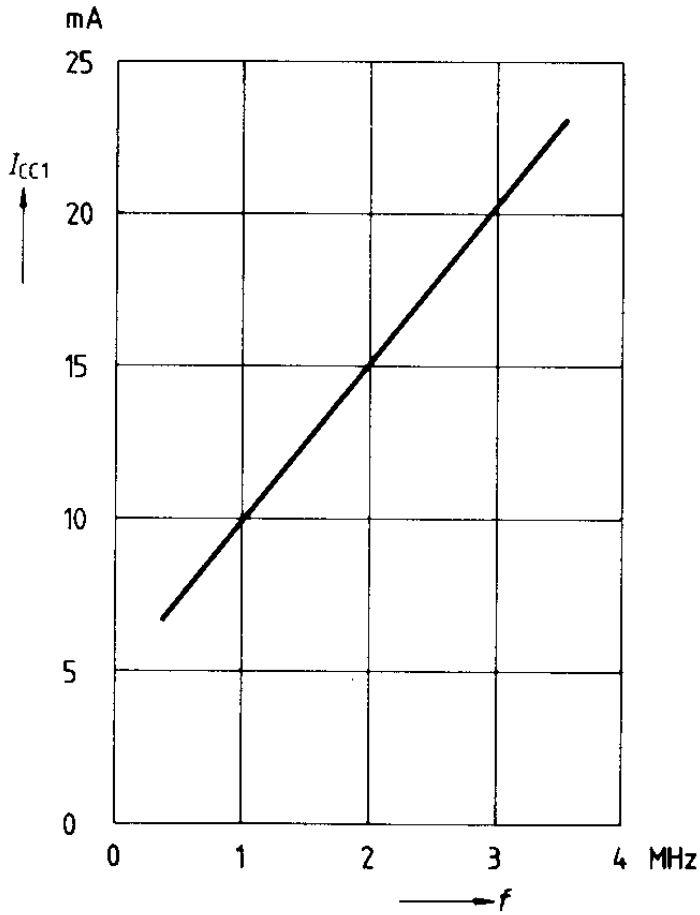


$\overline{\text{CAS}}$ -Zugriffszeit als Funktion von Versorgungsspannung
 $T_U = 25^\circ\text{C}$

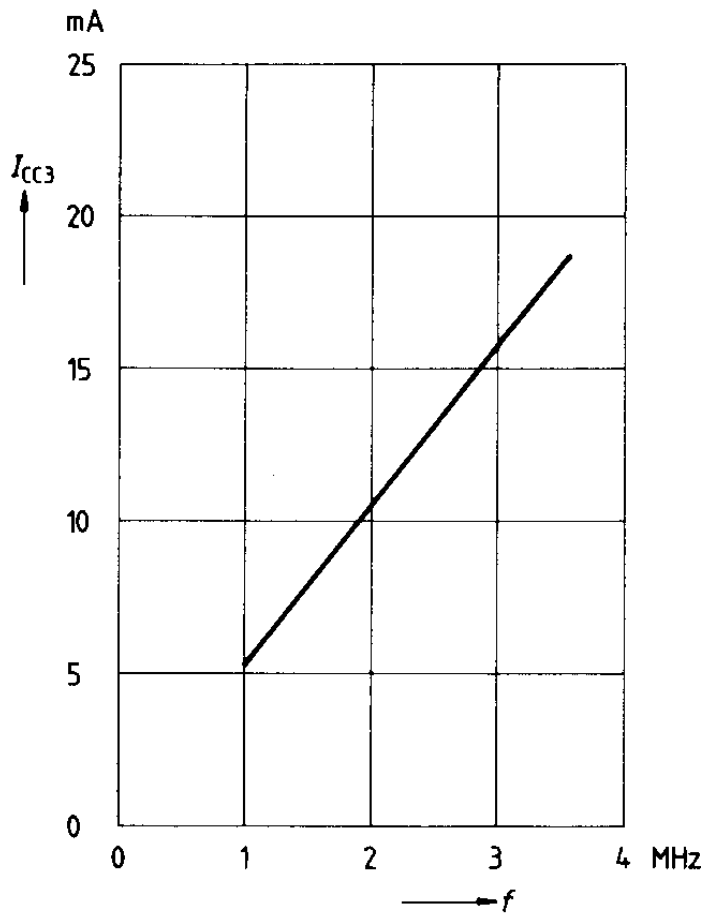


Typischer Kurvenverlauf, Stromverbrauch

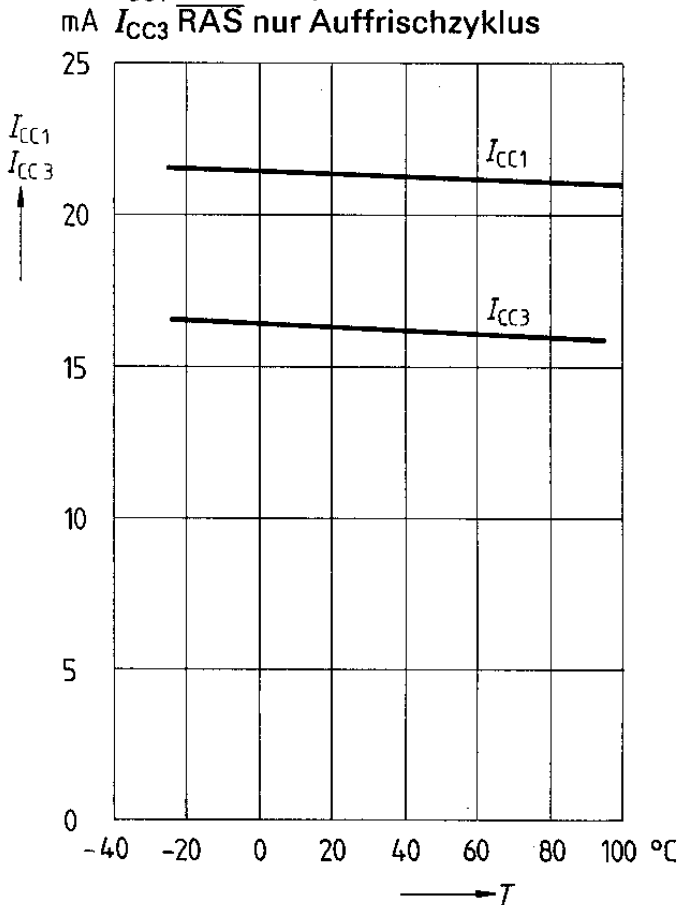
I_{CC1} (Mittelwert) als Funktion von Zyklusrate
 $V_{CC} = 5,5V$
 Schreibzyklus
 $T_U = 25^\circ C$



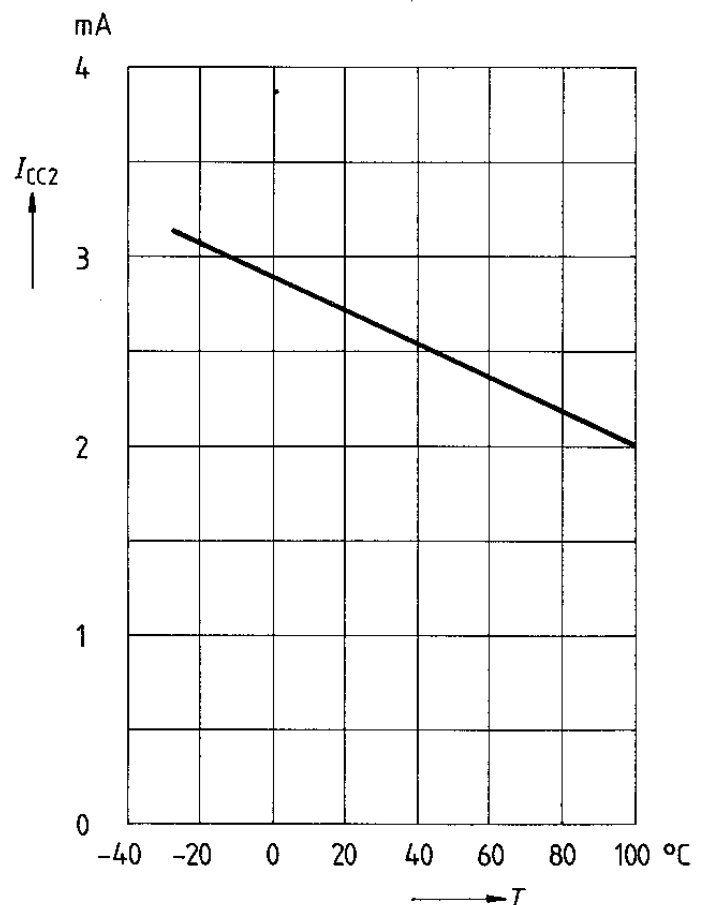
I_{CC3} (Mittelwert) als Funktion von Zyklusrate
 $V_{CC} = 5,5V$
 RAS nur Auffrischzyklus
 $T_U = 25^\circ C$



I_{CC} (Mittelwert) als Temperatur (typ.)
 $V_{CC} = 5,5V, t_{RC} = 280 \text{ nsek}$
 I_{CC1} Schreibzyklus
 I_{CC3} RAS nur Auffrischzyklus

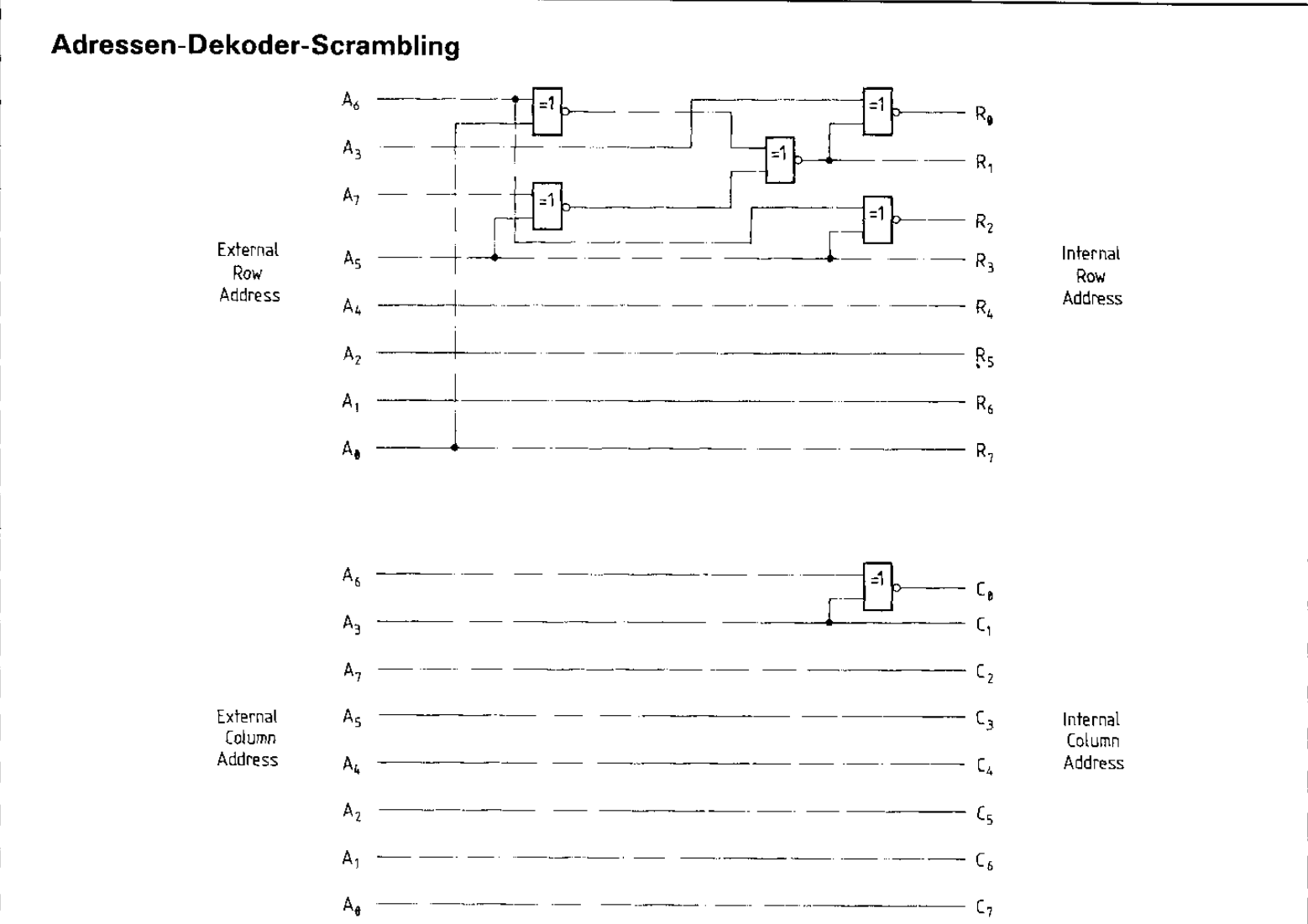
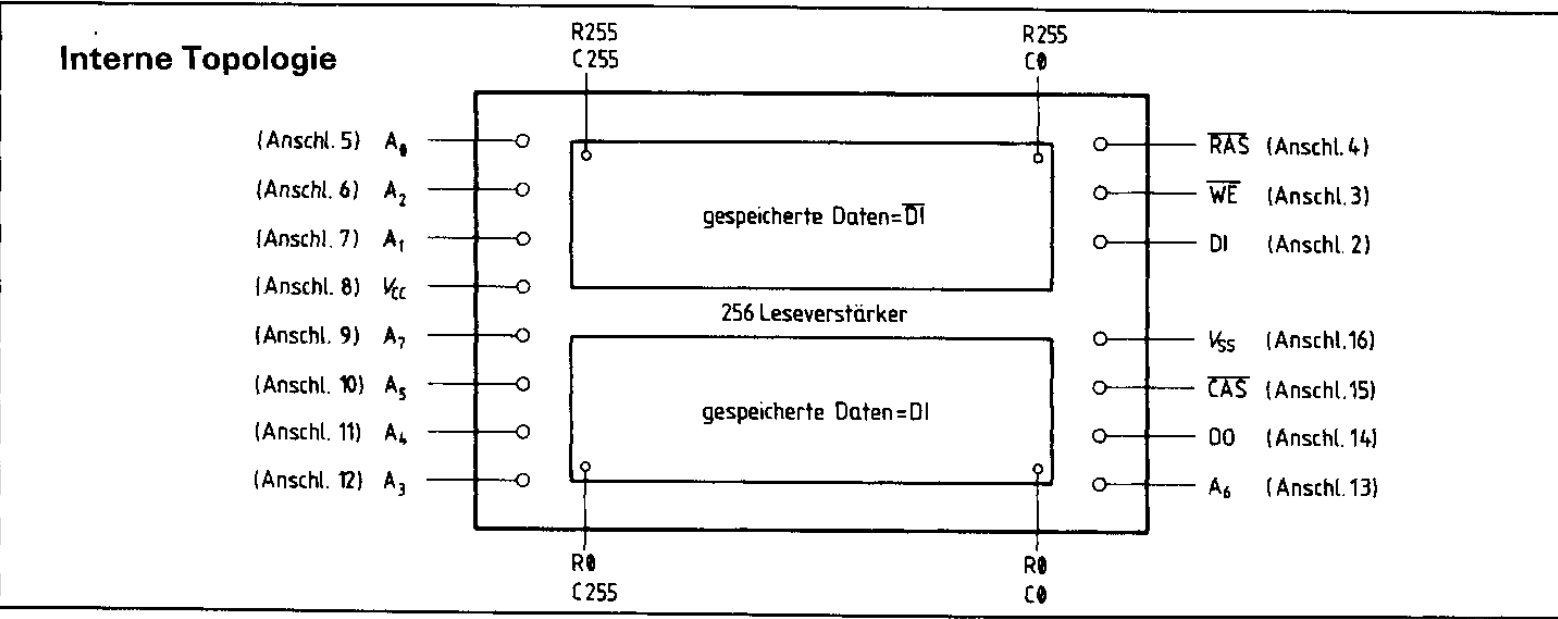


I_{CC2} Ruhestrom als Funktion der Temperatur (typ.)
 $V_{CC} = 5,5V$



Topologie-Beschreibung

Zur Bewertung und Eingangsprüfung von RAM-Speichern benötigt man im allgemeinen eine Beschreibung der internen Topologie des Bausteins, um so eine Prüfung nach dem „Worst-Case“-Muster durchführen zu können.

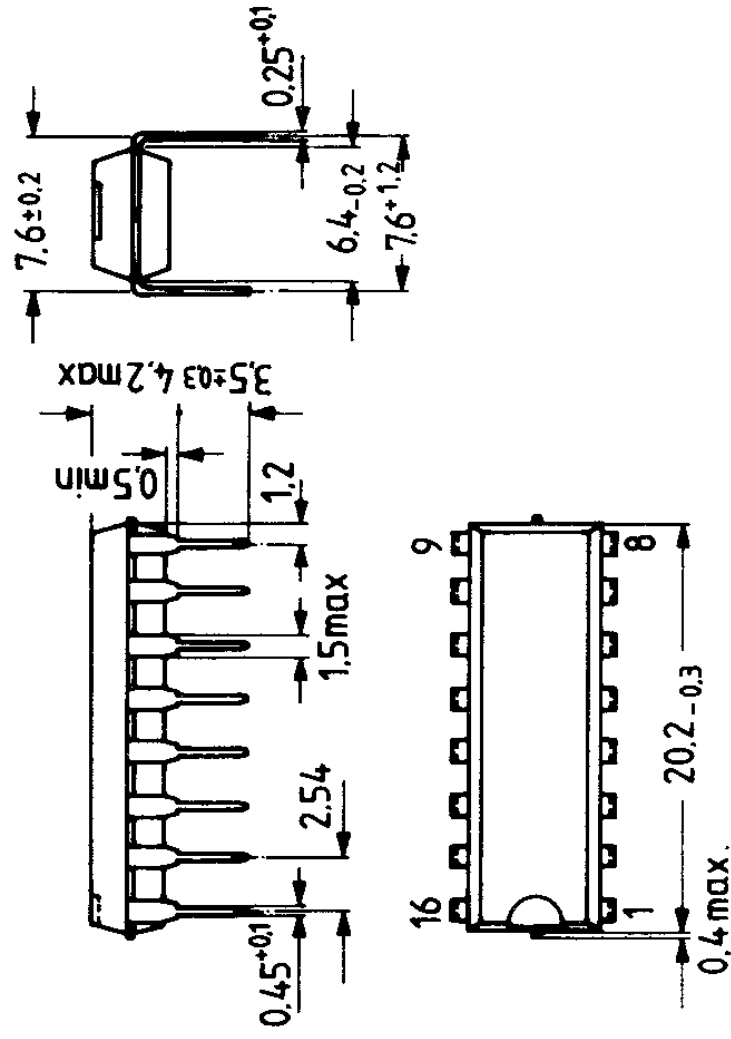


Interne Datenpolarität
 gespeicherte Daten = $DI \oplus A_0(R_{OW})$

Hinweis: Das logische Symbol „Exklusiv-NOR“ wurde nur zur Angabe der logischen Funktion verwendet.

Gehäuseabmessungen

16poliges Kunststoffgehäuse, Typ P



Bestellangaben

Typ	Beschreibung	Bestellnummer
HYB 4164-P1	RAM (Kunststoff; 120ns)	Q67100-Q339
HYB 4164-P2	RAM (Kunststoff; 150ns)	Q67100-Q325
HYB 4164-P3	RAM (Kunststoff; 200ns)	Q67100-Q326