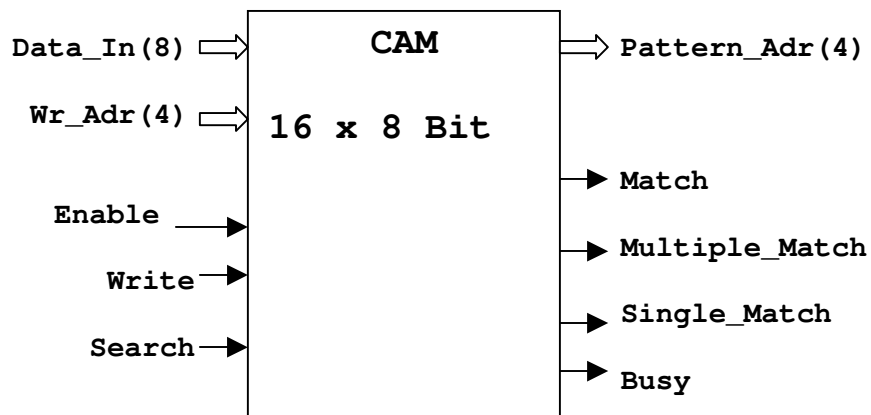


Versuch Nr. 5: Content-Addressable-Memory

Aufgabe: Ein Content-Addressable Memory ist ein SRAM, welches außer der Speichermatrix einen gesteuerten Komparator enthält, mit dessen Hilfe ein am Datenbus anliegendes Bitmuster (Pattern) gesucht wird. Wird das Bitmuster gefunden, so wird die Adresse ausgegeben, unter der das Bitmuster gespeichert ist. CAM's eignen sich deshalb besonders als schnelle Cache-Memories, da bei der Suche der Speicherarray mit maximaler Geschwindigkeit gelesen wird. Von außen betrachtet ergibt sich das folgende Blockschaltbild:



Signale:

Data_In(8) : 8 Bit Datenbus

Wr_Adr(4) : 4 Bit Addressbus für die Schreibzyklen

Pattern_Adr(4) : 4 Bit Adresse des letzten gesuchten Pattern

Enable: mit der steigenden Flanke wird eine Schreib- oder Suchzyklus gestartet

Write: 1 => Schreibzyklus, 0 => Suchzyklus

Search: 0 => Schreibzyklus, 1 => Suchzyklus

Busy: 0 => kein Suchzyklus, 1 => Suchzyklus aktiv

Match: 1 => Pattern gefunden, 0 => Pattern nicht gefunden

Single_Match: 0 => Pattern nicht oder mehrfach gefunden, 1 => Pattern einmal gefunden;

Multiple_Match: 0 => Pattern nicht oder einmal gefunden, 1 => Pattern mehrfach gefunden;

Realisierung einer SRAM-Speichermatrix in VHDL:

Im VHDL-Quellcode v05.vhdl finden Sie eine Möglichkeit der Realisierung unter Verwendung eines eindimensionalen Arrays, dessen Elemente jeweils 8 Bit (deklariert als Datentyp 'word') sind.

Hinweise:

- Verwenden Sie nur VHDL-Konstrukte, bei denen Sie wissen, welche Schaltungselemente daraus entstehen.
- Das 'case'-Konstrukt ist hilfreich bei der Realisierung des Such-Zyklus (siehe case_example.vhd).
- Bei der Suche nach dem anliegenden Pattern müssen alle Speicherplätze des SRAM's durchsucht werden. Aus diesem Grunde muß die Information search = 1/0 intern gespeichert werden, da sie für 15 Takte der Sysclk verfügbar sein muss. Das kann z.B. mit einem D-FF geschehen, welches das 'write' - Signal als Clock und 'search' als Dateneingang besitzt. Der Ausgang dieses DFF kann während des Schreib- oder Suchzyklus in einem mit der Sysclk getriggerten Prozeß abgefragt werden.

Vorarbeiten:

- Erstellen eines Blockschaltbildes des CAM welches die Blöcke SRAM, Komparator, sowie die Steuerung für den Schreib- und Suchzyklus enthält.
- Erstellen des VHDL-Quellcodes so vollständig wie möglich.
- Simulation des VHDL-Quellcodes.
- Bestimmen Sie, wieviel Taktzyklen ein Schreibzyklus und ein Suchzyklus benötigt.
- Entwerfen Sie ein Timing-Diagramm mit allen Ein- Und Ausgangssignalen (Daten und Adressleitungen als Busse dargestellt) für den Schreib- und Suchzyklus.

Durchführung:

Der Patterngenerator liefert die Steuersignale im Schreib- und Suchzyklus sowie die Adresse im Schreibzyklus.

Die Daten sowie das zu suchende Pattern werden über die DIP-Schalten eingestellt.

Mit dem Logikanalysator werden Schreib- und Suchzyklen gemessen und analysiert.