

Ladegerät

Aufbau

Einzelspannungsmessung

Die einzelnen Spannungen der Zellen sollen alle mittels einen Mikrocontrollers gemessen werden. Da die einzelnen Zellen des Akkus seriell geschallten werden, gibt es bei der Messung der 2. Zelle die ersten Probleme; da die Spannung an den Eingängen des Mikrocontroller nur max. 5V betragen dürfen.

Um eine Messung aller Zellen zu ermöglichen, wird für die Einzelspannungsmessung eine Subtrahierschaltung verwendet, die

- die Spannung am Minuspol des Akkus
- von der Spannung am Pluspol abzieht.

Bsp.:

	Zelle1		Zelle2		Zelle3	
Anschluss	Minsupol	Pluspol	Minsupol	Pluspol	Minsupol	Pluspol
Spannung	0V	4,2V	4,2V	8,4V	8,4V	12,6V
Subtraktion für ADC	4,2V		4,2V		4,2V	

d.h. Die Spannung beträgt max. 4,2V und kann so vom Mikrocontroller verarbeitet werden.

Ladestromumleitung

Am Ende des Ladevorganges sollten alle Zellen gleichzeitig vollgeladen sein. Um eine Volladung aller Zellen am Ende zu erreichen müssen die Spannungsdrift einzelner Zellen ausgeglichen werden. Mit Hilfe der aktuellen Spannung kennt man bei LiIon Zellen auch den Ladezustand, da die Zellenspannung jeder einzelnen Zelle gemessen wird kann diese Spannung mit anderen Zellen verglichen werden, wobei die Zelle mit der niedrigsten Spannung „das Sagen hat“.

Bsp.:

Zellenspannung Zelle 1-5	3,9V	Ladet normal weiter
Zellenspannung Zelle 6	4,0V	Ladestrom wird umgeleitet

um die Spannung der Zelle6 auf das selbe Niveau von Zelle 1-5 zu bringen muss der Ladestrom, der durch alle Zellen gleich fließt, um die Zelle 6 herumgeleitet werden. Dies geschieht mittels eines Fets und einem Verbraucher.

d.h. Der Ladestrom der durch die Zelle fließt verkleinert sich, da der Ladestrom umgeleitet wird. Die Zelle6 ladet langsamer und die Zellen1-5 schneller, nach einer gewissen Zeit, haben die Zellen 1-5 und die Zelle 6 die selbe Spannungslage.

Fet-Ansteuerung

Bei dem verwendeten Fet handelt es sich um einen Logic Level Fet, der bei $U_{gs}=5V$ voll durchsteuert. Der Mikrocontroller liefert 5V, das ist gut, jedoch gibt es wieder ein Problem ab der 2. Zelle.

	Zelle1	Zelle2	Zelle2 Addition mit 5V
Minuspole	0V	4,2V	4,2V
U_{gs}	5V	0,8V	9,2V
Fet status	offen	geschlossen	offen

d.h. Die Spannung am Gate des Fet muss immer um 5V höher sein als an der Source des Fets. Um einen Spannungsunterschied von $U_{gs}=5V$ zu erreichen werden sie jeweiligen Spannungen addiert.

Zusammenfassung

um die einzelnen Funktionen des Ladegerätes zu ermöglichen sind 3 Teilschaltungen notwendig.

- Schaltung für die ADC-Messung (Subtrahiererschaltung)
- Schaltung für die Fets und Verbraucher
- Schaltung für die Fet-Ansteuerung (Addiererschaltung)

Um die einzelnen Teilschaltungen zu verbinden wird eine „genormte“ Anschluss benötigt der bei allen Schaltungen gleich ist und die Schaltungen mit den benötigten Signalen versorgt.

Benötigte Signale für die Teilschaltungen

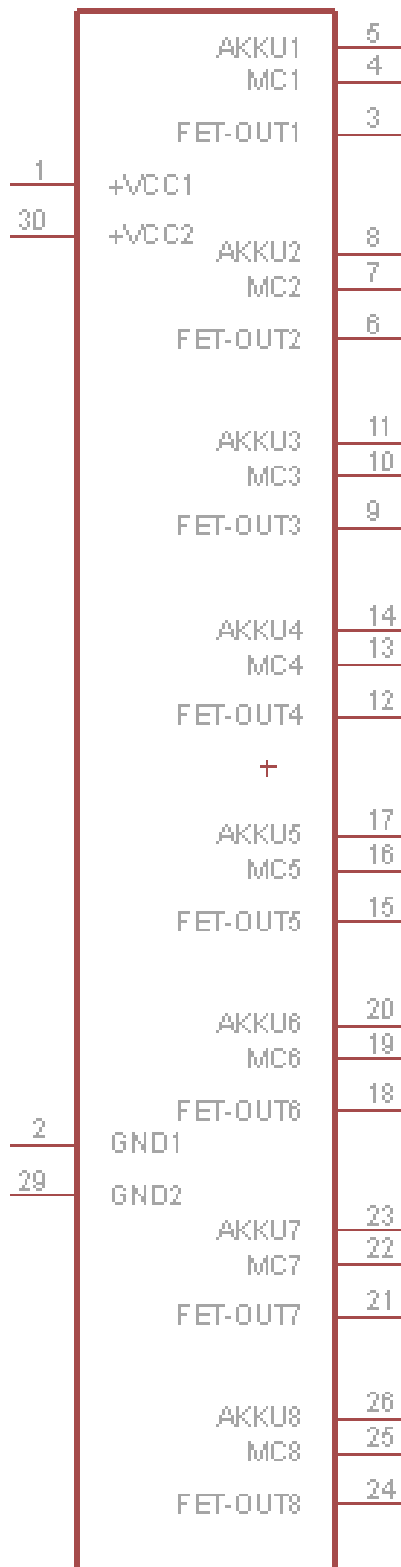
- Spannungsabgriff der Einzelnen Zellen
- Ansteuersignal für die Fets (aus Addiererschaltung)
- Vcc & GND für die OPVs

Ander Signale bzw Anschlüsse

- Anschluss der Akkus (Fet-Platine)
- Subtrahierte Akkuspannungen auf max. 4.2V für den μC (ADC-Platine)
- Anschluss vom μC für die Fetansteuerung (Fet-Ansteuerung)

Anschluss

Für die Schaltungen, wird folgender Anschluss verwendet der sich für alle Platinen auf der selben Stelle befindet.

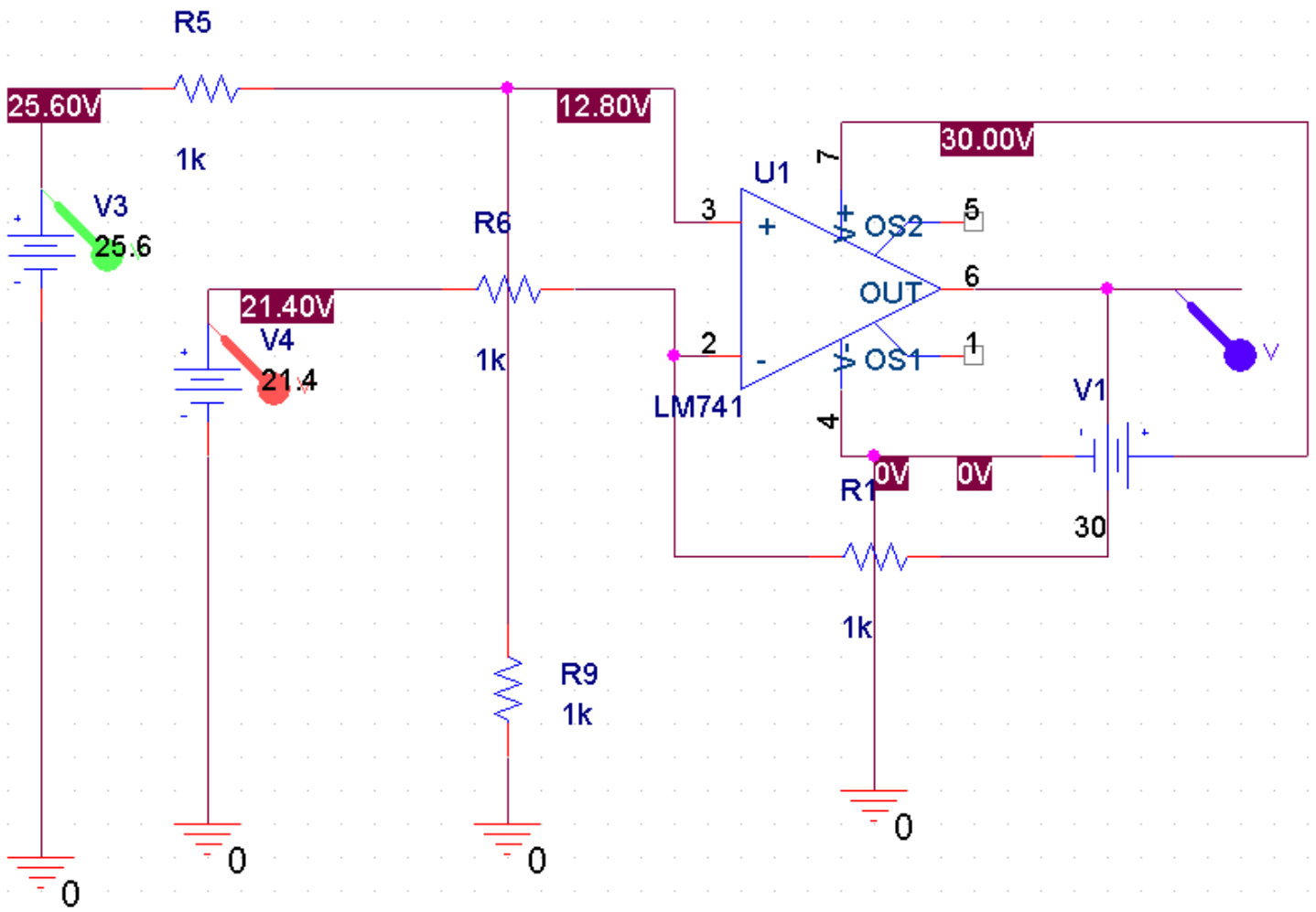


Pin	Bezeichnung	Spannung max.
1	VCC	35V
2	GND	0V
3	Fet out 1	5V
4	µC 1	
5	Akku 1	0V
6	Fet out 2	9,2V
7	µC 2	
8	Akku 2	4,2V
9	Fet out 3	13,4V
10	µC 3	
11	Akku 3	8,4V
12	Fet ou 4	17,6V
13	µC 4	
14	Akku 4	12,6V
15	Fet out 5	22V
16	µC 5	
17	Akku 5	17V
18	Fet out 6	26,4
19	µC 6	
20	Akku 6	21,4V
21	Fet out 7	
22	µC 7	
23	Akku 7	25,6V
24	Fet out 8	34,8V
25	µC 8	
26	Akku 8	29,8V
27	n/c	
28	n/c	
29	GND	0V
30	VCC	35V

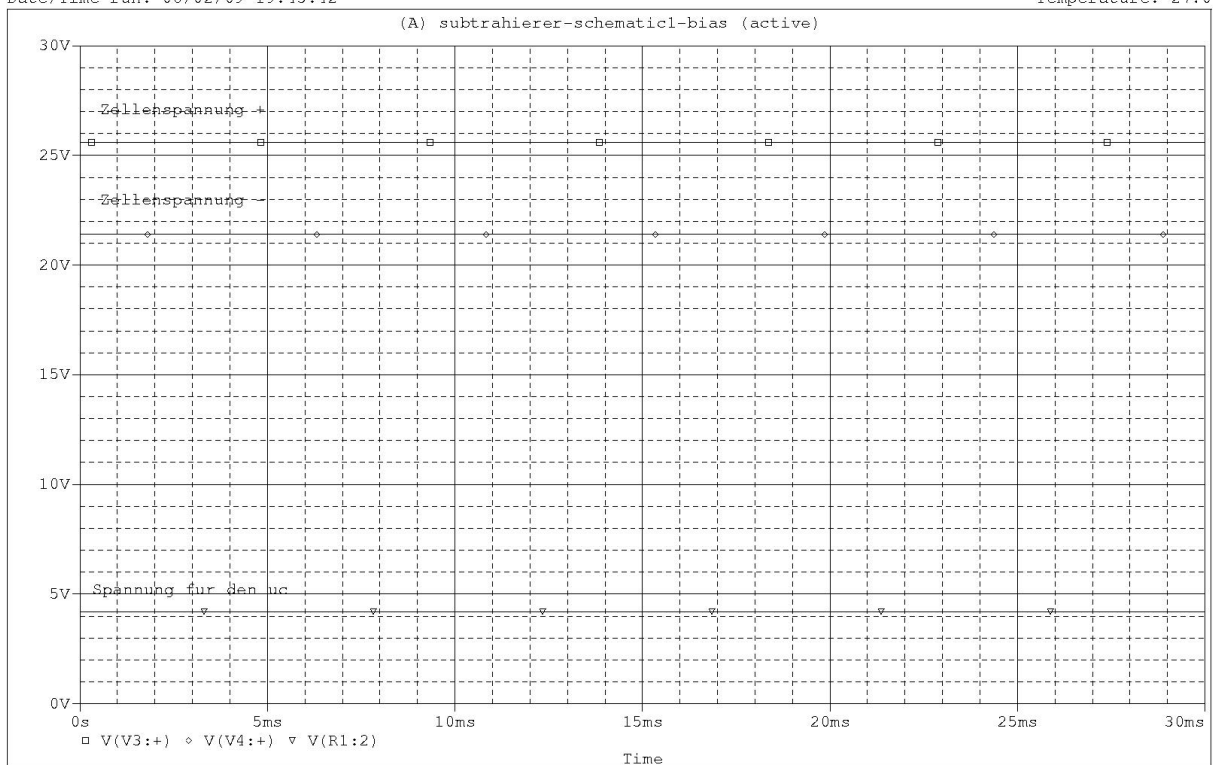
Simulation

um die Funktion zu garantieren, wurden 2 Teilschaltungen vorab mit Orcad & Pspice simuliert.

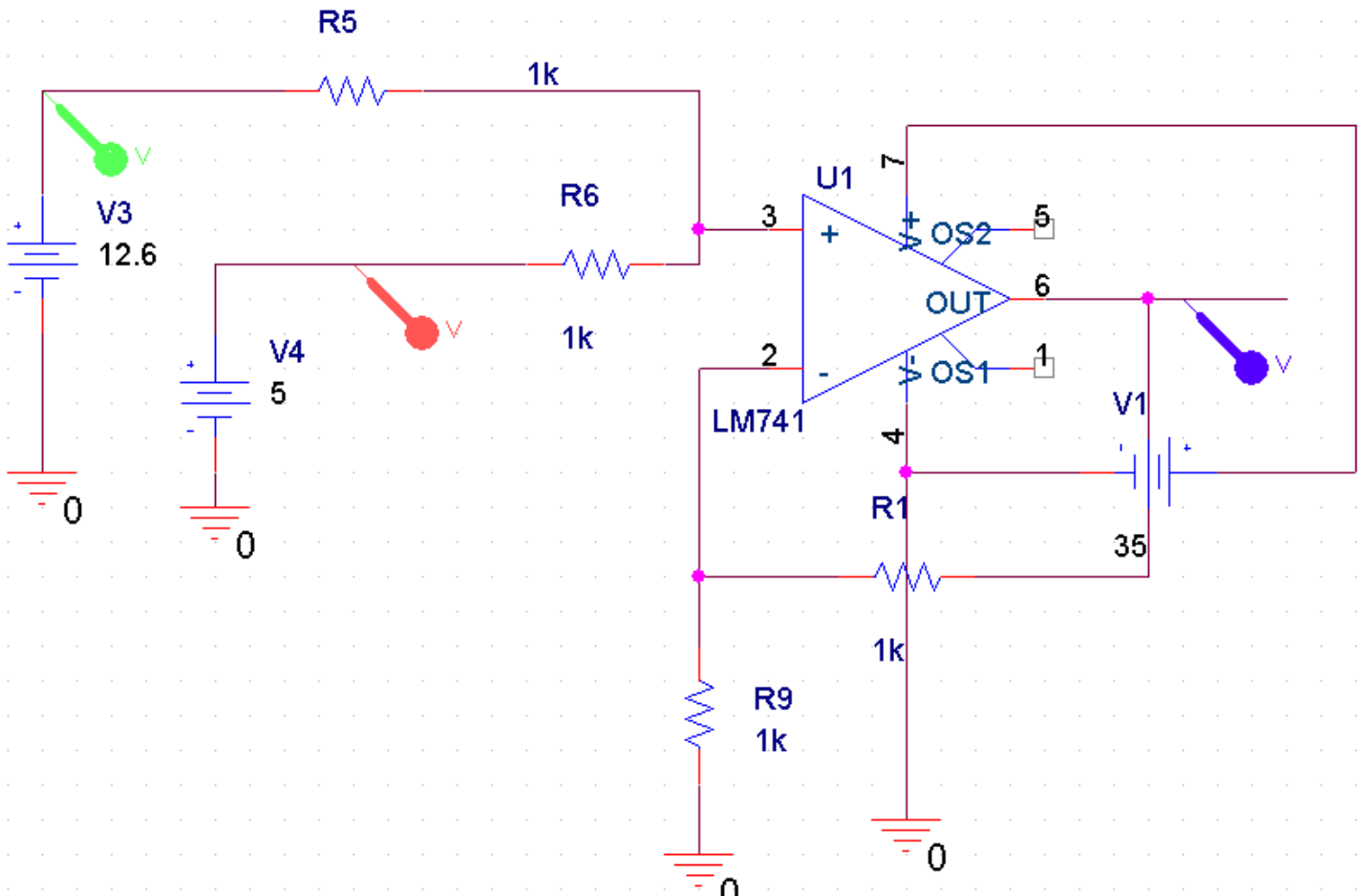
Subtrahiererschaltung für ADC den Mikrocontoller



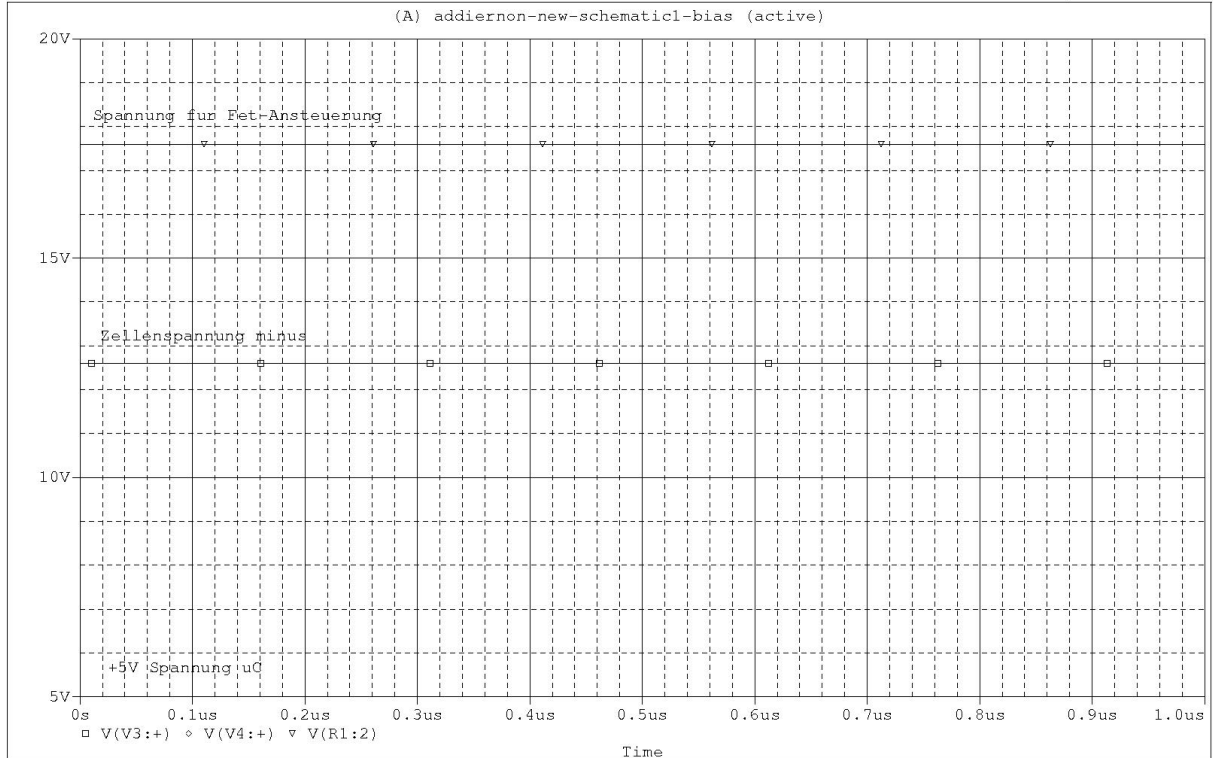
** Profile: "SCHEMATIC1-bias" [D:\Eigene Dateien\orcad\subtrahierer-schematic1-bias.sim]
 Date/Time run: 06/02/09 19:45:42 Temperature: 27.0



Addiererschaltung für Fet-Ansteuerung



** Profile: "SCHEMATIC1-bias" [D:\Eigene Dateien\Alex\IGM\56ABBEL\WerkLabor\addiernon-new-schematic1-bias.sim]
 Date/Time run: 06/02/09 20:00:35 Temperature: 27.0



Inbetriebnahme

ADC Platine

1. falscher IC
 - LM723 -> richtigen IC eingebaut
2. Layoutfehler
 - Leiterbahnen aufgetrennt und mit richtigen Anschlüssen verbunden

Messung

in alle 6 Schächte ist eine LiIo Akku eingelegt,

Zelle	Spannung [V] an Schacht	Spannung [V] SubtrahierePlatine	Fehler [V]
1	3,79	3,78	0,01
2	3,85	3,82	0,03
3	3,92	3,88	0,04
4	3,88	3,95	0,07
5	3,81	3,85	0,04
6	3,95	4,05	0,1

Fet-Ansteuerung Platine

1. Rauch
 - 2 Leiterbahnen beschädigt
 - Kurzschluss beseitigt und Leiterbahnen wiederhergestellt
2. Layoutfehler
 - Inputs für μc waren mit Ausgängen der OPV's verbunden
 - Leiterbahnen entfernt und mit richtigen Anschlüssen verbunden

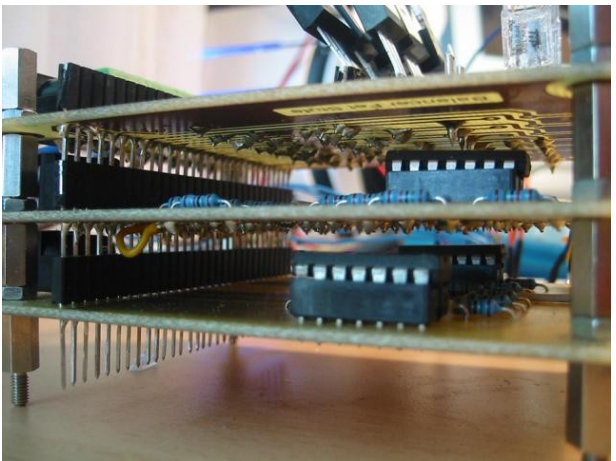
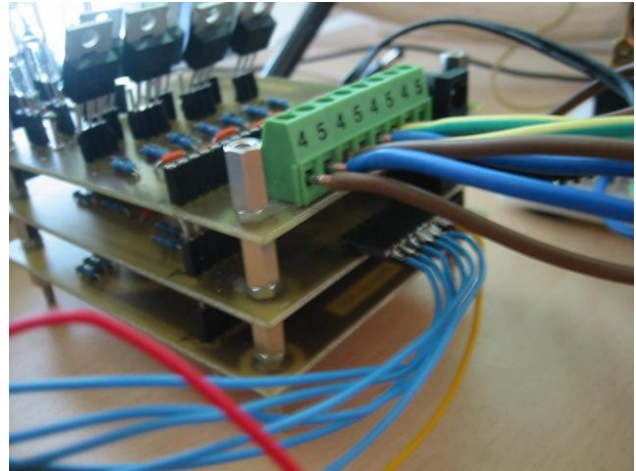
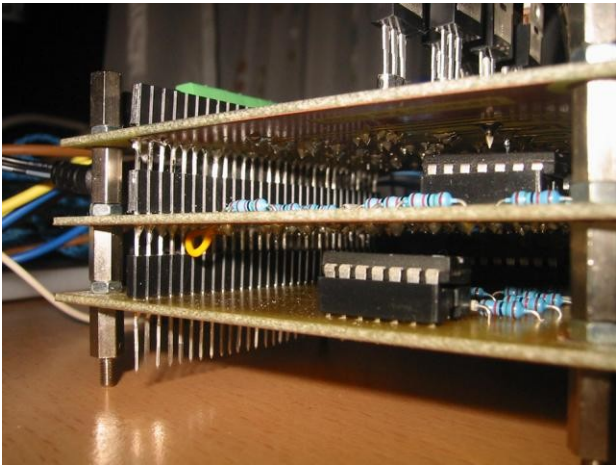
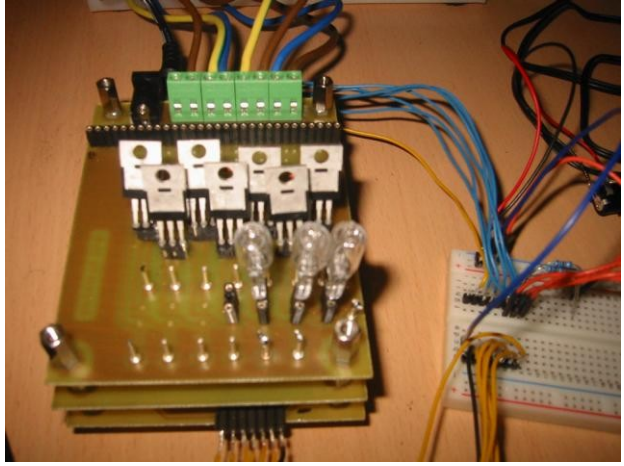
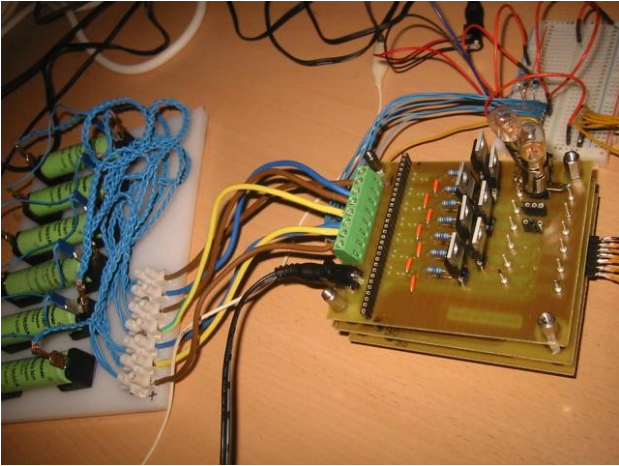
Messtabelle aller Pins mit allen verbundenen Schaltungen

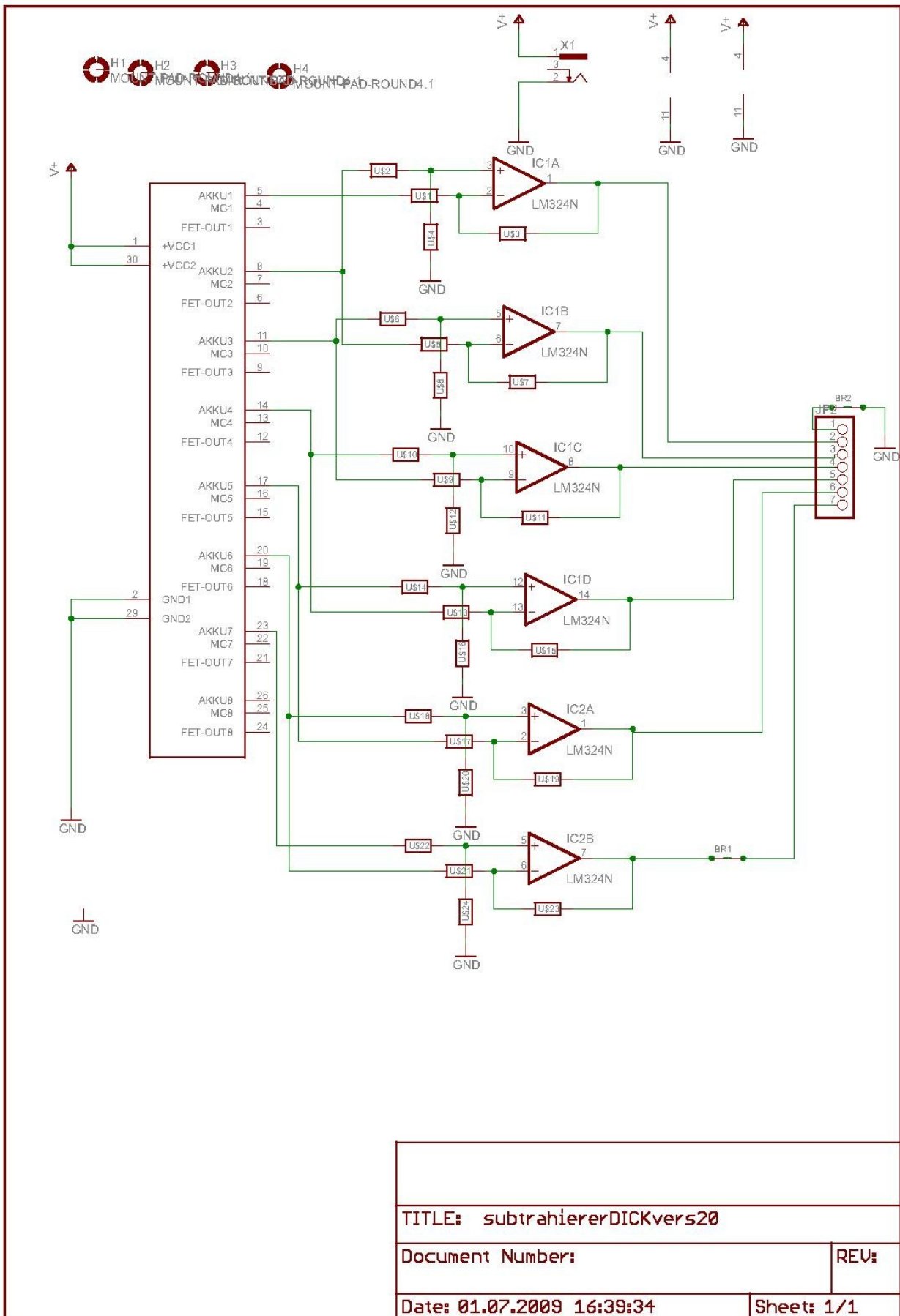
Messbedingungen:

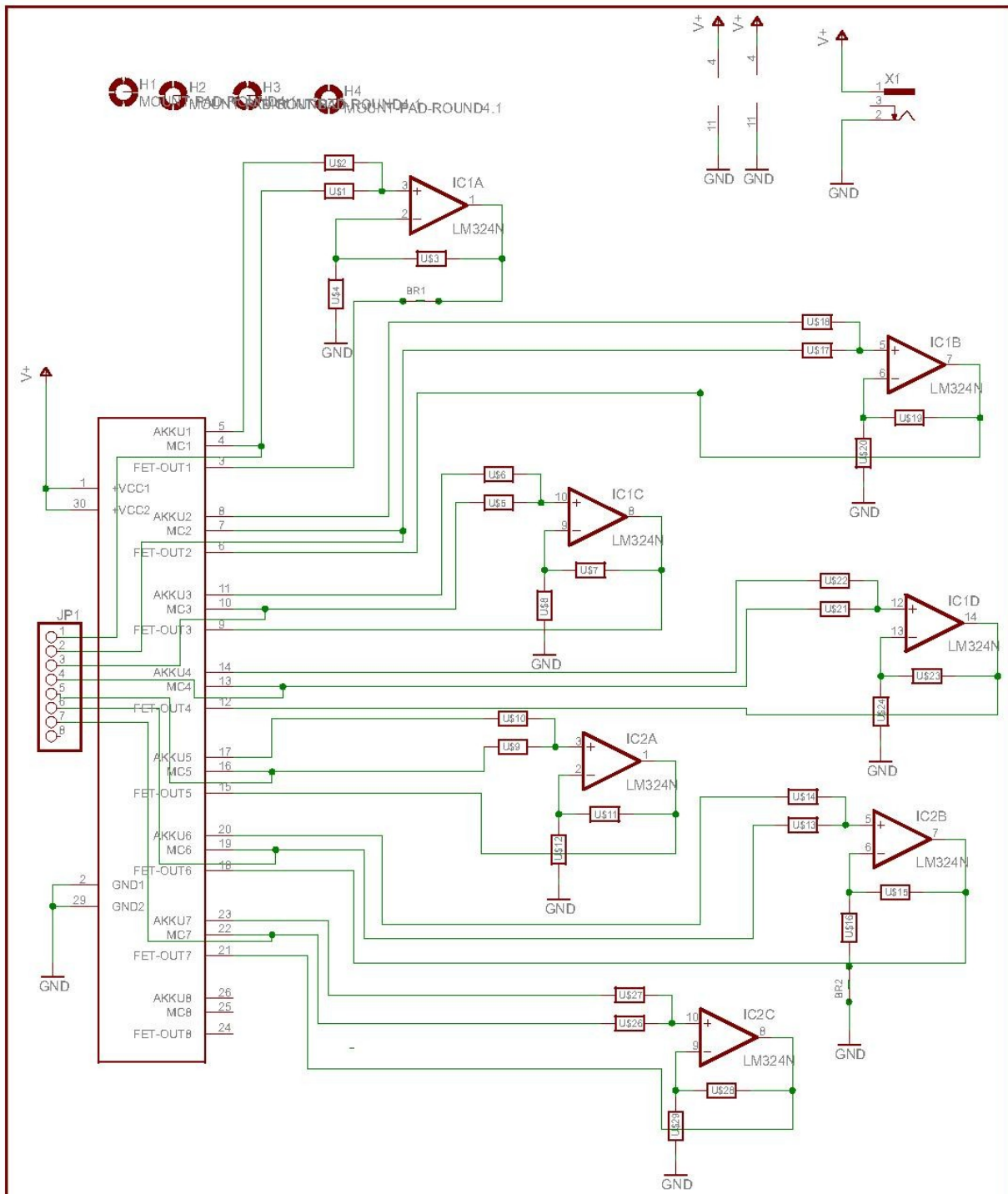
1. Netzteil 30V tatsächlich 35V
2. Netzteil 4,5V tatsächlich 11,58V

Pin	Bezeichnung	erwartet	gemessen	Kommentar
1	VCC	30	35,0	
2	GND	0	0	
3	Fet out 1		11,54	$0 + 11,58 = 11,58$
4	μ C 1		11,58	
5	Akku1		0	
6	Fet out 2		15,39	$11,56 + 3,79 = 15,35$
7	μ C 2		11,56	
8	Akku 2		3,79	
9	Fet out 3		19,25	$11,59 + 7,71 = 19,3$
10	μ C 3		11,59	
11	Akku 3		7,71	
12	Fet ou 4		23	$11,58 + 11,57 = 23,15$
13	μ C 4		11,58	
14	Akku 4		11,57	
15	Fet out 5		26,8	$11,58 + 15,45 = 27,03$
16	μ C 5		11,58	
17	Akku 5		15,45	
18	Fet out 6		30	$11,58 + 19,26 = 30,84$
19	μ C 6		11,58	
20	Akku 6		19,26	
21	Fet out 7		30	$11,58 + 23 = 34,58$
22	μ C 7		11,59	
23	Akku 7		23	
24	Fet out 8		-	
25	μ C 8		-	
26	Akku 8		-	
27	n/c		-	
28	n/c		-	
29	GND		0	
30	VCC		35,1	

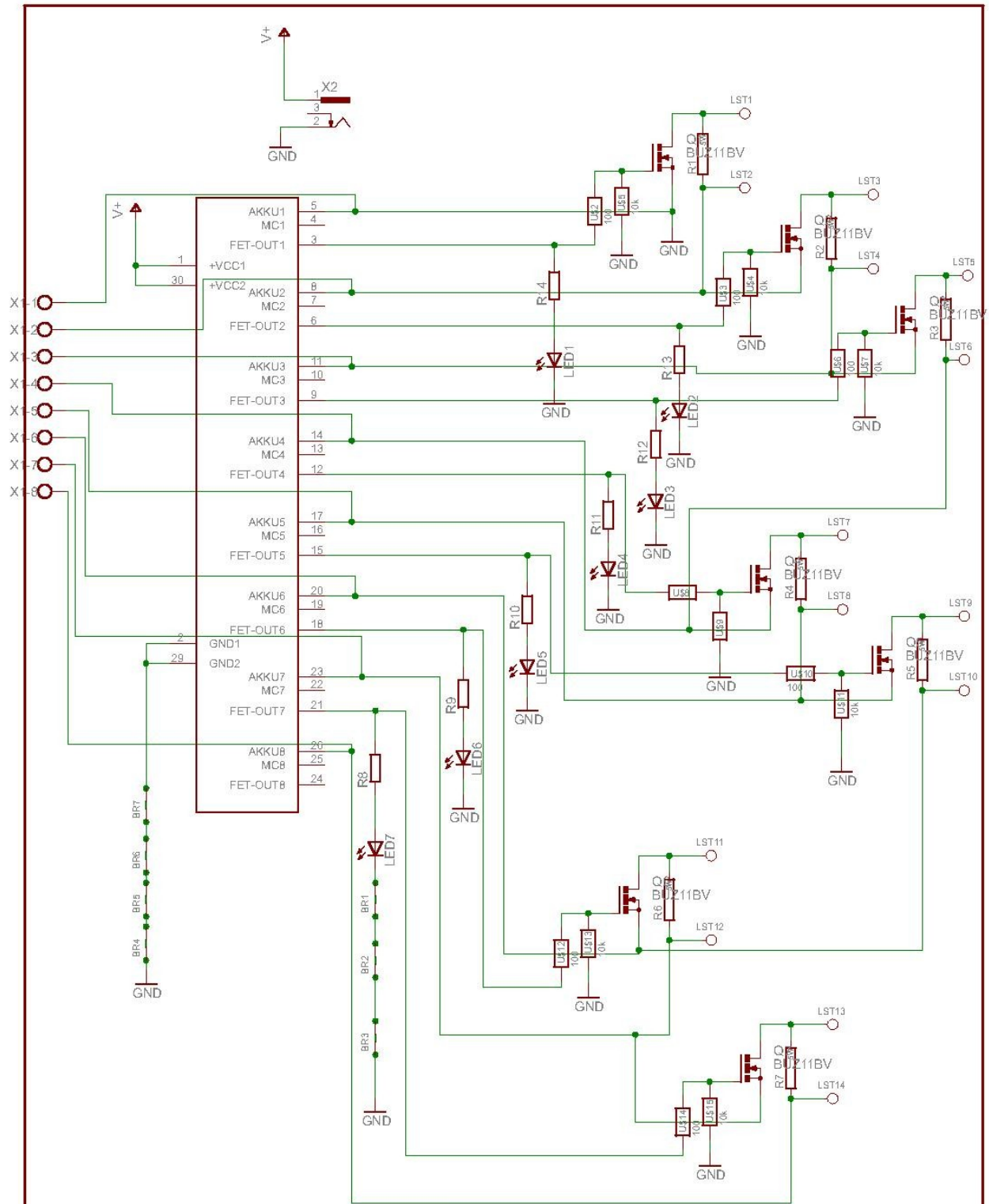
Nach 30min Betrieb keine Probleme feststellbar und Spannung konstant.







TITLE: addiererDICKver20	
Document Number:	REV:
Date: 01.07.2009 19:49:47	Sheet: 1/1



H1 H2 H3 H4
 MC1 MC2 MC3 MC4 MC5 MC6 MC7 MC8
 ROUND4.1

TITLE: FetDICK	
Document Number:	REV:
Date: 24.06.2009 17:55:05	Sheet: 1/1

