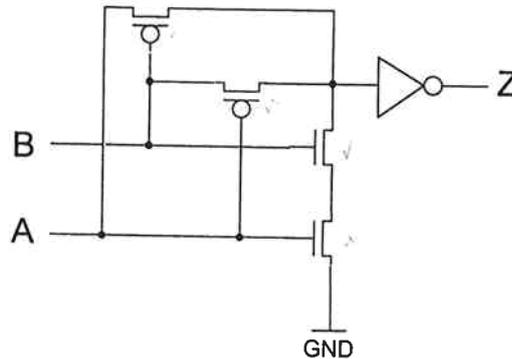


1 CMOS-Logik (10%)

Welche logische Funktion $Z = f(A, B)$ ist mit folgender Transistorschaltung implementiert (positive Logik)? Begründen Sie die Antwort.



2 CMOS-Logik (10%)

Entwerfen Sie ein CMOS-Gatter auf Transistorebene (NMOSTs und PMOSTs, minimale Anzahl von Transistoren, keine Transmissionsgatter), welches folgende logische Funktion in positiver Logik implementiert.

$$Y = A \cdot (B + C)$$

Hinweis: Es werden mindestens 8 MOSTs benötigt. Die Punkteanzahl P für funktionierende Lösungen errechnet sich mit $P = 26 - 2N$, wobei N die Anzahl der verwendeten MOSTs ist.

3 Operationsverstärker: Pegelumsetzung (15%)

Gegeben ist ein Analog/Digital-Umsetzer, welcher unipolare Spannungen zwischen $0V$ und $3V$ umsetzen kann. Entwerfen und dimensionieren Sie eine geeignete Schaltung, die eine Eingangsspannung zwischen $-10V$ und $+10V$ auf den erlaubten Eingangsbereich von $0V$ bis $3V$ des ADCs umsetzt. Verwenden Sie dazu einen Operationsverstärker, eine $5V$ -Spannungsversorgung und vier Widerstände.

4 Sample&Hold-Schaltung (15%)

Ein Analog/Digital-Umsetzer mit einer Auflösung von 10 bit tastet mit einer Sample&Hold-Schaltung ein analoges Signal ab. Der Sample-Kondensator mit einer Kapazität von $C = \frac{1000}{11} \text{ pF} \approx 91 \text{ pF}$ wird dabei für die Dauer von $1\mu\text{s}$ an den Eingang geschaltet. Wie groß darf der Ausgangswiderstand der abgetasteten Signalquelle höchstens sein, damit der ADC nicht in seiner Genauigkeit eingeschränkt wird (Der mögliche Fehler muss kleiner als der maximale Quantisierungsfehler sein.)? Begründen Sie Ihren Lösungsansatz mit Worten!

Hinweis: $\ln 2 \approx 0,69$, $\frac{1}{\ln 2} \approx 1,44$

Blatt bitte wenden.

5 Allgemeine Fragen (50%)

A Allgemeine Digitaltechnik:

1. Wieviele Zustände können mit einem 5 bit Wort beschrieben werden? (1)
2. Was bedeutet negative Logik? (1)
3. Zeichnen Sie ein allgemeines Sender-Empfänger-Modell (Darstellung der zweiwertigen Information als Spannung). (5)

B Schaltalgebra:

4. Wahrheitstabelle der XOR-Verknüpfung? (2)
5. Identität nach De Morgan? (2)

C Kombinatorische Logik:

6. Realisierung einer ODER-Verknüpfung mit NANDs? (2)
7. Welche Implementierung der DNF ist meist besser, NAND oder NOR? (1)

F Schnittstellen:

8. RS232: Störabstand? (1)
9. UART: Logischer Übertragungsrahmen für "C" (43h), Even Parity? (4)
10. Wieviele Übertragungsfehler können mit einem Paritätsbit erkannt werden? (1)
11. Lichtleiter: Vorteile gegenüber elektrischen Schnittstellen? (2)

G Logikschaltungen:

12. Definition der Anstiegszeit t_r ? (1)
13. Was bezeichnet man als Schottky-Transistor (Schaltung), Vorteile? (2)

H CMOS:

14. Wie verhält sich ein MOSFET im Sättigungsbereich? (1)
15. Welche Arbeitsbereiche eines MOSFETs sind für Digitalschaltungen wichtig? (1)
16. Warum werden die Eingänge gegen elektrostatische Entladungen geschützt? (1)
17. Schaltung eines CMOS-NAND-Gatters in positiver Logik? (4)
18. Statische Stromaufnahme von CMOS? (1)

I Kippstufen:

19. Schaltung eines Ringoszillators? (3)
20. Schaltung eines Quarzoszillators mit CMOS-Inverter? (3)

M D/A-Umsetzung:

21. Was ist der Nullpunktsfehler? (1)
22. Was ist die differentielle Nichtlinearität (Skizze!)? (2)
23. Was ist die integrale Nichtlinearität (Skizze!)? (2)
24. Was ist ein "Aperture Error"? (2)

N A/D-Umsetzung:

25. Welche Schaltung implementiert einen 1 bit A/D-Umsetzer? (1)
26. Wieviele Komparatoren benötigt man für einen 8 bit Parallel-A/D-Umsetzer? (1)
27. Welche Störfrequenzen werden von einem integrierenden A/D-Umsetzer mit einer Integrationszeit von einer Sekunde unterdrückt? (2)