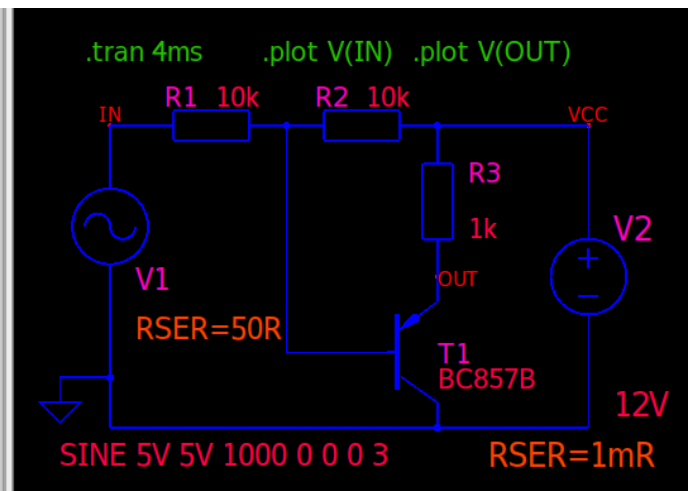
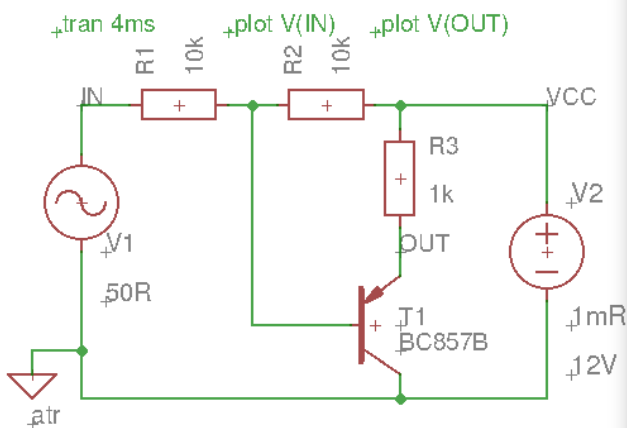


EAGLE als Schematikeditor für QSpice

Entwicklernoteizen

EAGLE as schematic editor for QSpice

Developer notes



Version: Beta - 21. Oktober 2023

Tom Amann

Inhaltsverzeichnis

1 Vorwort - Prologue.....	5
1.1 Funktionstest qeagle - Function test qeagle.....	5
2 Vorbereiten von EAGLE - Prepare EAGLE.....	12
2.1 Basisbibliothek anlegen - Create basic library.....	12
2.2 Neues Bauteil anlegen - Create new device.....	12
2.2.1 Neues Symbol anlegen - Create new symbol.....	14
2.2.2 Bauteil erzeugen - Create device.....	19
2.2.3 Einen Transistor anlegen - Create a transistor.....	23
2.2.4 Einen MOSFET anlegen - Create a MOSFET.....	26
2.2.5 Einen Operationsverstärker anlegen - Create an operational amplifier.....	27
2.2.6 Mehrfach Operationsverstärker - Multiple operational amplifier.....	31
2.2.7 Einen 555-Timer anlegen - Create an 555-Timer.....	36
2.2.8 Ein Logikgatter anlegen - Create a logic gate.....	41
2.3 Das Menü erweitern - Expand the menu.....	42
2.3.1 Die Script Datei - The script file.....	42
2.3.2 Die ULP Datei - The ULP file.....	43
3 Die Basis Bibliothek - The base library (QSpice.lbr).....	45
3.1 Die Bauteile - The components.....	45
3.1.1 AND2.....	46
3.1.2 C.....	46
3.1.3 COM.....	46
3.1.4 CUR_AC.....	46
3.1.5 CUR_DC.....	46
3.1.6 CUR_PULS.....	47
3.1.7 DIODE.....	47
3.1.8 ELKO.....	47
3.1.9 JFET_N.....	47
3.1.10 JFET_P.....	47
3.1.11 L.....	48
3.1.12 LED.....	48
3.1.13 MOSFET-N.....	48
3.1.14 MOSFET-P.....	48
3.1.15 NPN.....	48
3.1.16 PNP.....	49
3.1.17 OPAMPS.....	49
3.1.18 OPAMP2.....	49
3.1.19 OPAMP4.....	49
3.1.20 R.....	49
3.1.21 SDIODE.....	50
3.1.22 SOLAR-PANEL.....	50
3.1.23 VCSWITCH.....	50
3.1.24 VOLT_AC.....	50
3.1.25 VOLT_DC.....	50
3.1.26 VOLT_PULS.....	51
3.1.27 ZDIODE.....	51
3.2 Vorgaben von QSpice - QSpice specifications.....	51
4 Einen Schaltplan erstellen - Create a schematic.....	52
4.1 Einfacher Stromkreis - Simple circuit.....	52
4.1.1 Den Schaltplan zeichnen - Draw the circuit diagram.....	52
4.1.2 Den Schaltplan konvertieren - Convert the circuit diagram.....	54
4.1.3 Der Schaltplan in QSpice - The circuit diagram in QSpice.....	54
4.1.4 Ändern zu Wechselspannung - Change to AC voltage.....	55
4.2 Etwas mit Transistor - Something with transistor.....	56
4.2.1 Den Schaltplan zeichnen - Draw the circuit diagram.....	56
4.2.2 Der Schaltplan in QSpice - The circuit diagram in QSpice.....	57
4.3 Etwas mit OpAmp - Something with OpAmp.....	58

4.3.1 Den Schaltplan zeichnen - Draw the circuit diagram..... 58
4.3.2 Der Schaltplan in QSpice - The circuit diagram in QSpice..... 58
4.4 Etwas mit 555 - Something with 555..... 59
4.4.1 Den Schaltplan zeichnen - Draw the circuit diagram..... 59
4.4.2 Der Schaltplan in QSpice - The circuit diagram in QSpice..... 59

1 Vorwort - Prologue

Im Moment funktioniert der Schematikeditor des neuen Elektronik Simulationsprogramm QSpice von Mike Engelhardt unter Linux noch nicht richtig. Darum habe ich begonnen ein Programm zu schreiben, mit dem unter EAGLE (Version 7.x) ein Schaltplan gezeichnet und in das Qspice Schematic-Format übersetzt werden kann.

Dabei wird der Schaltplan in EAGLE gezeichnet, nach QSpice übersetzt, und in QSpice weiter bearbeitet.

Hinweis: Das Konvertieren eines Schaltplan vom EAGLE- in das QSpice-Format benötigt das Konverterprogramm „qeagle“, welches nicht zu EAGLE gehört sondern ein eigenständiges Programm ist.

At the moment the schematic editor of the new electronic simulation program QSpice by Mike Engelhardt does not work properly under Linux. That's why I started to write a program that can draw a schematic under EAGLE (version 7.x) and translate it into the Qspice Schematic format.

The schematic is drawn in EAGLE, translated to QSpice, and further processed in QSpice.

Note: Converting a schematic from EAGLE to QSpice format requires the converter program "qeagle", which is not part of EAGLE but an independent program.

1.1 Funktionstest qeagle - Function test qeagle

Bevor man EAGLE installiert um dann festzustellen, dass qeagle auf diesem Computer nicht funktioniert, ist es ratsam dies zuerst zu testen. Dazu legt man am Besten ein neues Verzeichnis an und kopiert das Programm „qeagle“ und die EAGLE-Schematikdatei „QTest.sch“ dort hinein. Die Schematik entspricht dem einfachen Stromkreis aus Kapitel 3.1.

Falls sie die Datei nicht aus dem Internet kopieren konnten, erstellen sie eine neue Textdatei und kopieren den folgenden Inhalt hinein.

Before one installs EAGLE only to find out that qeagle does not work on this computer, it is advisable to test this first. The best way to do this is to create a new directory and copy the program "qeagle" and the EAGLE schematic file "QTest.sch" into it. The schematic corresponds to the simple circuit from chapter 3.1.

If you could not copy the file from the internet, create a new text file and copy the following content into it.

Datei – File: QTest.sch

```
<?xml version="1.0" encoding="utf-8"?>
<!DOCTYPE eagle SYSTEM "eagle.dtd">
<eagle version="7.7.0">
<drawing>
<settings>
```

```

<setting alwaysvectorfont="no"/>
<setting verticaltext="up"/>
</settings>
<grid distance="0.1" unitdist="inch" unit="inch" style="lines" multiple="1" display="no" altdistance="0.01"
altunitdist="inch" altunit="inch"/>
<layers>
<layer number="1" name="Top" color="4" fill="1" visible="no" active="no"/>
<layer number="16" name="Bottom" color="1" fill="1" visible="no" active="no"/>
<layer number="17" name="Pads" color="2" fill="1" visible="no" active="no"/>
<layer number="18" name="Vias" color="2" fill="1" visible="no" active="no"/>
<layer number="19" name="Unrouted" color="6" fill="1" visible="no" active="no"/>
<layer number="20" name="Dimension" color="15" fill="1" visible="no" active="no"/>
<layer number="21" name="tPlace" color="7" fill="1" visible="no" active="no"/>
<layer number="22" name="bPlace" color="7" fill="1" visible="no" active="no"/>
<layer number="23" name="tOrigins" color="15" fill="1" visible="no" active="no"/>
<layer number="24" name="bOrigins" color="15" fill="1" visible="no" active="no"/>
<layer number="25" name="tNames" color="7" fill="1" visible="no" active="no"/>
<layer number="26" name="bNames" color="7" fill="1" visible="no" active="no"/>
<layer number="27" name="tValues" color="7" fill="1" visible="no" active="no"/>
<layer number="28" name="bValues" color="7" fill="1" visible="no" active="no"/>
<layer number="29" name="tStop" color="7" fill="3" visible="no" active="no"/>
<layer number="30" name="bStop" color="7" fill="6" visible="no" active="no"/>
<layer number="31" name="tCream" color="7" fill="4" visible="no" active="no"/>
<layer number="32" name="bCream" color="7" fill="5" visible="no" active="no"/>
<layer number="33" name="tFinish" color="6" fill="3" visible="no" active="no"/>
<layer number="34" name="bFinish" color="6" fill="6" visible="no" active="no"/>
<layer number="35" name="tGlue" color="7" fill="4" visible="no" active="no"/>
<layer number="36" name="bGlue" color="7" fill="5" visible="no" active="no"/>
<layer number="37" name="tTest" color="7" fill="1" visible="no" active="no"/>
<layer number="38" name="bTest" color="7" fill="1" visible="no" active="no"/>
<layer number="39" name="tKeepout" color="4" fill="11" visible="no" active="no"/>
<layer number="40" name="bKeepout" color="1" fill="11" visible="no" active="no"/>
<layer number="41" name="tRestrict" color="4" fill="10" visible="no" active="no"/>
<layer number="42" name="bRestrict" color="1" fill="10" visible="no" active="no"/>
<layer number="43" name="vRestrict" color="2" fill="10" visible="no" active="no"/>
<layer number="44" name="Drills" color="7" fill="1" visible="no" active="no"/>
<layer number="45" name="Holes" color="7" fill="1" visible="no" active="no"/>
<layer number="46" name="Milling" color="3" fill="1" visible="no" active="no"/>
<layer number="47" name="Measures" color="7" fill="1" visible="no" active="no"/>
<layer number="48" name="Document" color="7" fill="1" visible="no" active="no"/>
<layer number="49" name="Reference" color="7" fill="1" visible="no" active="no"/>
<layer number="50" name="dxf" color="7" fill="1" visible="no" active="no"/>
<layer number="51" name="tDocu" color="7" fill="1" visible="no" active="no"/>
<layer number="52" name="bDocu" color="7" fill="1" visible="no" active="no"/>
<layer number="90" name="Modules" color="5" fill="1" visible="yes" active="yes"/>
<layer number="91" name="Nets" color="2" fill="1" visible="yes" active="yes"/>
<layer number="92" name="Busses" color="1" fill="1" visible="yes" active="yes"/>
<layer number="93" name="Pins" color="2" fill="1" visible="no" active="yes"/>
<layer number="94" name="Symbols" color="4" fill="1" visible="yes" active="yes"/>
<layer number="95" name="Names" color="7" fill="1" visible="yes" active="yes"/>
<layer number="96" name="Values" color="7" fill="1" visible="yes" active="yes"/>
<layer number="97" name="Info" color="7" fill="1" visible="yes" active="yes"/>
<layer number="98" name="Guide" color="6" fill="1" visible="yes" active="yes"/>
<layer number="99" name="SpiceOrder" color="5" fill="1" visible="yes" active="yes"/>
</layers>
<schematic xreflabel="%F%N%S.%C%R" xrefpart="/%S.%C%R">
<libraries>
<library name="QSpice">

```

QEAGLE

```
<description>&lt;b&gt;Coilcraft SMD Inductors&lt;/b&gt;&lt;p&gt;
&lt;author&gt;Created by librarian@cadsoft.de&lt;/author&gt;</description>
<packages>
</packages>
<symbols>
<symbol name="COM">
<description>Gemeinsamer Bezugspunkt</description>
<wire x1="-2.54" y1="0" x2="2.54" y2="0" width="0.254" layer="94"/>
<wire x1="2.54" y1="0" x2="0" y2="-2.54" width="0.254" layer="94"/>
<wire x1="0" y1="-2.54" x2="-2.54" y2="0" width="0.254" layer="94"/>
<pin name="GND" x="0" y="0" visible="off" length="point" direction="pas" rot="R270"/>
</symbol>
<symbol name="VOLTAGE-DC">
<description>Gleichspannungsquelle DC</description>
<text x="5.08" y="2.54" size="2.016759375" layer="95">&gt;NAME</text>
<pin name="2" x="0" y="5.08" visible="off" length="point" direction="pwr"/>
<pin name="1" x="0" y="-5.08" visible="off" length="point" direction="pwr"/>
<circle x="0" y="0" radius="3.81" width="0.254" layer="94"/>
<text x="5.08" y="-2.54" size="2.016759375" layer="96">&gt;VALUE</text>
<wire x1="-1.016" y1="1.905" x2="1.016" y2="1.905" width="0.254" layer="94"/>
<wire x1="0" y1="2.921" x2="0" y2="0.889" width="0.254" layer="94"/>
<wire x1="-1.016" y1="-2.032" x2="1.016" y2="-2.032" width="0.254" layer="94"/>
<wire x1="0" y1="3.81" x2="0" y2="5.08" width="0.1524" layer="94"/>
<wire x1="0" y1="-3.81" x2="0" y2="-5.08" width="0.1524" layer="94"/>
<text x="5.08" y="0" size="2.016759375" layer="96">&gt;RSER</text>
</symbol>
<symbol name="R-EUROP">
<description>Widerstand Euronorm</description>
<wire x1="-1.524" y1="3.81" x2="-1.524" y2="-3.81" width="0.254" layer="94"/>
<wire x1="1.524" y1="-3.81" x2="1.524" y2="3.81" width="0.254" layer="94"/>
<pin name="1" x="0" y="5.08" visible="off" length="point" direction="pas" swaplevel="1"/>
<pin name="2" x="0" y="-5.08" visible="off" length="point" direction="pas" swaplevel="1"/>
<wire x1="0" y1="3.81" x2="0" y2="5.08" width="0.1524" layer="94"/>
<wire x1="0" y1="-3.81" x2="0" y2="-5.08" width="0.1524" layer="94"/>
<wire x1="1.4605" y1="3.81" x2="-1.4605" y2="3.81" width="0.254" layer="94"/>
<wire x1="1.4605" y1="-3.81" x2="-1.4605" y2="-3.81" width="0.254" layer="94"/>
<text x="3.048" y="2.54" size="1.778" layer="95">&gt;NAME</text>
<text x="3.048" y="-2.54" size="1.778" layer="96">&gt;VALUE</text>
</symbol>
</symbols>
<devicesets>
<deviceset name="COM">
<description>Gemeinsamer Bezugspunkt</description>
<gates>
<gate name="CM1" symbol="COM" x="0" y="0"/>
</gates>
<devices>
<device name="">
<technologies>
<technology name="">
<attribute name="_EXTERNAL_" value="" constant="no"/>
</technology>
</technologies>
</device>
</devices>
</deviceset>
<deviceset name="VOLTDC" prefix="V" uservalue="yes">
<description>Gleichspannungsquelle DC</description>
```

```

<gates>
<gate name="G$1" symbol="VOLTAGE-DC" x="0" y="0"/>
</gates>
<devices>
<device name="">
<technologies>
<technology name="">
<attribute name="DC" value="5" constant="no"/>
<attribute name="DTYP" value="V"/>
<attribute name="RSER" value="" constant="no"/>
<attribute name="_EXTERNAL_" value="" constant="no"/>
</technology>
</technologies>
</device>
</devices>
</deviceset>
<deviceset name="R" prefix="R" uservalue="yes">
<description>Widerstand Europa</description>
<gates>
<gate name="G$1" symbol="R-EUROP" x="0" y="0"/>
</gates>
<devices>
<device name="">
<technologies>
<technology name="">
<attribute name="DTYP" value="R"/>
<attribute name="_EXTERNAL_" value="" constant="no"/>
</technology>
</technologies>
</device>
</devices>
</deviceset>
</devicesets>
</library>
</libraries>
<attributes>
</attributes>
<variantdefs>
</variantdefs>
<classes>
<class number="0" name="default" width="0" drill="0">
</class>
</classes>
<parts>
<part name="U$1" library="QSpice" deviceset="COM" device=""/>
<part name="V1" library="QSpice" deviceset="VOLTDC" device="" value="10V"/>
<part name="R1" library="QSpice" deviceset="R" device="" value="1k"/>
</parts>
<sheets>
<sheet>
<plain>
<text x="45.72" y="45.72" size="1.778" layer="91">.tran 4ms</text>
<text x="45.72" y="43.18" size="1.778" layer="91">.plot V(VCC)</text>
<text x="45.72" y="40.64" size="1.778" layer="91">.plot I(R1)</text>
</plain>
<instances>
<instance part="U$1" gate="CM1" x="17.78" y="22.86"/>
<instance part="V1" gate="G$1" x="17.78" y="35.56"/>

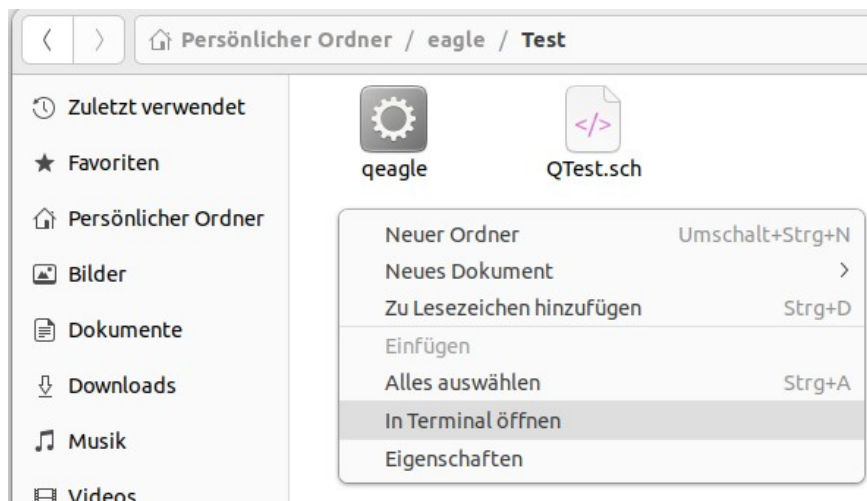
```


QEAGLE

```
<instance part="R1" gate="G$1" x="38.1" y="35.56"/>
</instances>
<busses>
</busses>
<nets>
<net name="VCC" class="0">
<segment>
<wire x1="38.1" y1="40.64" x2="38.1" y2="45.72" width="0.1524" layer="91"/>
<wire x1="38.1" y1="45.72" x2="17.78" y2="45.72" width="0.1524" layer="91"/>
<wire x1="17.78" y1="45.72" x2="17.78" y2="40.64" width="0.1524" layer="91"/>
<label x="17.78" y="45.72" size="1.778" layer="95"/>
<pinref part="V1" gate="G$1" pin="2"/>
<pinref part="R1" gate="G$1" pin="1"/>
</segment>
</net>
<net name="GND" class="0">
<segment>
<wire x1="17.78" y1="30.48" x2="17.78" y2="25.4" width="0.1524" layer="91"/>
<wire x1="17.78" y1="25.4" x2="17.78" y2="22.86" width="0.1524" layer="91"/>
<wire x1="17.78" y1="25.4" x2="38.1" y2="25.4" width="0.1524" layer="91"/>
<junction x="17.78" y="25.4"/>
<wire x1="38.1" y1="30.48" x2="38.1" y2="25.4" width="0.1524" layer="91"/>
<pinref part="U$1" gate="CM1" pin="GND"/>
<pinref part="V1" gate="G$1" pin="1"/>
<pinref part="R1" gate="G$1" pin="2"/>
</segment>
</net>
</nets>
</sheet>
</sheets>
</schematic>
</drawing>
</eagle>
```

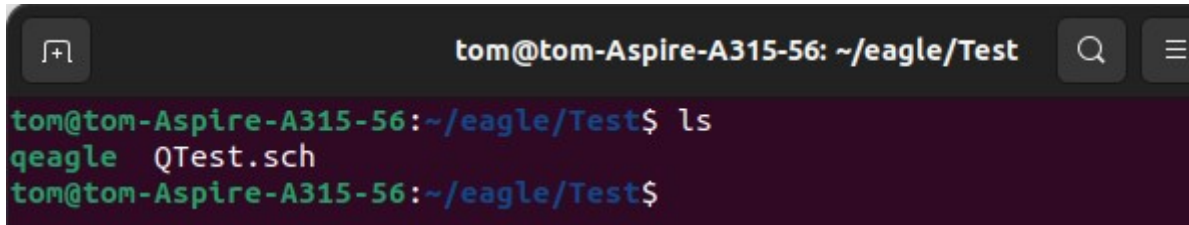
Jetzt befinden sich im Verzeichnis die beiden Dateien „qeagle“ und „QTest.sch“.

Now the directory contains the two files "qeagle" and "QTest.sch".



Öffnen sie ein Terminal in diesem Verzeichnis durch rechtsklick und wählen von „In Terminal öffnen“. Hier können sie sich den Inhalt durch „ls“ anzeigen. Sie sehen das Programm „qeagle“ und die Datei „QTest.sch“.

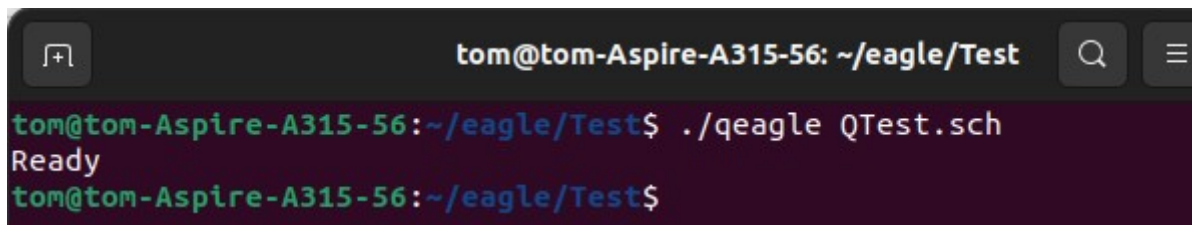
Open a terminal in this directory by right-clicking and selecting "Open in terminal". Here you can display the content by "ls". You see the program "qeagle" and the file "QTest.sch".



```
tom@tom-Aspire-A315-56: ~/eagle/Test
tom@tom-Aspire-A315-56:~/eagle/Test$ ls
qeagle  QTest.sch
tom@tom-Aspire-A315-56:~/eagle/Test$
```

Durch Eingabe von `./qeagle QTest.sch` wird der Konverter gestartet und ihm die Datei QTest.sch zum bearbeiten übergeben.

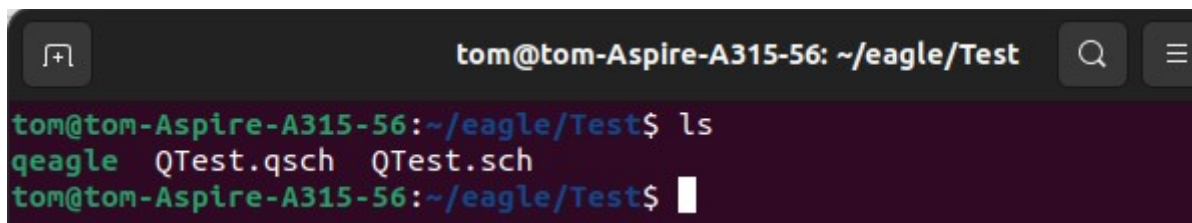
By entering `./qeagle QTest.sch` the converter is started and the file QTest.sch is passed to it for editing.



```
tom@tom-Aspire-A315-56: ~/eagle/Test
tom@tom-Aspire-A315-56:~/eagle/Test$ ./qeagle QTest.sch
Ready
tom@tom-Aspire-A315-56:~/eagle/Test$
```

Antwortet der Konverter mit „Ready“ hat alles fehlerfrei funktioniert und es wurde eine Datei „QTest.qsch“ mit der Schematik im QSpice Format erzeugt. Hat es nicht funktioniert, erhalten sie eine Fehlermeldung. Mit „ls“ sehen sie wieder die Dateien im Verzeichnis.

If the converter answers with "Ready" everything has worked without errors and a file "QTest.qsch" with the schematics in QSpice format has been created. If it did not work, you will get an error message. With "ls" you can see the files in the directory again.



```
tom@tom-Aspire-A315-56: ~/eagle/Test
tom@tom-Aspire-A315-56:~/eagle/Test$ ls
qeagle  QTest.qsch  QTest.sch
tom@tom-Aspire-A315-56:~/eagle/Test$
```

Wenn es fehlerfrei funktioniert hat, können sie EAGLE installieren. Der Konverter wird sicher auch unter EAGLE funktionieren. Beenden des Terminal mit `exit`.

If it worked without errors, you can install EAGLE. The converter will surely work under EAGLE. Exit the terminal with `exit`.

Datei – File: QTest.qsch

```

ÿÿÿÿ«schematic
«component (700,1400) 0 0
  «symbol V
    «type: V»
    «description: Gleichspannungsquelle DC»
    «shorted pins: false»
    «text (200,100) 0.794000 7 0 0xc000ff -1 -1 "V1"»
    «text (200,-100) 0.794000 7 0 0x4200ff -1 -1 "10V"»
    «ellipse (-150,150) (150,-150) 0 10 0 0x1000000 0x1000000 -1 -1»
    «line (-40,75) (40,75) 10 0 0x1000000 -1 -1»
    «line (0,115) (0,35) 10 0 0x1000000 -1 -1»
    «line (-40,-80) (40,-80) 10 0 0x1000000 -1 -1»
    «line (0,150) (0,200) 6 0 0x1000000 -1 -1»
    «line (0,-150) (0,-200) 6 0 0x1000000 -1 -1»
    «pin (0,200) (0,0) 0.5 0 4 0x0 -1 "2"»
    «pin (0,-200) (0,0) 0.5 0 4 0x0 -1 "1"»
  »
»
«component (1500,1400) 0 0
  «symbol R
    «type: R»
    «description: Widerstand Europa»
    «shorted pins: false»
    «text (120,100) 0.700000 7 0 0xc000ff -1 -1 "R1"»
    «text (120,-100) 0.700000 7 0 0x4200ff -1 -1 "1k"»
    «line (-60,150) (-60,-150) 10 0 0x1000000 -1 -1»
    «line (60,-150) (60,150) 10 0 0x1000000 -1 -1»
    «line (0,150) (0,200) 6 0 0x1000000 -1 -1»
    «line (0,-150) (0,-200) 6 0 0x1000000 -1 -1»
    «line (57,150) (-57,150) 10 0 0x1000000 -1 -1»
    «line (57,-150) (-57,-150) 10 0 0x1000000 -1 -1»
    «pin (0,200) (0,0) 0.5 0 4 0x0 -1 "1"»
    «pin (0,-200) (0,0) 0.5 0 4 0x0 -1 "2"»
  »
»
«net (700,900) 1 13 0 "GND"»
«net (700,1800) 0.5 14 0 "VCC"»
«junction (700,1000)»
«wire (1500,1600) (1500,1800) VCC»
«wire (1500,1800) (700,1800) VCC»
«wire (700,1800) (700,1600) VCC»
«wire (700,1200) (700,1000) GND»
«wire (700,1000) (700,900) GND»
«wire (700,1000) (1500,1000) GND»
«wire (1500,1200) (1500,1000) GND»
«text (1800,1800) 0.700000 7 0 0x00c027 -1 -1 ".tran 4ms"»
«text (1800,1700) 0.700000 7 0 0x00c027 -1 -1 ".plot V(VCC)"»
«text (1800,1600) 0.700000 7 0 0x00c027 -1 -1 ".plot I(R1)"»
»

```

Anschließend kann das Verzeichnis mit Inhalt wieder gelöscht werden. Es war nur zum testen des Konverters.

Afterwards the directory with content can be deleted again. It was only for testing the converter.

2 Vorbereiten von EAGLE - Prepare EAGLE

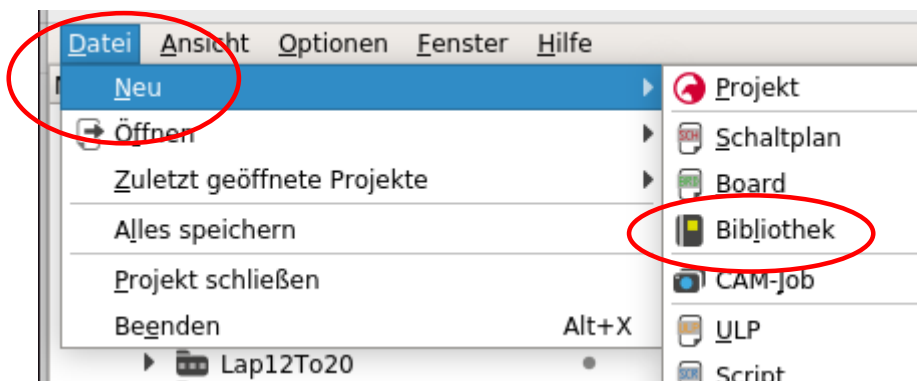
Zuerst muss EAGLE für diese Aufgabe vorbereitet werden. Dazu wird eine Bibliothek mit den Grundbausteinen (Widerstand, Kondensator, ...) für die Simulation angelegt.

First, EAGLE must be prepared for this task. For this purpose, a library with the basic components (resistor, capacitor, ...) for the simulation is created.

2.1 Basisbibliothek anlegen - Create basic library

Im Control-Panel von EAGLE „Datei → Neu → Bibliothek“ wählen.

In the control-panel of EAGLE, select "File → New → Library".



2.2 Neues Bauteil anlegen - Create new device

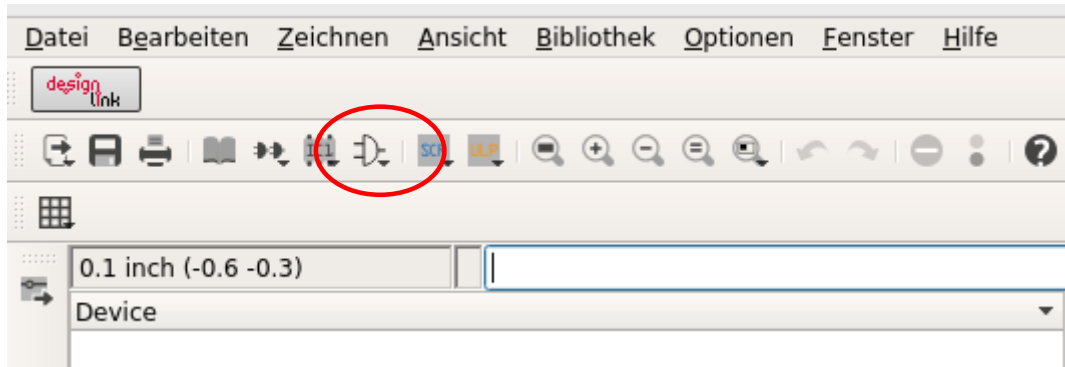
Jetzt kann die neue Bibliothek mit Bauteilen gefüllt werden.

Now the new library can be filled with devices.

2.2.1 Neues Symbol anlegen - Create new symbol

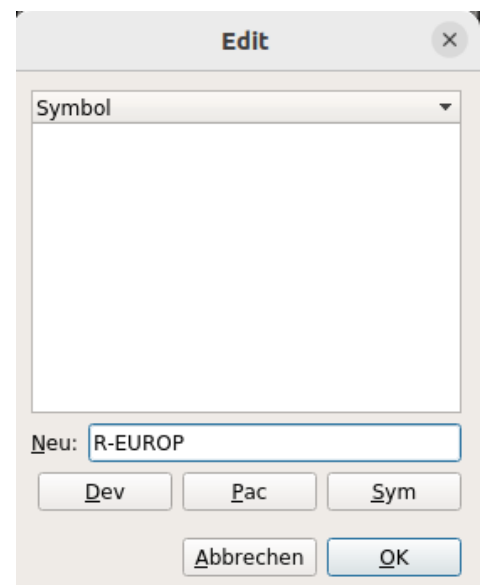
Im der neuen Bibliothek ein neues Symbol anlegen.

Create a new symbol in the new library.



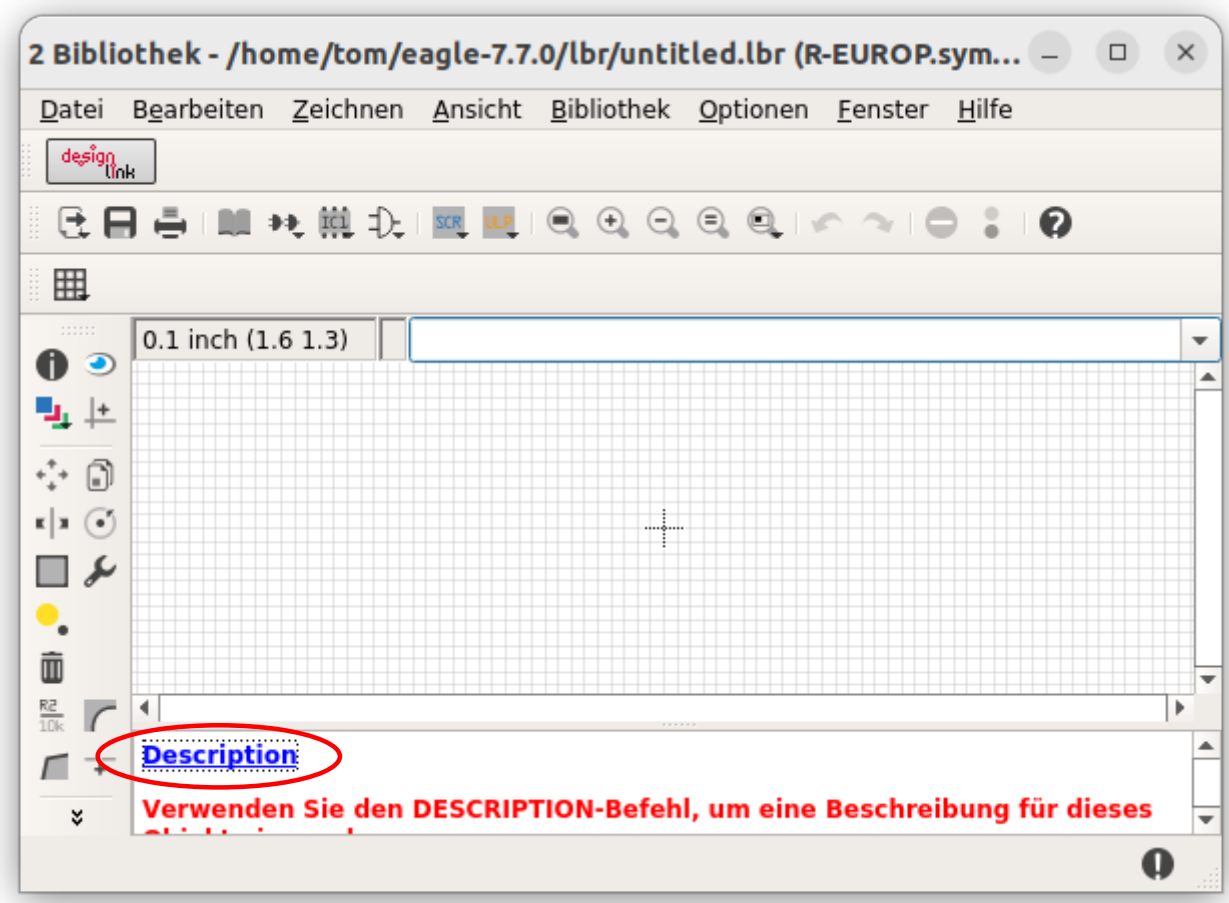
Zuerst etwas einfaches, wie einen Widerstand. Das Symbol bekommt den Namen „R-EUROP“. Dies wird das Bauteil-Symbol, das später im Schaltplan verwendet wird. Hier muss sehr sorgfältig gearbeitet werden, damit das Bauteil später in QSpice richtig funktioniert.

First something simple, like a resistor. The symbol gets the name "R-EUROP". This will be the device symbol that will be used later in the schematic. Here you have to work very carefully so that the component works in QSpice properly later.



Das Bauteil braucht eine Beschreibung, die später in der EAGLE- und auch in der Qspice Schematikdatei erscheint. Sie wird auch in Qspice angezeigt. Ein Mausklick auf „Description“ öffnet den Dialog.

The part needs a description, which will appear later in the EAGLE and also in the Qspice schematic file. It is also displayed in Qspice. A mouse click on "Description" opens the dialog.

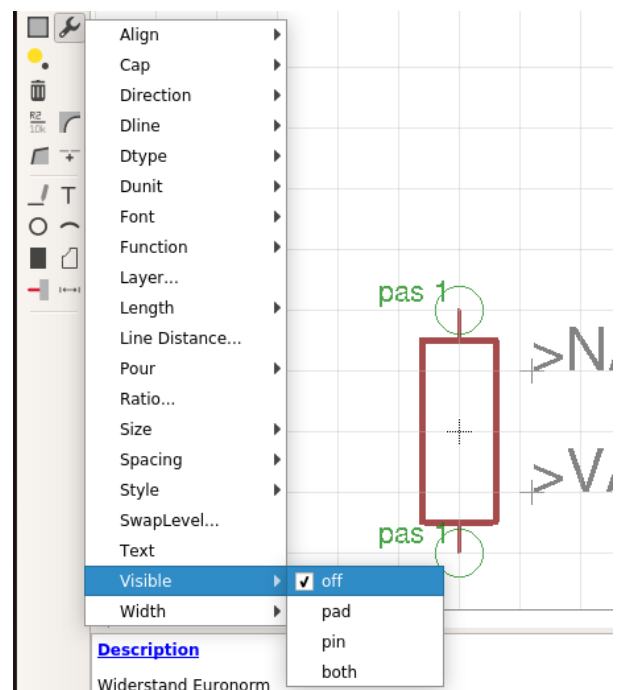


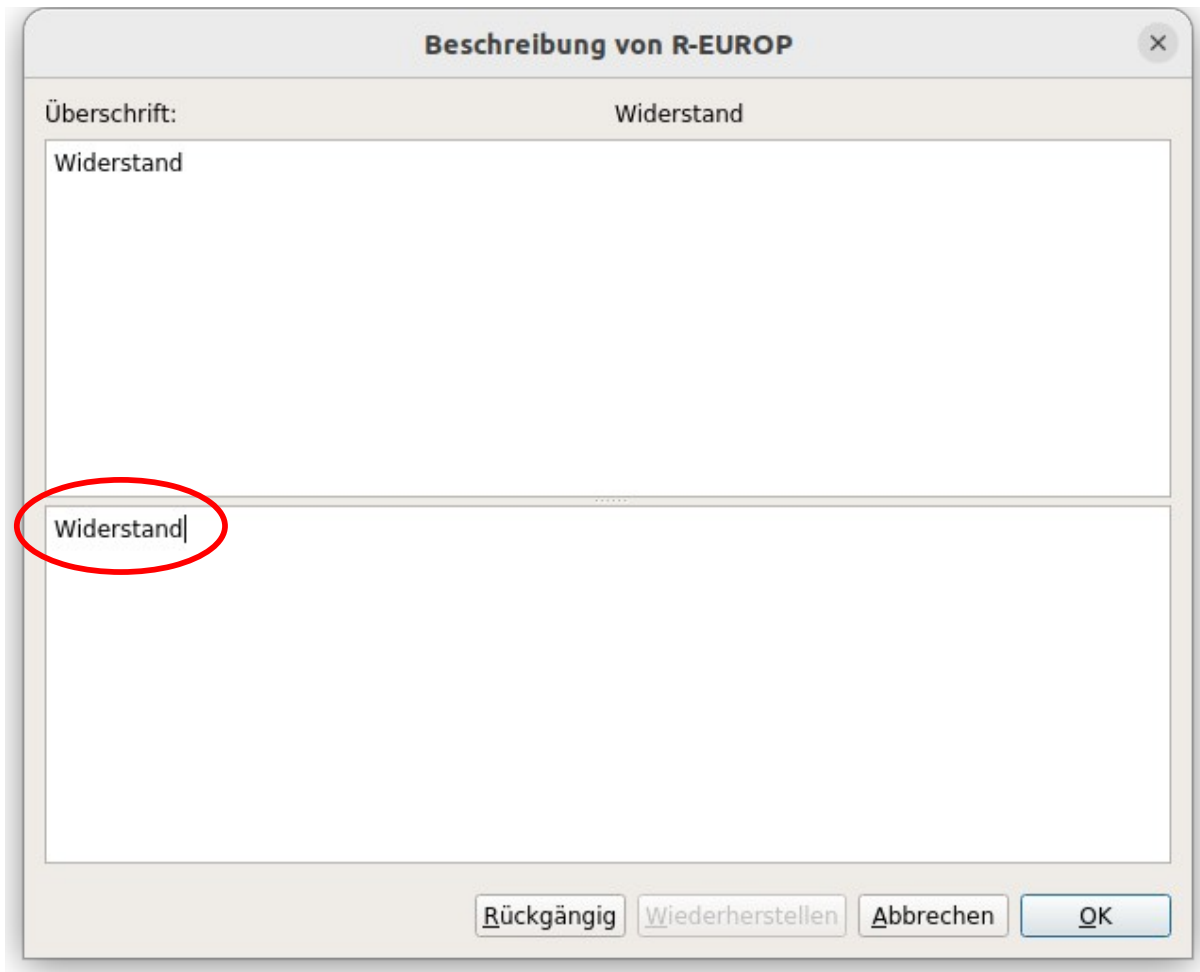
Es reicht ihn als Widerstand zu bezeichnen, es funktionieren aber auch andere Worte/Sätze.

It is enough to call it resistor, but other words/phrases also work.

Um spätere Probleme bei der Darstellung in QSpice zu vermeiden, wird am Besten die Sichtbarkeit von Pins und Pads abgeschaltet.

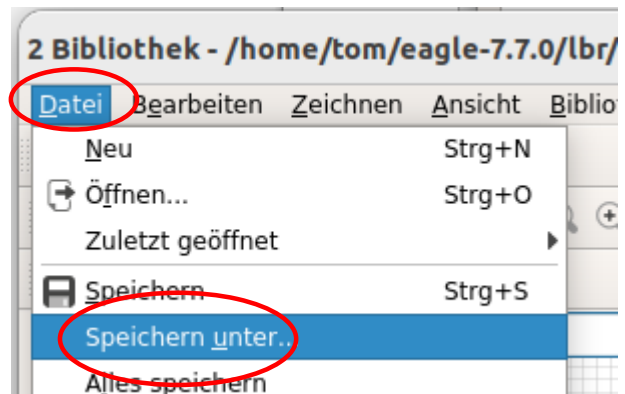
To avoid later problems with the display in QSpice, it is best to disable the visibility of pins and pads.





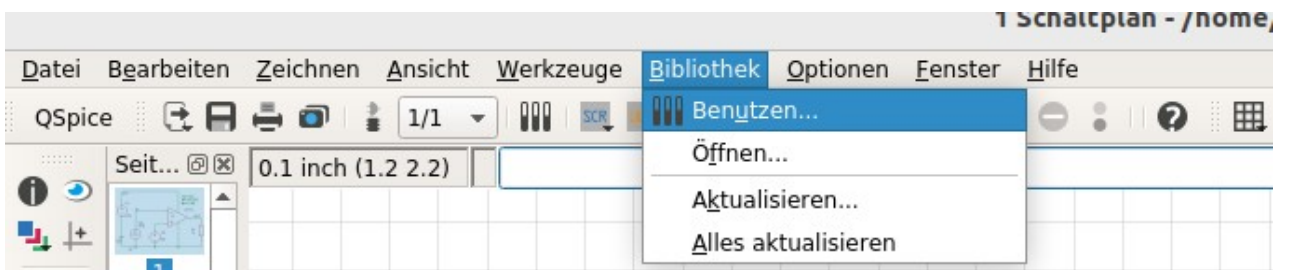
Jetzt ist es an der Zeit, die neue Bibliothek zu speichern. Dazu verwendet man am besten den Namen „QSpice.lbr“. Gespeichert wird im Verzeichnis der EAGLE Bibliotheken. Es darf auch ein anderer Ort gewählt werden.

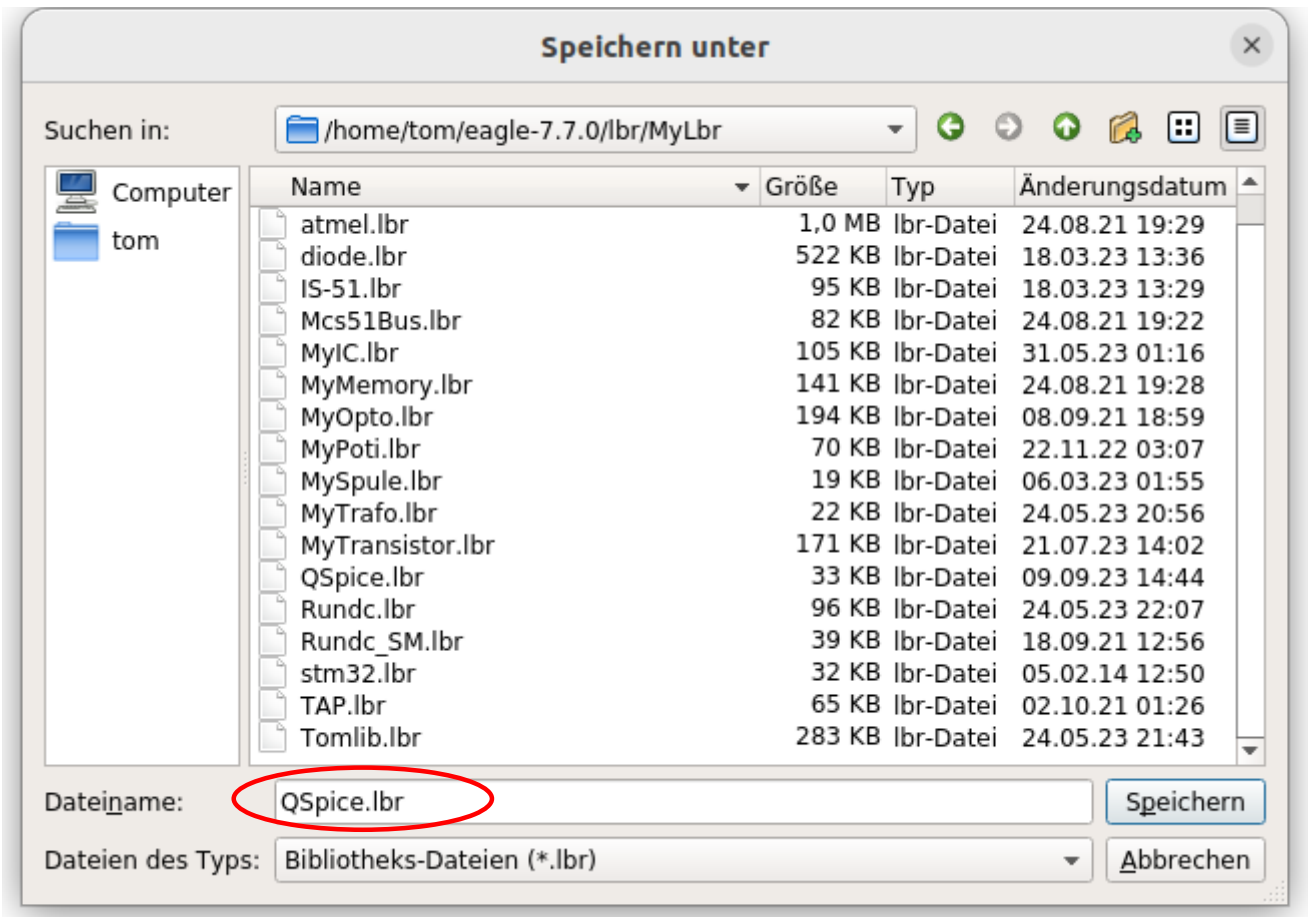
Now it is time to save the new library. The best way to do this is to use the name "QSpice.lbr". It is saved in the directory of the EAGLE libraries. Another location may also be chosen.



Um eine Bibliothek benutzen zu können, muss sie in EAGLE eingefügt werden.

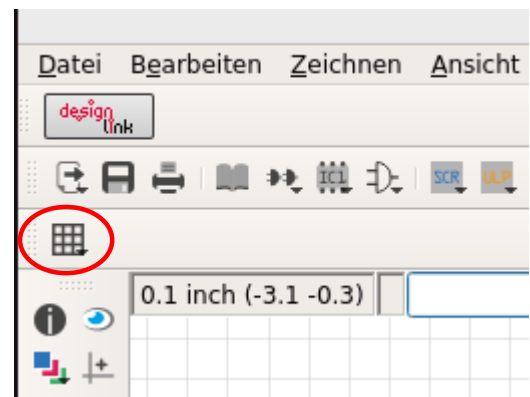
In order to use a library, it must be inserted into EAGLE.





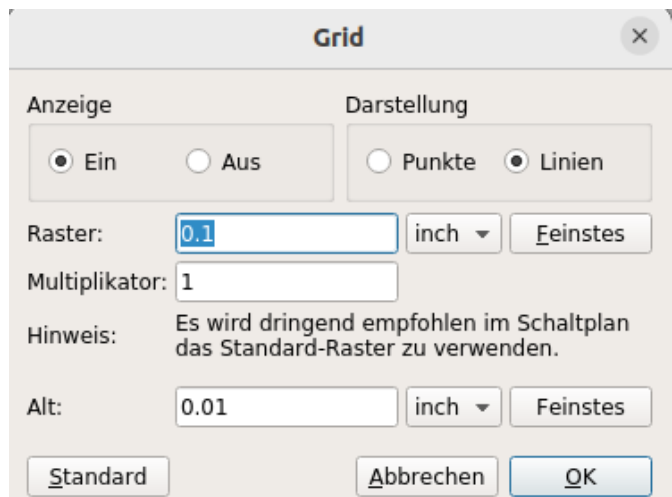
Jetzt wird das Symbol gezeichnet. Am Besten wählt man dafür ein Raster von 0,1 Inch, wie QSpice es auch benutzt. Bei gleichem Raster entstehen weniger Probleme beim umrechnen der Koordinaten.

Now draw the symbol. It is best to choose a grid of 0.1 inch, as QSpice also uses. With the same grid, there are fewer problems when converting the coordinates.



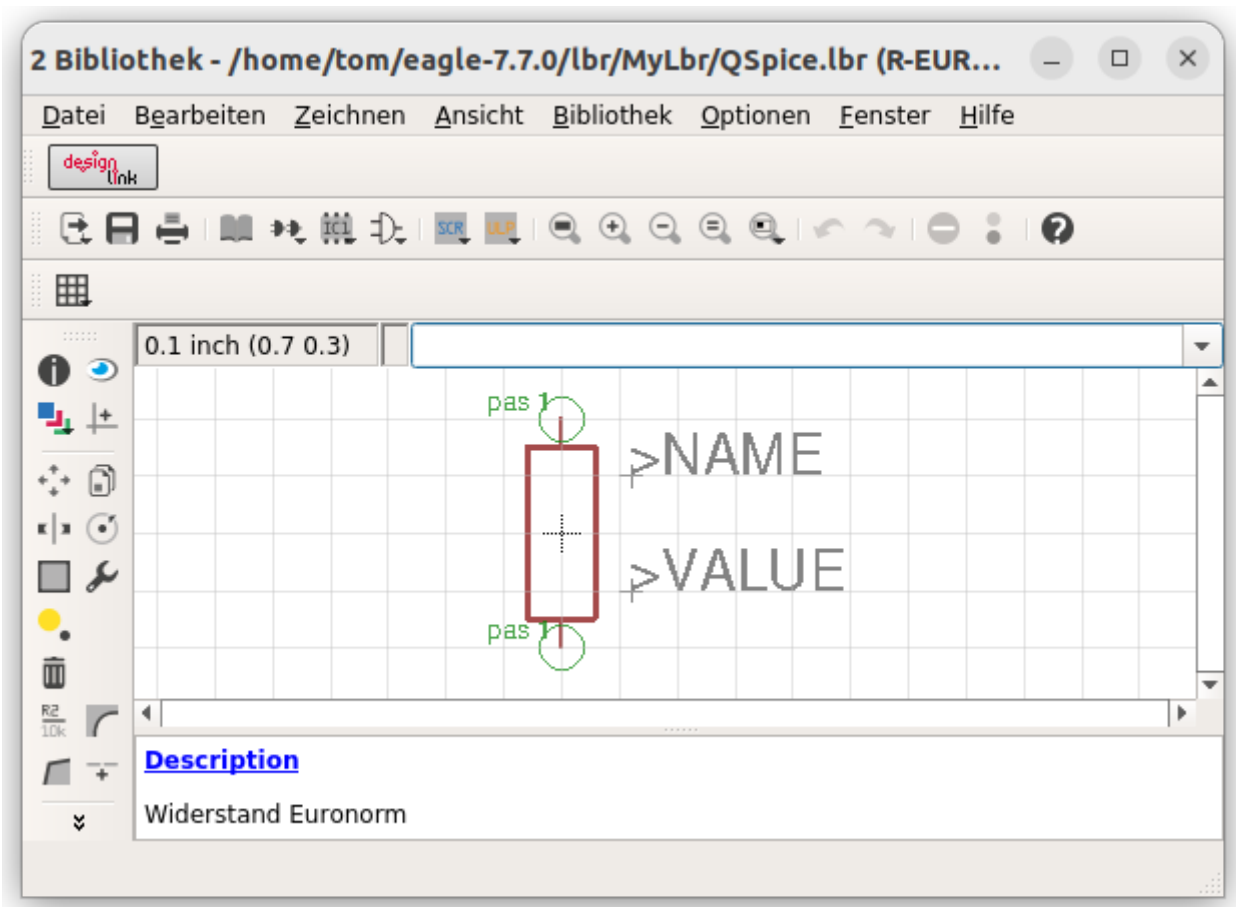
Zum zeichnen der Symbole am besten einfache Linien und keine geometrischen Figuren (Rechteck, Dreieck, ...) verwenden, da QSpice deren Hintergrundfarbe beeinflusst.

To draw the symbols it is best to use simple lines and not geometric figures (rectangle, triangle, ...), because QSpice affects their background color.



Zum zeichnen der Bauteil Symbole ist es ratsam, sich an der Größe der Bauteile in QSpice zu orientieren. So werden die Bauteile zwischen den Bibliotheken austauschbar. Viele einfache zweipolige Bauteile haben einen Abstand von 0,4 Inches (4 Raster) zwischen ihren Anschlüssen. Details über das korrekte zeichnen von Bauteilen finden sich in der EAGLE-Hilfe oder dem Benutzer-Handbuch.

For drawing the component symbols it is advisable to orientate on the size of the components in QSpice. This makes the parts interchangeable between the libraries. Many simple two-pole components have a 0.4 inch (4 pitch) spacing between their terminals. Details about the correct drawing of components can be found in the EAGLE help or the user manual.



Wichtig für die spätere Arbeit mit QSpice ist die gleiche Orientierung (liegend, stehend) der Symbole. Wichtig ist auch die Reihenfolge des einfügens der Pins in das Symbol, denn sie wird zur Reihenfolge der Spiceorder. Der zuerst eingefügte Pin erhält die Spiceorder 1, der danach eingefügte Pin erhält die Spiceorder 2 und so weiter. Bei einem Widerstand ist dies ebenfalls wichtig, sonst wird ein positiver Strom durch den Widerstand negativ angezeigt. Bei Symbolen muss zuerst der Name (>NAME), danach der Wert (>VALUE) erscheinen. Deshalb auch hier die Reihenfolge beim erzeugen beachten.

Important for the later work with QSpice is the same orientation (lying, standing) of the symbols. Also important is the order of inserting the pins into the symbol, because it becomes the order of the spiceorder. The pin inserted first gets spiceorder 1, the pin inserted after that gets spiceorder 2, and so on. For a resistor, this is also important, otherwise a positive

current through the resistor will be negative. For symbols, the name (>NAME) must appear first, then the value (>VALUE). Therefore also here the order must be observed when generating.

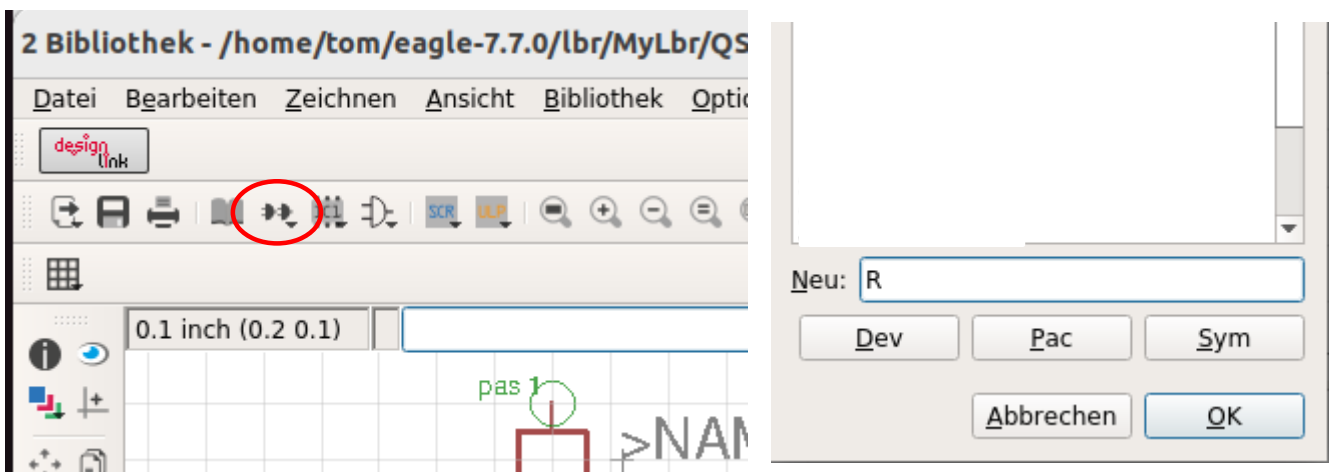
Ein Symbol muss nicht für jedes Bauteil neu gezeichnet werden, einmal erstellt kann es für alle folgenden Bauteile gleicher Art verwendet werden. Z.B. der Widerstand für folgende Widerstände.

A symbol does not have to be redrawn for each component, once created it can be used for all following components of the same type. E.g. the resistor for the following resistors.

2.2.2 Bauteil erzeugen - Create device

Da die Bauteile für die Simulation kein Package benötigen, muss kein Package erzeugt werden. Natürlich kann man auch Bibliotheken mit Package erzeugen, um damit später auch ein Platinenlayout zu erstellen. Aber die einfache Simulationsbibliothek „QSpice.lbr“ ist besser ohne Packages.

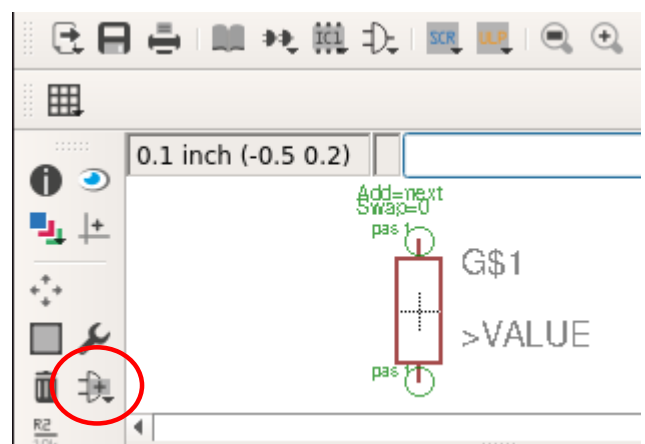
Since the components do not need a package for the simulation, no package must be created. Of course you can also create libraries with packages to create a PCB layout later. But the simple simulation library "QSpice.lbr" is better without packages.



Ein Mausklick auf das Device-Symbol öffnet den Dialog um ein neues Bauteil zu erzeugen. Als Widerstand erhält es den Namen „R“.

A mouse click on the device symbol opens the dialog to create a new component. As resistor it gets the name "R".

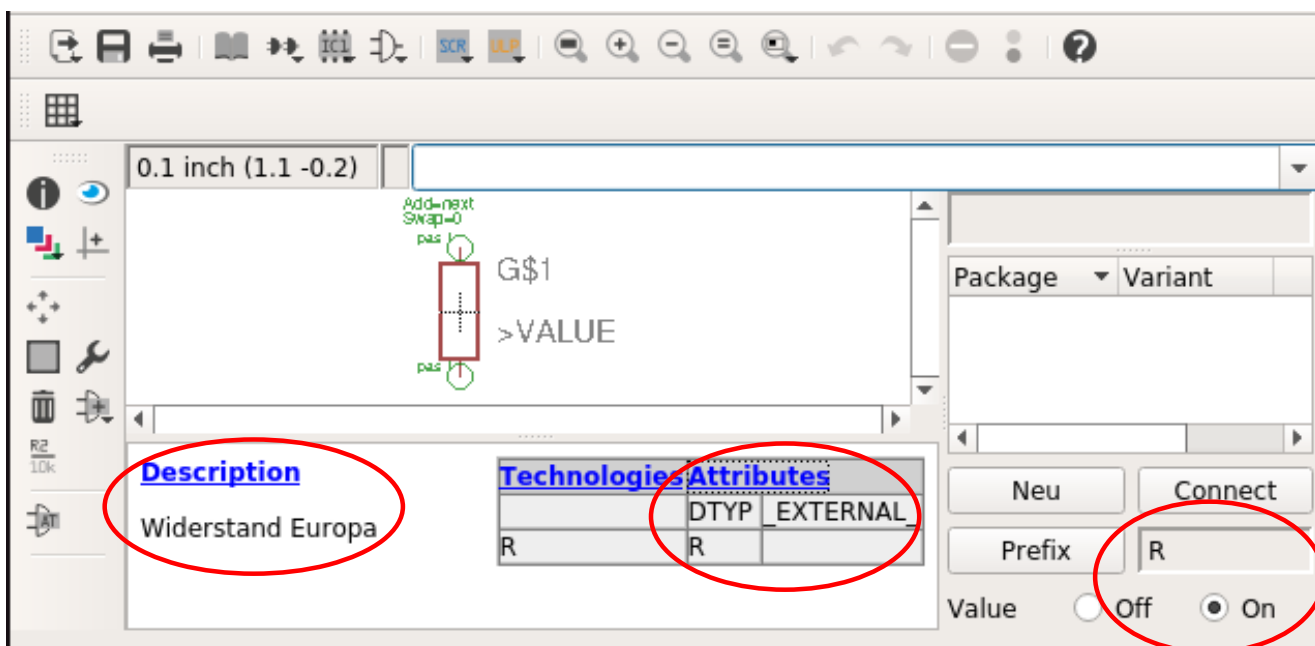
Jetzt wird das Symbol des Widerstandes auf dem Koordinatenkreuz plaziert. Dieses Kreuz ist später der Einfügepunkt in QSpice.



Now the symbol of the resistor is placed on the coordinate cross. This cross will later be the insertion point in QSpice.

Jetzt werden dem Bauteil die wichtigen Daten gegeben. Description, Attributes, Prefix und Value. Das Attribut `_EXTERNAL_` kennzeichnet ein Bauteil ohne Package. Das Attribut `DTYP` benötigt QSpice zur Zuordnung des Bauteils. Das Prefix bestimmt den Namen des Bauteils im Schaltplan (R1, R2, ...). Value muss on sein, um dem Bauteil einen Wert geben zu können.

Now the important data is given to the part. Description, Attributes, Prefix and Value. The attribute `_EXTERNAL_` identifies a part without package. The attribute `DTYP` is needed by QSpice to assign the part. The prefix defines the name of the part in the schematic (R1, R2, ...). Value must be on to be able to give a value to the part.

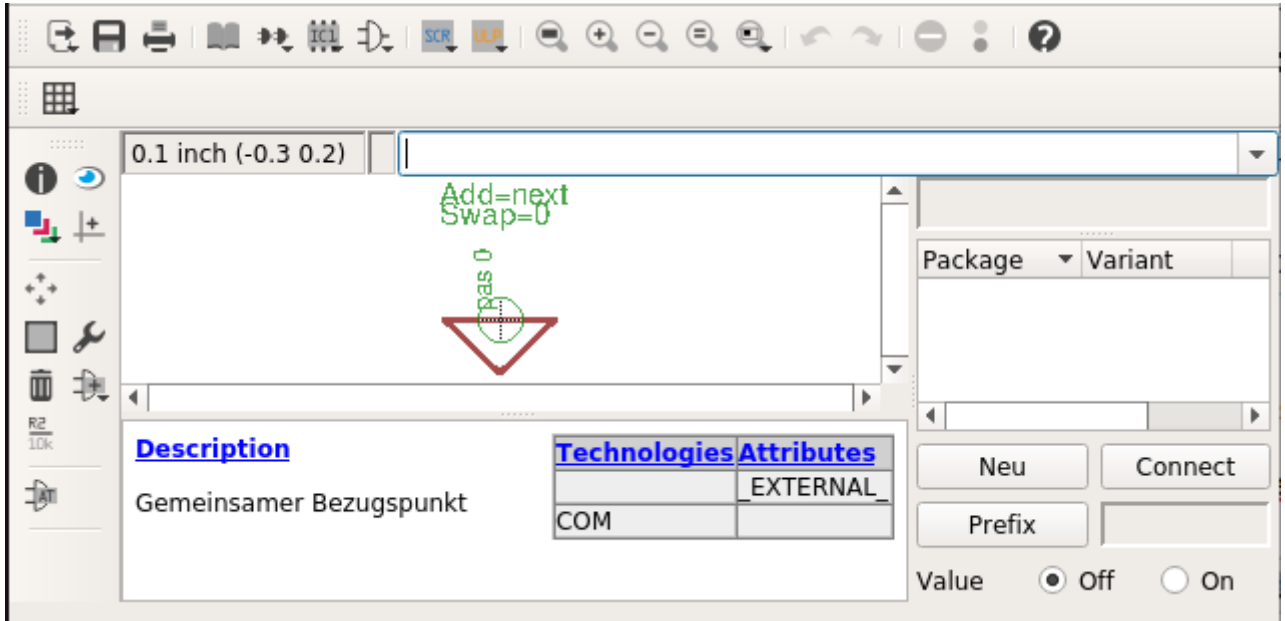


Zum hinzufügen der Attribute auf `Attributes` klicken und sie neu erstellen. Damit ist das erste Bauteil erstellt und die Bibliothek sollte gespeichert werden. Andere Bauteile lassen sich auf die gleiche Weise erstellen.

To add the attributes, click `Attributes` and create them. Now the first device is created and the library should be saved. Further devices can be created in the same way.

Eine Sonderform ist der gemeinsame Bezugspunkt, er hat nur einen Anschluss.

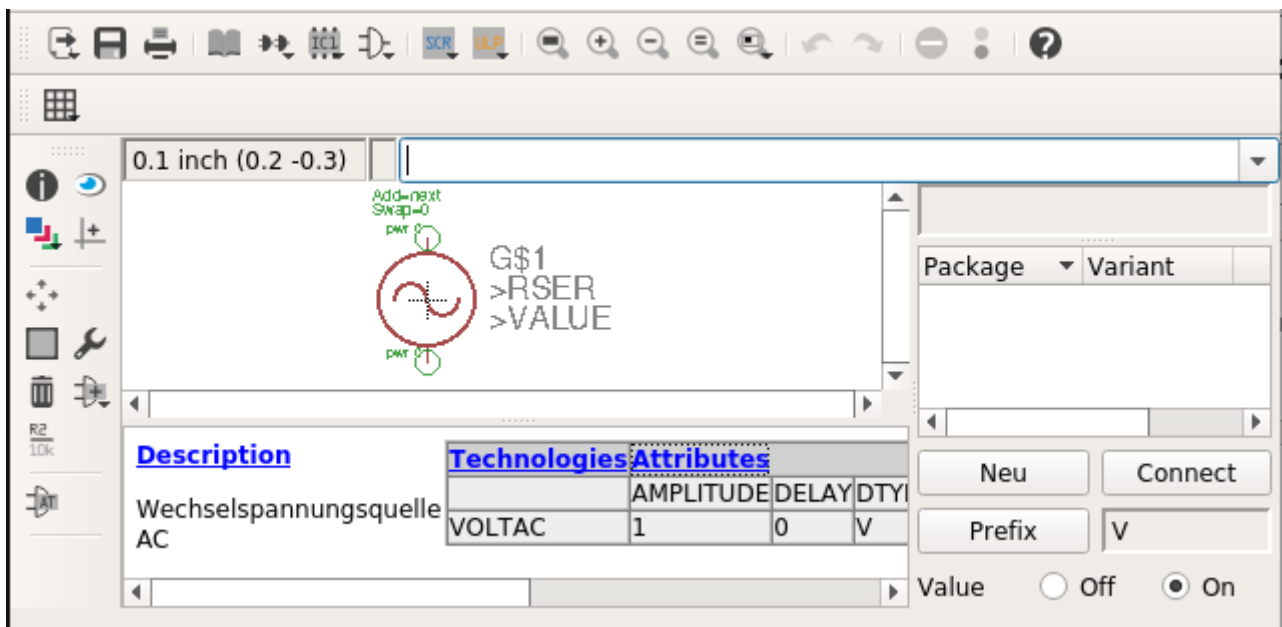
A special form is the common reference point, it has only one connection.



Weitere Sonderformen sind die Signalquellen, ihre Parameter können über die Attribute vorgegeben werden.

Other special forms are the signal sources, their parameters can be specified via the attributes.

VOLTAGE-AC:

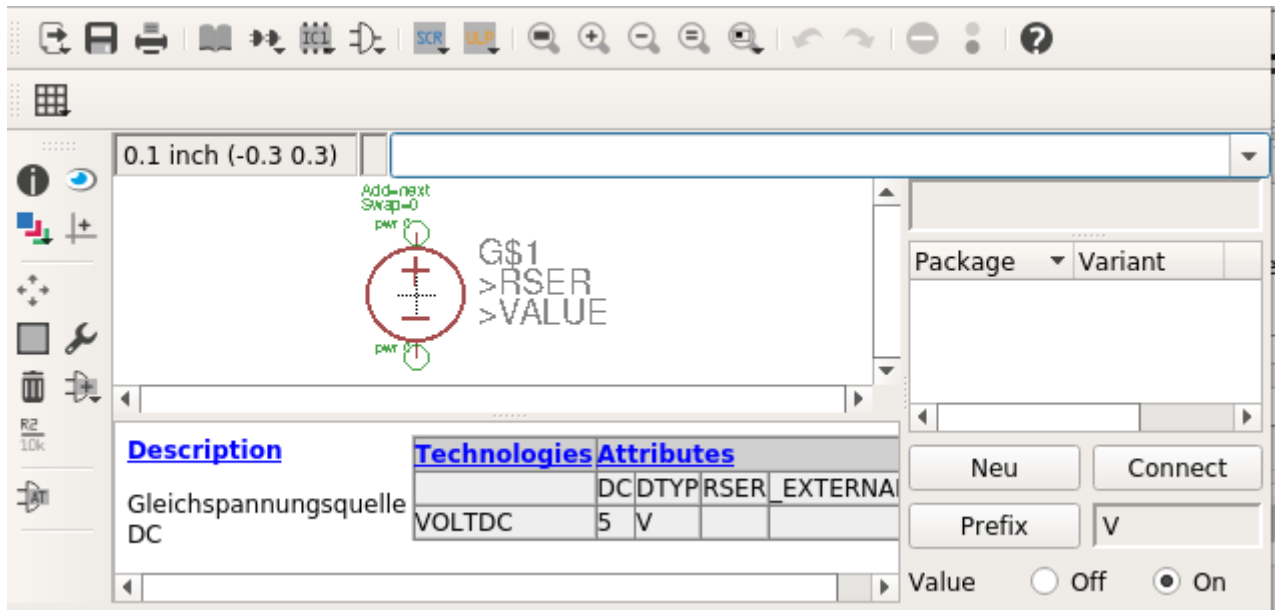


Attribute von VOLTAC ()

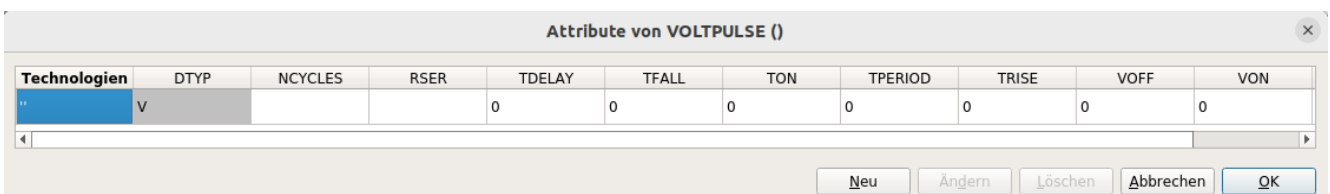
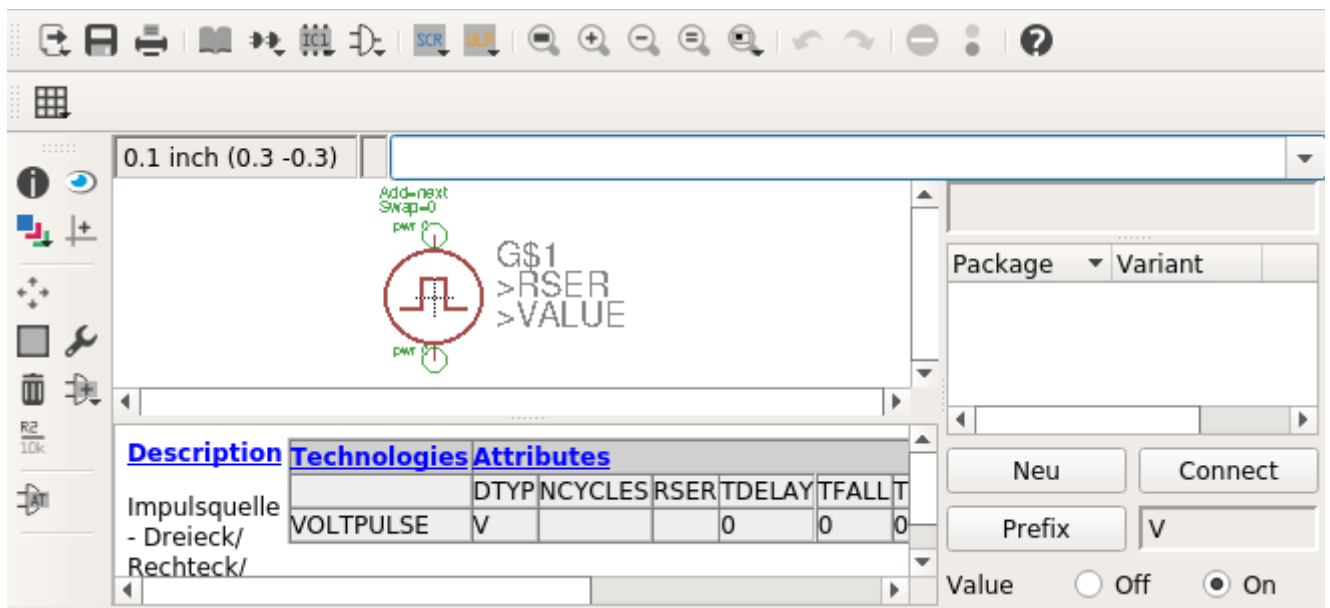
Technologien	AMPLITUDE	DELAY	DTYP	FREQUENZ	NCYCLES	OFFSET	PHI	RSER	THETA	EXTERNAL_
"	1	0	V	1000	0	0	0		0	

Buttons: Neu, Ändern, Löschen, Abbrechen, OK

VOLTAGE-DC:



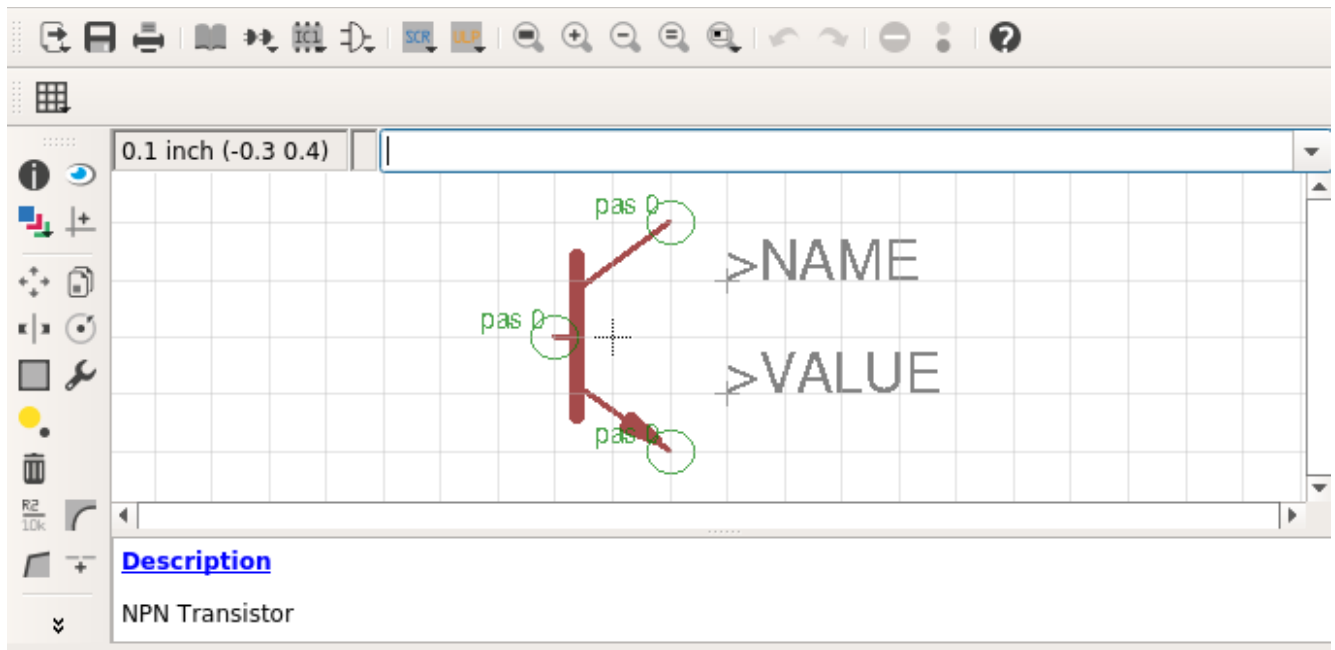
VOLTAGE-PULSE:



2.2.3 Einen Transistor anlegen - Create a transistor

Zuerst wieder das Symbol zeichnen. Beim Einfügen der Pins auf die Reihenfolge achten. QSpice erwartet folgende Spiceorder Kollektor=1, Basis=2 und Emitter=3. Deshalb zuerst den Pin an den Kollektor, dann an die Basis und zuletzt an den Emitter.

First draw the symbol again. When inserting the pins pay attention to the order. QSpice expects the following spiceorder collector=1, base=2 and emitter=3. Therefore first the pin to the collector, then to the base and last to the emitter.



Ist die Reihenfolge unbekannt, kann ein Blick in eine „.qsch“ Schematik mit dem gewünschten Bauteil helfen. Die Schematiken sind einfache Textdateien und können mit einem Texteditor geöffnet und betrachtet werden. Das folgende Beispiel zeigt einen NPN-Transistor aus QSpice. Die letzten drei Zeilen mit „pin“ zeigen die erforderliche Spiceorder für Kollektor, Basis und Emitter.

If the sequence is unknown, a look at a ".qsch" schematic with the desired device can help. The schematics are simple text files and can be opened and viewed with a text editor. The following example shows a NPN transistor from QSpice. The last three lines with „pin“ show the required spiceorder for collector, base and emitter.

```

<<component (2800,2500) 0 0
  <<symbol NPN
    <<type: QN>>
    <<description: NPN Bipolar Transistor>>
    <<library file: NPN.txt>>
    <<shorted pins: false>>
    <<line (100,180) (-10,70) 0 0 0x1000000 -1 -1>>

```

```

«line (-10,-70) (100,-180) 0 0 0x1000000 -1 -1»
«line (-20,0) (-100,0) 0 0 0x1000000 -1 -1»
«line (100,-200) (100,-180) 0 0 0x1000000 -1 -1»
«line (100,180) (100,200) 0 0 0x1000000 -1 -1»
«rect (-20,100) (-10,-100) 0 0 0x1000000 0x1000000 -1 0 -1»
«triangle (100,-180) (65,-125) (45,-145) 0 0 0x1000000 0x3000000 -1 -1»
«text (200,200) 1 7 0 0x8000ff -1 -1 "Q1"»
«text (200,-200) 1 7 0 0xff -1 -1 "BC847B"»
«pin (100,200) (0,0) 1 0 0 0x0 -1 "C"»      ← Spiceorder 1
«pin (-100,0) (0,0) 1 0 0 0x0 -1 "B"»      ← Spiceorder 2
«pin (100,-200) (0,0) 1 0 0 0x0 -1 "E"»    ← Spiceorder 3
»

```

Hier die gleiche Information aus der EAGLE Schematik.

Here is the same information from the EAGLE schematic.

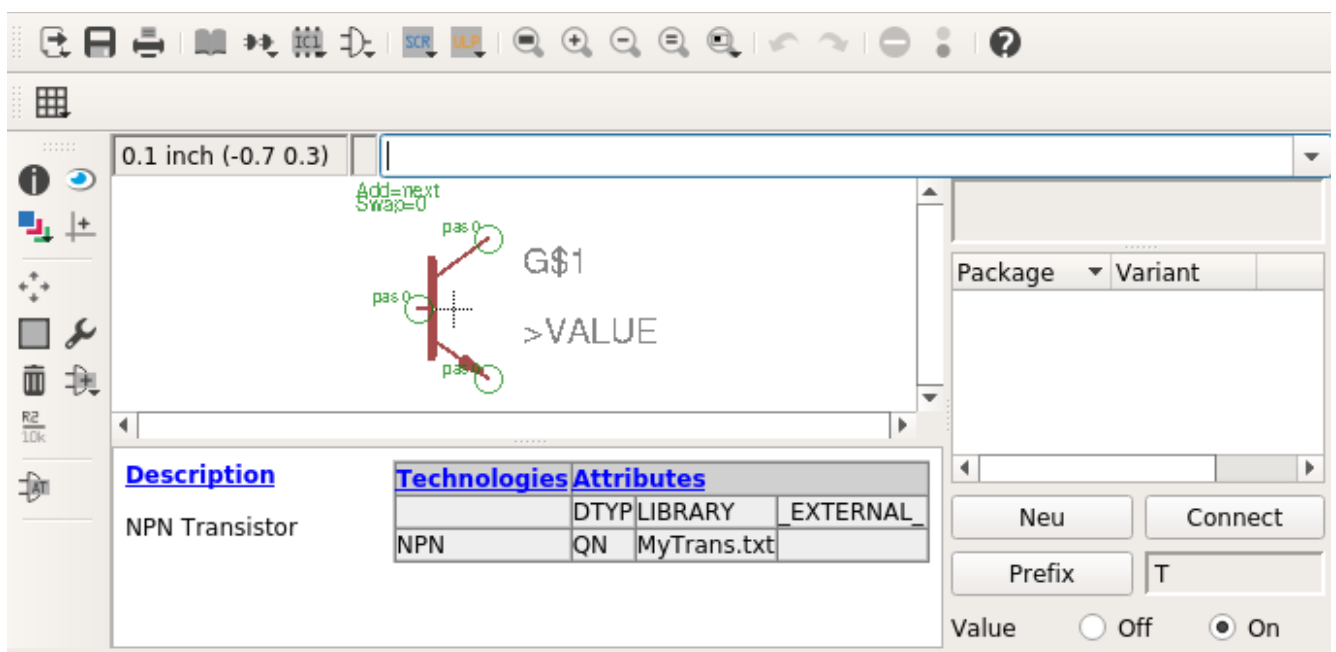
```

<pin name="C" x="2.54" y="-5.08" visible="off" length="point" direction="pas"/> ← Sorder 1
<pin name="B" x="-2.54" y="0" visible="off" length="point" direction="pas"/> ← Spiceorder 2
<pin name="E" x="2.54" y="5.08" visible="off" length="point" direction="pas"/> ← Sorder 3

```

So sieht der Transistor als Device in EAGLE aus. Die zugehörige Bibliothek „MyTrans.txt“ enthält die Simulationsdaten für QSpice, doch dazu später mehr. Der „DTYP“ in den Attributen ist jetzt „QN“ (Q=Transistor, N=NPN).

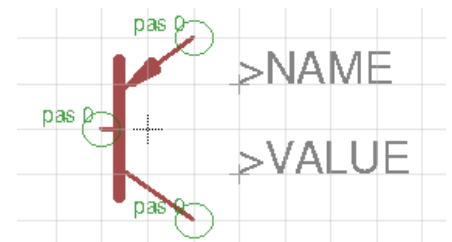
This is how the transistor looks like as a device in EAGLE. The associated library "MyTrans.txt" contains the simulation data for QSpice, but more about that later. The "DTYP" in the attributes is now "QN" (Q=Transistor, N=NPN).



QEAGLE

Vorsicht beim Symbol eines PNP-Transistors, hier liegt der Kollektor unten, ist aber trotzdem Spiceorder 1.

Be careful with the symbol of a PNP transistor, here the collector is at the bottom, but it is still spiceorder 1.



Hier die QSpice Daten für einen selbst definierten PNP-Transistor.

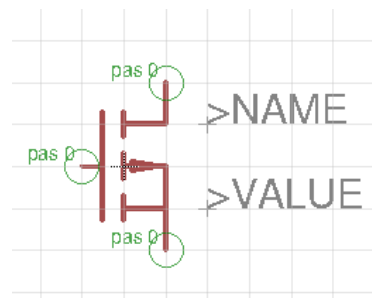
Here the QSpice data for a self defined PNP transistor.

```
«component (1900,1300) 0 0
«symbol T
  «type: QP»
  «description: PNP Transistor»
  «library file: MyTrans.txt»
  «shorted pins: false»
  «line (100,200) (-50,90) 8 0 0x1000000 -1 -1»
  «line (10,150) (-35,100) 16 0 0x1000000 -1 -1»
  «line (-35,100) (25,130) 16 0 0x1000000 -1 -1»
  «line (25,130) (10,150) 16 0 0x1000000 -1 -1»
  «line (100,-200) (-47,-96) 8 0 0x1000000 -1 -1»
  «line (-70,0) (-100,0) 8 0 0x1000000 -1 -1»
  «line (-60,150) (-60,-150) 24 0 0x1000000 -1 -1»
  «text (100,0) 0.7 7 0 0xc000ff -1 -1 "T1"»
  «text (100,-100) 0.7 7 0 0x4200ff -1 -1 "BC857B"»
  «pin (100,-200) (0,0) 1 0 0 0x0 -1 "C"»      ← Spiceorder 1
  «pin (-100,0) (0,0) 1 0 0 0x0 -1 "B"»       ← Spiceorder 2
  «pin (100,200) (0,0) 1 0 0 0x0 -1 "E"»      ← Spiceorder 3
»
»
```


2.2.4 Einen MOSFET anlegen - Create a MOSFET

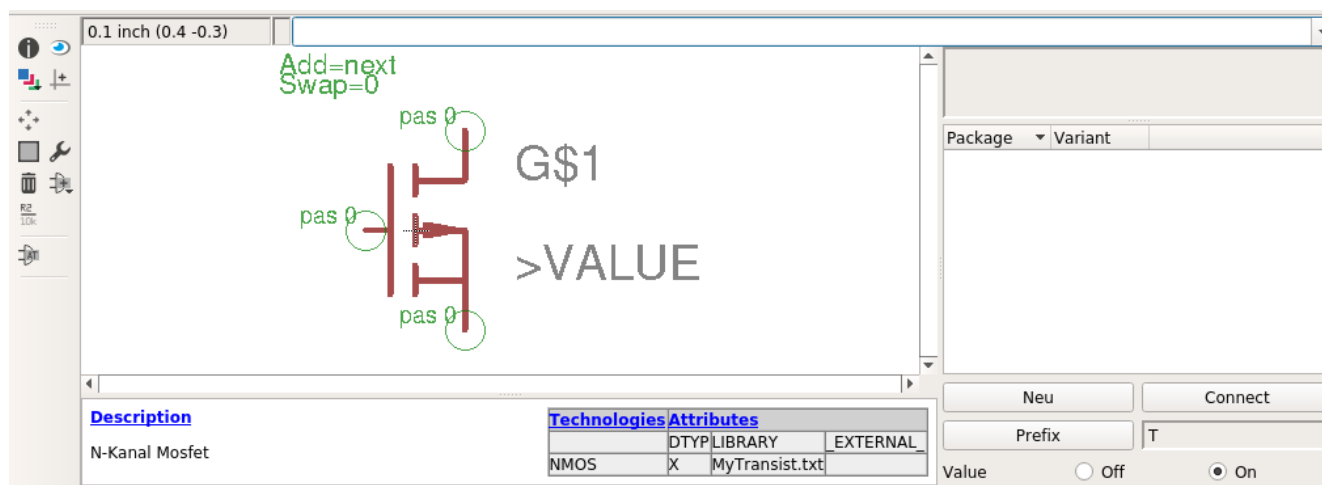
Grundsätzlich verluft das erstellen eines Mosfet wie bei einem bipolaren Transistor. Zuerst das Symbol zeichnen, wobei die Reihenfolge 1=Drain, 2=Gate und 3=Source, ist. Danach ein Device fur EAGLE erzeugen.

Basically the creation of a Mosfet is the same as for a bipolar transistor. First draw the symbol, where the order is 1=Drain, 2=Gate and 3=Source. Then create a device for EAGLE.



Liegen die Simulationsdaten des Mosfet als Modell (.model xyz....) vor kann er, wie ein bipolarer Transistor, in die bestehenden (NMOS.TXT / PMOS.TXT) oder eigene Dateien aufgenommen werden. Liegen die Simulationsdaten als Subcircuit (.subckt xyz....) wird er als solches angelegt. Sein Typ wird dabei zum „X“.

If the simulation data of the Mosfet is available as a model (.model xyz....), it can be included in the existing (NMOS.TXT / PMOS.TXT) or own files like a bipolar transistor. If the simulation data is available as a subcircuit (.subckt xyz....) it is created as such. Its type becomes the "X".

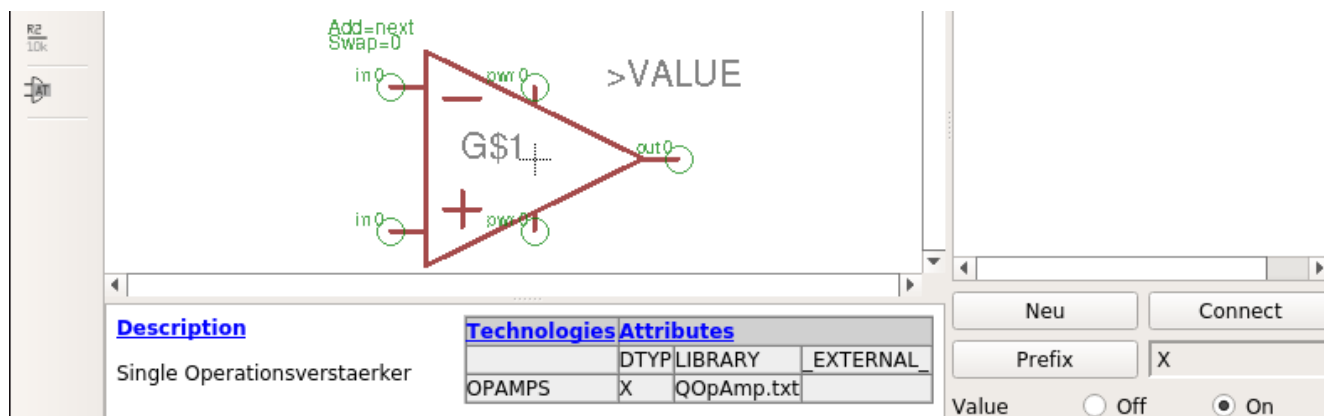


Beispiel – Example:

```
.SUBCKT BSN20 1 2 3
* 1=drain 2=gate 3=source
Cgs 2 3 6E-12
Cgd1 2 4 16.5E-12
Cgd2 1 4 2E-12
M1 1 2 3 3 MOST1
M2 4 2 1 3 MOST2
D1 3 1 Dbody
.MODEL MOST1 NMOS(Level=3 Kp=20.71u W=3.1m L=2u Rs=20m Vto=1 Rd=3.231)
.MODEL MOST2 NMOS(VTO=-5 Kp=20.71u W=3.1m L=2u Rs=20m)
.MODEL Dbody D(Is=56.31f N=1.084 Rs=467m Cjo=19.08p M=357.6m Vj=407.9m
+ Bv=50 Ibv=10u Tt=100n)
.ENDS BSN20
```

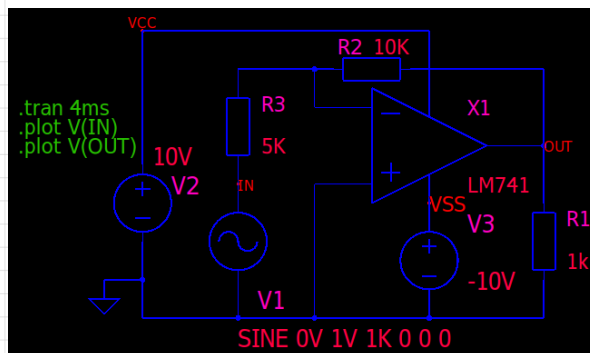
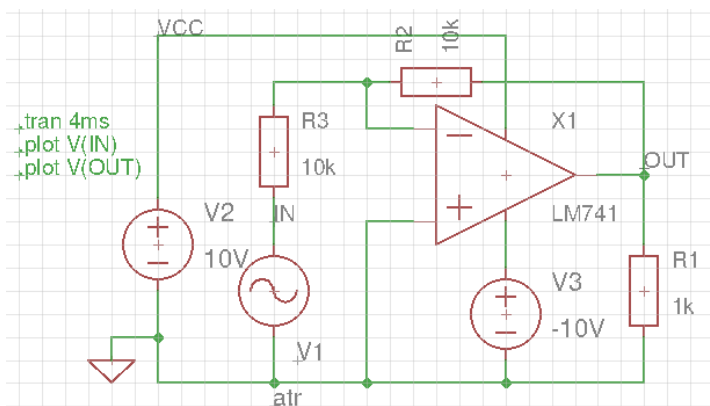

Als nächstes wird das Device erzeugt ich nenne es „OPAMPS“ (OPAMP Single). In den Attributen erhält es das Prefix und den DTYP „X“. Value ist On, damit ein bestimmter Operationsverstärker wählbar ist. Im Attribut „LIBRARY“ wird die Bibliothek eingestellt, in welcher sich die Spicemodelle der Operationsverstärker befinden. Im Beispiel ist das „QOpAmp.txt“, worin sich die von mir verwendeten Modelle befinden. Diese Bibliothek wird bei QSpice in dem Verzeichnis angelegt, wo sich auch die anderen Bibliotheken befinden. Da das Bauteil nur zur Simulation ist, zeigt das Attribut EXTERNAL dass es kein Gehäuse hat.

Next the device is created I call it "OPAMPS" (OPAMP Single). In the attributes it gets the prefix and the DTYP "X". Value is On, so that a certain operational amplifier is selectable. In the attribute "LIBRARY" the library is set, in which the spice models of the operational amplifiers are located. In the example this is "QOpAmp.txt", where the models I use are located. This library is created in QSpice in the directory where the other libraries are located. Since the part is for simulation only, the EXTERNAL attribute indicates that it has no package.



Damit ist der allgemeine Operationsverstärker fertig und kann jetzt in einem Schaltplan verwendet werden. Im Value wird eines der Modelle aus der Bibliothek eingestellt, um das richtige Bauteil zu simulieren.

With this, the general operational amplifier is ready and can now be used in a circuit diagram. In Value, one of the models from the library is set to simulate the correct component.

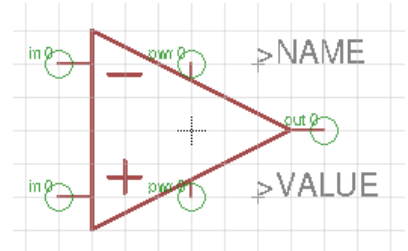


QEAGLE

Ein Nachteil des allgemeinen Operationsverstärkers ist, dass man wissen muss welche Modelle sich in der Bibliothek befinden und deren Namen kennen muss. Dies kann man umgehen, indem man sich in EAGLE eine Bibliothek mit den speziellen Bauteilen erstellt und daraus gezielt einen auswählen kann. Die Bibliothek für die Modelle bleibt dabei die gleiche wie zuvor.

A disadvantage of the general operational amplifier is that you have to know which models are in the library and you have to know their names. This can be avoided by creating a library with the special components in EAGLE and selecting one of them. The library for the models remains the same as before.

Dazu eine neue Bauteil-Bibliothek in EAGLE erzeugen, wie vorher beschrieben. Darin ein Symbol für einen Operationsverstärker definieren. Dabei, wie vorher beschrieben, auf die Reihenfolge der Komponenten achten. Das Symbol speichern und dann die Devices zu den einzelnen Verstärkern erzeugen.



Create a new component library in EAGLE as described above. Define a symbol for an operational amplifier in it. Pay attention to the order of the components, as described before. Save the symbol and then create the devices for the individual amplifiers.

Technologies	Attributes
	DTYP LIBRARY
LM741	X QOpAmp.txt

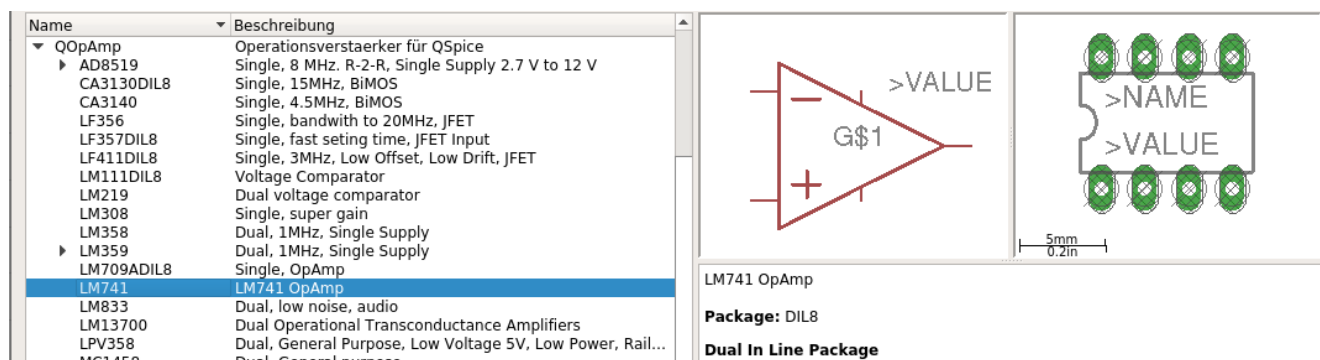
Das Device wird mit dem Namen des Bauteils erzeugt und gespeichert, Im Beispiel als „LM741.dev“. Dieses Bauteil kann auch ein Package erhalten, damit es auf Platinen verwendet werden kann. Details dazu in der Dokumentation von EAGLE. Wichtig ist, dass für jeden Baustein auch ein Simulationsmodell mit dem Namen des Device in der Modelldatei vorhanden ist. In den Attributen ist der DTYP „X“ und LIBRARY verweist auf die Modellbibliothek (hier QOpAmp.txt).

The device is created and stored with the name of the component, in the example as "LM741.dev". This component can also get a package so that it can be used on boards.

Details can be found in the documentation of EAGLE. It is important that for each device there is also a simulation model with the name of the device in the model file. In the attributes the DTYP is "X" and LIBRARY refers to the model library (here QOpAmp.txt).

Auf diese Art ist es möglich eine Bibliothek mit den persönlich bevorzugten/benötigten Bauteilen zu erstellen und diese Bauteile direkt in einen Schaltplan einzufügen. Auf die gleiche Art können auch Bibliotheken für andere Bausteine geführt werden.

In this way it is possible to create a library with the personally preferred/needed components and to insert these components directly into a circuit diagram. In the same way libraries for other components can be managed.



Die Bibliothek mit den Bauteilen für EAGLE (QOpAmp.lbr) befindet sich bei den Bibliotheken im Verzeichnis von EAGLE. Die Datei mit den Modellen der Simulation (QOpAmp.txt) befindet sich im Verzeichnis von QSpice. Zu jedem Bauteil der EAGLE-Bibliothek gehört auch ein Simulationsmodell für QSpice.

The library with the components for EAGLE (QOpAmp.lbr) is located at the libraries in the directory of EAGLE. The file with the models of the simulation (QOpAmp.txt) is in the directory of QSpice. Each component in the EAGLE library also must has a simulation model for QSpice.

Beispiel – Example: QopAmp.txt

```
* Devices:
* AD8519          CA3130          CA3140          LF356
* LF357           LF411            LM308           LM308A
* LM111           LM219           LM709A         LM741
* LM358           LM833           LM13700        LPV358
* MC1458          OP07            OP27            OPA603
* OP290           TEB1033        TL062          TL072
* TL082           TLC272

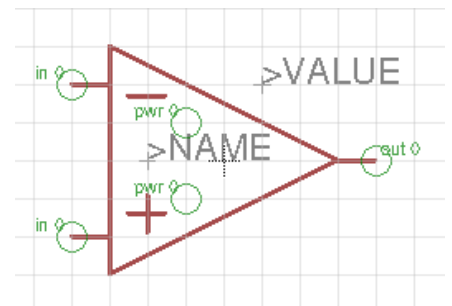
.SUBCKT LM741          1    2    99    50    28
*
*Features:
*Improved performance over industry standards
*Plug-in replacement for LM709,LM201,MC1439,748
*Input and output overload protection
*
*****INPUT STAGE*****
IOS 2 1 20N
*^Input offset current
...
```

2.2.6 Mehrfach Operationsverstärker - Multiple operational amplifier

Bis hier wurden einzelne Operationsverstärker betrachtet und wie sie zur Simulation verwendet werden. Es gibt aber auch Bausteine mit mehreren OpAmps im gleichen Gehäuse, die man auf Platinen verwendet. Wir werden sehen, wie man damit umgeht.

Up to here single opamps have been considered as they are used for simulation. But there are also devices with several OpAmps in the same package, which are used on boards. We will see how to deal with this.

Zunächst ein OpAmp Symbol mit versteckten Versorgungsanschlüssen erstellen. Diese Anschlüsse benötigt QSpice für die Spiceorder. Auch hier ist die Reihenfolge des erstellens wichtig (In+, In-, VDD, VSS, Out). Sollte dabei etwas durcheinander kommen, kann man es nachträglich in den Eigenschaften der Pin korrigieren.



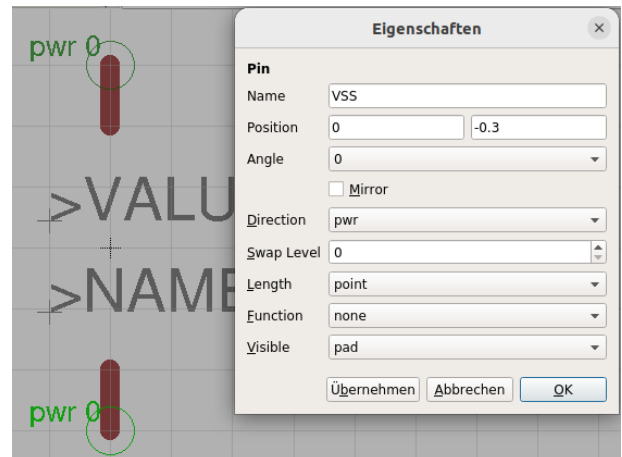
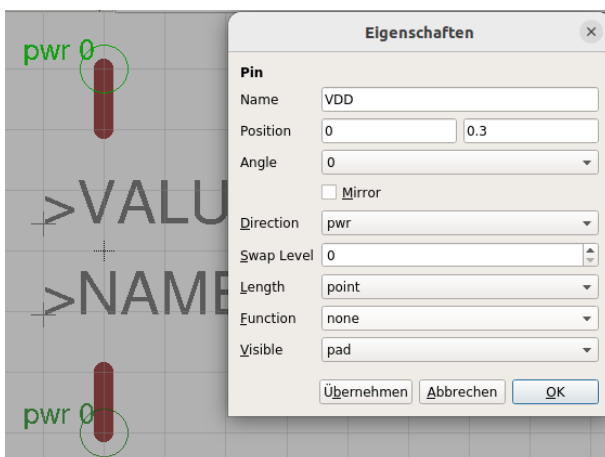
First create an OpAmp symbol with hidden supply connections. QSpice needs these connections for the spice order. Again, the order of creation is important (In+, In-, VDD, VSS, Out). If something gets mixed up, you can correct it later in the properties of the pin.

Der positive Versorgungspine erhält den Namen **VDD**, der Negative den Namen **VSS**. Diese Namen sind wichtig, damit der Konverter die Pins später richtig zuordnen kann. Das Symbol wird unter dem Namen **OPAMP** gespeichert.

The positive supply pin is given the name **VDD**, the negative one the name **VSS**. These names are important so that the converter can assign the pins correctly later. The symbol will be saved under the name **OPAMP**.

Jetzt wird noch ein Symbol für die gemeinsamen Versorgungsanschlüsse benötigt. An diesem Symbol werden später die Spannungsquellen angeschlossen und das OpAmp Symbol ist frei von diesen Leitungen – wie bei EAGLE üblich.

Now a symbol for the common supply connections is still needed. The voltage sources will be connected to this symbol later and the OpAmp symbol is free of these lines - as usual with EAGLE.



Der obere Pin hat den Namen **VDD**, der Untere den Namen **VSS**, die Namen sind die gleichen wie im OPAMP Symbol. Die Anschlüsse sind zwei dicke Linien, je einfacher das Symbol, umso weniger Daten müssen verarbeitet werden. Die Eigenschaften können den Bildern entnommen werden. Visible **pad** bedeutet die Padnummer im Schaltplan anzuzeigen.

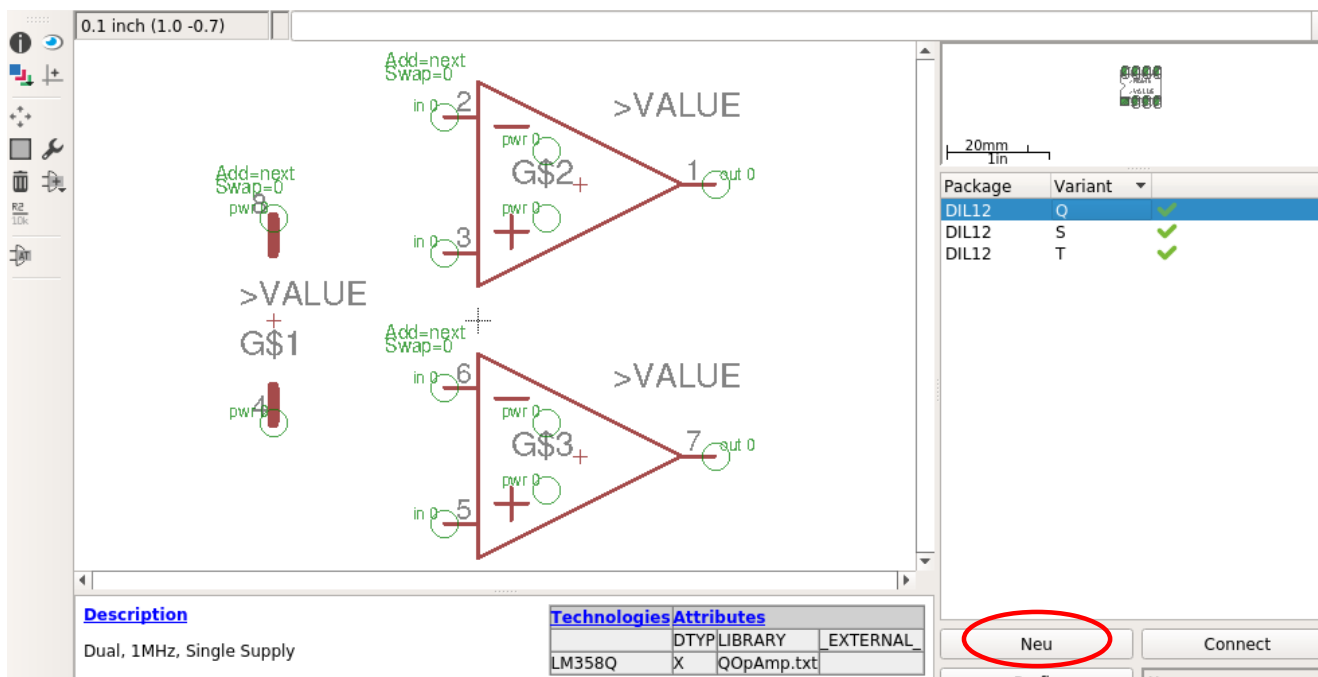
The upper pin is named **VDD**, the lower pin is named **VSS**, the names are the same as in the OPAMP symbol. The connectors are two thick lines, the simpler the symbol, the less data has to be processed. The properties can be taken from the pictures. Visible **pad** means to show the pad number in the schematic.

Name: VDD / VSS
 Length: point0
 Direction: pwr
 Visible: pad

Nun noch ein Device im Bibliothekseditor erzeugen um die OpAmps in Schaltplänen oder auf Platinen nutzen zu können. Dafür ein Device „LM358“ anlegen.



Now create a device in the library editor to use the OpAmps in schematics or on boards. Create a device "LM358" for this purpose.



Zuerst wird ein PWR Symbol eingefügt (G\$1) und danach zwei OPAMP Symbole (G\$2 und G\$3) für einen Doppel OpAmp. Im Beispiel wurden mit „Neu“ drei Varianten des Bauteils angelegt. Die Variante „Q“ nur für die Simulation in QSpice (sie hat das Attribut „_EXTERNAL_“), die Variante „S“ für SMD und die Variante „T“ für THD Bauteile.

First a PWR symbol is inserted (G\$1) and then two OPAMP symbols (G\$2 and G\$3) for a double OpAmp. In the example three variants of the component were created with "New". The variant "Q" for the simulation in QSpice only (it has the attribute "_EXTERNAL_"), the variant "S" for SMD and the variant "T" for THD components.

QEAGLE

Als Bibliothek für die Simulationsmodelle von QSpice wird die Datei in den Attributen angegeben, in der sich diese Modelle befinden, im Beispiel ist das „QOpAmp.txt“. Für den korrekten Bauteiltyp wird DTYP wieder zu X.

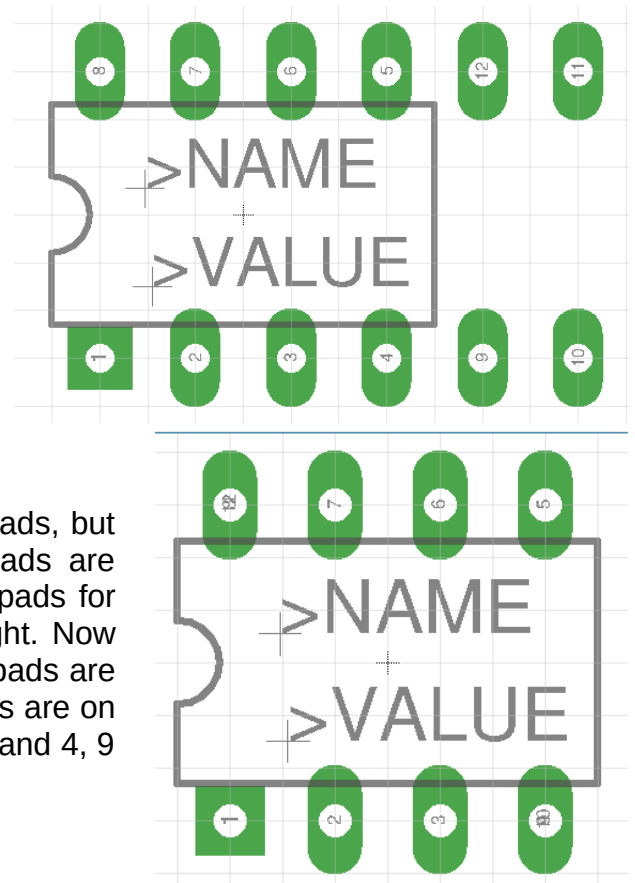
As library for the simulation models of QSpice the file is specified in the attributes, in which these models are located, in the example this is "QOpAmp.txt". For the correct part type DTYP becomes X again.

Beim zuordnen der Symbol Pins zu den Bauteil Pads ergibt sich ein Problem. Da jedes der beiden OPAMP Symbole fünf Pins hat und das PWR Symbol nochmal zwei, haben wir zusammen zwölf Pins. Das Gehäuse des Bausteins hat aber nur acht Anschlüsse und EAGLE erlaubt keine Symbole mit mehr Anschlüssen als das Gehäuse hat. Das Problem lässt sich durch einen kleinen Trick lösen.

When assigning the symbol pins to the component pads, a problem arises. Since each of the two OPAMP symbols has five pins and the PWR symbol has two more, we have a total of twelve pins. However, the package of the device has only eight pins and EAGLE does not allow symbols with more pins than the package has. The problem can be solved by a little trick.

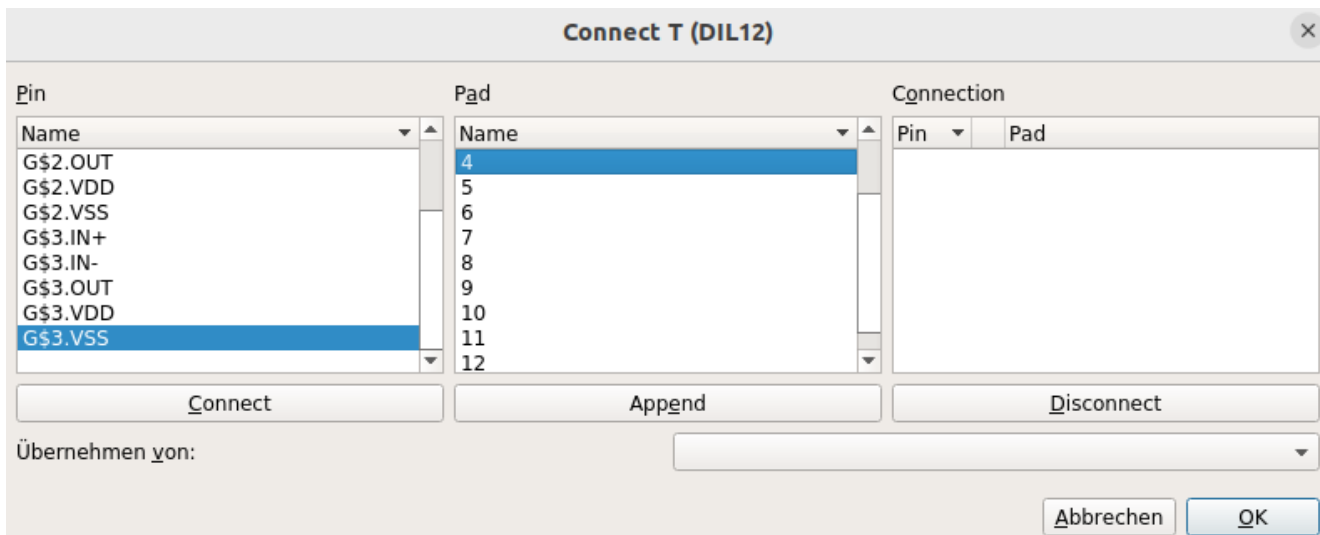
Wir erstellen ein Package mit den benötigten zwölf Pads, aber einer ungewöhnlichen Reihenfolge dieser Pads. Die linken 8 Pads sind angeordnet wie für den Baustein benötigt, die rechten 4 Pads für die zusätzlichen VDD und VSS Pins liegen rechts daneben. Nun werden die rechten Pads so verschoben, dass alle drei VDD Pads übereinander liegen und auch die drei VSS Pads übereinander liegen. Also Pad 8, 11, und 12 für VDD und 4, 9 und 10 für VSS.

We create a package with the required twelve pads, but an unusual order of these pads. The left 8 pads are arranged as needed for the device, the right 4 pads for the additional VDD and VSS pins are to the right. Now the right pads are moved so that all three VDD pads are on top of each other and also the three VSS pads are on top of each other. So pad 8, 11, and 12 for VDD and 4, 9 and 10 for VSS.



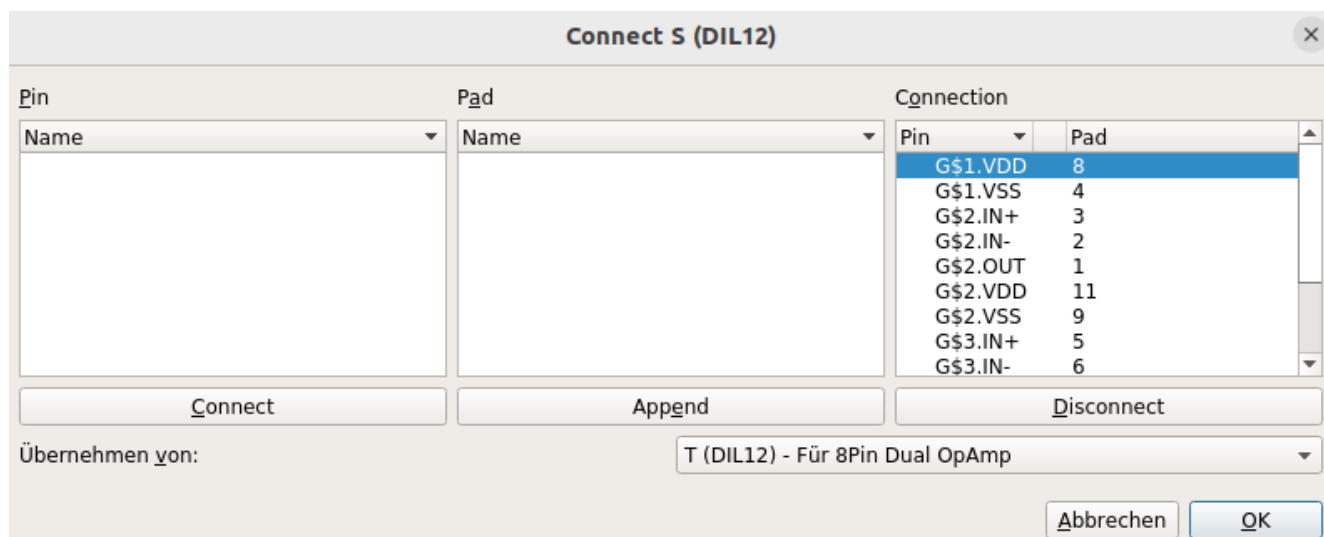
Zuletzt die Pins und Pads zu einem funktionierenden Baustein verbinden. Dazu im Bibliothekseditor auf „Connect“ klicken und die Pins mit den zugehörigen Pads verbinden.

Finally, connect the pins and pads to form a functioning module. To do this, click on "Connect" in the library editor and connect the pins with the corresponding pads.



Dies muss nur für eine Variante erfolgen, für die Anderen können diese Verbindungen direkt übernommen werden.

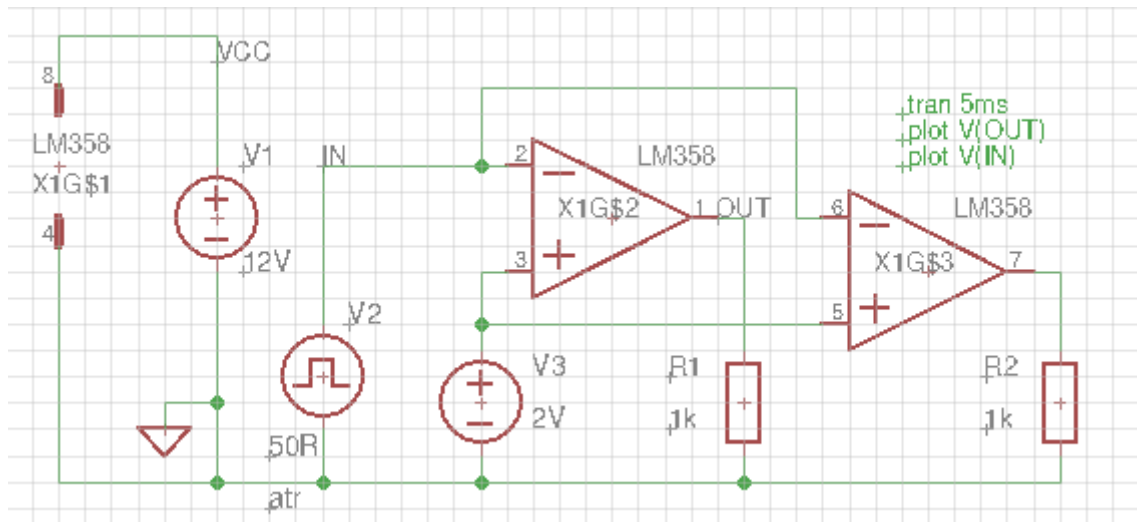
This only has to be done for one variant, for the others these connections can be taken over directly.



QEAGLE

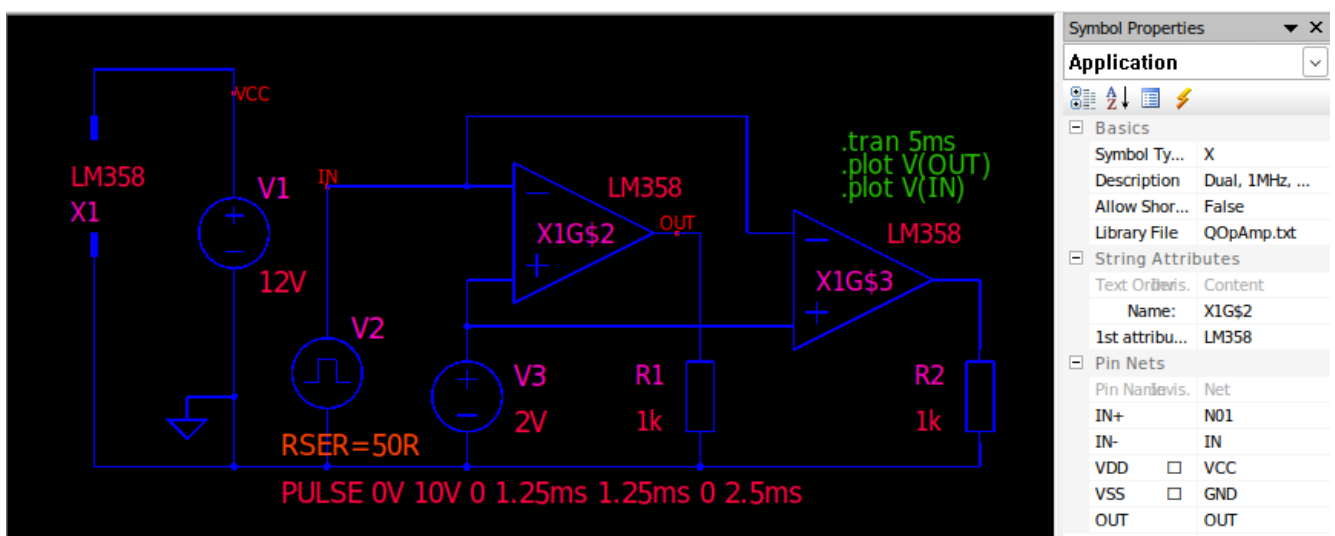
Hier ist zu sehen wie es im Schaltplan verwendet wird. Die Versorgung des OpAmp X1 ist nur einmal durch das Symbol PWR (X1G\$1) vorhanden und mit der Spannungsquelle verbunden. Die Symbole der OpAmps besitzen keine sichtbare Versorgung.

Here you can see how it is used in the schematic. The supply of the OpAmp X1 is present only once by the symbol PWR (X1G\$1) and connected to the voltage source. The symbols of the OpAmps have no visible supply.



Und so sieht es nach QSpice konvertiert aus. Die Schaltung kann dort, wie schon besprochen, bearbeitet und simuliert werden. Durch die Wahl der Sichtbarkeit der Pads im Bauteileditor sind in EAGLE an den Pins die Nummern der Pads (1 bis 8) zu sehen. Auf die gleiche Art lassen sich auch andere Typen oder vierfach Bausteine erzeugen.

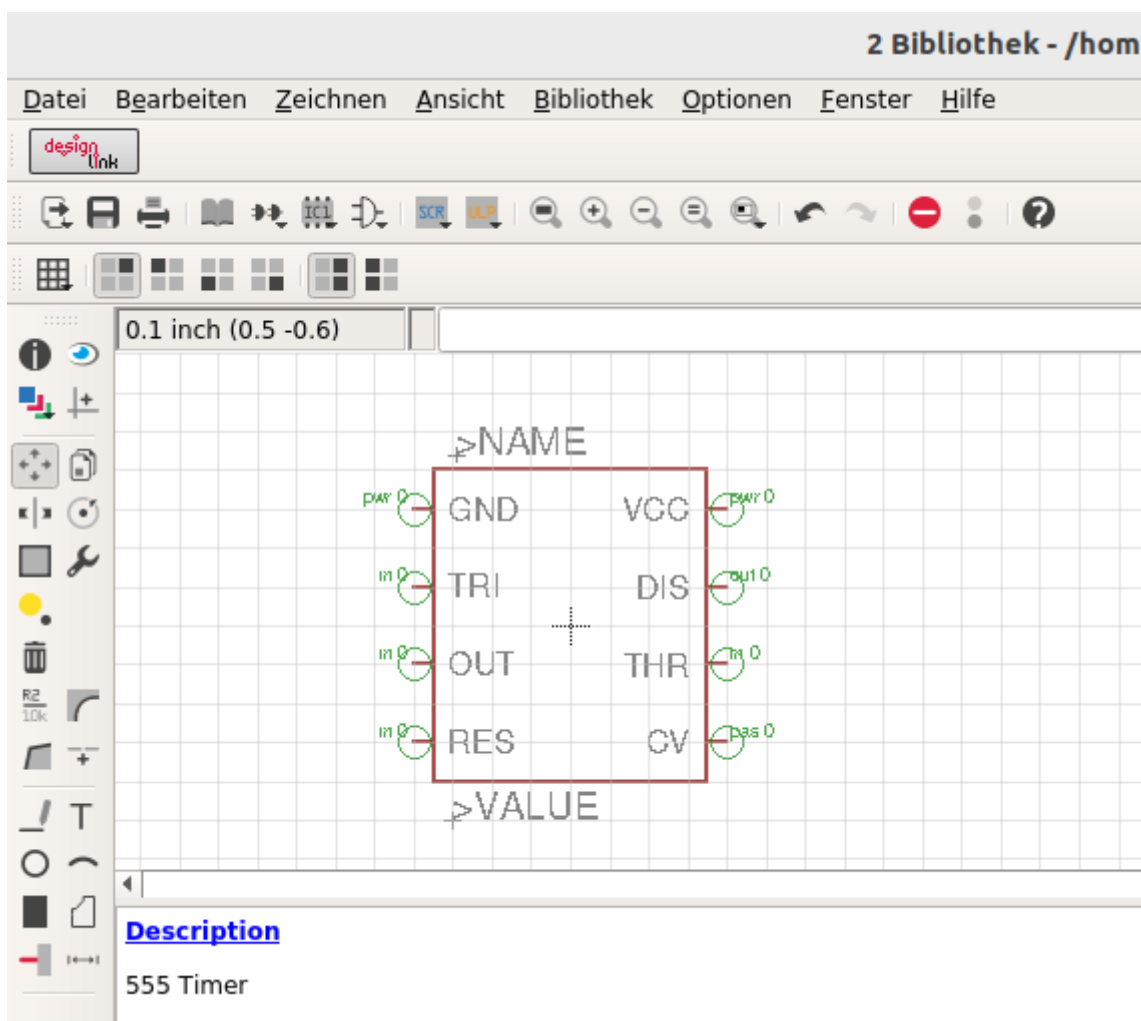
And this is how it looks converted to QSpice. The circuit can be edited and simulated there, as already discussed. By choosing the visibility of the pads in the component editor, the numbers of the pads (1 to 8) are visible at the pins in EAGLE. In the same way other types or quadruple devices can be created.



2.2.7 Einen 555-Timer anlegen - Create an 555-Timer

Zuerst erzeuge ich eine neue Bibliothek für verschiedene integrierte Schaltungen. In dieser Bibliothek lege ich ein neues Symbol für das Bauteil an. Beim Einfügen der Pins wieder auf die Reihenfolge achten, diese findet man im Simulationsmodell. Ich nenne die Datei QMyIC.lbr (Qspice MY Integratet Circuits) und speichere sie im Verzeichnis der EAGLE Bibliotheken. In dieser Datei werde ich die Symbole und Devices für verschiedene integrierte Schaltungen anlegen.

First I create a new library for different integrated circuits. In this library I create a new symbol for the component. When inserting the pins again pay attention to the order, this can be found in the simulation model. I name the file QMyIC.lbr (Qspice MY Integratet Circuits) and save it in the directory of the EAGLE libraries. In this file I will create the symbols and devices for different integrated circuits.



Zusätzlich erzeuge ich eine Datei QMyIC.txt im Verzeichnis von QSpice für die Simulationsmodelle der Bauteile.

In addition, I create a file QMyIC.txt in the directory of QSpice for the simulation models of the components.

QEAGLE

Datei: QMyIC.txt

* Modelle gewünschter/benötigter ICs für Qeagle.

*

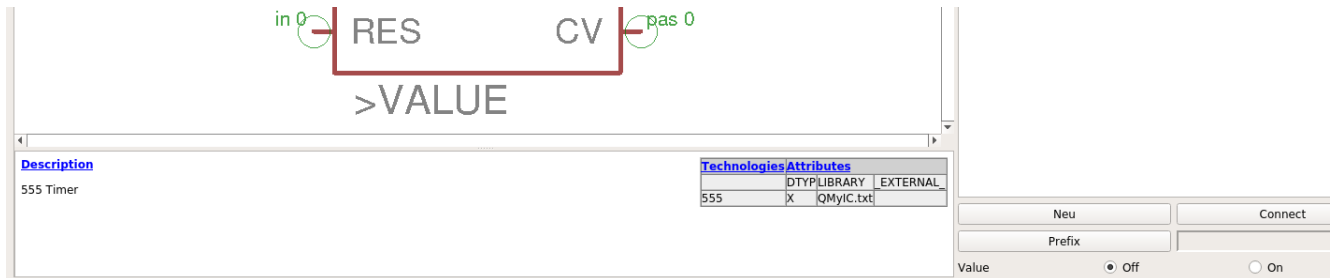
* Models of desired/needed ICs for Qeagle.

* 555

```
.SUBCKT 555 GND TRI OUT RES CV THD DIS VCC
*QX C B E TYP
D3 9 2 DA
Q4 25 2 3 QP
Q5 GND 6 3 QP
D4 8 6 DA
R1 9 VCC 4.7K
R2 3 VCC 830
R3 8 VCC 4.7K
Q7 2 THD 5 QN
Q8 2 5 17 QN
Q9 6 4 17 QN
Q10 6 CV 4 QN
Q11 12 20 10 QP
R4 10 VCC 1K
Q12 22 11 12 QP
Q13 GND 13 12 QP
Q14 GND TRI 11 QP
Q15 GND 18 13 QP
R6 22 GND 100K
R7 17 GND 10K
Q16 DIS 15 GND QN
Q17 15 RES 31 QP
R8 18 CV 5K
R9 18 GND 5K
R10 VCC CV 5K
Q18 27 20 VCC QP
Q19 20 20 VCC QP
R11 20 31 7K
D1 31 24 DA
Q20 24 25 GND QN
Q21 25 22 GND QN
Q22 27 24 GND QN
R12 25 27 4.7K
R13 VCC 29 6.8K
Q23 VCC 29 28 QN
Q24 29 27 16 QN
Q25 OUT 26 GND QN
Q26 VCC 28 OUT QN
D2 OUT 29 DA
R14 16 15 100
R15 16 26 220
R16 16 GND 4.7K
R17 28 OUT 3.9K
.MODEL QN NPN BF=125 TF=1e-9 Cje=.5p Cjc=.5p Rb=500
.MODEL QP PNP BF=25 TF=1e-7 Cje=.3p Cjc=1.5p Rb=250
.MODEL D D Is=1e-12 Cjo=1p Rs=5
.ENDS 555
```

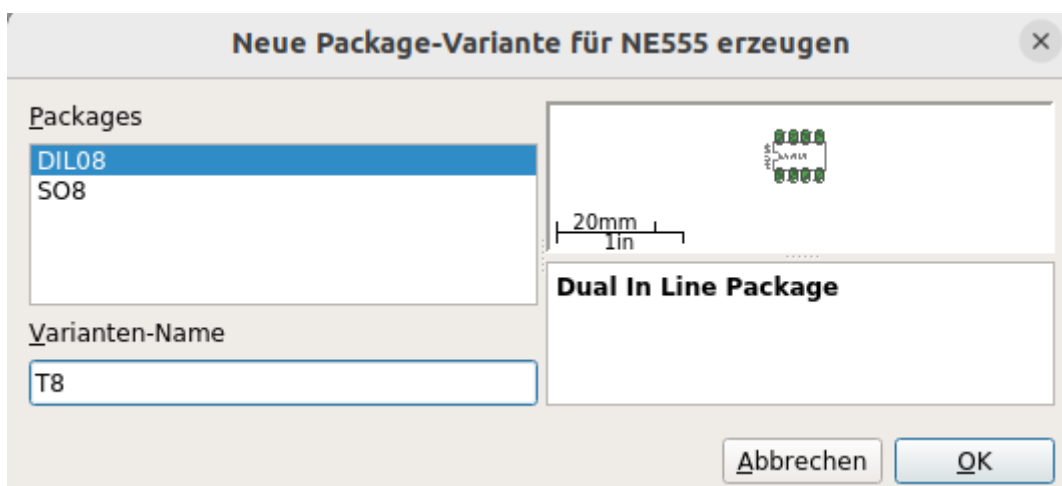
Danach wird ein Device erzeugt. Hier ein Beispiel ohne Package, nur für die Simulation. Das Prefix ist „X“ Die Attribute sind DTYP = X, LIBRARY = QMyIC.txt und `_EXTERNAL_` für ein Device ohne Package in „QSpice.lbr“.

After that a device is created. Here an example without package, only for the simulation. The prefix is "X" The attributes are DTYP = X, LIBRARY = QMyIC.txt and `_EXTERNAL_` for a device without package in „QSpice.lbr“.



Ist ein Package gewünscht, um das Bauteil auch auf einer Platine nutzen zu können, kopiert man sich die benötigten Packages am besten aus anderen Bibliotheken in eine eigene Bibliothek. Dafür wechselt man in das Control Panel, sucht dort das gewünschte Package und zieht es mit der Maus in die neue Bibliothek. Es können auch mehrere Packages nacheinander kopiert werden. Ich benutze die dafür erzeugte Bibliothek „QMyIC.lbr“.

If a package is required in order to be able to use the component on a board, it is best to copy the required packages from other libraries into your own library. To do this, switch to the control panel, search for the desired package and drag it with the mouse into the new library. You can also copy several packages one after the other. I use the library "QMyIC.lbr" created for this purpose.

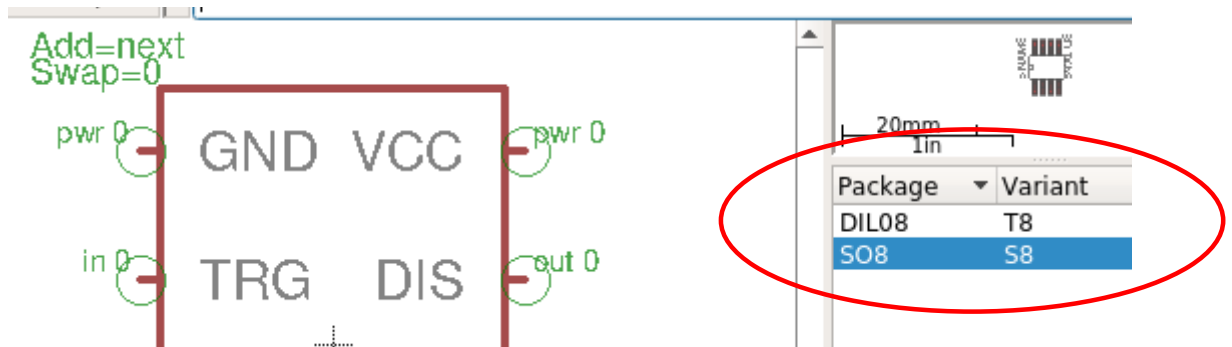


Jetzt kann dem Bauteil eines der vorhandenen Packages mit passender Anzahl Pins zugeordnet werden. Es ist auch möglich mehrere verschiedene Varianten anzulegen, zum Beispiel für THT und SMD. Die Varianten müssen aber unterschiedliche Namen haben. Ich wähle zwei Varianten, eine THT und eine SMD. Die Varianten nenne ich „T8“ und „S8“.

Now one of the existing packages with the appropriate number of pins can be assigned to the component. It is also possible to create several different variants, for example for THT and

QEAGLE

SMD. But the variants must have different names. I choose two variants, one THT and one SMD. I call the variants "T8" and "S8".

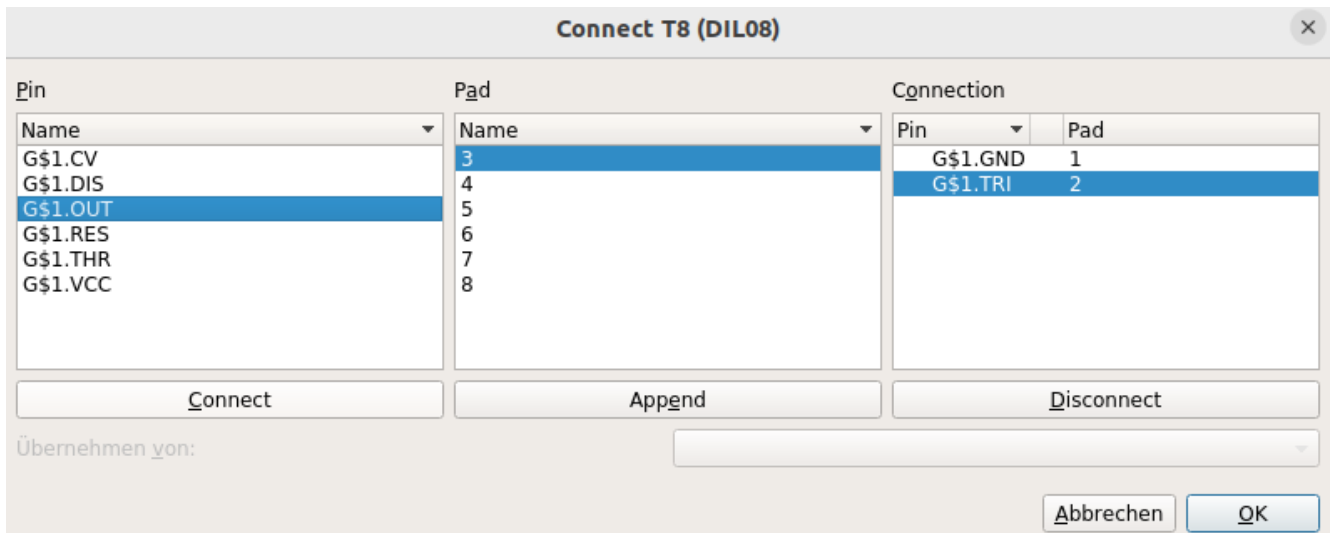


Jetzt sind zwei neue Package Varianten vorhanden.

Now two new package variants are available.

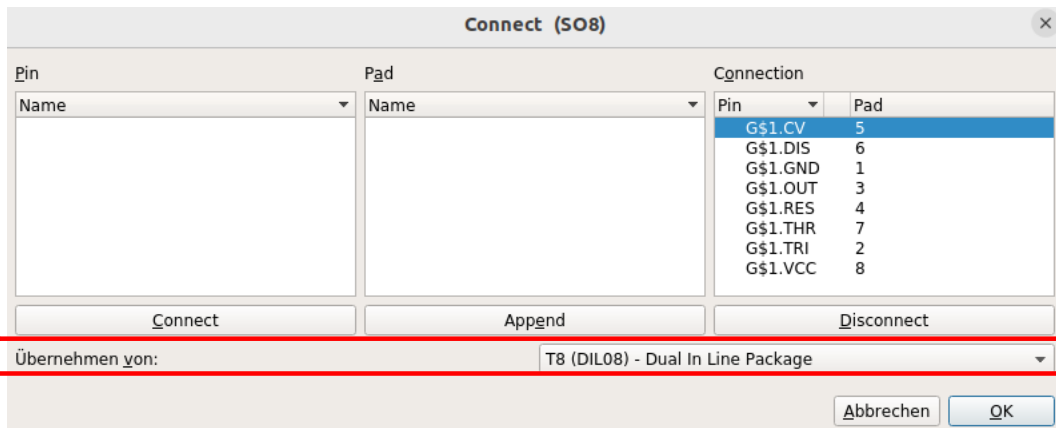
Fehlt noch die Pins des Bauteils mit den Pads des Package zu verbinden. Dafür eine der Varianten wählen und rechts unten auf „connect“ klicken. Wähle ein Paar und verbinde mit „connect“, am Ende mit „OK“ bestätigen.

What is missing is to connect the pins of the component with the pads of the package. To do this, select one of the variants and click on "connect" at the bottom right down. Select a pair and connect with "connect", at the end confirm with "OK".



Da beide Varianten die gleiche Pinbelegung haben, können die Verbindungen von der ersten Variante für die Zweite übernommen werden.

Since both variants have the same pin assignment, the connections from the first variant can be adopted for the second.



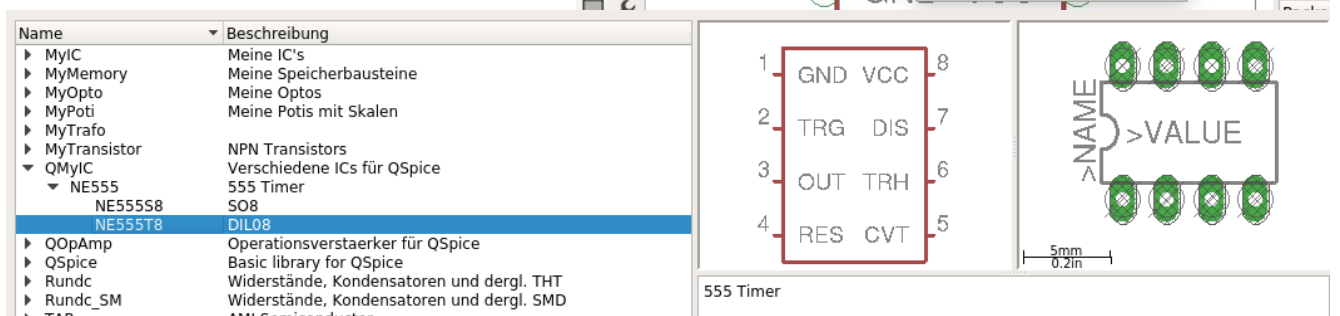
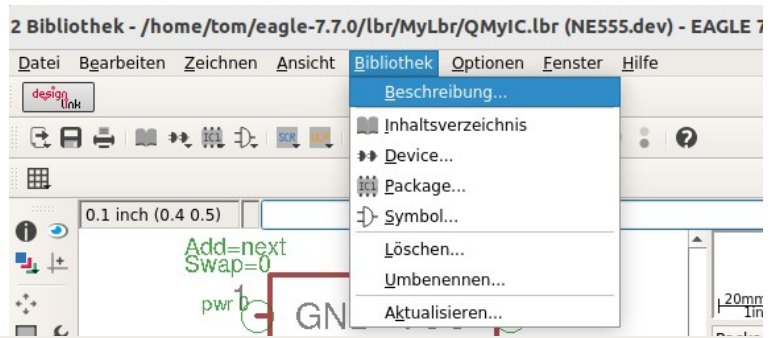
Jetzt müssen noch die Attribute festgelegt werden. Das Attribut „EXTERNAL“ wird nicht mehr benötigt, denn jetzt ist ein Package vorhanden. DTYP=X, LIBRARY=QMyIC.txt

Now the attributes still have to be set. The attribute "EXTERNAL" is no longer needed, because now a package is available. DTYP=X, LIBRARY=QMyIC.txt



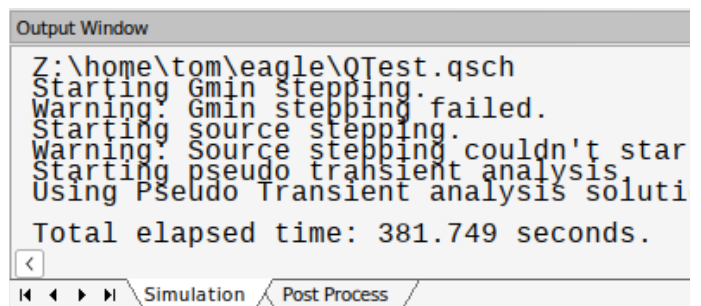
Wir können der Bibliothek noch eine Beschreibung geben, hier „Verschiedene ICs für QSpice“.

We can still give the library a description, here "Miscellaneous ICs for QSpice".



Leider funktioniert das gefundene Modell des 555 nicht gut und so kann es mehrere Minuten dauern bis die Simulation fertig ist.

Unfortunately, the found model of the 555 does not work well and so it can take several minutes until the simulation is finished.



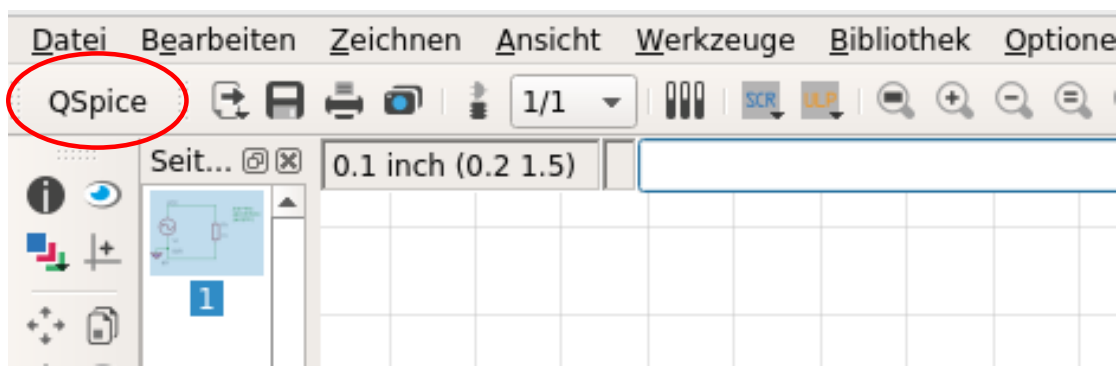
2.2.8 Ein Logikgatter anlegen - Create a logic gate

Z

2.3 Das Menü erweitern - Expand the menu

Um in EAGLE einen einfachen Zugriff auf den Konverter zu haben, ist es von Vorteil ihn durch einfachen Mausklick zu starten. Dazu wird das Menü um einen entsprechenden Schalter erweitert. Leider kann aus einer Script-Datei kein Programm direkt gestartet werden, so braucht man ein Script um das Menü zu erweitern und ein ULP (User Language Program) um den Konverter zu starten.

To have easy access to the converter in EAGLE, it is advantageous to start it by a simple mouse click. For this purpose the menu is extended by a corresponding button. Unfortunately no program can be started directly from a script file, so you need a script to extend the menu and a ULP (User Language Program) to start the converter.



2.3.1 Die Script Datei - The script file

Die Script-Datei erzeugt in EAGLE eine neue Schaltfläche mit der Bezeichnung „QSpice“. Wird darauf geklickt, wird das ULP „QSpice.ulp“ aufgerufen, welches den Konverter startet. Die Datei wird im EAGLE Verzeichnis bei den anderen Skripten im Verzeichnis „scr“ abgelegt. Für die Schaltfläche ist auch ein Icon möglich, näheres dazu in der Dokumentation zu EAGLE.

The script file creates a new button in EAGLE called "QSpice". If it is clicked, the ULP "QSpice.ulp" is called, which starts the converter. The file is stored in the EAGLE directory with the other scripts in the directory "scr". An icon is also possible for the button, see the EAGLE documentation for more details.

QSpice.scr:

```
# Eine Schaltfläche für QSpice im Menü von EAGLE einrichten.
#
# Set up a button for QSpice in the EAGLE menu.

MENU 'QSpice : RUN QSpice.ulp';
```

QEAGLE

Auf diese Art wird das Script für das aktuelle Projekt eingerichtet. Soll der Konverter immer verfügbar sein, ist der Aufruf in der Datei „eagle.scr“ zu machen. Dieses Script wird bei jedem Start von EAGLE ausgeführt. Diese Datei befindet sich auch im Verzeichnis „scr“ von EAGLE.

This way the script is set up for the current project. If the converter should always be available, the call is to be made in the file "eagle.scr". This script is executed at every start of EAGLE. This file is also located in the directory "scr" of EAGLE.

2.3.2 Die ULP Datei - The ULP file

Die ULP Datei wird von der Script Datei aufgerufen und startet den Konverter. Sie wird im EAGLE Verzeichnis bei den anderen ULPs im Verzeichnis „ulp“ abgelegt. Wird ein Fehler erkannt, erscheint eine MessageBox die das anzeigt.

The ULP file is called by the script file and starts the converter. It is stored in the EAGLE directory with the other ULPs in the directory "ulp". If an error is detected, a message box appears indicating this.

QSpice.ulp:

```
#usage "Schematik nach QSpice exportieren"
```

```
string sX = "/... Path to .../qeagle ";  
int iX;
```

```
schematic(S) {  
    sX += S.name;  
    iX = system (sX);  
    if(iX)  
        dlgMessageBox("Fehler", "Weiter");  
    exit (0);  
}
```

Beispiel - Example: `string sX = "/home/tom/eagle/qeagle ";`

***Path to** - ist der Pfad wohin das Programm „qeagle“ kopiert wurde. Die Zieldatei hat den gleichen Namen wie die Quelldatei, aber den Extend „.qsch“. Sie liegt auch im gleichen Verzeichnis. Die ULP Datei kann nach eigenen Wünschen gestaltet werden, näheres in der Dokumentation zu EAGLE.

***Path to** - is the path where the program "qeagle" was copied to. The destination file has the same name as the source file, but the extend ".qsch". It is also located in the same directory. The ULP file can be designed according to your own wishes, for more details see the documentation for EAGLE.

Mein Favorit ist dieses ULP. Es konvertiert die aktuelle Datei in EAGLE und startet dann automatisch QSpice für diese Datei. Nach beenden von QSpice kehrt es zu EAGLE zurück. In „Path to“ sind wieder die Pfade zu den Programmen auf dem eigenen Computer einzutragen.

My favorite is this ULP. It converts the current file to EAGLE and then automatically starts QSpice for that file. After quitting QSpice it returns to EAGLE. In "Path to" again the paths to the programs on the own computer are to be entered.

```
#usage "Export schematics and start QSpice"

string sX = "/... Path to .../qeagle ";
string sQ = "wine /... Path to .../QSPICE/QUX.exe Z:";
int iX;

schematic(S) {
  sX += S.name;
  sQ += filesetext(S.name, ".qsch");
  //dlgMessageBox(sQ, "OK");
  //exit (0);
  iX = system(sX);
  if(iX)
  { dlgMessageBox("Fehler aufgetreten", "Weiter");
    exit (1);
  }
  iX = system(sQ);
  if(iX)
  { dlgMessageBox("Fehler aufgetreten", "Weiter");
    exit (1);
  }
  exit (0);
}
```

Entfernen der „//“ vor „//dlgMessageBox(sQ, "OK");“ zeigt eine Message Box mit dem Aufruf von QSpice, zum überprüfen der korrekten Pfade. Wird dies auch für das folgende „exit“ gemacht, wird nur die Message Box gezeigt ohne die Programme aufzurufen.

Removing the "//" before "//dlgMessageBox(sQ, "OK");" shows a message box with the call to QSpice, to check the correct paths. If this is also done for the following "exit", only the message box is shown without calling the programs.

Nicht vergessen: Vor dem Aufruf des Konverters oder QSpice zu speichern, die Daten werden immer von der Datei und nicht vom Bildschirm übernommen.

Do not forget: Save before calling the converter or QSpice, the data is always taken from the file and not from the screen.

3 Die Basis Bibliothek - The base library (QSpice.lbr)

In dieser Bibliothek befinden sich Bauteile für den schnellen Zugriff, viele davon werden von QSpice intern erkannt und benötigen deshalb kein Model in einer Bibliothek.

This library contains components for quick access, many of which are recognized internally by QSpice and therefore do not require a model in a library. The user can also design this library according to his own wishes.

Name	Beschreibung
▶ QDigital	Allgemeine Digitalschaltungen für QSpice
▶ QMyIC	Verschiedene ICs für QSpice
▶ QOpAmp	Operationsverstärker für QSpice
▼ QSpice	Basic library for QSpice
AND2	AND mit 2 Eingängen
C	Kondensator
COM	Gemeinsamer Bezugspunkt
CUR_AC	Wechselstromquelle
CUR_DC	Gleichstromquelle
CUR_PULS	Pulsstromquelle
DIODE	Standard Diode
ELKO	Elektrolytkondensator
JFET_N	JFET N-Kanal
JFET_P	JFET P-Kanal
L	Spule
LED	Leuchtdiode
MOSFET-N	N-Kanal Mosfet
MOSFET-P	P-Kanal Mosfet
NPN	NPN Transistor
OPAMP2	Doppel Operationsverstärker
OPAMP4	Vierfach Operationsverstärker
OPAMPS	Single Operationsverstärker
PNP	PNP Transistor
R	Widerstand Europa
SDIODE	Shottkydiode
SOLAR-PANEL	Solarpanel
VCSWITCH	Spannungsgesteuerter Schalter
VOLT_AC	Wechselspannungsquelle AC
VOLT_DC	Gleichspannungsquelle DC
VOLT_PULS	Impulsquelle - Dreieck/Rechteck/Sägezahn
ZDIODE	Zenerdiode
▶ Rundc	Widerstände, Kondensatoren und dergl. THT

Pads
 Smds
 Beschreibung
 Vorschau

3.1 Die Bauteile - The components

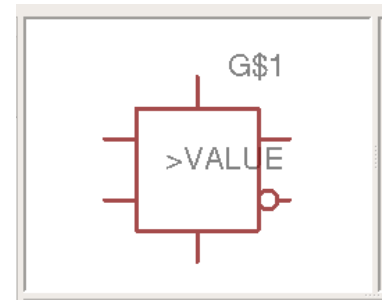
Diese Bibliothek kann sich der Anwender nach eigenen Wünschen gestalten.

The user can design this library according to his own wishes.

3.1.1 AND2

(N)AND-Gatter mit 2 Eingängen, noch nicht verfügbar.

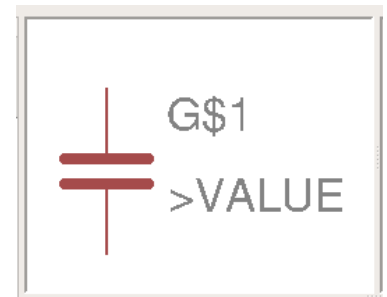
(N)AND gate with 2 inputs, not yet available.

**3.1.2 C**

Ein ungepolarter Kondensator.

An unpolarized capacitor.

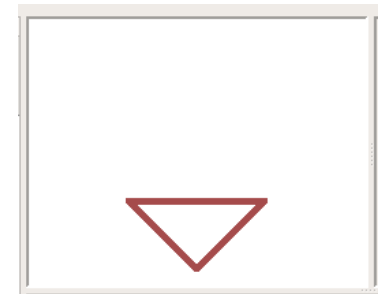
Attribut: DTYP = C

**3.1.3 COM**

Gemeinsamer Bezugspunkt.

Common point of reference.

Attribut:

**3.1.4 CUR_AC**

Wechselstromquelle

AC power source

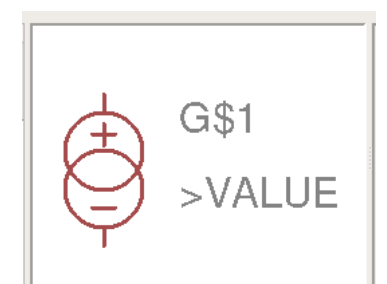
Attribut: DTYP=I, FREQ=1kHz, IAMP=10mA, IOFFSET=0, NCYCLES, PHI=0, TD=0, THETA=0

**3.1.5 CUR_DC**

Gleichstromquelle

Direct current source

Attribut: DTYP = I

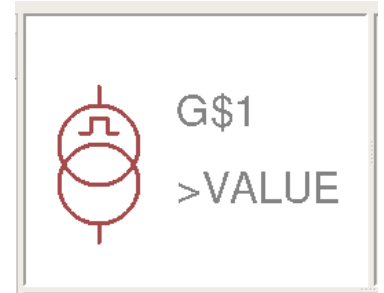


3.1.6 CUR_PULS

Pulsstromquelle

Pulsed current source

Attribut: DTYP=I, IOFF=0, ION=10mA, TDELAY=0, TRISE=0, TFALL=0, TON=0, TPERIOD, NCYCLES



3.1.7 DIODE

Diode

Attribut: DTYP = D, LIBRARY = MyDiode.txt

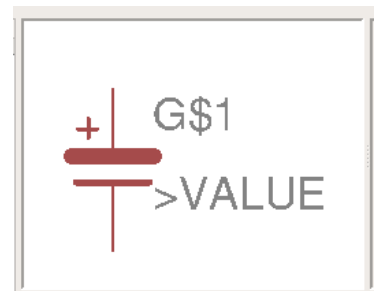


3.1.8 ELKO

Gepolter Elektrolytkondensator

Poled electrolytic capacitor

Attribut: DTYP = C

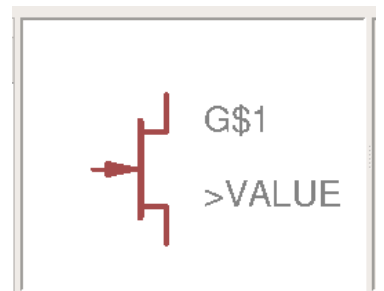


3.1.9 JFET_N

N-Kanal Junction Fet

N-Channel Junction Fet

Attribut: DTYP = J, LIBRARY = MyJFet.txt

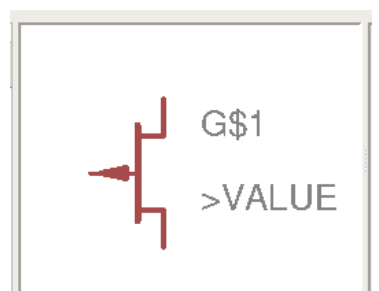


3.1.10 JFET_P

P-Kanal Junction Fet

P-Channel Junction Fet

Attribut: DTYP = J, LIBRARY = MyJFet.txt

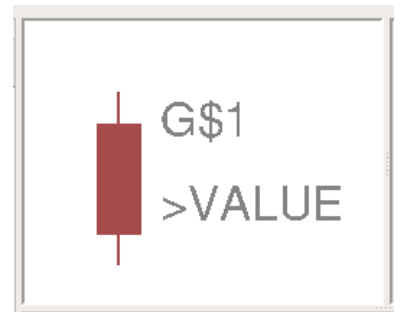


3.1.11 L

Spule

Inductor

Attribut: DTYP = L



3.1.12 LED

Leuchtdiode

Light emitting diode

Attribut: DTYP = D, LIBRARY = MyDiode.txt

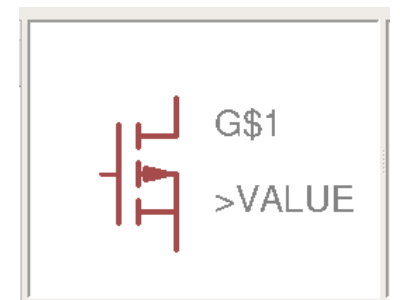


3.1.13 MOSFET-N

N-Kanal MosFet

N-channel MosFet

Attribut: DTYP = X, LIBRARY = MyTransist.txt

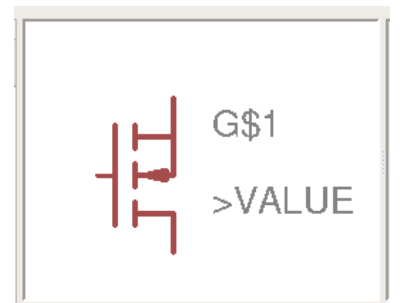


3.1.14 MOSFET-P

P-Kanal MosFet

P-channel MosFet

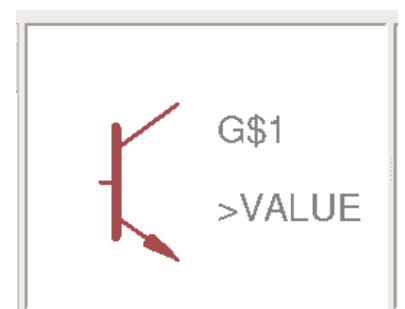
Attribut: DTYP = X, LIBRARY = MyTransist.txt



3.1.15 NPN

NPN Bipolar

Attribut: DTYP = QN, LIBRARY = MyNPN.txt

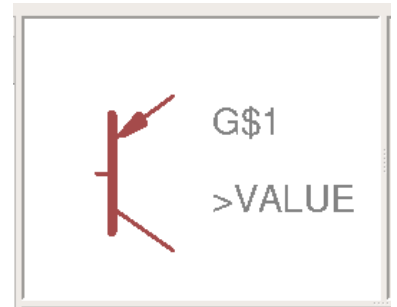


QEAGLE

3.1.16 PNP

PNP Bipolar

Attribut: DTYP = QP, LIBRARY = MyPNP.txt

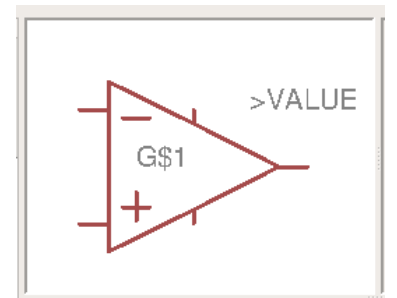


3.1.17 OPAMPS

Einfacher Operationsverstärker

Single operational amplifier

Attribut: DTYP = X, LIBRARY = QOpAmp.txt

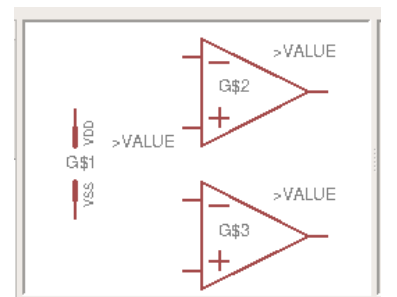


3.1.18 OPAMP2

Doppel Operationsverstärker

Double operational amplifier

Attribut: DTYP = X, LIBRARY = QOpAmp.txt

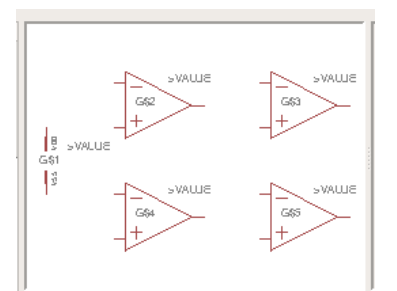


3.1.19 OPAMP4

Vierfach Operationsverstärker

Quad operational amplifier

Attribut: DTYP = X, LIBRARY = QOpAmp.txt

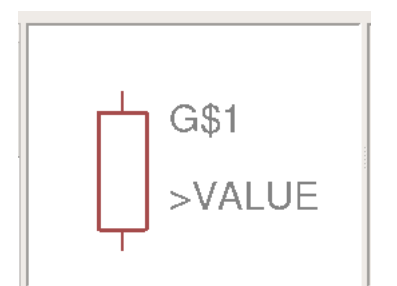


3.1.20 R

Widerstand

Resistor

Attribut: DTYP = R



3.1.21 SDIODE

Shottky Diode

Attribut: DTYP = D, LIBRARY = MyShottky.txt

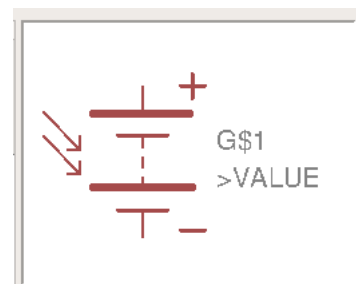


3.1.22 SOLAR-PANEL

Noch nicht verfügbar.

Not yet available.

Attribut:

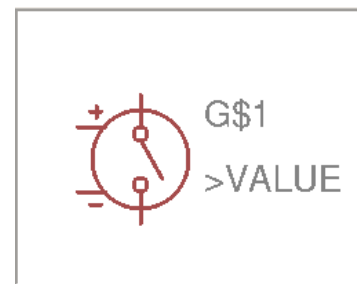


3.1.23 VCSWITCH

Spannungsgesteuerter Schalter

Voltage controlled switch

Attribut: DTYP = S, ETA=0, ROFF=10Meg, RON=0.1R, TTOL, VH, VOFF=2.2V, VON=2.7V, VT



3.1.24 VOLT_AC

Wechselspannungsquelle AC

AC voltage source

Attribut: DTYP = V, AMPLITUDE=1V, DELAY=0, FREQUENZ=1kHz, NCYCLES, OFFSET=0V, PHI=0, RSER, THETA=0

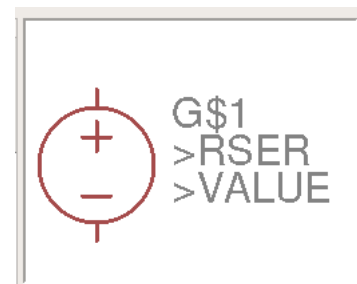


3.1.25 VOLT_DC

Gleichspannungsquelle DC

DC voltage source

Attribut: DTYP = V, DC=5V, RSER



3.1.26 VOLT_PULS

Pulsspannungsquelle

Pulse voltage source

Attribut: DTYP = V, NCYCLES, RSER, TDELAY=0, TFALL=0, TON=0, TPERIOD=0, TRISE=0, VOFF=0, VON=0



3.1.27 ZDIODE

Zenerdiode

Zener diode

Attribut: DTYP = D, LIBRARY = MyZener.txt



3.2 Vorgaben von QSpice - QSpice specifications

Um die Bibliotheken zu erweitern finden sich die dafür benötigten Informationen in der Dokumentation von QSpice.

To extend the libraries, the required information can be found in the QSpice documentation.

Pulse Voltage Source([example](#))

Syntax: Vnnn N+ N- PULSE(Voff Von Tdelay Trise Tfall Ton Tperiod Ncycles)

Name	Description	Units
Voff	Initial value ³	V
Von	Pulsed value	V
Tdelay	Delay	sec
Tr	Rise time	sec
Tf	Fall time	sec
Ton	On time	sec
Tperiod	Period	sec
Ncycles	Number of cycles(Omit if free-running)	cycles

³ If a DC value is specified in addition to a PULSE, the DC value is used at DC. This is non-standard but intended to be useful. It allows one to define a source that starts at 0V but then commences switching -10V to 10V at times greater than Tdelay + Tr.

4 Einen Schaltplan erstellen - Create a schematic

Nachdem nun Bibliotheken für Bauteile bereit stehen, kann das erstellen von Schaltplänen für QSpice beginnen.

Now that libraries for components are ready, the creation of circuit diagrams for QSpice can begin.

4.1 Einfacher Stromkreis - Simple circuit

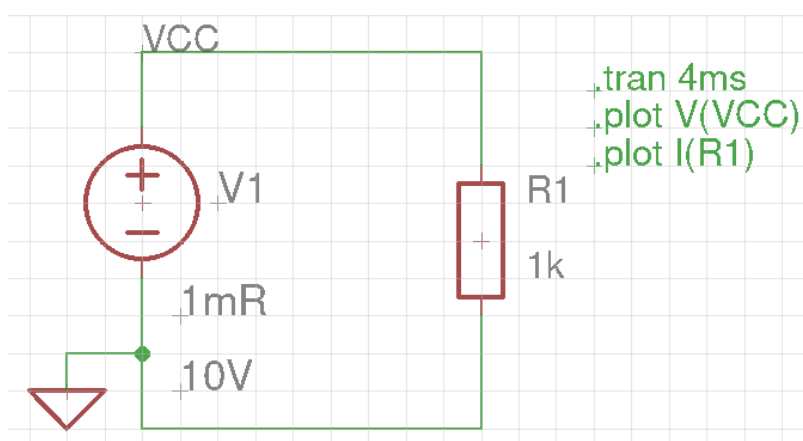
Zum Anfangen wird ein einfacher Stromkreis mit einer Gleichspannungsquelle und einem Widerstand erstellt. Damit wird am einfachen Beispiel der Umgang mit den Programmen erlernt.

To start with, a simple circuit with a DC voltage source and a resistor is created. This is a simple example to learn how to use the programs.

4.1.1 Den Schaltplan zeichnen - Draw the circuit diagram

In EAGLE einen neuen Schaltplan erstellen. Er besteht aus einem Bezugspunkt, einer Gleichspannungsquelle (V1) und einem Widerstand von 1kOhm (R1, 1k). Zusätzlich werden drei Texte mit den Anweisungen für QSpice eingefügt. „.tran 4ms“ legt die Simulationszeit auf 4ms fest. „.plot V(VCC)“ erzeugt ein Ausgabefenster für die Spannung VCC. „.plot I(R1)“ erzeugt ein Ausgabefenster für den Strom durch den Widerstand R1. Die Verbindungsleitung zwischen V1 und R1 erhält den Label „VCC“.

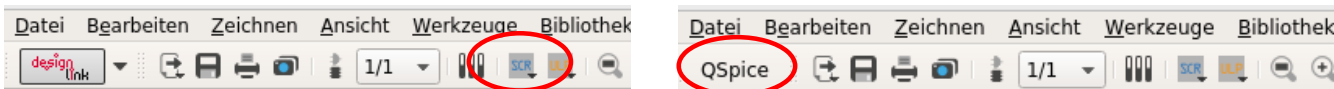
Create a new circuit diagram in EAGLE. It consists of a reference point, a DC voltage source (V1) and a resistor of 1kOhm (R1, 1k). Additionally three texts with the instructions for QSpice are inserted. ".tran 4ms" sets the simulation time to 4ms. ".plot V(VCC)" creates an output window for the voltage VCC. ".plot I(R1)" creates an output window for the current through resistor R1. The connecting line between V1 and R1 gets the label "VCC".



4.1.2 Den Schaltplan konvertieren - Convert the circuit diagram

Ein Klick auf den selbst eingerichteten QSpice Button in EAGLE übersetzt die Schematic in das QSpice Format. Bei einem neuen Projekt fehlt der Button für QSpice noch, er lässt sich durch den Aufruf der Scriptdatei QSpice.scr schnell neu einrichten.

A click on the self-configured QSpice button in EAGLE translates the schematic into the QSpice format. In a new project the button for QSpice is still missing, it can be set up quickly by calling the script file QSpice.scr.

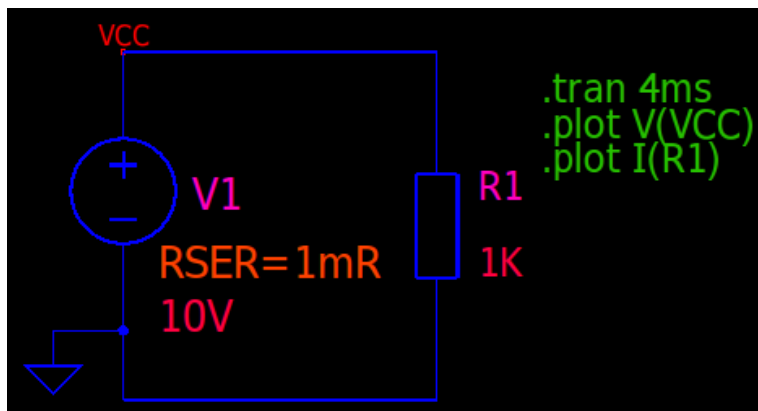


4.1.3 Der Schaltplan in QSpice - The circuit diagram in QSpice

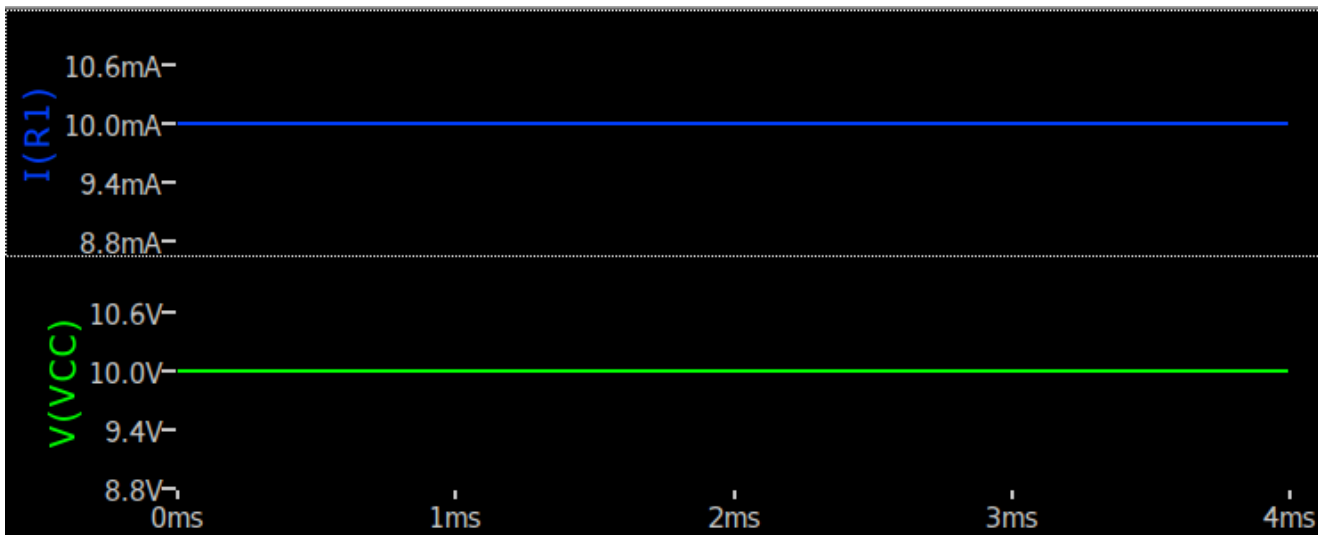
Jetzt kann der Schaltplan in QSpice geöffnet, bearbeitet und simuliert werden. RSER ist der Innenwiderstand der Spannungsquelle, er wird in den Attributen des Bauteils festgelegt.

Now the schematic can be opened, edited and simulated in QSpice. RSER is the internal resistance of the voltage source, it is set in the attributes of the component.

Schematic:



Simulation:



Die Simulation zeigt den korrekten Strom durch den Widerstand: $10V / 1k = 10mA$.

The simulation shows the correct current through the resistor: $10V / 1k = 10mA$.

4.1.4 Ändern zu Wechselfspannung - Change to AC voltage

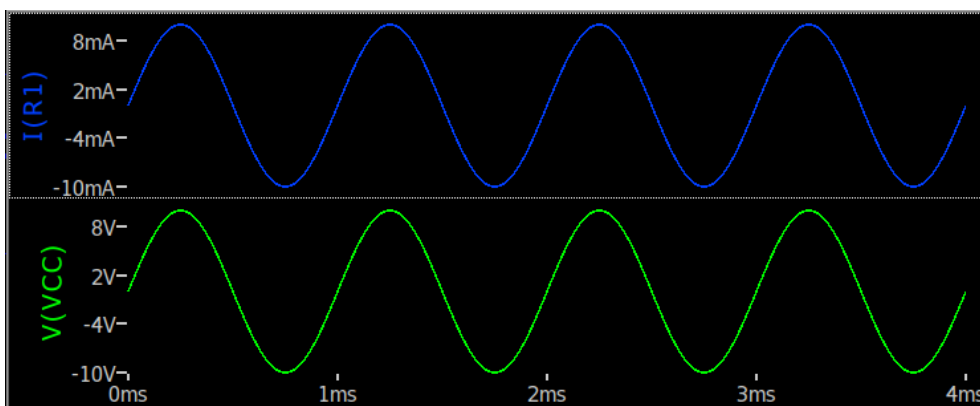
Das Tauschen der Spannungsquelle zu Wechselfspannung kann im Schaltplanneditor von QSpice oder EAGLE erfolgen. Im Beispiel wird in EAGLE geändert. Dazu sind die Änderungen zu machen, neu konvertieren und neu in QSpice öffnen.

Changing the voltage source to AC voltage can be done in the schematic editor of QSpice or EAGLE. In the example, the change is made in EAGLE. To do this, make the changes, re-convert and re-open in QSpice.

Name	Wert	Anzeige
AMPLITUDE	10V	off
DELAY	0	off
DTYP	V	off
EXTERNAL		off
FREQUENZ	1k	off
NCYCLES	0	off
OFFSET	0	off
PHI	0	off
RSER	1mR	off
THETA	0	off

Durch Rechtsklick auf V1 (in EAGLE) kann auf seine Attribute zugegriffen werden, damit können die Parameter von V1 angepasst werden. Wird Value als „atr“ angegeben, benutzt V1 die in den Attributen angegebenen Werte.

By right-clicking on V1 (in EAGLE), its attributes can be accessed, thus V1's parameters can be adjusted. If Value is specified as "atr", V1 uses the values specified in the attributes.



4.2 Etwas mit Transistor - Something with transistor

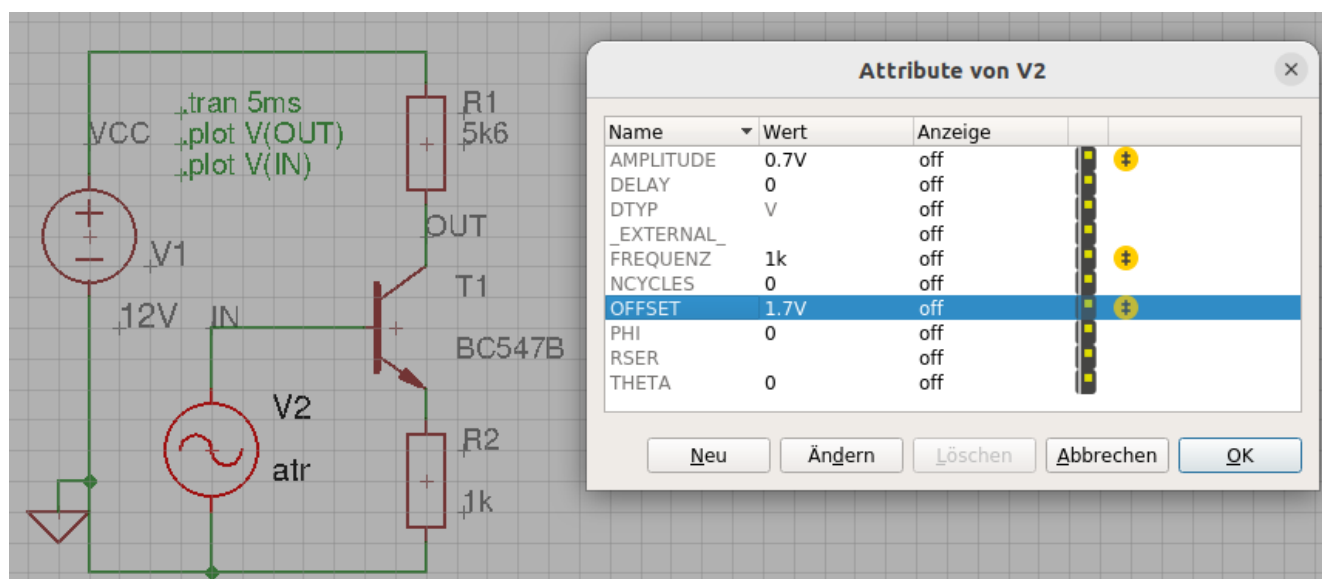
Hier ein Beispiel mit einem NPN Transistor. Es handelt sich um einen Kleinsignalverstärker in Emitterschaltung (invertierend). Das Einstellen des Arbeitspunktes (DC) erfolgt über den Offset der Wechselspannungsquelle V2.

Here is an example with a NPN transistor. It is a small signal amplifier in emitter circuit (inverting). The operating point (DC) is set via the offset of the AC voltage source V2.

4.2.1 Den Schaltplan zeichnen - Draw the circuit diagram

Die Werte für die Wechselspannungsquelle V2 werden in deren Attributen eingestellt (rechtsklick auf V2 und „Attribute“ wählen), dazu ist Value von V2 auf „atr“ gesetzt.

The values for the AC voltage source V2 are set in its attributes (right click on V2 and select "Attributes"), for this purpose Value of V2 is set to "atr".



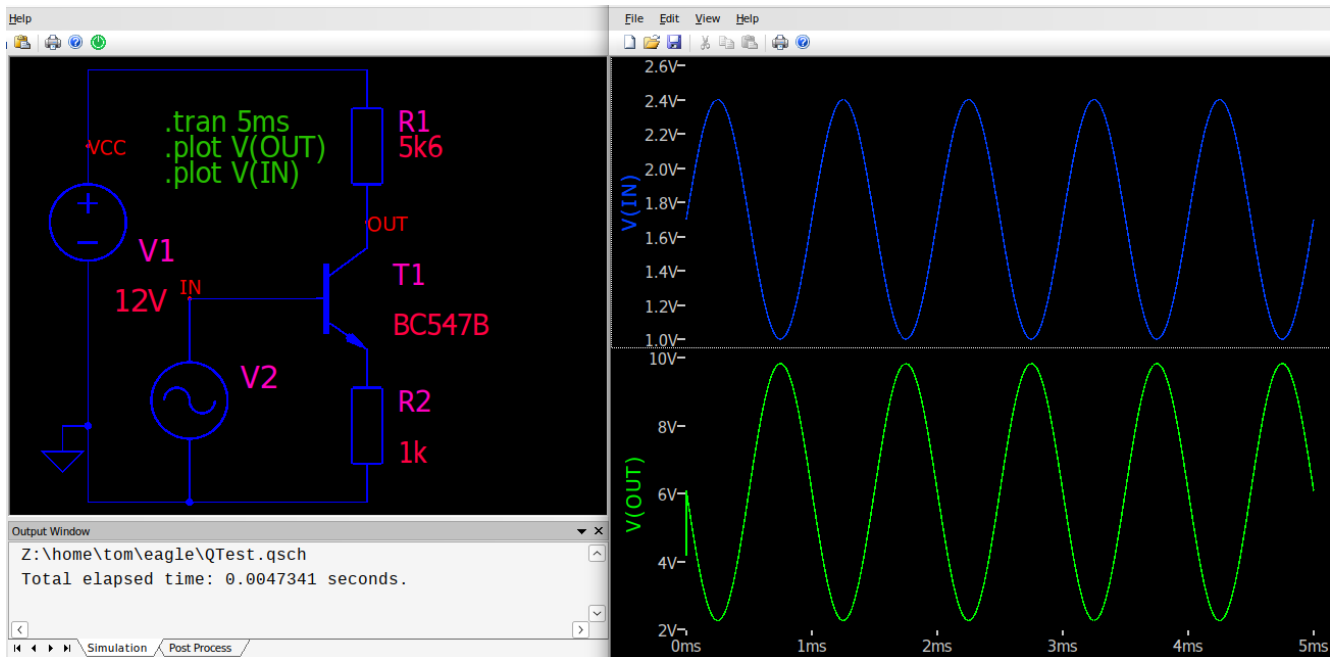
Die Datei unter EAGLE speichern, damit die Änderungen auch übernommen werden. Der Konverter übersetzt nicht vom Bildschirm, sondern immer aus der Datei. Dann konvertieren und den Schaltplan in QSpice weiter bearbeiten.

Save the file under EAGLE so that the changes are also applied. The converter does not translate from the screen, but always from the file. Then convert and edit the schematic in QSpice.

4.2.2 Der Schaltplan in QSpice - The circuit diagram in QSpice

Nun kann in QSpice weiter gearbeitet werden. Das ändern eines Wertes oder einer Position sind dort einfach möglich. Größere Änderungen kann man dann wieder in EAGLE durchführen.

Now you can continue working in QSpice. Changing a value or a position is easily possible there. Larger changes can then be made in EAGLE again.



4.3 Etwas mit OpAmp - Something with OpAmp

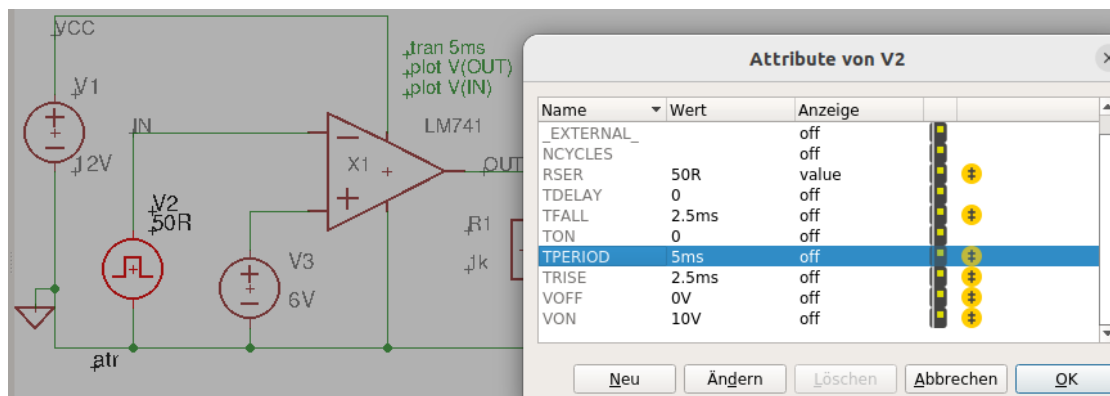
Im Beispiel wird ein Operationsverstärker als invertierender Komparator genutzt. Er vergleicht die Gleichspannung an seinem +Eingang mit der Rampenspannung am -Eingang. Erreicht die Rampe jeweils die Vergleichsspannung, wird der Ausgang umgeschaltet.

In the example, an operational amplifier is used as an inverting comparator. It compares the DC voltage at its +input with the ramp voltage at the -input. If the ramp reaches the comparison voltage, the output is switched.

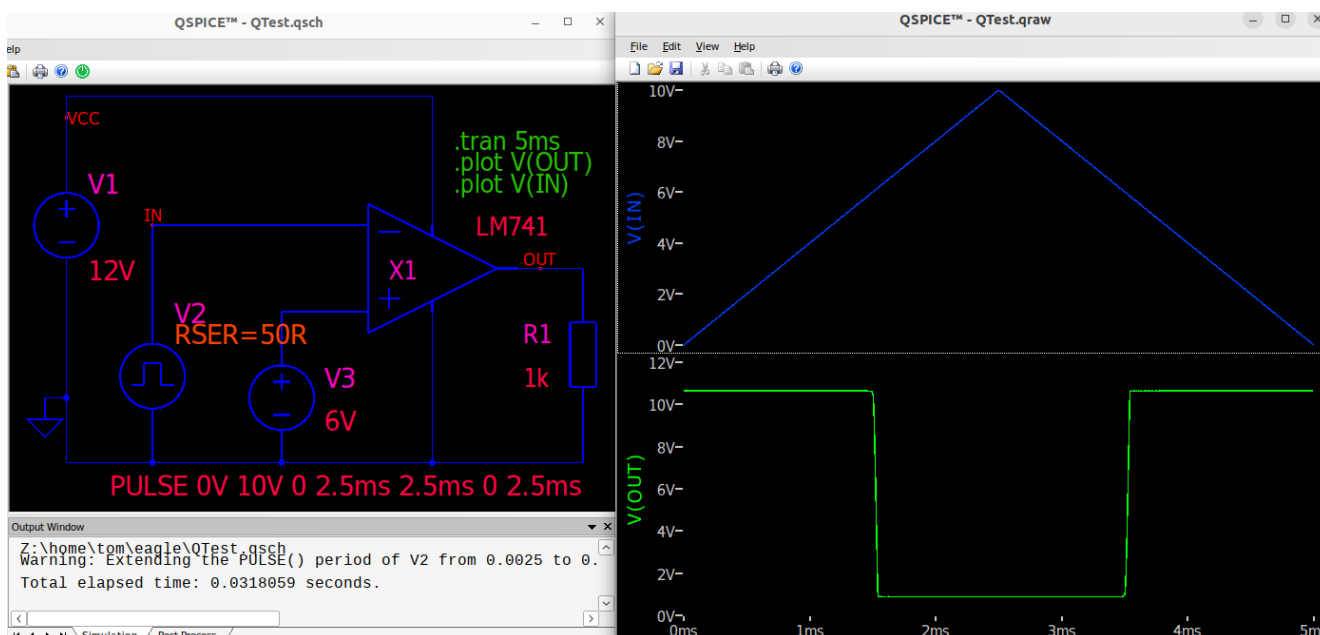
4.3.1 Den Schaltplan zeichnen - Draw the circuit diagram

Die Rampenspannung wird mit der Impulsquelle V2 gebildet, die Parameter werden in den Attributen von V2 eingestellt. Die steigende und fallende Flanke sind so gewählt, dass aus dem Rechteck ein Dreieck wird.

The ramp voltage is formed with the pulse source V2, the parameters are set in the attributes of V2. The rising and falling edges are selected so that the rectangle becomes a triangle.



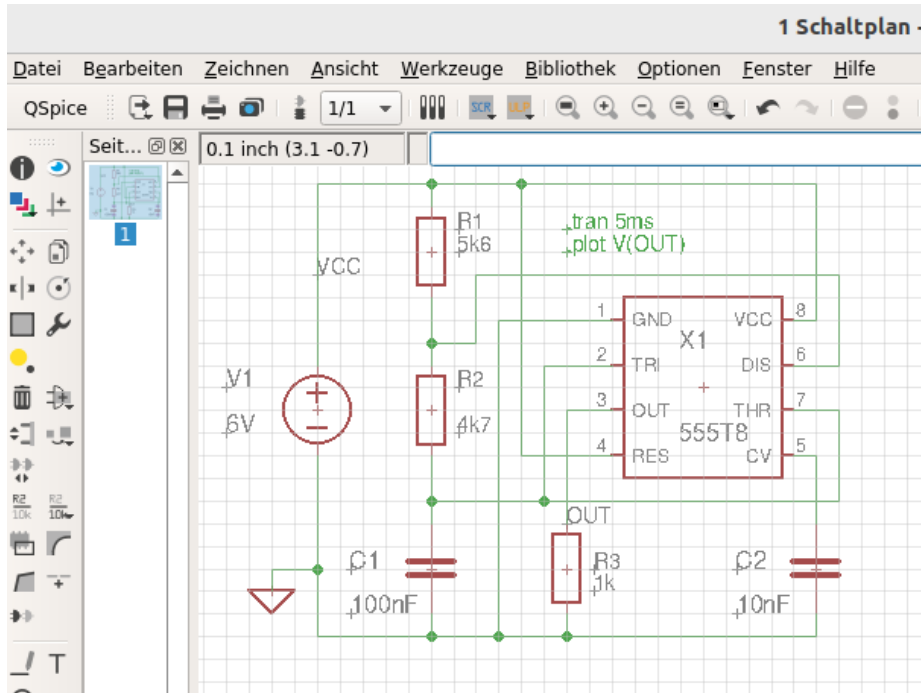
4.3.2 Der Schaltplan in QSpice - The circuit diagram in QSpice



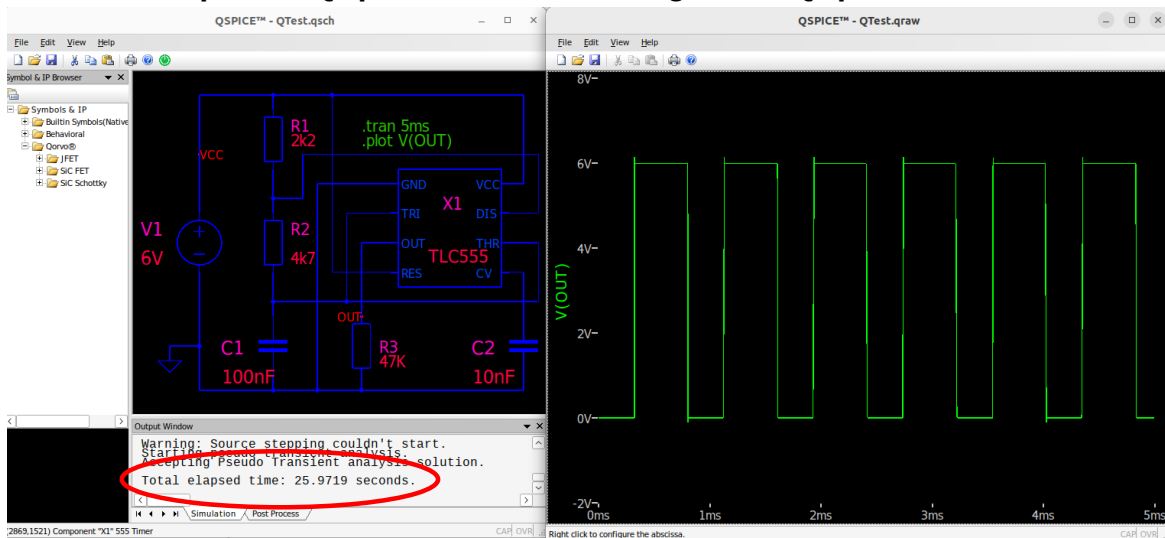
4.4 Etwas mit 555 - Something with 555

Ein astabiler Multivibrator mit dem Timer 555. An astable multivibrator with the 555 timer.

4.4.1 Den Schaltplan zeichnen - Draw the circuit diagram



4.4.2 Der Schaltplan in QSpice - The circuit diagram in QSpice



Leider habe ich kein gutes Model des 555 und so dauert die Simulation, abhängig von den Bauteilen, manchmal sehr lange.

Unfortunately, I don't have a good model of the 555 and so the simulation sometimes takes a long time, depending on the components.