

Bei einer Reihe von Aufgabenstellungen der Wechselspannungsmeßtechnik ist es besonders zweckmäßig, wenn der Generator gleichzeitig zwei sinusförmige Spannungen liefert, die sich frequenzunabhängig und ohne Änderung der Amplitude in ihrer Phasenlage zueinander beliebig einstellen lassen. Im folgenden wird ein derartiger Doppel-Wechselspannungsgenerator näher beschrieben, der für die Speisung einer Wechselstrombrücke entwickelt wurde.

Prof. Dr.-Ing. G. Trenkler, Ing. (grad.) R. Vollmert

Digitaler Doppel-Wechselspannungsgenerator

1 Einleitung

Die Vorteile eines Doppel-Wechselspannungsgenerators zeigen sich besonders bei Wechselstrombrücken, wie sie zum Vergleich von Wirk- und Blindwiderständen verwendet werden [1]. Weitere direkte Anwendungsmöglichkeiten sind Meßschaltungen zum Kalibrieren von Leistungs- und Arbeitsmeßgeräten sowie zur Untersuchung des Frequenzverhaltens mehrpoliger Netzwerke.

Die Schaltung basiert auf Ideen von Frühauf [2] und Koken [3], die um eine digitale Einstellung der Phasenlage erweitert wurden. Im Gegensatz zu diesen Grundschaltungen werden Analogfilter zur Glättung der Ausgangsspannung vermieden, damit die Amplitudenunabhängigkeit bei Frequenz-, Phasen- und Belastungsänderungen sichergestellt ist.

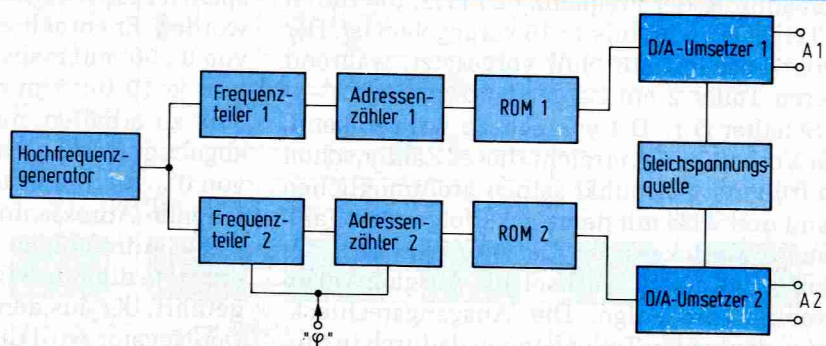
2 Grundsätzlicher Aufbau des Generators

Der Generator besteht im Grundaufbau (Bild 1) aus zwei nahezu identischen Kanälen mit digitalen Netzwerken und zwei bei den Kanälen gemeinsamen Bausteinen, dem Hochfrequenzgenerator und der Gleichspannungsquelle. Er ist modular aufgebaut, um ihn bei unterschiedlichen Anwendungen der Meßaufgabe gut anpassen zu können.

Im Digitalteil werden MSI- und LSI-Bausteine in TTL-Technologie und im Analogteil Hybridschaltungen verwendet.

Der Hochfrequenzgenerator speist zwei Frequenzteiler. Der untere Teiler 2 ist durch binär gestufte Schalter so einstellbar, daß die Flanken seiner Ausgangsrechteckspannung um ganzzahlige Vielfache einer vollen Periode des Hochfrequenzgenerators zeitlich gegen die des anderen Frequenzteilers 1 verschoben werden können. Die gegeneinander phasenverschiebbaren Rechteckspannungen dienen als Eingangssignal für zwei Adressenzähler, welche durch Akkumulation der in zeitlich nacheinander eintreffenden Rechteckflanken eine Adressenfolge zwischen 0 und einem vorgegebenen Höchstwert erzeugen. Darüber hinaus kann der untere Zähler auf eine bestimmte Adresse vorgesetzt werden. An den Ausgängen ergeben sich gleichzeitig zwei sich periodisch wiederholende Folgen von dual-codierten Wörtern, die um den gesamten Adressenbereich zeitlich gegeneinander versetzt werden können. Diese fragen die Speicherplätze zweier Halbleiterfestwertspeicher (ROM) ab, welche eine tabellierte Sinusfunktion in digitaler Form enthalten. Die ROMs liefern an den Ausgängen Folgen binärer Zahlen, die in ihrem zeitlichen Ablauf eine Sinusfunktion in digitaler Form darstel-

Bild 1.
Blockschaltung des Doppel-Wechselspannungsgenerators



len. Durch darauffolgende Digital-Analog-Umsetzer werden den binären Zahlenwerten entsprechende Spannungswerte zugeordnet. Eine Filterung zur Glättung der Ausgangsspannung der Digital-Analog-Umsetzer erfolgt nicht, da sonst eine Verfälschung der Amplitude und der Phasenlage hervorgerufen würde. Jedoch muß dann durch genügend groß gewählte Zeit- und Amplitudenquantisierung dafür gesorgt werden, daß die Störspannungen infolge der Quantisierung einen vorgegebenen Wert nicht überschreiten (siehe dazu [2]).

Infolge der modularen Bauweise ist es mit derselben Anordnung möglich, zwei Sägezahnspannungen zu erzeugen. Dazu werden die ROMs umgangen und die Ausgangsinformationen der Adressenzähler direkt den Digital-Analog-Umsetzern zugeführt. Zur Erzeugung von Dreiecksspannungen befinden sich in den Adressenzählern steuerbare Negatoren, mit deren Hilfe die zweite Aufwärtszählung negiert wird. Mit einem an der Frontplatte des Moduls befindlichen Umschalter können die einzelnen Funktionen gewählt werden.

Im folgenden werden die einzelnen Module näher beschrieben und die Gesichtspunkte für die Auslegung angegeben (Bild 2).

3 Bausteine des Doppel-Wechselspannungsgenerators

3.1 Hochfrequenzgenerator

Im Baustein „Hochfrequenzgenerator“ sind ein Festfrequenzgenerator und ein spannungsgesteuerter Generator enthalten. Für den Festfrequenzgenerator gelangt der Baustein 5401, ein TTL-kompatibler Quarzgenerator von 10 MHz, zur Anwendung mit einer Langzeitstabilität der Frequenz von $8 \cdot 10^{-7}$. Der spannungsgesteuerte Generator ist dann von besonderem Nutzen, wenn bei der Untersuchung von Netzwerken oder beim Abgleichvorgang von Wechselstrombrücken die Frequenz automatisch nachgeführt werden soll. Für diesen Generator wird der Baustein 74S124 verwendet und durch externe Bauteile eine Ausgangsfrequenz von 10 MHz erreicht, die über einen Bereich von $\pm 2,5$ MHz regelbar ist.

3.2 Frequenzteiler

Die Baugruppe besteht aus zwei setzbaren 4-bit-Binär-Zählern vom Typ 74S197, die als Frequenzteiler geschaltet sind. An den Q_D -Ausgängen der Zähler liegt bei einer Generatorfrequenz von 10 MHz eine Rechteckspannung der Frequenz 625 kHz, die durch das feste Teilungsverhältnis 1 : 16 vorgegeben ist. Der obere Teiler 1 ist fest auf Null vorgesetzt, während dem unteren Teiler 2 ein Zählerstand von $0 \dots (2^4 - 1)$ über die Schalter D 1...D 4 vorgegeben werden kann. Durch die Vorbesetzung erreicht dieser Zähler schon zu einem früheren Zeitpunkt seinen größtmöglichen Zählerstand und wird mit dem nächstfolgenden Taktimpuls auf 0 zurückgesetzt. Das Zurücksetzen der Zähler auf 0 hat einen Wechsel im Ausgangsspannungspotential zur Folge. Die Ausgangsrechteckspannungen der beiden Teiler können dadurch in Stufen von $22,5^\circ$ über eine volle Periode des Hochfre-

quenzgenerators gegeneinander verschoben werden. Sie dienen als Taktfrequenz für die folgenden Adressenzähler.

3.3 Adressenzähler

Zum Aufbau der 13 bit langen Adressenzähler sind 4 setzbare Binärzähler vom Typ 74193 in Serienschaltung und eine steuerbare Negatorstufe, bestehend aus 4 Bausteinen vom Typ 74H87, verwendet worden. Die Zählerkette des Kanals 1 ist fest auf 0 vorgesetzt, während die untere Zählerkette des Kanals 2 mit einem Zählerstand bis zu einer Größe von $2^{13} - 1$ vorgesetzt werden kann. Zur Bildung der fortlaufenden Adressen werden nur die ersten 12 Bitstellen benutzt. Das 13. Bit dient nur zur Kennzeichnung des Übertrags.

Die Adressen werden durch Summierung der von den Frequenzteilern eintreffenden Taktimpulse gebildet. Damit ergeben sich auf den Ausgangsdatenleitungen der Zähler gleichzeitig zwei sich periodisch wiederholende Folgen von dualcodierten Wörtern, die in ihrem Wert von $0 \dots (2^{13} - 1)$ linear anwachsen und durch Vorbesetzung des Adressenzählers im Kanal 2 um ganzzahlige Vielfache der Periodendauer der Eingangrechtecke zeitlich gegeneinander versetzt werden können. Die 0-1-Flanken der einzelnen Bits, welche die Adreßwörter bilden, sind synchron mit den 0-1-Flanken des 10-MHz-Generators.

Um eine Adressenfolge zu erhalten, die sägezahn- oder dreieckähnlich verläuft, werden die Ausgangsdaten der Binärzähler einem Komplementierer vom Typ 74H87 zugeführt. Wird mit dem Umschalter die Dreiecksfunktion gewählt, so negiert der Komplementierer in jeder zweiten Zählperiode des Zählers die Adressenfolge. In Stellung „Sägezahn“ des Umschalters wird dagegen die Eingangsinformation des Komplementierers direkt an den Ausgang gelegt.

Für eine sichere und exakte Einstellung der Phasenverschiebung zwischen den Adreßfolgen der Adreßzähler 1 und 2 muß die Vorbesetzung der beiden Module mit dem an den Schaltern D 1...D 16 eingestellten Wert unbedingt gleichzeitig erfolgen. Dies wird durch Verbinden der Setzeingänge der Binärzähler in den beiden Bausteinen erreicht, die über einen gemeinsamen Taster angesteuert werden. Ohne diese Maßnahme können Fehler bei der Übernahme der an den Schaltern eingestellten „Phasenverschiebung“ auftreten.

3.4 Festwertspeicher

Für den in der Schaltungskette folgenden Festwertspeicher ist ein ROM vom Typ MMI 6086 verwendet worden. Er enthält eine Sinustafel über einen Bereich von $0 \dots 90^\circ$ mit einem Speicherumfang von 1024 Wörtern je 10 bit. Um die volle Sinusschwingung über 360° zu erhalten, müssen die Tabellenwerte viermal abgefragt werden. Der Bereich von $0^\circ \dots 180^\circ$ wird dazu von $0^\circ \dots 90^\circ$ durch steigende und von $90^\circ \dots 180^\circ$ durch fallende Adressenfolgen angesprochen. Zur Bildung dieser Adreßfolgen wird die in den Adressenzählern erzeugte digitale Sägezahnfunktion auf einen Negator geführt, der aus den Bausteinen 74H87 aufgebaut ist. Der Negator wird durch das über ein Nand-Gatter geschleifte Bit 10 des Adressenwortes gesteuert und in-

vertiert die Bitstellen 0...9, wenn bei einem Zählerstand von 2^{10} das Bit 10 auf „1“ liegt. Dadurch ergeben sich zwischen den Werten 0 und $2^{10}-1$ periodisch ansteigende und abfallende Adressenfolgen. Diese rufen in dem Festwertspeicher die zugeordneten Werte der Sinusfunktion auf. Am Ausgang der Speicher liegen damit in zeitlicher Aufeinanderfolge die Werte der Sinusfunktion zwischen 0° und 180° mit einer Stellenzahl von 10 bit. Bei der Vervollständigung der Sinusfunktion auf 360° ist in Betracht zu ziehen, daß die nachfolgenden Digital-Analog-Umsetzer einen „Bipolar Offset Binary Code“ erfordern (siehe 3.5). Daher werden die Datenfolgen nochmals auf einen Negator gegeben, der, wie der vorhergehende aufgebaut, jetzt durch das Bit 11 des Adressenworts gesteuert wird. Liegt das Bit 11 auf „0“, so werden vom Negator die Sinuswerte für den Bereich von $0...180^\circ$ erzeugt, während für Bit 11 gleich „1“ die Werte für $180...360^\circ$ abgegeben werden. Durch das Bit 11 wird damit das Vorzeichen der digitalen Sinus halbwelle festgelegt.

Die Digital-Analog-Umsetzer benötigen für ein einwandfreies Arbeiten synchrone 0-1-Flanken auf den einzelnen Datenleitungen. Um Laufzeitunterschiede der Leitungen aufgrund der unterschiedlichen Verarbeitung und der unterschiedlichen Leitungslängen auszugleichen, werden die Ausgänge der Negatoren und das Vorzeichen-Bit auf einen Übernahmespeicher geführt, der aus D-Flipflops vom Typ 7474 aufgebaut ist. Die Ausgabe der Speicherinhalte aus dem D-Flipflop erfolgt synchron mit dem um 20 ns verzögerten Takt des Adressenzählers. Bis zum Einsatz eines Festwertspeichers mit 11 bit langen Werten einer Sinusfunktion wird das Bit 0 im Ausgang des Moduls Festwertspeicher fest auf „0“ gelegt.

3.5 Digital-Analog-Umsetzer

Für die Baugruppe Digital-Analog-Umsetzer ist ein 12-bit-Konverter vom Typ 4058 eingesetzt worden. Der Baustein ist durch externe Beschaltung auf einen Ausgangsspannungshub von ± 10 V eingestellt. Er arbeitet im „Bipolar Offset Binary Code“, d. h. er liefert positive Maximalspannung, wenn alle Eingänge auf „0“, und negative Maximalspannung, wenn alle Ein-

gänge auf „1“ liegen. Die Referenzspannungsausgänge der beiden Konverter wurden miteinander verbunden, um eine gemeinsame Gleichspannungsquelle zu simulieren. Ungleichheiten im Ausgangsspannungshub der beiden D/A-Umsetzer werden durch Einstellung mit einem Potentiometer am D/A-Umsetzer 1 ausgeglichen. Für die D/A-Umsetzer wird vom Hersteller eine für die vorgesehene Anwendung interessierende Konstanz der Verstärkung von $5 \cdot 10^{-6} K^{-1}$ angegeben. Die Umschaltzeiten für einen 20-V-Sprung sind kleiner als $2,5 \mu s$, so daß sich die Wandler bis zu Taktfrequenzen von 1 MHz ohne dadurch bewirkte Fehler verwenden lassen.

4 Eigenschaften des Doppel-Wechselspannungsgenerators

Das für eine Reihe von Untersuchungen [4] verwendete Funktionsmuster des Doppel-Wechselspannungsgenerators liefert zwei sinusförmige Spannungen mit einer Maximalamplitude von ± 10 V bei einer Frequenz von 152,6 Hz bei einer Ansteuerung mit dem 10-MHz-Quarzgenerator. Wird anstelle des Quarzgenerators ein Hochfrequenzoszillator mit veränderlicher Frequenz eingesetzt, so kann ein maximaler Frequenzbereich der Ausgangsspannung von 0 Hz...1,5 kHz bei eingeschränkter Stabilität überstrichen werden. Die Phasenlage der beiden sinusförmigen Spannungen ist in diesem Frequenzbereich zwischen 0° und 360° mit einer Schrittweite von $0,0055^\circ$ frequenz- und amplitudenunabhängig einstellbar. Infolge der Zeitquantisierung der Sinusspannungen wurde eine der Ausgangsspannung überlagerte Störspannung von $5,1 \cdot 10^{-4}$ relativ mit der Frequenz des Adressenzählertaktes gemessen. Die 2^{10} Stufen betragende Amplitudenquantisierung ruft Störspannungen in Form von ungeradzahligem Harmonischen der Frequenz der Ausgangsspannung hervor. Messungen zeigten für die geradzahligem Harmonischen Werte weit unterhalb -80 dB und für die ungeradzahligem Harmonischen Werte von -68 dB für die dritte, -72 dB für die fünfte und -79 dB für die siebente Oberschwingung. Die Kurzzeitstabilität der beiden Ausgangsspannungen gegeneinander betrug in der Amplitude $2,5 \cdot 10^{-7}$ und in der Phase $2,5 \cdot 10^{-8}$ (Stan-

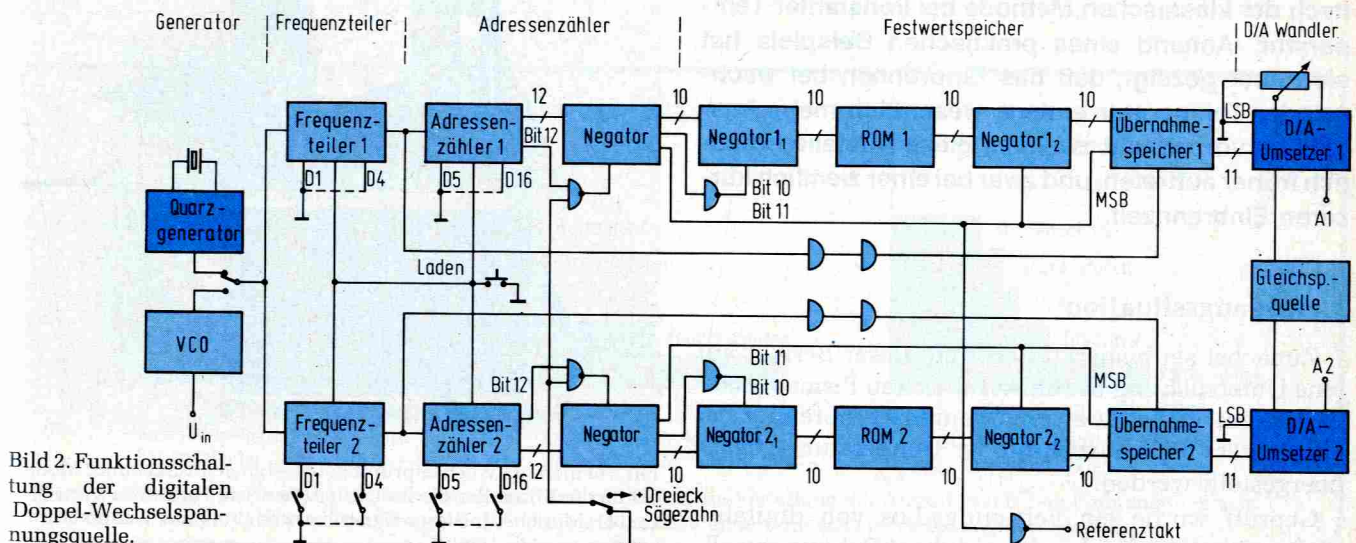


Bild 2. Funktionsschaltung der digitalen Doppel-Wechselspannungsquelle.

dardabweichung über einen Zeitraum von 1 Minute). Langzeitversuche ergaben eine Amplitudenstabilität von $5,5 \cdot 10^{-7}$ über einen Zeitraum von 1 Stunde und $4,7 \cdot 10^{-6}$ bei einem Zeitraum von 24 Stunden. Die Schwankungen der Umgebungstemperatur betragen bei den Tests ± 1 K.

5 Schlußbemerkung

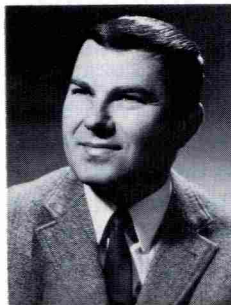
Das vorstehend beschriebene Funktionsmuster eines in der Frequenz und Phasenverschiebung einstellbaren Doppel-Wechselspannungsgenerators ergab mit preiswerten handelsüblichen Bauelementen sehr gute Eigenschaften für den Einsatz in der Wechselspannungsmeßtechnik. So konnte bei der Untersuchung einer Brückenschaltung zum Vergleich von Kapazitäten und Widerständen eine Reproduzierbarkeit des Vergleichs von $3 \cdot 10^{-7}$ ohne Schwierigkeiten erreicht werden [4]. Bei der weiteren Entwicklung ist beabsichtigt, das ROM, das die Werte der Sinusfunktion erhält, durch ein RAM zu ersetzen, um zu einer höheren Amplitudenquantisierung der Sinusfunktionswerte zu gelangen. Das RAM wird vor Beginn der Messung durch einen Mikroprozessor mit einer Sinustabelle geladen. Damit sind auch Änderungen in der Höhe der Maximalamplitude der Ausgangsspannung digital möglich. Zur Erhöhung der Auflösung der Phasenverschiebung zwischen den beiden Sinuswechselspannungen werden die Frequenzteiler in ECL-Technologie ausgeführt und mit einer Frequenz

des Hochfrequenzgenerators von über 200 MHz angesteuert.

Mitteilung aus der Physikalisch Technischen Bundesanstalt Braunschweig.

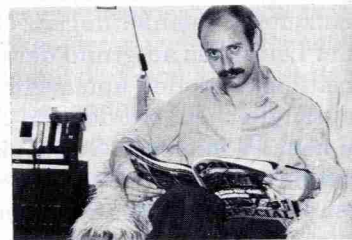
Literatur

- [1] Thomson, A. M.: An absolute determination of resistance based on a calculable standard of capacitance. Metrologia 1968, S. 1...7.
- [2] Frühauf, T.: Die Technik der Frequenzsynthese. ELEKTRONIK 1973, H. 4, S. 133...138.
- [3] Koken, O.: Prinzipien digitaler Synthesizer. ELEKTRONIK 1976, H. 11, S. 106...117.
- [4] Trenkler, G.: Digitalmeßbrücke zum Vergleich von Wirk- und Blindwiderständen. ATM 1978, H. 9.



Gerhard Trenkler, gebürtiger Sudetendeutscher, studierte an der Technischen Universität Braunschweig Elektrotechnik mit dem Schwerpunkt Meß- und Regelungstechnik. Nach Abschluß des Studiums war er dort noch eine Zeitlang als wissenschaftlicher Assistent tätig und promovierte zum Dr.-Ing. mit einer Arbeit über die Messung schwacher magnetischer Felder. Er wechselte danach zu AEG-Telefunken, wo er mehrere Jahre eine Entwicklungsabteilung für elektronische Geräte und Systeme leitete, bevor er in der Physikalisch Technischen Bundesanstalt Braunschweig die Leitung des Laboratoriums für elektrische Einheiten übernahm. Zu Ende des Jahres 1977 hat er einen Ruf an die Technische Universität Berlin als Professor für Allgemeine Elektrotechnik angenommen.
Hobbys: Sport, Musik. Telefon: (0 30) 3 14 22 78.
ELEKTRONIK-Leser seit 1963.

Ing. (grad.) Reinhold Vollmert stammt aus Schmallenberg/Sauerland. Er studierte an der Gesamthochschule Paderborn, Abt. Messtechnik, Nachrichtentechnik und ist seit Anfang 1975 bei der Physikalisch Technischen Bundesanstalt in Braunschweig im Laboratorium für elektrische Einheiten tätig.
Hobbys: Malen, Eisenbahn
Telefon: (05 31) 5 92 25 41.
ELEKTRONIK-Leser seit 1973.



Herbert Stein

„Burn-in“ – mit Temperaturwechsel oder konstanter Temperatur?

Um Frühausfälle von Geräten oder Baugruppen möglichst zu vermeiden oder zumindest auf ein akzeptables Maß zu beschränken, unterzieht man sie gewöhnlich einer künstlichen Alterung – auch „Burn-in“ genannt. Dabei erfolgt das Einbrennen nach der klassischen Methode bei konstanter Temperatur. Anhand eines praktischen Beispiels hat sich aber gezeigt, daß das Einbrennen bei wechselnder Temperatur erstens wesentlich mehr Ausfälle hervorruft und zweitens diese Ausfälle erheblich früher auftreten, und zwar bei einer ziemlich kürzeren Einbrennzeit.

1 Ausgangssituation

Zunächst sei bemerkt, daß sich dieser Bericht auf eine Untersuchung der amerikanischen Firma Analogic bezieht, in der die zwei Verfahren – Einbrennen bei konstanter oder bei wechselnder Temperatur – gegenübergestellt werden.

Geprüft wurde ein Fertigungs-Los von digitalen Meßgeräten, die für den Anschluß an Dehnungsmeß-

streifen vorgesehen und speziell für Wäge-Applikationen entwickelt worden waren. Die Geräte bestehen im wesentlichen aus einem empfindlichen Digital-



Für Temperatur-Wechselprüfungen geeignete Prüfkammer Modell SD 60 der Firma Ransco Industries (Vertrieb: Nucletron Vertriebs-GmbH, München). Dieses Gerät überstreicht einen Temperaturbereich von $-73... + 260$ °C