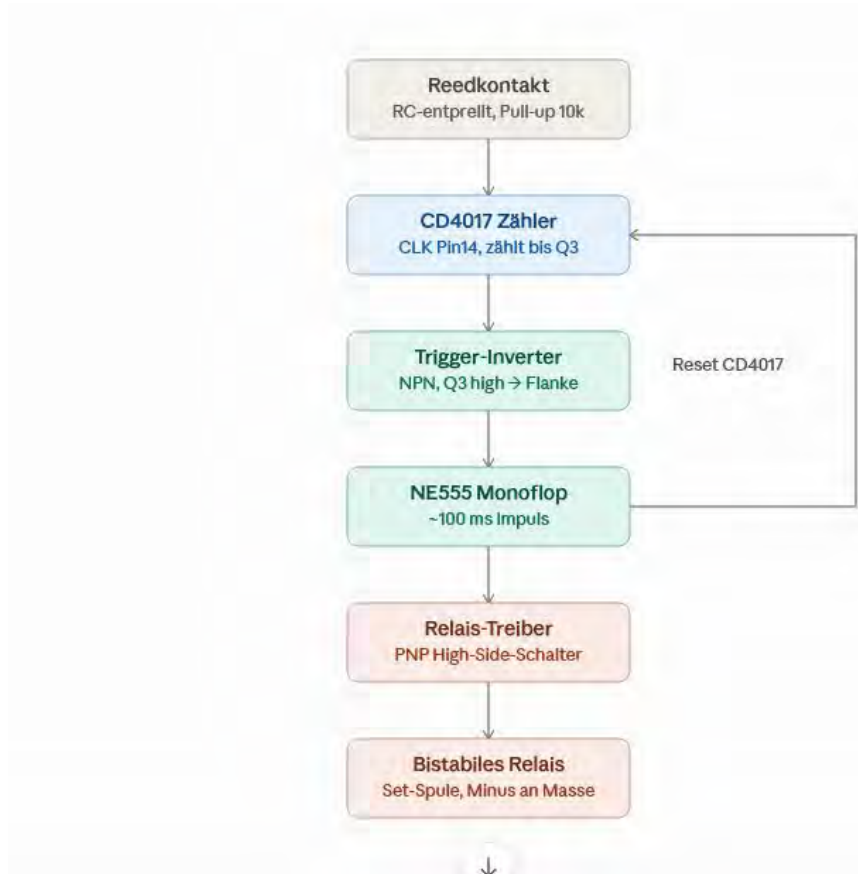


Aufgabe:

Ein Reedkontakt soll einen Impuls an einen CD4017 geben. Wenn dieser bis 3 gezählt hat wird, ein Monoflop angesteuert, der einen Impuls an ein bistabiles Relais gibt und den CD4017 zurücksetzt. Die beiden Minuspole des Relais sind dauerhaft an Masse. Mit Reset-Zweig über den Monoflop, der Taster soll 5 bistabile Relais gleichzeitig zurücksetzen. Und mit Power-on-Reset. entwirf mir die Schaltung und einen Schaltplan.

Ergebnis:

Reedkontakt → CD4017 zählt bis Q3 → Trigger-Inverter macht daraus eine Flanke → NE555-Monoflop erzeugt einen definierten Impuls → dieser Impuls setzt gleichzeitig das bistabile Relais und den CD4017 zurück.



Warum PNP als High-Side-Schalter: Da beide Minuspole des Relais dauerhaft an Masse liegen, kann die Ansteuerung nicht low-side (über GND) erfolgen. Der Treiber muss stattdessen den Pluspol der jeweiligen Spule pulsförmig auf +12 V legen – dafür braucht es zwei Transistoren: ein NPN als Vorstufe (invertiert den 555-Ausgang) und ein PNP, das als High-Side-Schalter die Spule mit +12 V versorgt.

Reset-Netzwerk (Dioden-ODER): Am RESET-Pin (15) des CD4017 kommen zwei Quellen zusammen – der Monoflop-Impuls und der Power-on-Reset. Beide werden über je eine Diode (Anode an der Quelle, Kathode am RESET-Pin) zusammengeführt, dazu ein Pull-down-Widerstand (~100 kΩ) am RESET-Pin gegen Masse, damit der Pin ohne aktive Quelle sicher auf Low liegt. Der Power-on-Reset selbst besteht aus einem Kondensator (~1 µF) von +12 V zum RESET-Pin und einem Widerstand (~100 kΩ) vom RESET-Pin nach Masse – beim Einschalten koppelt der noch ungeladene Kondensator kurzzeitig +12 V auf den Pin, danach entlädt sich der Knoten über den Widerstand.

Der Taster ist unabhängig davon eine zweite, globale Reset-Leitung, die parallel die Reset-Spulen aller fünf bistabilen Relais ansteuert:



Bauteile und Werte (pro Kanal, 5× vorhanden)

Eingang / Entprellung

Reedkontakt zwischen CLK-Knoten und Masse

Pull-up 10 kΩ vom CLK-Knoten (Pin 14) nach +12 V

Entprellkondensator 100 nF vom CLK-Knoten nach Masse

CD4017

VDD (Pin 16) = +12 V, VSS (Pin 8) = Masse

CLK = Pin 14, RESET = Pin 15, Q3-Ausgang = Pin 7

Trigger-Inverter (macht aus dem Q3-Pegel eine fallende Flanke für den 555)

NPN (z. B. BC547): Basis über 10 kΩ an Q3, Kollektor über 4,7 kΩ an +12 V, Emitter an Masse

Kollektor über 10 nF an TRIG-Pin (Pin 2) des NE555; TRIG zusätzlich über 100 kΩ nach +12 V gezogen (Ruhezustand hoch, kein Trigger)

NE555-Monoflop

RESET (Pin 4) fest an +12 V, CV (Pin 5) über 10 nF nach Masse

THRES + DISCH (Pin 6+7) verbunden, $R_t = 100\text{ k}\Omega$ nach +12 V, $C_t = 1\text{ }\mu\text{F}$ nach Masse →

Impulsdauer $T \approx 1,1 \cdot R_t \cdot C_t \approx 110\text{ ms}$

OUT = Pin 3

Relais-Treiber (Set)

NPN-Vorstufe (BC547): Basis über 10 k Ω am 555-OUT, Kollektor über 4,7 k Ω an +12 V, Emitter an Masse

PNP-Endstufe (BC327): Emitter an +12 V, Basis am Kollektor des NPN, Kollektor an Set-Spule (+)

Freilaufdiode (1N4148) antiparallel über der Spule

Reset-Rückführung zum CD4017

Diode D1 (Anode am 555-OUT, Kathode am RESET-Pin 15)

Diode D2 (Anode am POR-Knoten, Kathode ebenfalls an Pin 15)

Pull-down 100 k Ω von Pin 15 nach Masse

Power-on-Reset

$C = 1\text{ }\mu\text{F}$ von +12 V zum RESET-Knoten (vor D2), $R = 100\text{ k}\Omega$ vom RESET-Knoten nach Masse

Gemeinsamer Taster-Reset (5 Relais)

Taster von Basis-Knoten nach +12 V, Basis über 10 k Ω auf Masse gezogen (definierter Ruhezustand)

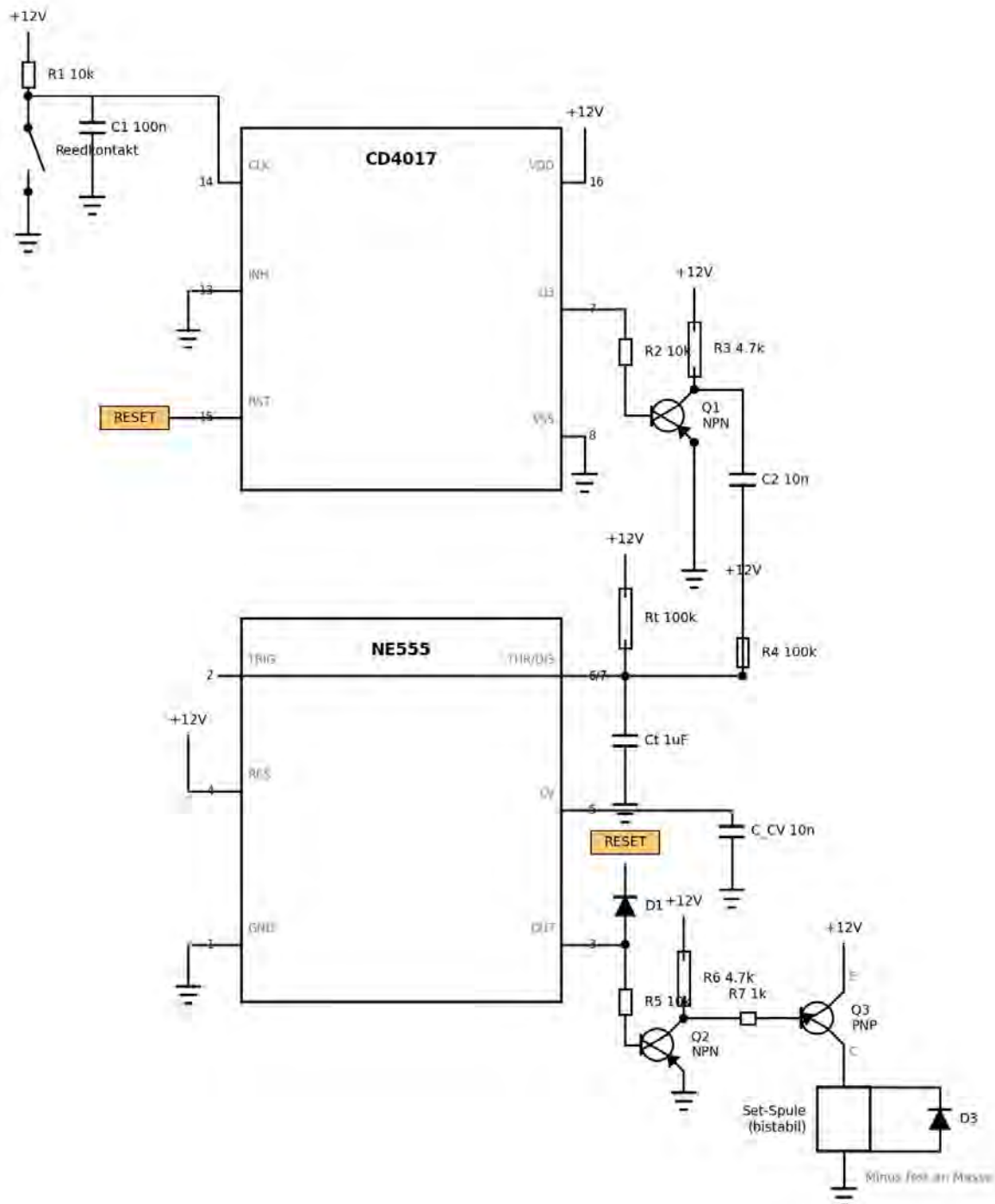
NPN-Treiber wie oben, treibt eine gemeinsame PNP-Basisleitung

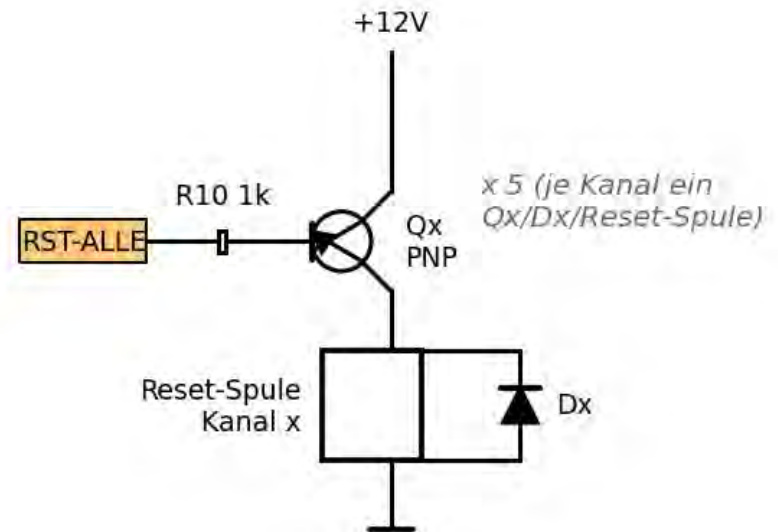
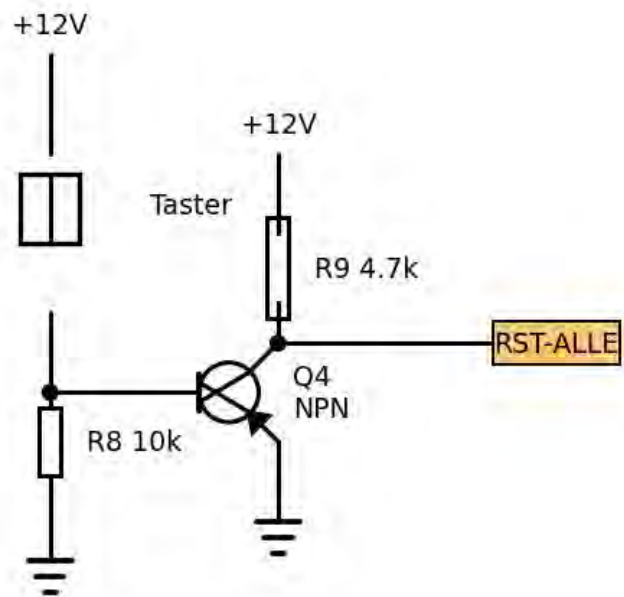
Pro Relais ein eigener PNP-Schalter (BC327) mit eigenem Basiswiderstand (je 4,7 k Ω) und eigener Freilaufdiode, alle Kollektoren an die jeweilige Reset-Spule (+) der 5 Relais

Bild 1 – ein Kanal (Reedkontakt → CD4017 → NE555 → Relais): Die beiden orangefarbenen "RESET"-Marken sind derselbe Netzknoten – Monoflop-Ausgang (über D1) und Power-on-Reset (Ct/Rt-Zeitglied, hier zusätzlich als CV-Beschaltung mit eingezeichnet) treffen sich am RST-Pin (15) des CD4017. Q2/Q3 bilden den High-Side-Treiber für die Set-Spule, deren Minuspol fest an Masse liegt, mit Freilaufdiode D3.

Bild 2 – gemeinsamer Taster-Reset: Taster → Q4 (NPN) erzeugt den Knoten „RST-ALLE“. Dieser eine Steuerknoten treibt fünfmal dieselbe Schaltung (Qx als PNP-High-Side-Schalter, Dx als Freilaufdiode, eigene Reset-Spule pro Kanal) – rechts ist stellvertretend ein Kanal gezeichnet, die anderen vier sind identisch aufgebaut und hängen ebenfalls am RST-ALLE-Knoten.

Die fünf CD4017/NE555-Kanäle sind untereinander unabhängig (jeder hat seinen eigenen Reedkontakt, Zähler, Monoflop und seine eigene Set-Spule); nur der Taster-Reset verbindet alle fünf.





74LS192-Variante – Erläuterung:

Da 74LS192 (TTL) nur bis ca. 6 V spezifiziert ist, habe ich einen 7805-Regler ergänzt: +5 V für 74LS192 und NE555 (Timing-IC), +12 V bleibt für die Relais-Endstufe (Q2/Q3) – gemeinsame Masse. Funktionsprinzip: Der BCD-Drehcodierschalter setzt über Pull-ups die Datenwerte A/B/C/D; ein "LOAD"-Impuls (Power-on-Reset und jeder Monoflop-Impuls, wired-OR über Q4/Q5) lädt diesen Wert in den Zähler; der Reedkontakt zählt an CPD abwärts; erreicht der Zähler 0, geht TCD (Pin 13) aktiv-LOW und triggert direkt den NE555 – daher entfällt hier der Inverter-Transistor aus der CD4017-Variante. Die farbigen Kästchen (TCD, LOAD) sind Netzbezeichner: gleicher Name = elektrisch verbunden, ohne dass ich die Leitung quer über den Plan zeichnen muss. Platinenlayout-Hinweise

Masseführung:

Eine durchgehende Massefläche (Ground-Plane) auf der Unterseite, digitale Masse (CD4017/74LS192/NE555) und Leistungsmasse (Relaisspulen, Taster-Treiber) an einem gemeinsamen Sternpunkt zusammenführen – nicht die Relais-Rückströme durch den Logikteil leiten.

Entkopplung: An jedem IC (CD4017, NE555, 74LS192) einen 100 nF Keramik Kondensator direkt zwischen VDD/VCC und GND, so nah wie möglich am IC-Gehäuse (< 5 mm), mit kurzer Anbindung an die Massefläche.

Trennung Logik/Leistung:

Reedkontakt-Zuleitung, IC-Bereich und die Relais-Treiberstufe (Q2/Q3, Spule) räumlich trennen; die 12-V-Relaisleitungen und Freilaufdioden möglichst kurz und mit ausreichender Leiterbahnbreite (bei ~100–300 mA Spulenstrom reichen 0,5–0,8 mm, bei mehreren parallelen Relais am Taster-Reset entsprechend breiter dimensionieren).

Freilaufdiode: Direkt an der Spule platzieren, nicht am anderen Ende der Platine – jede zusätzliche Leiterbahnlänge vergrößert die abgestrahlte Störspannung beim Abschalten.

RC-Zeitglieder (R_t/C_t des Monoflops, Power-on-Reset): Kurze, direkte Verbindung zum jeweiligen IC-Pin, keine langen Schleifen – sonst verfälscht parasitäre Kapazität/Induktivität die Zeitkonstante.

Reedkontakt-Zuleitung:

Wenn der Sensor per Kabel entfernt sitzt, verdrehtes Kabelpaar verwenden und den Entprellkondensator C1 direkt am Platinen-Eingang (nicht am Sensor) platzieren, damit er auch eingekoppelte Störimpulse mit filtert.

7805-Regler: Bei 5 Kanälen mit jeweils eigenem 7805 (oder einem zentralen 7805 für alle) auf die Verlustleistung achten ($(12\text{ V} - 5\text{ V}) \times \text{Laststrom}$); bei mehr als ca. 100 mA Gesamtstrom einen kleinen Kühlkörper vorsehen und Ein-/Ausgangskondensatoren direkt **an den Regler-Pins**.

Taster-Sammelleitung:

Die gemeinsame RST-ALLE-Leitung zu den 5 Kanälen als eigene, klar beschriftete Leiterbahn/Stiftleiste führen, damit sie sich nicht mit den 5 individuellen Zählerkreisen kreuzt – am einfachsten über eine kleine Stichleitung/Stecker pro Kanalplatine, falls die 5 Kanäle auf getrennten Platinen sitzen.

Prüfpunkte: Für CLK, RESET/LOAD, TCD/Q3 und OUT je einen kleinen Lötpad-Testpunkt vorsehen – erleichtert die Fehlersuche beim Erstinbetriebnahme-Test ungemein.

Prüfpunkte:

Für CLK, RESET/LOAD, TCD/Q3 und OUT je einen kleinen Lötpad-Testpunkt vorsehen – erleichtert die Fehlersuche beim Erstinbetriebnahme-Test ungemein.

Stückliste

CD4017-Kanal (Reed → CD4017 → NE555 → Relais), je Kanal – 5× benötigt

Pos	Bauteil	Wert/Typ	Menge/Kanal
IC1	CD4017	Dekadenzähler	1
IC2	NE555	Timer	1
Q1	BC547	NPN, Trigger-Inverter	1
Q2	BC547	NPN, Relaisreiber-Vorstufe	1
Q3	BC327	PNP, Relaisreiber High-Side	1
D1	1N4148	Reset-Diode (Monoflop→CD4017)	1
D2	1N4148	Reset-Diode (POR→CD4017)	1
D3	1N4001/1N4148	Freilaufdiode Relaisspule	1
R1	10 kΩ	Pull-up Reedkontakt	1
R2	10 kΩ	Basis Q1	1
R3	4,7 kΩ	Kollektor-Pullup Q1	1
R4	100 kΩ	Pull-up TRIG (555)	1
R5	10 kΩ	Basis Q2	1
R6	4,7 kΩ	Kollektor-Pullup Q2	1
R7	1 kΩ	Basis Q3	1
Rt	100 kΩ	Zeitglied Monoflop	1
R_reset	100 kΩ	Pulldown CD4017-Reset	1
R_por	100 kΩ	Power-on-Reset	1
C1	100 nF	Entprellung Reedkontakt	1
C2	10 nF	Koppel-Cap Trigger	1
Ct	1 µF	Zeitglied Monoflop	1
C_CV	10 nF	CV-Entkopplung 555	1
C_por	1 µF	Power-on-Reset	1
K1	Bistabiles Relais	2-spulig (Set/Reset), 12 V	1
S1	Reedkontakt	NO	1

Gemeinsamer Taster-Sammelreset (1× für alle 5 Kanäle)

Pos	Bauteil	Wert/Typ	Menge
S2	Taster	NO	1
Q4	BC547	NPN-Vorstufe	1
R8	10 kΩ	Pulldown Taster	1
Qx (×5)	BC327	PNP High-Side je Kanal	5
R9	4,7 kΩ	Kollektor-Pullup Q4	1
R10 (×5)	1 kΩ	Basiswiderstand je Qx	5
Dx (×5)	1N4001/1N4148	Freilaufdiode Reset-Spule je Kanal	5

Zusätzlich für die 74LS192-Variante (je Kanal, statt CD4017-Teil oben)

Pos	Bauteil	Wert/Typ	Menge/Kanal
IC1	74LS192 (oder 74HC192)	Vor-/Rückwärtszähler	1
IC3	7805	5-V-Regler	1

SW1	BCD-Drehcodierschalter	1-aus-10, BCD-Ausgang	1
R _{pu} (×4)	10 kΩ	Pull-up A/B/C/D	4
R2	10 kΩ	Pull-up PL	1
R6	100 kΩ	Power-on-Reset	1
R7	10 kΩ	Basis Q4 (POR)	1
R8	10 kΩ	Basis Q5 (TCD-Reload)	1
Q4, Q5	BC547	NPN, Load-Pulldown (wired-OR)	2
C _{por}	1 μF	Power-on-Reset	1
C _{in} /C _{out}	100 nF / 10 μF	7805-Stützkondensatoren	1/1
R3	10 kΩ	Basis Q2 (555-OUT)	1
Q2, Q3, R4, R5, D2, D3, Rt, Ct, C _{CV} , K1	wie oben (CD4017-Variante)	–	je 1